



(19) 대한민국특허청(KR)

(12) 등록특허공보(B1)

(45) 공고일자 2021년10월08일

(11) 등록번호 10-2310054

(24) 등록일자 2021년09월30일

- | | |
|--|--|
| <p>(51) 국제특허분류(Int. Cl.)
H04N 5/345 (2011.01) H04N 5/378 (2011.01)</p> <p>(52) CPC특허분류
H04N 5/3456 (2013.01)
H04N 5/378 (2013.01)</p> <p>(21) 출원번호 10-2019-7024226</p> <p>(22) 출원일자(국제) 2018년01월18일
심사청구일자 2019년08월19일</p> <p>(85) 번역문제출일자 2019년08월19일</p> <p>(65) 공개번호 10-2019-0107111</p> <p>(43) 공개일자 2019년09월18일</p> <p>(86) 국제출원번호 PCT/EP2018/051231</p> <p>(87) 국제공개번호 WO 2018/134317
국제공개일자 2018년07월26일</p> <p>(30) 우선권주장
17152077.8 2017년01월18일
유럽특허청(EPO)(EP)
17152299.8 2017년01월19일
유럽특허청(EPO)(EP)</p> <p>(56) 선행기술조사문헌
US20160092735 A1
US20160094800 A1
JP2017533640 A</p> | <p>(73) 특허권자
프라운호퍼 게젤샤프트 쭈르 뢰르데룽 데어 안겐
반텐 포르슘 에. 베.
독일 80686 뮌헨 한자슈트라쎄 27 체</p> <p>(72) 발명자
되제, 젠스
독일 드레스덴 01307, 부르크하르트스트라쎄 7</p> <p>(74) 대리인
특허법인 정안</p> |
|--|--|

전체 청구항 수 : 총 29 항

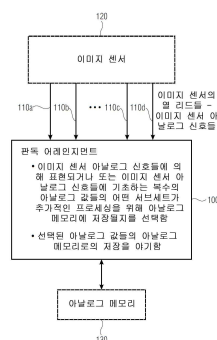
심사관 : 김응권

(54) 발명의 명칭 이미지 센서에 대한 판독 어레이먼트, 이미지 센서를 판독하기 위한 이미지 센서 시스템 및 방법

(57) 요약

이미지 센서에 대한 판독 어레이먼트는, 이미지 센서에 의해 검출된 밝기 값들을 아날로그 방식으로 설명하는 복수의 이미지 센서 아날로그 신호들을 이미지 센서의 복수의 열 리드들로부터 병렬로 수신하도록 구성된다. 판독 어레이먼트는, 이미지 센서 아날로그 신호들에 의해 표현되거나 또는 이미지 센서 아날로그 신호들에 기초한 복수의 아날로그 값들의 어떤 서브세트가 추가적인 프로세싱을 위해 아날로그 메모리에 저장될지를 선택하고, 선택된 아날로그 값들의 아날로그 메모리로의 저장을 야기하거나 또는 선택된 아날로그 값들을 아날로그 메모리에 저장하도록 구성된다.

대표도 - 도1



명세서

청구범위

청구항 1

이미지 센서(120; 210; 1110; 1210)에 대한 판독 어레이먼트(readout arrangement)(100; 230; 250; 260; 910)로서,

상기 판독 어레이먼트는, 상기 이미지 센서에 의해 검출된 밝기 값들을 아날로그 방식으로 설명하는 복수의 이미지 센서 아날로그 신호들을 상기 이미지 센서의 복수의 열 리드(column lead)들(110a 내지 110d; 310; 912a 내지 912n)로부터 병렬로 수신하도록 구성되고,

상기 판독 어레이먼트는, 상기 이미지 센서 아날로그 신호들에 의해 표현되거나 또는 상기 이미지 센서 아날로그 신호들에 기초한 복수의 아날로그 값들의 어떤 서브세트가 추가적인 프로세싱을 위해 아날로그 메모리(130; 220; 920; 1148; 1248)에 저장될지를 선택하고, 상기 선택된 아날로그 값들의 상기 아날로그 메모리로의 저장을 야기하거나 또는 상기 선택된 아날로그 값들을 상기 아날로그 메모리에 저장하도록 구성되며,

상기 판독 어레이먼트(100; 230; 250; 260; 910)는, 상기 이미지 센서 아날로그 신호들의 평가에 기초하여, 상기 이미지 센서 아날로그 신호들에 의해 표현되거나 또는 상기 이미지 센서 아날로그 신호들에 기초한 복수의 아날로그 값들의 어떤 서브세트가 추가적인 프로세싱을 위해 상기 아날로그 메모리에 저장될지를 판단하도록 구성되는, 판독 어레이먼트.

청구항 2

제1항에 있어서,

상기 판독 어레이먼트는, 개개의 이미지 열(1140a 내지 1140n; 1240b 내지 1240f)에 속하는 이미지 센서 아날로그 신호(110a 내지 110d; 218a 내지 218d; P₀; P₁; 912a 내지 912n)의 코스(course)가 특정된 조건을 충족시키는 코스를 복수의 이미지 행(row)들(1130b 내지 1130f; 1230a 내지 1230h)에 걸쳐 포함하는지를 검출하도록 구성되고,

상기 판독 어레이먼트는, 상기 개개의 이미지 열에 속하는 상기 이미지 센서 아날로그 신호의 코스가 상기 특정된 조건을 충족시키는 코스를 상기 복수의 이미지 행들에 걸쳐 포함한다는 것을 검출하는 것에 응답하여, 상기 코스를 설명하는 아날로그 값들의 상기 아날로그 메모리로의 저장을 야기하도록 구성되는, 판독 어레이먼트.

청구항 3

제1항에 있어서,

상기 판독 어레이먼트는, 프리프로세싱(preprocess)된 신호들(V_{sgn})을 획득하기 위해 상기 이미지 센서 아날로그 신호들(110a 내지 110d; 218a 내지 218d; P₀; P₁; 912a 내지 912n)의 아날로그 프리프로세싱을 수행하도록 구성되고,

상기 판독 어레이먼트는, 상기 아날로그 메모리로의 저장을 위해 상기 이미지 센서 아날로그 신호들에 기초하여, 상기 프리프로세싱된 신호들(V_{sgn})에 의해 표현되는 아날로그 값들을 선택하도록 구성되는, 판독 어레이먼트.

청구항 4

제1항에 있어서,

상기 판독 어레이먼트는, 상기 이미지 센서 아날로그 신호(110a 내지 110d; 218a 내지 218d; P₀; P₁; 912a 내지 912n) 또는 상기 이미지 센서 아날로그 신호에 기초한 신호(M₀; V_{sgn})가 제1 방향 및/또는 제2 방향으로, 특정된 임계치 값을 통과한다는 것에 응답하여, 개개의 상기 이미지 센서 아날로그 신호에 의해 표현되거나 또는

상기 개개의 이미지 센서 아날로그 신호에 기초한 아날로그 값이 추가적인 프로세싱을 위해 상기 아날로그 메모리에 저장될 것이라고 판단하도록 구성되는, 판독 어레이먼트.

청구항 5

제4항에 있어서,

상기 판독 어레이먼트는, 상기 특정된 임계치 값을 통과할 시에, 상기 특정된 임계치 값을 통과하는 것이 검출되었을 때, 상기 이미지 센서의 어떤 행이 판독되고 있는지에 관한 정보를 운반하는 디지털 정보(x_a ; x_b ; x_c)를 부가적으로 저장하도록 구성되는, 판독 어레이먼트.

청구항 6

제1항에 있어서,

상기 판독 어레이먼트는, 개개의 열 리드의 이미지 센서 아날로그 신호($110a$ 내지 $110d$; $218a$ 내지 $218d$; P_0 ; P_1 ; $912a$ 내지 $912n$)에 의해 표현된 아날로그 값 또는 상기 개개의 열 리드의 이미지 센서 아날로그 신호에 기초한 아날로그 값(M_b ; V_{sgn})이 추가적인 프로세싱을 위해 상기 아날로그 메모리에 저장될지 여부를, 상이한 열들($1140a$ 내지 $1140n$; $1240b$ 내지 $1240f$)에 대해 열-개별적으로(column-individually) 또는 별개로 또는 열들의 상이한 그룹들에 대해 별개로 판단하도록 구성되는, 판독 어레이먼트.

청구항 7

제1항에 있어서,

상기 판독 어레이먼트는, 상기 이미지 센서 아날로그 신호들($110a$ 내지 $110d$; $218a$ 내지 $218d$; P_0 ; P_1 ; $912a$ 내지 $912n$)에 의해 표현된 아날로그 값들 또는 상기 이미지 센서 아날로그 신호들에 기초한 아날로그 값들이 추가적인 프로세싱을 위해 어떤 이미지 행들($1130b$ 내지 $1130f$; $1230a$ 내지 $1230h$)로부터 상기 아날로그 메모리에 저장될지를, 상이한 열들($1140a$ 내지 $1140n$; $1240b$ 내지 $1240f$)에 대해 별개로 결정하는 구성 정보를 획득하도록 구성되는, 판독 어레이먼트.

청구항 8

제1항에 있어서,

상기 판독 어레이먼트는, 상기 이미지 센서 아날로그 신호들($110a$ 내지 $110d$; $218a$ 내지 $218d$; P_0 ; P_1 ; $912a$ 내지 $912n$)에 의해 표현되거나 또는 상기 이미지 센서 아날로그 신호들에 기초한 아날로그 값들의 저장율, 상기 아날로그 값들이 추가적인 프로세싱을 위해 획득될지 여부를 사전에 체크(check)하지 않으면서 야기하도록 구성되고,

상기 판독 어레이먼트는, 상기 판독 어레이먼트가 사전 체크 없이 저장된 아날로그 값이 추가적인 프로세싱을 위해 저장되지 않을 것이라고 결정하면, 사전 체크 없이 저장된 아날로그 값들의 오버라이트(overwrite)를 야기하도록 구성되는, 판독 어레이먼트.

청구항 9

제1항에 있어서,

상기 판독 어레이먼트는, 상기 이미지 센서 아날로그 신호들($110a$ 내지 $110d$; $218a$ 내지 $218d$; P_0 ; P_1 ; $912a$ 내지 $912n$)에 의해 표현되거나 또는 상기 이미지 센서 아날로그 신호들에 기초한 연속적인 아날로그 값들을, 링 버퍼로서 구동 또는 구성된 아날로그 메모리 구역에 연속적으로 저장하도록 구성되는, 판독 어레이먼트.

청구항 10

제9항에 있어서,

상기 판독 어레이먼트는, 상기 링 버퍼에 저장된 아날로그 값들이 추가적인 프로세싱을 위해 저장될 것이라는 것을 검출하는 것에 응답하여, 오버라이팅을 방지하도록 구성되는, 판독 어레이먼트.

청구항 11

제10항에 있어서,

상기 링 버퍼에 저장된 아날로그 값들이 추가적인 프로세싱을 위해 저장될 것이라는 것을 검출하는 것은, 상기 이미지 센서 아날로그 신호(110a 내지 110d; 218a 내지 218d; P_0 ; P_1 ; 912a 내지 912n)에 기초하는 밝기 값의 로컬 또는 절대 최대치를 검출하는 것에 기초하여 수행되는, 판독 어레이먼트.

청구항 12

제1항에 있어서,

상기 판독 어레이먼트, 상기 아날로그 값들이 추가적인 프로세싱을 위해 저장될 것이라는 것을 검출하는 것에 응답하여, 추가적인 프로세싱을 위해, 고정된 수의 아날로그 값들을 저장하도록 구성되거나, 또는

상기 판독 어레이먼트는, 상기 아날로그 값들이 추가적인 프로세싱을 위해 저장될 것이라는 것을 검출하는 것에 응답하여, 상기 아날로그 값들에 의존하여, 추가적인 프로세싱을 위해 가변 수의 아날로그 값들을 저장하도록 구성되는, 판독 어레이먼트.

청구항 13

제1항에 있어서,

상기 판독 어레이먼트는, 특정된 조건을 충족시키는 아날로그 값들을 상기 아날로그 메모리에 선택적으로 저장하도록 구성되는, 판독 어레이먼트.

청구항 14

제1항에 있어서,

상기 판독 어레이먼트(100; 230; 250; 260; 910)는, 상기 이미지 센서 아날로그 신호들(110a 내지 110d; 218a 내지 218d; P_0 ; P_1 ; 912a 내지 912n)에 의해 표현되거나 또는 상기 이미지 센서 아날로그 신호들에 기초한 상기 복수의 아날로그 값들의 어떤 서브세트가 추가적인 프로세싱을 위해 상기 아날로그 메모리에 저장되었는지를 설명하는 정보(x_a ; x_b ; x_c)를 저장하도록 구성되는, 판독 어레이먼트.

청구항 15

제1항에 있어서,

상기 판독 어레이먼트는, 이미지 열(1240d)과, 상기 이미지 열에 속하는 아날로그 값들(1260d; 1262c; 1264b)이 저장된 상기 아날로그 메모리의 열들(1250d; 1250c; 1250b) 사이의 할당을 변경시키도록 구성되는, 판독 어레이먼트.

청구항 16

제1항에 있어서,

상기 판독 어레이먼트는, 상기 아날로그 메모리에 저장할 시에, 이미지 포인트들(1244a 내지 1244d; 1246c 내지 1246e; 1248d 내지 1248f)에 할당된 아날로그 값들(1260b 내지 1260d; 1262b 내지 1262d; 1264b 내지 1264d)을 재배열하도록 구성되는, 판독 어레이먼트.

청구항 17

제1항에 있어서,

상기 판독 어레이먼트는, 상기 아날로그 메모리로부터 판독된 신호들 및 상기 이미지 센서 아날로그 신호들이 신호 레벨에 관해 호환가능하도록 상기 아날로그 메모리에 상기 아날로그 값들을 저장하도록 구성되는, 판독 어레이먼트.

청구항 18

제1항에 있어서,

상기 판독 어레이먼트는, 상기 아날로그 메모리로부터 판독된 신호들에 기초하여 아날로그 산술 연산들을 수행하도록 구성되는, 판독 어레이먼트.

청구항 19

제1항에 있어서,

상기 판독 어레이먼트는, 상기 아날로그 메모리로부터 판독된 신호들 및 상기 이미지 센서 아날로그 신호들이 조합되는 아날로그 산술 연산들을 수행하도록 구성되는, 판독 어레이먼트.

청구항 20

이미지 센서 시스템으로서,

이미지 센서(120; 210; 730; 1010; 1110; 1210);

제1항에 따른 판독 어레이먼트(100; 230; 250; 260; 910);

아날로그-디지털 변환기; 및

디지털 프로세싱 수단을 포함하며,

상기 아날로그-디지털 변환기는, 아날로그 메모리(130; 220; 920; 1148; 1248)에 저장된 아날로그 값들(1150b 내지 1150d; 1152b 내지 1152d; 1260b 내지 1260d; 1262b 내지 1262d; 1264b 내지 1264d) 또는 그로부터 도출된 아날로그 값들을 디지털화하도록 구성되고,

상기 디지털 프로세싱 수단은, 상기 아날로그-디지털 변환기에 의해 제공된 디지털 신호들에 기초하여 이미지 정보를 분석하도록 구성되는, 이미지 센서 시스템.

청구항 21

제20항에 있어서,

상기 아날로그-디지털 변환기는, 상기 이미지 센서의 판독의 다운스트림에 있는 별개의 판독 프로세스에서 상기 아날로그 메모리(130; 220; 920; 1148; 1248)에 저장된 아날로그 값들(1150b 내지 1150d; 1152b 내지 1152d; 1260b 내지 1260d; 1262b 내지 1262d; 1264b 내지 1264d) 또는 그로부터 도출된 아날로그 값들을 디지털화하도록 구성되는, 이미지 센서 시스템.

청구항 22

제20항에 있어서,

상기 디지털 프로세싱 수단은, 상기 아날로그-디지털 변환기에 의해 제공된 디지털 신호들에 기초하여, 상기 이미지 센서에 의해 검출된 이미지에서 라인(1020; 1120; 1220)의 포지션을 검출하도록 구성되는, 이미지 센서 시스템.

청구항 23

제20항에 있어서,

상기 디지털 프로세싱 수단은, 상기 이미지 센서 아날로그 신호들(110a 내지 110d; 218a 내지 218d; P_0 ; P_1 ; 912a 내지 912n)에 의해 표현되거나 또는 상기 이미지 센서 아날로그 신호들에 기초한 복수의 아날로그 값들의 어떤 서브세트가 추가적인 프로세싱을 위해 상기 아날로그 메모리에 저장되었는지를 설명하는 정보(x_a ; x_b ; x_c)를 평가하도록 구성되는, 이미지 센서 시스템.

청구항 24

제20항에 있어서,

상기 이미지 센서 시스템은, 상기 이미지 센서의 개개의 열(1140a; 1140n)을 따른 광 라인(1120)의 포지션을 상

기 이미지 센서의 상이한 열들에 대해 결정하도록 구성되는, 이미지 센서 시스템.

청구항 25

제20항에 있어서,

상기 이미지 센서 시스템은, 이미지 센서 아날로그 신호(110a 내지 110d; 218a 내지 218d; P_0 ; P_1 ; 912a 내지 912n) 또는 상기 이미지 센서 아날로그 신호에 기초한 신호의 상당한 변화 시에 존재하는 아날로그 값들을 상기 아날로그 메모리에 선택적으로 저장하도록 구성되는, 이미지 센서 시스템.

청구항 26

제25항에 있어서,

상기 이미지 센서 시스템은, 상기 선택적으로 저장된 아날로그 값들에 기초하여 백색 광 간섭계(white light interferometry)의 평가를 수행하도록 구성되는, 이미지 센서 시스템.

청구항 27

이미지 센서를 판독하기 위한 방법(1300)으로서,

상기 방법은, 상기 이미지 센서에 의해 검출된 밝기 값들을 아날로그 방식으로 설명하는 복수의 이미지 센서 아날로그 신호들(110a 내지 110d; 218a 내지 218d; P_0 ; P_1 ; 912a 내지 912n)을 상기 이미지 센서의 복수의 열 리드들로부터 병렬로 수신하는 단계(1310)를 포함하고,

상기 방법은, 상기 이미지 센서 아날로그 신호들에 의해 표현되거나 또는 상기 이미지 센서 아날로그 신호들에 기초한 복수의 아날로그 값들의 어떤 서브세트가 추가적인 프로세싱을 위해 아날로그 메모리에 저장되는지를 선택하는 단계(1320)를 포함하고,

상기 이미지 센서 아날로그 신호들의 평가에 기초하여, 상기 이미지 센서 아날로그 신호들에 의해 표현되거나 또는 상기 이미지 센서 아날로그 신호들에 기초한 복수의 아날로그 값들의 어떤 서브세트가 추가적인 프로세싱을 위해 아날로그 메모리에 저장될지가 판단되며,

상기 방법은, 상기 선택된 아날로그 값들을 상기 아날로그 메모리에 저장하는 단계(1330)를 포함하는, 이미지 센서를 판독하기 위한 방법.

청구항 28

이미지 센서에 대한 판독 어레이먼트(100; 230; 250; 260; 910)로서,

상기 판독 어레이먼트는, 상기 이미지 센서에 의해 검출된 밝기 값들을 아날로그 방식으로 설명하는 복수의 이미지 센서 아날로그 신호들(110a 내지 110d; 218a 내지 218d; P_0 ; P_1 ; 912a 내지 912n)을 상기 이미지 센서의 복수의 열 리드들로부터 병렬로 수신하도록 구성되고,

상기 판독 어레이먼트는, 이미지 열(1240b 내지 1240f)과, 상기 이미지 열에 속하는 아날로그 값들(1260b 내지 1260d; 1262b 내지 1262d; 1264b 내지 1264d)이 저장되는 아날로그 메모리의 열들(1250b 내지 1250d) 사이의 할당을 변경시켜, 이미지 열(1240d)에 속하는 아날로그 값들이 상기 아날로그 메모리의 상이한 메모리 열들(1250d; 1250c; 1250b)에 저장되고, 상기 이미지 센서에 걸쳐 대각으로 이어지는 라인을 설명하는 아날로그 값들이 상기 아날로그 메모리의 직사각형 메모리 구역에 저장되도록 구성되는, 판독 어레이먼트.

청구항 29

제28항에 있어서,

상기 판독 어레이먼트는, 상기 아날로그 메모리에 저장할 시에, 이미지 포인트들에 할당된 아날로그 값들을 재배열하도록 구성되는, 판독 어레이먼트.

청구항 30

삭제

발명의 설명

기술 분야

- [0001] 본 발명에 따른 실시예들은 이미지 센서에 대한 판독 어레이먼트(readout arrangement)를 참조한다.
- [0002] 본 발명에 따른 추가적인 실시예들은 이미지 센서 시스템을 참조한다.
- [0003] 본 발명에 따른 추가적인 실시예들은 이미지 센서를 판독하기 위한 방법을 참조한다.
- [0004] 본 발명에 따른 실시예들은 판독될 이미지 센서들을 압축시키기 위한 아키텍처를 참조한다.

배경 기술

- [0005] 이미지 센서들의 도움으로 이미지들을 캡처하는 것은 많은 응용예들에서 유용하다. 특히, 이들 경우들에서, 이미지 콘텐츠에 관한 정보를 획득하기 위해 이미지 센서들에 의해 입수된 이미지 데이터를 추가로 프로세싱하는 것이 바람직하다.
- [0006] 센서 매트릭스에서 픽셀-병렬(또는 이미지 포인트-병렬) 신호 프로세싱을 갖춘 이미지 센서들은 중간 결과들 및 최종 결과들을 제공하고, 이어서, 그 결과들은 다음 프로세싱 유닛 또는 출력 인터페이스에 송신된다. 많은 양의 데이터가 생성되면, 대역폭이 너무 작을 수 있고, 결과들은 검색가능(retrievable)하지 않을 수 있다.
- [0007] 데이터의 강력한 로컬 압축을 갖춘 픽셀-병렬, 또는 이미지 포인트-병렬 아키텍처의 경우, 어드레스에 기초한 이벤트-구동 판독과 같은 개념들("어드레스-이벤트 표현"(AER))이 개발되었다. 이미지 프로세싱은 픽셀 셀들 또는 이미지 포인트 셀들에서 수행되며, 미리 정의된 결과들에 도달할 시에, 발생 위치를 센서 매트릭스의 에지로 전달한다. 외부 로직은 어드레스에 기초하여 이것을 등록하고, 결과들의 순차적인 판독을 수행한다. 매우 높은 이벤트 레이트들에서, 판독은 비교적 비효율적이거나 또는 심지어 이벤트들이 손실될 수 있다.
- [0008] 이러한 목적을 위해 사용되는 픽셀 셀들 또는 이미지 포인트 셀들의 매우 높은 복잡도 뿐만 아니라 연관된 바람직하지 않은 광학 속성들, 이를테면
- [0009] ● 낮은 분해능 또는
- [0010] ● 낮은 충전 인자
- [0011] 로 인해 열-병렬(column-parallel) 이미지 프로세싱을 사용하는 특수한 이미지 센서 시스템-온-칩(systems-on-chip)("SOC")이 광 시트(sheet of light)와 같은 특정한 응용예들에 대해 개발되었다(예를 들어, 참조문헌들 [2] 및 [1] 참조).
- [0012] 비교적 간단한 픽셀 셀들 또는 이미지 포인트 셀들, 및 이미지 필드 외부에서 상이한 신호 타입들을 프로세싱하기 위한 복잡한 프로세싱 로직(또한, "혼합-신호 프로세싱 로직"으로 지칭됨)을 갖는 그러한 아키텍처들만이, 산업용 이미지 센서들의 속도(예를 들어, 소스 [1]에서의 8.75 μm)와 유사하게, 픽셀 피치 또는 이미지 포인트 피치와 조합하여 매우 높은 이미지 프로세싱 속도(예를 들어, 100kHz의 프로파일 레이트를 갖는 광 시트)를 가능하게 한다는 것이 발견되었다.
- [0013] 위의 관점에서, 이미지 센서 데이터의 효율적인 평가를 가능하게 하는 개념에 대한 필요성이 존재한다.

발명의 내용

- [0014] 본 발명에 따른 실시예는 이미지 센서에 대한 판독 어레이먼트를 제공한다. 판독 어레이먼트는, 이미지 센서에 의해 검출된 밝기 값들을 아날로그적으로 설명하는 복수의 이미지 센서 아날로그 신호들을 이미지 센서의 복수의 열 리드(column lead)들로부터 병렬로 수신하도록 구성된다. 판독 어레이먼트는, 이미지 센서 아날로그 신호들에 의해 표현되거나 또는 이미지 센서 아날로그 신호들에 기초한 복수의 아날로그 값들의 어떤 서브세트가 추가적인 프로세싱을 위해 아날로그 메모리에 저장될지를 선택하고, 선택된 아날로그 값들의 아날로그 메모리로의 저장을 야기하거나 또는 선택된 아날로그 값들을 아날로그 메모리에 저장하도록 추가로 구성된다.
- [0015] 이러한 판독 어레이먼트는, 이미지 센서 아날로그 신호들에 의해 표현되거나 또는 (통상적으로 바람직하게 신속한 아날로그 신호 프로세싱을 통해) 이미지 센서 아날로그 신호들로부터 도출된 아날로그 값들의 사전선택, 및 이들 아날로그 값들의 아날로그 메모리로의 저장이 (예를 들어, 고-분해능 아날로그-디지털 변환에 후속하여) 디지털로 프로세싱되어야 하는 데이터의 양의 감소를 초래한다는 발견에 기초한다. 따라서, 데이터

의 양의 감소는 아날로그 값들의 레벨에서 이미 발생하므로, 정교한 방식으로 이미지 센서의 모든 픽셀들로부터 디지털 신호들로 아날로그 값들을 변환하는 것이 더 이상 필요하지 않다. 따라서, 이미지 센서 아날로그 신호들의 아날로그-디지털 변환에 수반되는 노력이 감소된다. 부가적으로, 디지털로 송신될 이미지 센서 정보의 데이터의 양이 또한 상당히 감소될 수 있으며, 이는, 이미지 센서 및 판독 어레이먼트를 포함하는 시스템의 성능을 상당히 증가시키거나 또는 요구되는 데이터 레이트를 상당히 감소시킨다. (즉, 이미지 센서의 모든 이미지 포인트들의 모든 아날로그 값들이 아니라) 선택된 아날로그 값들을 적절하게 조직화된 아날로그 메모리에 저장함으로써, 예를 들어, 아날로그 값들에 신속하고 효율적으로 액세스하는 것이 가능하다. 부가적으로, 아날로그 값들의 아날로그 메모리로의 적절한 저장을 이용하여, 아날로그 값들의 특정한 분류가 수행될 수 있으므로, 예를 들어, 아날로그-디지털 변환 이후 함께 프로세싱될 아날로그 값들이 아날로그 메모리의 연결된 구역에 저장될 수 있다. 예를 들어, 이것은 액세스를 간략화시킬 수 있고, 디지털화된 값들을 재분류하는 데 요구되는 부가적인 노력을 감소시키거나 또는 피할 수 있다.

[0016] 부가적으로, 아날로그 메모리에 저장될 아날로그 값들을 적절하게 선택함으로써, 데이터의 양은, 예를 들어, 빠른 아날로그 프리프로세싱(preprocessing)으로 인해 분류되는 아날로그 값들만을 나중의 디지털 평가에 관련있는 것으로서 아날로그 메모리에 저장함으로써 상당히 감소될 수 있다.

[0017] 요약하면, 본 명세서에 설명되는 이미지 센서 출력 신호들을 프로세싱하기 위한 판독 어레이먼트가 높은 프레임 레이트들에서의 사용을 간략화시킬 수 있고 또한, 이미지 센서의 속성들(예를 들어, 충전 인자)을 상당히 손상시키지 않으면서 구현될 수 있다고 언급될 수 있다.

[0018] 다음으로, 실시예들의 추가적인 선택적인 양상들이 본 발명에 따라 설명된다. 다음에 설명되는 양상들은, 예를 들어, 개별적으로 또는 위에서 설명된 판독 어레이먼트와 함께 조합될 수 있다.

[0019] 예를 들어, 일 실시예에서, 판독 어레이먼트는 열-병렬 프로세싱 유닛을 포함할 수 있다. 예를 들어, 판독 어레이먼트는, 이미지 센서 아날로그 신호들의 평가에 기초하여, 이미지 센서 아날로그 신호들에 의해 표현되거나 또는 이미지 센서 아날로그 신호들에 기초한 복수의 아날로그 값들의 어떤 서브세트가 추가적인 프로세싱을 위해 아날로그 메모리에 저장될지를 판단하도록 구성될 수 있다. 예를 들어, 추가적인 프로세싱에(예를 들어, 라인들의 포지션을 결정하는 데에) 관련있는 것으로서 판독 어레이먼트에 의해 분류되는, 이미지 센서 아날로그 신호들에 의해 표현되거나 또는 이미지 센서 아날로그 신호들에 기초한 그러한 아날로그 값들(또는 오직 아날로그 값들만)이 추가적인 프로세싱을 위해 아날로그 메모리에 저장될 수 있다. 따라서, 어떤 아날로그 값들(또는 어떤 이미지 센서 아날로그 신호들)이 관련있는 것으로서 결정될지가 평가 수단에 의해, 예를 들어 빠른 아날로그 프리프로세싱에 의해(예를 들어, 아날로그 값과 임계치 값의 임계치 값 비교에 의해, 또는 2개의 아날로그 값들 사이의 차이 형성 및 차이와 임계치 값의 후속 비교에 의해) 신속하게 판단될 수 있다. 예를 들어, 관련있는 것으로서 판독 어레이먼트에서 분류된 아날로그 값들만이 (보다 장기적으로) 추가적인 프로세싱을 위해 아날로그 메모리에 저장될 수 있다. 따라서, 이용가능한 아날로그 메모리 용량이 적절하게 사용된다.

[0020] 특히, (이미지 센서 아날로그 신호들에 기초하는) 아날로그 값들의 정확한 평가가 종종 비교적 복잡하지만, 아날로그 값들이 추가적인 평가에 관련있는지 또는 유용한지 여부에 관한 판단이 종종 간단한 기준들에 기초하여 이루어질 수 있다는 것이 발견되었다. 아날로그 값들이 추가적인 프로세싱을 위해 아날로그 메모리에 저장될지 여부를 판단할 때 이미 추가적인 프로세싱에 관련있는 아날로그 값들을 사전선택함으로써, 이용가능한 아날로그 메모리가 효율적으로 사용될 수 있으며, 예를 들어, 관련없는 것으로서 판독 어레이먼트에 의해 분류된 아날로그 값들의 아날로그-디지털 변환이 회피될 수 있다. 이러한 점에서, 아날로그-디지털 변환 및 아날로그-디지털 변환 이후 생성된 디지털 출력 신호들을 송신하는 것에 수반되는 노력이 또한 특정한 환경들 하에서 감소된다.

[0021] 바람직한 실시예에서, 판독 어레이먼트는, 개개의 이미지 열에 속하는 이미지 센서 아날로그 신호의 코스(course)가 미리 세팅된 조건을 충족시키는 코스를 복수의 이미지 행(row)들에 걸쳐 포함하는지를 검출하도록 구성된다. 예를 들어, 판독 어레이먼트는, 개개의 이미지 열에 속하는 이미지 센서 아날로그 신호의 코스가 미리 세팅된 조건을 충족시키는 코스를 복수의 이미지 행들에 걸쳐 포함한다는 것을 검출하는 것에 응답하여, 코스를 설명하는 아날로그 값들의 아날로그 메모리로의 저장을 야기하도록 구성될 수 있다.

[0022] 따라서, 예를 들어, 판독 어레이먼트는 어떤 아날로그 값들이 관련있는 것으로서 고려될지를 열-개별적인 방식으로 판단할 수 있다. 예를 들어, 관련있는 아날로그 값들의 이러한 검출은, 복수의 이미지 행들에 걸쳐 개개의 이미지 열에 속하는 이미지 센서 아날로그 신호의 코스에서 분석함으로써 수행될 수 있다. 예를 들어, 광라인 또는 레이저 라인에 대해 특징적인 코스가 결정되면, 동일한 이미지 열의 인접 이미지 행들의 시퀀스의 아

날로그 값들이 아날로그 메모리에 저장될 관련있는 아날로그 값들로서 검출될 수 있으며, 그에 따라 처리될 수 있다.

[0023] 일 실시예에서, 판독 어레이먼트는, 프리프로세싱된 신호들을 획득하기 위해 이미지 센서 아날로그 신호들의 아날로그 프리프로세싱을 수행하도록 구성될 수 있다. 이어서, 판독 어레이먼트는, 아날로그 메모리로의 저장을 위해 이미지 센서 아날로그 신호들에 기초하거나 또는 프리프로세싱된 신호들에 의해 표현되는 아날로그 값들을 선택하도록 구성될 수 있다. 예를 들어, 수 개의 아날로그 값들 사이의 절대값 형성 또는 차이 형성이 수행될 수 있다. 이를 이용하면, 특히 관련있는 정보가 아날로그 메모리에 저장될 수 있다. 프리프로세싱은 또한, 관련있는 아날로그 값들을 검출하거나 또는 (예를 들어, 복수의 인접 이미지 행들에 걸쳐) 이미지 센서 아날로그 신호들의 특징적인 코스를 검출하도록 서빙하거나 또는 이를 도울 수 있다.

[0024] 바람직한 실시예에서, 판독 어레이먼트는, 이미지 센서 아날로그 신호 또는 이미지 센서 아날로그 신호에 기초한 신호가 (예를 들어, 공간적으로 인접한 이미지 포인트로부터의 이미지 센서 아날로그 신호에 대한 비교에 의해 또는 더 이른 시점에서의 동일한 이미지 포인트의 이미지 센서 아날로그 신호에 대한 비교에 의해) 제1 방향 및/또는 제2 방향으로 미리 세팅된 임계치 값을 통과한다는 것에 응답하여, 개개의 이미지 센서 아날로그 신호에 의해 표현되거나 또는 개개의 이미지 센서 아날로그 신호에 기초한 아날로그 값이 추가적인 프로세싱을 위해 아날로그 메모리에 저장될 것이라고 판단하도록 구성된다. 따라서, 이를 이용하면, 프로세싱을 위해 아날로그 메모리에 저장될 관련있는 아날로그 값들의 존재가 효율적으로 검출될 수 있다.

[0025] 바람직한 실시예에서, 판독 어레이먼트는, 미리 세팅된 임계치 값을 통과할 때(또는, 존재하는 임계치 값을 통과하는 것에 응답하여), 미리 세팅된 임계치 값을 통과하는 것이 검출되었을 때에 이미지 센서의 어떤 이미지 행이 판독되고 있는지에 관한 정보를 운반하는 디지털 정보를 부가적으로 저장하도록 구성될 수 있다. 이러한 점에서, 부가적인 디지털 정보는, 아날로그 메모리에 저장된 아날로그 값들이 어떤 이미지 행(및/또는 어떤 이미지 열), 또는 어떤 이미지 구역에 할당되는지에 관한 정보를 제공할 수 있다. 이어서, 부가적인 디지털 정보는 아날로그 메모리에 예치된 아날로그 값들의 평가에서 사용될 수 있다. 부가적인 상세한 정보는 특히, 전체 이미지 콘텐츠보다는 이미지 콘텐츠(또는 그로부터 도출된 아날로그 값들)의 관련있는 섹션들만이 아날로그 메모리에 저장되면 도움이 될 수 있는데, 그 이유는, 이것이 아날로그 메모리에 저장된 아날로그 값들이 어떤 이미지 행들 또는 이미지 열들 또는 이미지 구역들로부터 유래되었는지에 관한 결론을 가능하게 하기 때문이다.

[0026] 추가적인 바람직한 실시예에서, 판독 어레이먼트는, 개개의 열 리드의 이미지 센서 아날로그 신호에 의해 표현된 아날로그 값 또는 개개의 열 리드의 이미지 센서 아날로그 신호에 기초한 아날로그 값이 추가적인 프로세싱을 위해 아날로그 메모리에 저장될지 여부를, 열-개별적인 방식으로 또는 상이한 열들에 대해 별개로 또는 열의 상이한 그룹들에 대해 별개로 판단하도록 구성될 수 있다(예를 들어, 그러므로, 상이한 이미지 열들에 할당된 이미지 센서 아날로그 신호들에 기초하여, 상이한 행 구역들에 할당된 아날로그 값들이 아날로그 메모리에 저장됨). 예를 들어, 각각의 이미지 열에 대해 관련있는 아날로그 값들(예를 들어, 관련있는 이미지 행들의 아날로그 값들)만을 저장함으로써, 이용가능한 아날로그 메모리가 효율적으로 사용될 수 있다. 예를 들어, 이것은, 라인들이 이미지 센서에 걸쳐 대각으로 이어지면(run) 도움이 되므로, 그들은 제1 이미지 열의 구역에서 제1 행 구역을 조명하고, 상이한 제2 이미지 열에서 상이한 제2 행 구역을 조명한다. 예를 들어, 제1 이미지 열에 대해, 제1 행 구역의 아날로그 값들은 이어서 아날로그 메모리에 저장되고, 제1 행 구역과는 상이한 제2 행 구역의 아날로그 값들은 이어서 제2 이미지 열에 대해 아날로그 메모리에 저장된다.

[0027] 바람직한 실시예에서, 판독 어레이먼트는, 이미지 센서 아날로그 신호들에 의해 표현된 아날로그 값들 또는 이미지 센서 아날로그 신호들에 기초한 아날로그 값들이 추가적인 프로세싱을 위해 어떤 이미지 행들로부터 아날로그 메모리에 저장될지를 상이한 열들에 대해 별개로 결정하는 구성 정보를 획득 및 평가하도록 구성될 수 있다. 따라서, 그것은 또한, 어떤 아날로그 값들이 아날로그 메모리에 저장될지를 외부로부터, 예를 들어 상위-레벨 제어기에 의해 특정될 수 있다. 예를 들어, 이것은, 이미지 관심 구역들의 특정한 사전 지식이 이미 이용가능하면 의미가 있다.

[0028] 바람직한 실시예에서, 판독 어레이먼트는, 아날로그 값들이 추가적인 프로세싱을 위해 획득될지 여부에 관한 사전 체크(check) 없이, 이미지 센서 아날로그 신호들에 의해 표현되거나 또는 이미지 센서 아날로그 신호들에 기초한 아날로그 값들의 저장을 야기하도록 구성될 수 있다. 이러한 경우, 예를 들어 판독 어레이먼트는, 판독 어레이먼트가 사전 체크 없이 저장된 아날로그 값이 추가적인 프로세싱을 위해(예를 들어, 보다 장기간 동안) 저장되지 않을 것이라고 결정하는지 여부를 (예를 들어, 다음 단계에서 이미지 센서로부터 획득된 아날로그 값들에 의해) 사전에 체크하지 않으면서 저장된 아날로그 값들의 (예를 들어, 즉각적인 또는 자발적인) 오버라

이트(overwrite)를 (예를 들어, 예를 들어 현재 기입 어드레스와 동일한 다음 기입 어드레스의 적절한 선택에 의해) 야기하도록 구성될 수 있다. 이러한 방식으로, 종종 비교적 시간 소모적일 수 있는 저장기 아날로그 값이 이용가능할 때 즉시 수행될 수 있으므로, 아날로그 메모리의 특히 빠른 동작이 가능하다. 따라서, 저장 프로세스 동안, 방금 전에 저장되었던 아날로그 값이 추가적인 프로세싱을 위해 저장되게 유지될지 여부, 또는 대응하는 아날로그 값이 아날로그 값의 판독 없이 짧은 시간 이후(예를 들어, "즉시", 즉 예를 들어, 새로운 아날로그 값이 존재하면) 오버라이팅될지 여부가 판단될 수 있다. 저장된 아날로그 값을 즉시 오버라이팅하는 것과 관련하여(예를 들어, 다음 아날로그 값이 존재하자마자) 아날로그 값을 아날로그 메모리에 저장하는 것은 추가적인 프로세싱을 위해 아날로그 값을 저장하는 것으로 고려되지 않는다. 오히려, 추가적인 프로세싱을 위해 아날로그 값을 저장하는 것은, 더 긴 시간 기간 동안 아날로그 값을 저장하므로, 아날로그 값이 나중의 판독 프로세스에 이용가능하다는 것을 의미한다. 다시 말하면, 추가적인 프로세싱을 위해 아날로그 메모리에 저장하기 위한 아날로그 값들의 선택은, 모든 아날로그 값들을 초기에 저장함으로써 그리고, 예를 들어, 다음 이미지 포인트로부터의 다음 아날로그 값이 존재할 때 추가적인 프로세싱을 위한 저장을 위해 선택되지 않는 그러한 아날로그 값들을 즉시 오버라이팅함으로써 수행될 수 있다. 따라서, 일시적인 동작 시퀀스들이 가속화 또는 병렬화될 수 있으며, 아날로그 값을 저장하는 것이 비교적 긴 시간을 취한다는 것이 고려될 수 있다.

[0029] 추가적인 바람직한 실시예에서, 판독 어레이먼트는, 이미지 센서 아날로그 신호들에 의해 표현되거나 또는 이미지 센서 아날로그 신호들에 기초한 연속적인 아날로그 값들을, 링 버퍼로서 구동 또는 구성된 (예를 들어, 이미지 센서의 개개의 열에 할당된) 아날로그 메모리 구역에 연속적으로 저장하거나 또는 저장하게 야기할 수 있다. 예를 들어, 이것은, 아날로그 값들의 순환적인 오버라이팅이 링 버퍼로서 구동 또는 구성된 구역에서 발생하는 그러한 방식으로 행해질 수 있다. 따라서, 예를 들어, 현재 아날로그 값에 선행하는 특정한 수의 아날로그 값들이 항상 저장되는 것이 달성될 수 있으며, 이는 차례로, 트리거링 이벤트에 선행하는 아날로그 값들이 또한 저장되게 유지될 수 있는 것을 가능하게 한다. 예를 들어, 트리거링 이벤트의 검출 시에, 이전에 저장된 아날로그 값들이 링 버퍼에 더 이상 오버라이팅되지 않거나 또는 트리거링 이벤트의 검출 전에 링 버퍼에 저장된 아날로그 값들 중 적어도 일부가 심지어 (판독을 위해) 유지되는 것이 야기될 수 있다. 예를 들어, i번째 이미지 행의 이미지 센서 열 신호에 기초한 아날로그 값이 로컬 최대치를 포함한다는 것이 검출되면, 예를 들어, i번째 이미지 행에 (예를 들어, 바로) 선행하는 하나 또는 수 개의 이미지 행들에 기초한 아날로그 값들이 (판독을 위해) 아날로그 메모리에 (보다 장기간 동안 저장되게) 유지될 수 있고, i번째 이미지 행에 후속하는 하나 또는 수 개의 이미지 행들에 기초한 아날로그 값들이 또한 (나중의 프로세싱을 위해) 아날로그 메모리에 저장될 수 있다(예를 들어, 그러므로, i번째 이미지 행 주위의 구역으로부터의 아날로그 신호들이 아날로그 메모리에 동시에 저장된다). 따라서, 저장될 또는 추가적인 프로세싱을 위해 유지될 제1 아날로그 값이 존재하는 경우라도, 트리거링 이벤트를 즉시 검출하는 것이 절대적으로 필수적이지는 않다.

[0030] 따라서, 바람직한 실시예에서, 판독 어레이먼트는, 링 버퍼에 저장된 아날로그 값들이 추가적인 프로세싱을 위해 저장될 것(예를 들어, 그리고 오버라이팅이 발생할 시간을 넘어 보존될 것)이라는 것을 검출하는 것에 응답하여, (예를 들어, 관여된 열 리드에 기초하여 아날로그 값들의 기입을 중단시킴으로써 또는 새로운 메모리 구역을 새로운 링 버퍼로서 사용함으로써) 오버라이팅을 방지하도록 구성될 수 있다.

[0031] 바람직한 실시예에서, 링 버퍼에 저장된 아날로그 값들이 추가적인 프로세싱을 위해 (예를 들어, 오버라이팅이 발생할 기간 및 시간을 넘어) 저장될 것이라는 검출은, 이미지 센서 아날로그 신호에 기초하는 밝기 값의 로컬 또는 절대 최대치의 검출에 기초하여 수행된다. 따라서, 예를 들어, 최대 밝기의 위치 주변에 (예를 들어, 행 방향으로) 위치되는 아날로그 값들은 추가적인 프로세싱을 위해 아날로그 메모리에 유지될 수 있다. 예를 들어, 이를 이용하면, (예를 들어, 아날로그 값들의 디지털화된 버전에 기초할 수 있는) 다운스트림 프로세싱에서, 이미지 센서 상의 라인의 이미지의 포지션은 높은 정확도로 결정될 수 있는 반면, 예를 들어, 밝기 최대치의 이웃에 있지 않는 아날로그 값들은 (예를 들어, 아날로그 메모리에 오버라이팅함으로써) 데이터의 양을 감소시키도록 폐기될 수 있다.

[0032] 추가적인 바람직한 실시예에서, 출력 어레이먼트는, 아날로그 값들이 추가적인 프로세싱을 위해 저장될 것이라는 것을 검출하는 것에 응답하여, 추가적인 프로세싱을 위해 고정된 수의 아날로그 값들을 저장하도록 구성될 수 있다. 대안적으로(또는 부가적으로), 판독 어레이먼트는, 아날로그 값들이 추가적인 프로세싱을 위해 저장될 것이라는 것을 검출하는 것에 응답하여, 아날로그 값들에 의존하여 추가적인 프로세싱을 위해 가변 수의 아날로그 값들을 저장하도록 구성될 수 있다. 예를 들어, 추가적인 프로세싱을 위해 고정된 수의 아날로그 값들을 저장하는 것은 "고정된 간격으로 저장하는 것"으로 고려될 수 있다. 예를 들어, 추가적인 프로세싱을 위해 가변 수의 아날로그 값들을 저장하는 것은 "동적 간격으로 저장하는 것"으로 고려될 수 있다. 처음 설명된

솔루션은 메모리 할당이 명확하게 정의될 수 있다는 장점을 갖는다. 제2 대안은 더 큰 유연성을 제공하고, 예를 들어, 광 빔의 이미지의 폭으로 또는 추가적인 프로세싱을 위한 아날로그 값들의 저장을 트리거했던 이미지 코스의 다른 속성들로, 저장된 아날로그 값들의 수를 조정하는 것을 허용한다.

[0033] 추가적인 바람직한 실시예에서, 판독 어레이먼트는, 미리 세팅된 조건을 충족시키는 아날로그 값들을 아날로그 메모리에 선택적으로 저장하도록 구성될 수 있다. 예를 들어, 임계치 값보다 큰 밝기 값을 설명하는 아날로그 값들이 아날로그 메모리에 저장될 수 있다. 선택적으로, 히스테리시스(hysteresis)가 이를 위해 사용될 수 있다. 여기서, 예를 들어, "동적 간격으로 저장하는 것"이 사용될 수 있다. 따라서, 예를 들어 충분히 관련있는 구조들에 할당된 그러한 아날로그 값들만이 아날로그 메모리에 선택적으로 저장될 수 있다. 따라서, 이미지 배경이 억제될 수 있고, 그에 따라, 저장된 아날로그 값의 수가 낮게 유지될 수 있다.

[0034] 추가적인 바람직한 실시예에서, 판독 어레이먼트는, 이미지 센서 아날로그 신호들에 의해 표현되거나 또는 이미지 센서 아날로그 신호들에 기초한 복수의 아날로그 값들의 어떤 서브세트가 추가적인 프로세싱을 위해 아날로그 메모리에 저장되었는지를 설명하는 (예를 들어, 디지털 형태의) 정보를 저장하도록 구성될 수 있다. 예를 들어, 정보는, 추가적인 프로세싱을 위해 저장된 아날로그 값들이 어떤 이미지 행들에 할당되는지를 설명할 수 있다. 이를 이용하면, 이미지 저장된 아날로그 값들이 기초하는 이미지 포인트들의 위치선이 평가 동안 고려될 수 있다.

[0035] 추가적인 바람직한 실시예에서, 판독 어레이먼트는, (예를 들어, 판독될 이미지 행들 또는 이미지 열들을 결정하도록 이미지 센서를 구동시킴으로써 그리고/또는 아날로그 값이 아날로그 메모리의 어떤 메모리 셀에 저장될지를 결정하는 멀티플렉서를 구동시킴으로써) 이미지 열과, 이미지 열에 속하는 아날로그 값들이 저장된 아날로그 메모리의 열들 사이의 할당을 변경시키도록 구성될 수 있다. 따라서, 예를 들어 하나의 이미지 열에 속하는 아날로그 값들이 아날로그 메모리의 상이한 메모리 열들에 저장될 수 있다. 이를 이용하면, 예를 들어, 이미지 센서에 걸쳐 대각으로 이어지는 라인에 속하는 아날로그 값들이 (메모리 행들 및 메모리 열들에 관해 적어도 논리적으로) 아날로그 메모리의 본질적으로 직사각형 구역에 저장될 수 있다. 이를 이용하면, 대각 제한들에 의해 정의된 아날로그 메모리의 구역을 판독하는 것보다 아날로그 메모리의 직사각형 구역을 판독하는 것이 통상적으로 더 용이하므로, 아날로그 메모리에 저장된 아날로그 값들의 후속 평가가 용이하게 된다. 부가적으로, 이러한 방식으로, 예를 들어, 아날로그 메모리 내의 상이한 인접한 직사각형 구역들이 상이한 라인 부분들에 할당될 수 있으므로, 아날로그 메모리에서 이용가능한 메모리 공간이 또한 더 효율적으로 사용될 수 있다.

[0036] 바람직한 실시예에서, 판독 어레이먼트는, 아날로그 메모리에 저장할 때, 이미지 포인트들에 할당된 아날로그 값들을 재배열하도록 구성될 수 있다. 예를 들어, 곡선 또는 각진 라인을 따라 중심 포인트들에 위치된 이미지 포인트들의 아날로그 값들은 아날로그 메모리의 선형 구역에, 즉 아날로그 메모리의 연속적으로 어드레싱된 구역에 또는 본질적으로 직사각형 구역에 저장될 수 있다. 이러한 방식으로, 아날로그 메모리 내의 저장 공간 요건이 최소화될 수 있고, 재배열된 또는 시프트된 아날로그 값들의 추가적인 프로세싱이 특히 효율적인 방식으로 수행될 수 있다.

[0037] 바람직한 실시예에서, 판독 어레이먼트는, 아날로그 메모리로부터 판독된 신호들 뿐만 아니라 이미지 센서 아날로그 신호들이 신호 레벨에 관해 호환가능하도록 아날로그 메모리에 아날로그 값들을 저장하도록 구성된다. 다시 말하면, 신호 호환성이, 예를 들어 메모리들의 출력들과 픽셀들 사이에서 달성될 수 있다.

[0038] 바람직한 실시예에서, 판독 어레이먼트는, 아날로그 메모리로부터 판독된 신호들에 기초하여 아날로그 산술 연산들을 수행하도록 구성된다. 따라서, 예를 들어 아날로그 산술 연산들은 메모리들에 대해서만 수행될 수 있다.

[0039] 바람직한 실시예에서, 판독 어레이먼트는, 아날로그 메모리로부터 판독된 신호들 및 이미지 센서 아날로그 신호들이 조합되는 아날로그 산술 연산들을 수행하도록 구성된다. 따라서, 예를 들어 아날로그 산술 연산들은 메모리들 및 센서 매트릭스에 대해 수행될 수 있다.

[0040] 본 발명에 따른 실시예는 이미지 센서 시스템을 생성한다. 이미지 센서 시스템은 이미지 센서, 본 명세서에 설명된 바와 같은 판독 어레이먼트 및 아날로그-디지털 변환기 및 디지털 프로세싱 수단을 포함한다. 예를 들어, 아날로그-디지털 변환기는, 아날로그 메모리에 저장된 아날로그 값들 및 그로부터 도출된 아날로그 값들을 디지털화하도록 구성된다. 예를 들어, 디지털 프로세싱 수단은, 아날로그-디지털 변환기에 의해 제공된 디지털 신호들에 기초하여 이미지 정보를 분석하도록 구성된다. 따라서, 예를 들어, 효율적이고 빠른 아날로그 프리프로세싱은 어떤 아날로그 값들이 후속 아날로그-디지털 변환 및 추가적인 디지털 프로세싱을 위해 아날로그 메모

리에 저장될지를 선택하기 위해 사용될 수 있다. 이를 이용하면, 아날로그-디지털 변환기가 모든 이미지 포인트들의 아날로그 값들을 더 이상 디지털화할 필요가 없지만, 예를 들어, 오히려 관련있는 것으로 검출되고 아날로그 메모리에 저장된 이미지 포인트들의 아날로그 값들만을 디지털화할 필요가 있으므로, 데이터의 양이 감소된다. 이것은 또한, 아날로그-디지털 변환기로부터 프로세싱 수단으로 전달될 필요가 있는 디지털 데이터의 양을 감소시키며, 이러한 디지털 데이터는 일부 종래의 이미지 센서 시스템들에서 병목(bottleneck)을 표현한다. 전반적으로, 본 명세서에 설명되는 이미지 센서 시스템은 프로세싱 태스크들의 특히 유리한 분할을 가능하게 하며, 여기서, 예를 들어, 관련있는 아날로그 값들의 검출은 프로세싱 체인에서 매우 초기에 그리고 아날로그-디지털 변환 이전에 수행된다. 따라서, 디지털 프로세싱 수단은 비교적 낮은 컴퓨팅 전력으로 실현될 수 있다. 이것은 상당한 비용 장점들을 초래하고, 구현을 간략화시킨다.

[0041] 바람직한 실시예에서, 아날로그-디지털 변환기는, 이미지 센서의 판독의 다운스트림에 있는 별개의 판독 프로세스에서 아날로그 메모리(130; 220; 920; 1148; 1248)에 저장된 아날로그 값들(1150b 내지 1150d, 1152b 내지 1152d; 1260b 내지 1260d, 1262b 내지 1262d, 1264b 내지 1264d) 또는 그로부터 도출된 아날로그 값들을 디지털화하도록 구성된다. 따라서, 예를 들어, 아날로그 메모리들로부터의 다운스트림 디지털화는 별개의 판독 프로세스에서 수행될 수 있다.

[0042] 바람직한 실시예에서, 디지털 프로세싱 수단은 아날로그-디지털 변환기에 의해 제공되는 디지털 신호들에 기초하여, 이미지 센서에 의해 검출된 이미지에서 라인의 포지션을 (예를 들어, 서브-이미지 포인트 정확도 또는 서브-픽셀 정확도로) 검출하도록 구성된다. 특히 이미지 내의 라인들의 존재 시에, 이미지 정보의 비교적 작은 부분만이 관련있다는 것이 발견되었다. 따라서, 예를 들어, 관련없는 아날로그 값들의 저장 및/또는 아날로그-디지털 변환이 회피될 수 있으므로, 관련있는 이미지 정보의 사전선택은, 예를 들어 아날로그 값들을 아날로그 메모리에 저장하기 전에 매우 도움이 된다. 예를 들어, 예컨대 특정한 최소 밝기를 포함하거나 또는 밝기 최대치에 대한 최대 거리를 포함하는 라인에 속하는 그러한 이미지 포인트들의 아날로그 값들만을 아날로그 메모리에 저장하는 것이 가능하다. 디지털 프로세싱 수단에 의한 추가적인 평가에 관련있는 아날로그 값들의 그러한 사전선택은, 예를 들어, 비교적 적은 하드웨어 노력으로 수행될 수 있다. 다른 한편으로, 이미지 센서에 의해 검출된 이미지에서 라인의 포지션을 서브-이미지 포인트 정확도로 결정하는 것은 비교적 많은 노력을 포함할 수 있다. 이러한 목적을 위해, 디지털 프로세싱 수단은, 예를 들어 (대응하는 아날로그-디지털 변환 이후) 아날로그 메모리에 저장된 사전선택된 아날로그 값들을 평가하고, 예를 들어 아날로그-디지털 변환에 의해 획득된 값들에 기초하여 하나 또는 수 개의 계산들을 수행할 수 있다. 따라서, 이것은, 디지털 프로세싱 수단이 단지 관련있는 것으로서 판독 어레인지먼트에 의해 이전에 분류되었던 그러한 디지털화된 값들만을 프로세싱해야 하는 매우 효율적인 시스템을 생성한다.

[0043] 그 결과, 라인의 포지션은 높은 정확도로 결정될 수 있는 반면, 프로세싱 노력은 비교적 낮게 유지된다.

[0044] 바람직한 실시예에서, 디지털 프로세싱 수단은, 이미지 센서 아날로그 신호들에 의해 표현되거나 또는 이미지 센서 아날로그 신호들에 기초한 복수의 아날로그 값들의 어떤 서브세트가 추가적인 프로세싱을 위해 아날로그 메모리에 저장되었는지를 설명하는 (예를 들어, 디지털 형태의) 정보를 평가하도록 구성된다. 예를 들어, 디지털 정보는, 아날로그 메모리에 저장된 아날로그 값들이 어떤 이미지 행들 또는 어떤 이미지 구역들에 속하는지를 설명할 수 있다. 이러한 점에서, 아날로그 값들의 어떤 서브세트가 추가적인 프로세싱을 위해 아날로그 메모리에 저장되었는지를 설명하는 정보는 저장된 아날로그 값들에 기초하여 검출된 속성들의 포지션을 결정하도록 디지털 프로세싱 수단에 의해 사용될 수 있다.

[0045] 추가적인 바람직한 실시예에서, 이미지 센서 시스템은, 이미지 센서의 개개의 열을 따른 (예컨대, 3차원 오브젝트의 광 시트에 의해 생성되는) 광 라인의 포지션을 이미지 센서의 상이한 열들에 대해 결정하도록 구성될 수 있다. 이러한 점에서, 이미지 센서에 걸쳐 대각으로 이어지는 라인의 포지션은 또한 높은 정확도로 결정될 수 있으며, 예를 들어, 열들 각각에서, 예를 들어, 라인에 실제로 속하거나 또는 라인 주의의 영역에 위치된 그러한 이미지 포인트들(또는 이미지 행들)의 아날로그 값들만이 아날로그 메모리에 저장되고, 후속하여 디지털 프로세싱 수단에 의해 평가된다. 따라서, 상이한 열 구역들이 상이한 열들에서 저장 및 평가될 수 있다.

[0046] 추가적인 바람직한 실시예에서, 이미지 센서 시스템은, 이미지 센서 아날로그 신호 또는 이미지 센서 아날로그 신호에 기초한 신호(예를 들어, 공간적으로 인접한 이미지 포인트로부터의 이미지 센서 아날로그 신호에 대한 비교에 기초하거나 또는 더 이른 시점에서의 동일한 이미지 포인트의 이미지 센서 아날로그 신호에 대한 비교에 기초하는 아날로그 신호)의 상당한 변화(예를 들어, 부호 변화) 시에 존재하는 아날로그 값들을 아날로그 메모리에 선택적으로 저장하도록 구성될 수 있다. 이러한 방식으로, 예를 들어, 다양한 영향들로 인해 초래되는 이

미지 콘텐츠의 변화들이 분석될 수 있다. 특히, 예를 들어, 변화들을 특성화하는 그러한 아날로그 값들만이 추가적인 프로세싱을 위해 아날로그 메모리에 저장될 수 있으며, 이는 차례로, 특히 효율적인 평가(및 아날로그-디지털 변환)를 가능하게 한다.

[0047] 바람직한 실시예에서, 이미지 센서 시스템은, 선택적으로 저장된 아날로그 값들에 기초하여 백색 광 간섭계(white light interferometry)의 평가를 수행하도록 구성될 수 있다. 백색 광 간섭계를 이용하여, 이미지 센서 아날로그 신호 또는 그로부터 도출된 신호에 대한 변화들(예를 들어, 특정된 임계치 값보다 큰 변화들)은 특수한 의미를 갖는다는 것이 발견되었다. 이러한 점에서, 설명된 이미지 센서 시스템은 백색 광 간섭계의 특히 효율적인 동작 또는 평가를 가능하게 한다.

[0048] 본 발명에 따른 추가적인 실시예는 이미지 센서를 관독하기 위한 방법을 설명한다. 방법은, 이미지 센서에 의해 검출된 밝기 값들을 아날로그 형태로 설명하는 복수의 이미지 센서 아날로그 신호들을(예를 들어, 이미지 센서의 복수의 열 리드들로부터) 병렬로 수신하는 단계를 포함한다. 방법은, 이미지 센서 아날로그 신호들에 의해 표현되거나 또는 이미지 센서 아날로그 신호들에 기초한 복수의 아날로그 값들의 어떤 서브세트가 추가적인 프로세싱을 위해 아날로그 메모리에 저장될지를 선택하는 단계를 더 포함한다. 방법은, 선택된 아날로그 값들을 아날로그 메모리에 저장하는 단계를 더 포함한다. 대응하는 방법은 위에서 설명된 장치와 동일한 고려사항들에 기초한다. 방법은 선택적으로, 본 명세서에 설명된 바와 같이 관독 어레이먼트 및 이미지 센서 시스템의 모든 특징들 및 기능들에 의해 보완될 수 있다. 방법에서, 이들 특징들은 개별적으로 또는 조합하여 사용될 수 있다.

[0049] 본 발명에 따른 추가적인 실시예는 이미지 센서에 대한 관독 어레이먼트를 생성한다. 관독 어레이먼트는, 이미지 센서에 의해 검출된 밝기 값들을 아날로그 형태로 설명하는 복수의 이미지 센서 아날로그 신호들을 이미지 센서의 복수의 열 리드들로부터 병렬로 수신하도록 구성된다. 예를 들어, 관독 어레이먼트는, 이미지 열에 속하는 아날로그 값들이 아날로그 메모리의 상이한 메모리 열들에 저장되도록, (예를 들어, 관독될 행들을 결정하도록 이미지 센서를 구동시킴으로써 그리고/또는 아날로그 값이 아날로그 메모리의 어떤 메모리 셀에 저장될지를 결정하는 멀티플렉서를 구동시킴으로써) 이미지 열과, 이미지 열에 속하는 아날로그 값들이 저장될 아날로그 메모리의 열들 사이의 할당을 변경시키도록 구성된다. 예를 들어, 대응하는 개념에 의해, 이미지 센서에 걸쳐 대각으로 이어지는 라인을 설명하는 아날로그 값들이 아날로그 메모리의 직사각형 메모리 구역에 저장되는 것이 가능하게 될 수 있으며, 따라서 효율적인 방식으로 평가 및 프로세싱될 수 있다. 부가적으로, 예를 들어, 비교적 작은 메모리가 상이한 관심 구역들에 속하는 아날로그 값들을 저장할 수 있으므로, 아날로그 메모리의 직사각형 메모리 구역으로의 연관된 속성들의 저장은 통상적으로 매우 메모리-효율적이다. 예를 들어, 라인들이 상이한 관심 구역들에서 상이한 방향으로 이어지더라도, 용이하게 관리가능한 아날로그 메모리의 직사각형 메모리 구역들이 여전히 사용될 수 있으며, 이는 메모리 공간을 절약하고 관독을 간략화시킨다.

[0050] 추가적인 바람직한 실시예에서, 관독 어레이먼트는, 아날로그 메모리에 저장할 때, 이미지 포인트들에 할당된 아날로그 값들을 재배열하도록 구성된다. 따라서, 예를 들어, 자신의 중심들이 곡선 또는 각진 라인을 따라 위치되는 이미지 포인트들의 아날로그 값들은 아날로그 메모리의 선형 또는 직사각형 구역에 저장될 수 있다. 예를 들어, 곡선 또는 각진 라인을 따라 위치되는 이미지 포인트들, 또는 그들에 할당된 아날로그 값들은 아날로그 메모리의 연속적으로 어드레싱된 구역에 저장될 수 있다. 이것은 관독 및 추가적인 프로세싱을 용이하게 하며, 또한 메모리 효율적이다.

도면의 간단한 설명

[0051] 본 발명에 따른 실시예들은 후속하여, 첨부된 도면들을 참조하여 설명된다.

도 1은 본 발명의 일 실시예에 따른 관독 어레이먼트의 블록 회로 다이어그램을 도시한다.

도 2는 아날로그 메모리 매트릭스를 갖는 "비전 SoC"(비전 시스템-온-칩)의 아키텍처의 개략적인 예시를 도시한다.

도 3은 본 발명의 일 실시예에 따른 아날로그 데이터 경로의 개략적인 예시를 도시한다.

도 4a는 본 발명의 일 실시예에 따른 메모리 멀티플렉서의 개략적인 예시를 도시한다.

도 4b는 발명의 일 실시예에 따른 메모리 멀티플렉서의 개략적인 예시를 도시한다.

도 5는 글로벌 셔터(global shutter)를 갖는 이미지 셀(픽셀 셀)의 개략적인 예시를 도시한다.

도 6은 본 발명의 일 실시예에 따른 메모리 셀의 개략적인 예시를 도시한다.

도 7a는 광 시트 어레이먼트의 개략적인 예시를 도시한다.

도 7b는 센서 열을 따른 그레이 값(grey value)의 코스의 개략적인 예시를 도시한다.

도 8a 내지 도 8c는 센서 열을 따른 그레이 값의 좌표(x_0)를 결정하기 위한 상이한 변형들의 개략적인 예시들을 도시한다.

도 9는 본 발명의 일 실시예에 따른 시스템의 개략적인 예시를 도시한다.

도 10은 수평으로 이어지는 광 라인의 존재 시의 평가의 개략적인 예시를 도시한다.

도 11은 약간 우측 최하부를 향해 기울어져 있는 본질적으로 수평으로 이어지는 광 라인의 존재 시의 평가의 개략적인 예시를 도시한다.

도 12는 약간 우측 최하부를 향해 기울어져 있는 본질적으로 수직으로 이어지는 광 라인의 존재 시의 평가의 개략적인 예시를 도시한다.

도 13은 본 발명의 일 실시예에 따른 방법의 흐름도를 도시한다.

발명을 실시하기 위한 구체적인 내용

[0052]

1. 도 1에 따른 판독 어레이먼트

[0053]

도 1은 본 발명의 일 실시예에 따른 판독 어레이먼트(100)의 개략적인 예시를 도시한다. 예를 들어, 판독 어레이먼트(100)는, 이미지 센서(120)에 의해 검출된 밝기 값들을 아날로그 형태로 설명하는 복수의 이미지 센서 아날로그 신호들(110a 및 110b)을 이미지 센서(120)의 복수의 열 리드들로부터 병렬로 수신하도록 구성된다. 판독 어레이먼트(100)는, 이미지 센서 아날로그 신호들(110a 및 110b)에 의해 표현되거나 또는 이미지 센서 아날로그 신호들에 기초한 복수의 아날로그 값들의 어떤 서브세트가 추가적인 프로세싱을 위해 아날로그 메모리(130)에 저장될지를 선택하도록 추가로 구성된다. 판독 어레이먼트(100)는, 선택된 아날로그 값들의 아날로그 메모리(130)의 저장을 야기하거나 또는 선택된 아날로그 값들을 아날로그 메모리(130)에 저장하도록 구성된다. 따라서, 예를 들어, 판독 어레이먼트(100)는 이미지 센서(120)와 아날로그 메모리(130) 사이에 인터페이스를 제공한다. 예를 들어, 판독 어레이먼트는, 이미지 센서(120)에 의해 출력된 모든 아날로그 값들이 추가적인 프로세싱을 위해 아날로그 메모리(130)에 저장되지는 않도록 아날로그 메모리(130)를 구동시킨다. 오히려, 판독 어레이먼트(100)는, 아날로그 값들 중 어떤 것이 아날로그 메모리(130)에 저장될지 그리고 아날로그 값들 중 어떤 것이 아날로그 메모리(130)에 저장되지 않거나 또는 즉시 오버라이팅되는지(그리고 그에 따라, 추가적인 프로세싱을 위해 아날로그 메모리에 저장되지 않는지)에 관한 선택을 행한다. 예를 들어, 판독 어레이먼트(100)는, 아날로그 값들 중 어떤 것이 추가적인 프로세싱을 위해 아날로그 메모리(130)에 저장될지에 관해 판단하기 위해 상이한 기준들을 사용할 수 있다. 예를 들어, 아날로그 값들은 이미지 센서 아날로그 신호들(110a 및 110b)에 직접 기초할 수 있거나, 또는 아날로그 메모리(130)에 저장된 아날로그 값들은 이미지 센서 아날로그 신호들의 아날로그 프리프로세싱에 의해 생성될 수 있다. 예를 들어, 수 개의 이미지 센서 아날로그 신호들은 (예를 들어, 절대값 형성 또는 차이 형성에 의해) 조합될 수 있거나, 또는 상이한 시간들의 이미지 센서 아날로그 신호들의 값들은, 예를 들어 차이 형성의 관점에서 또는 시간에 걸친 변화의 양의 결정의 관점에서 조합될 수 있다. 예를 들어, 판독 어레이먼트(100)는, 예를 들어 바이너리 임계치 판단에 기초하여, 어떤 아날로그 값들이 아날로그 메모리(130)에 저장될지를 최종적으로 판단하기 위해 센서 아날로그 신호들의 본질적인 아날로그 프로세싱을 수행할 수 있다.

[0054]

도 1에 따른 판독 어레이먼트(100)가 본 명세서에 설명되는 모든 특징들에 의해 보완될 수 있음을 유의한다. 예를 들어, 도 2 내지 도 12에 기초하여 다음에서 설명되는 바와 같은 모든 기능들의 특징들은 판독 어레이먼트(100)로 개별적으로 또는 조합하여 통합될 수 있다.

[0055]

2. 도 2 내지 도 6에 따른 아키텍처

[0056]

도 2는 아날로그 메모리 매트릭스를 갖는 "비전-SoC"(즉, 비전-시스템-온-칩)의 아키텍처의 개략적인 예시를 도시한다. 도 3은 예를 들어, 가능한 아날로그 데이터 경로에 관한 세부사항들을 도시하고, 도 4a는 예를 들어, 가능한 메모리 멀티플렉서에 관한 세부사항들을 도시한다. 부가적으로, 도 5는 가능한 픽셀 셀 또는 이미지 포인트 셀에 관한 세부사항들을 도시하고, 도 6은 가능한 메모리 셀에 관한 세부사항들을 도시한다.

- [0057] 본 명세서에 설명되는 아키텍처는, 이미지 셀들 또는 픽셀 셀들로부터 판독된 그레이 값 데이터가 아날로그-디지털 변환 전에 일시적으로 저장되는 것이 특정한 응용예들에 대해 요구 또는 바람직하다는 고려사항에 기초한다. 알려진 예는, 통합된 또는 외부적으로 연결된 아날로그-디지털 변환기들에 의해 연속적으로 디지털화될 수 있는 것들보다 큰 이미지 기록 레이트들을 갖는 이미지 센서들이다. 일부 경우들에서, 이미지 포인트 값들 또는 픽셀 값들은 직접 연결된 아날로그 메모리로 매우 신속하게 기입되어야 하며, 그 메모리로부터 그 값들은 이미지 기록의 완료 이후 느리게 판독, 프로세싱, 디지털화 및 출력된다. 이러한 종래의 접근법을 사용하여, 최대 메가헤르츠 범위의 프레임 레이트들이 달성될 수 있다는 것이 발견되었다. 종래에, 메모리는 픽셀 또는 이미지 포인트에 직접 있어야 하며, 이는 매우 낮은 충전 인자를 초래하거나, 또는 정보는 각각의 픽셀 또는 이미지 포인트로부터 센서 매트릭스의 에지로 유도되어야 한다. 더욱이, 출력될 데이터의 양이 그러한 경우들에서 동일하며, 인터페이스의 대역폭에 관한 변경되지 않은 요건들로 인해 (예를 들어, 인터페이스의 형태의) 병목이 추가로 존재하고, 연속적인 동작이 가능하지 않다. 복잡한 와이어링으로 인해, 이러한 접근법은 또한 분해능을 제한한다. 3차원 통합(3D 통합)에 의한 실현은, 그것이 비용 이유들로 인해 많은 응용예들에 대해 불가능하므로, 이러한 포인트에서 고려되지 않는다.
- [0058] 신규한 접근법 또는 본 발명의 솔루션의 양상들이 다음에서 설명된다.
- [0059] 특히, 본 발명에 따른 실시예들이 독립 특허 청구항들에 의해 정의되고, 유리한 구현들이 종속 특허 청구항들에 의해 정의됨을 유의해야 한다.
- [0060] 자체적으로 사용될 수 있는 본 발명의 양상들이 다음에서 설명된다. 그러나, 다음에 설명되는 본 발명의 양상들은 또한 특허 청구항들에 의해 정의된 실시예들과 조합하여 사용될 수 있다. 다시 말하면, 특허 청구항들에 정의되는 실시예들은 본 명세서에 설명되는 바와 같은 특징들 및 기능들 또는 세부사항들에 의해 개별적으로 또는 조합하여 보완될 수 있다.
- [0061] 다음에서, 본 발명의 솔루션의 일부 일반적인 양상이 먼저 설명된다.
- [0062] 이미지 포인트-순차적인(픽셀-순차적인) 저장의 일반적인 방법들과는 반대로, 새로운 아키텍처에서, 저장은 연속적으로 수행되는 것이 아니라, 프로세서 엘리먼트 "PE"로 또한 지칭될 수 있는 열-병렬 프로세싱 유닛과 상호 작용하여 수행된다.
- [0063] 도 2는 일 예로서 가능한 어레이지먼트를 개략적으로 예시한다.
- [0064] 도 2에 따른 어레이지먼트는 그 전체가 200으로 지정된다. 예를 들어, 어레이지먼트(200)는 복수의 이미지 포인트들을 포함할 수 있는 센서 매트릭스(210)를 포함한다. 이미지 포인트 또는 "개별 픽셀"은 212로 예시적으로 지정된다. 이미지 센서로 또한 지칭될 수 있는 센서 매트릭스(210)는 복수의 이미지 행들(214a 내지 214i)을 포함하며, 여기서 이미지 행들(214a 내지 214i) 각각은 복수의 이미지 열들(216a 내지 216n)을 포함할 수 있다. 예를 들어, 센서 매트릭스는 각각의 센서 열에 대해, 예를 들어 연관된 열 리드를 통해 이미지 센서 아날로그 신호(218a 내지 218d)를 제공한다.
- [0065] 어레이지먼트(200)는 아날로그 메모리 매트릭스(220) 및 소위 "SIMD 유닛"(230)을 더 포함한다. 예를 들어, SIMD 유닛(230)은 "단일-명령-다수의-데이터" 유닛, 즉 "단일 명령"으로 "다수의 데이터"를 프로세싱하는 유닛일 수 있다.
- [0066] 어레이지먼트(200)는, 예를 들어 센서 매트릭스(210)에 커플링될 수 있고, 예를 들어 센서 매트릭스(210)의 행들의 판독을 가능하게 하도록 구성될 수 있는 행 제어기(250)를 더 포함한다. 행 제어기(250)는 또한 추가로, 아날로그 메모리 매트릭스(220)의 행들의 판독을 가능하게 하도록 아날로그 메모리 매트릭스(220)에 커플링될 수 있다. 어레이지먼트(200)는, 예를 들어 버스를 통해 제어 명령들을 획득하고 그에 따라 "SIMD 유닛"(230)을 구동 또는 구성하도록 구성된 "SIMD 제어기"(260)를 더 포함한다.
- [0067] 예를 들어, SIMD 유닛(230)은, 예를 들어 한편으로는, 센서 매트릭스(210)로부터 아날로그 열 리드 신호들(218a, 218d)을 수신하도록 센서 매트릭스(210)의 열 리드들에 커플링되는 멀티플렉서(232)를 포함한다. 예를 들어, 멀티플렉서(232)는 양방향(대안적으로는 또한 단일방향) 방식으로 아날로그 메모리 매트릭스(220)에 추가로 커플링된다. 예를 들어, 멀티플렉서(232)는 센서 매트릭스(210)의 열 리드들의 그룹을 아날로그 메모리 매트릭스(220)의 열 리드들의 그룹에 연결시키도록 구성될 수 있으며, 여기서 센서 매트릭스(210)의 열 리드들과 아날로그 메모리 매트릭스(220)의 열 리드들 사이의 할당은, 예를 들어 가변 조정될 수 있다. 예를 들어, 멀티플렉서(232)는 (선택적으로) 센서 매트릭스(210)의 열 리드들의 미리 세팅된 그룹을 아날로그 메모리 매트릭스

(220)의 열 리드들의 제1 그룹에 일시적으로 그리고 아날로그 메모리 매트릭스(220)의 열 리드들의 제2 그룹에 일시적으로 연결시킬 수 있으며, 여기서 열 리드들의 제2 그룹은 열 리드들의 제1 그룹과 상이하다.

[0068] 예를 들어, 프로세서 엘리먼트(PE)는 센서 매트릭스(210)의 각각의 열 리드(또는 적어도, 센서 매트릭스(210)의 열 리드들의 서브세트)에 할당될 수 있다. 예를 들어, 제1 프로세서 엘리먼트(234a)는 (여기에서는, 예를 들어 이미지 열(216a)에 속하는) 제1 열 리드에 할당된다. 예를 들어, 제2 프로세서 엘리먼트(234b)는 제2 이미지 열(216b)에 속하는 (예를 들어, 제2 이미지 열(216b)의 이미지 엘리먼트들에 커플링된) 제2 열 리드에 할당된다. n번째 프로세서 엘리먼트(234n)는, 예를 들어 n번째 이미지 열(216n)에 속하는 n번째 열 리드에 할당될 수 있다.

[0069] 예를 들어, 프로세서 엘리먼트들(234a, 234b, 234c)은 본질적으로 동일할 수 있다. 따라서, 프로세서 엘리먼트(234a)만이 다음에서 설명된다. 예를 들어, 프로세서 엘리먼트(234a)는 아날로그 프로세싱(236a), (선택적인) 아날로그-디지털 변환(238) 및 (선택적인) 디지털 프로세싱(240)을 포함한다. 예를 들어, 아날로그 프로세싱은 판독 회로("판독"), 차이 형성 회로, 또는 차동 회로("DIFF"), 및 부호 결정 회로 또는 절대값 형성 회로("SIGN")를 포함할 수 있다. 더욱이, 아날로그 프로세싱(236)은 또한, 예를 들어 상이한 신호 값들의 아날로그 조합에 의해 그리고 후속 임계치 값 판단에 의해, 특히 특징적인 이미지 콘텐츠(예를 들어, 광 라인에 의해 야기되는 이미지 콘텐츠)가 존재하는지 여부를 결정할 수 있는 본질적인 아날로그 검출을 포함할 수 있다. 따라서, 예를 들어 아날로그 신호 프로세싱(236)은, 개개의 이미지 열에 속하는 이미지 센서 출력 신호의 코스가 미리 세팅된 조건을 충족시키는 복수의 이미지 행들에 걸친 코스를 포함하는지를 검출하도록 구성될 수 있다. 대안적으로, 아날로그 프로세싱은 또한, 예를 들어, 열 내의 이미지 포인트가 특정한 조건을 충족시키는지 또는 2개의 공간적으로 인접한 이미지 포인트들 사이의 차이가 특정한 조건을 충족시키는지, 또는 상이한 시간들에서의 이미지 포인트의 아날로그 값들 사이의 차이가 특정한 조건을 충족시키는 때를 검출하도록 구성될 수 있다. 대응하는 평가는, 각각의 이미지 열(216a 내지 216n)에 대해, 대응하는 미리 세팅된 조건이 충족되는 시점에서의 톤(ton)으로서 별개의 평가가 수행되도록 열-개별적인 방식으로 수행될 수 있다.

[0070] 예를 들어, (선택적인) 디지털 프로세싱(240)은 아날로그 프로세싱(236)을 지원 또는 구성할 수 있다. 예를 들어, 디지털 프로세싱(240)은, 플래그들("플래그들")에 액세스할 수 있는 산술 로직 유닛("ALU")를 포함할 수 있거나 또는 또한 플래그들을 변경시킬 수 있다. 예를 들어, 산술 로직 유닛(ALU)은 판독 및/또는 기입 방식으로 레지스터들(REG)에 추가로 액세스할 수 있다. 예를 들어, 산술 로직 유닛(ALU)은 랜덤 액세스 메모리("RAM")에 액세스할 수 있고, 버스 인터페이스("BUS")에 의해 버스(242)에 커플링될 수 있다. 따라서, 예를 들어 디지털 프로세싱(240)은 마이크로프로세서의 기능 또는 마이크로프로세서의 적어도 부분 기능을 충족시킬 수 있다. 예를 들어, 디지털 프로세싱(240)은, 예를 들어 아날로그 프로세싱(236)에 의해 프리프로세싱되었던 정보를 획득하기 위하여 아날로그-디지털 변환기(238)에 의해 아날로그 프로세싱(236)에 커플링될 수 있다.

[0071] 예를 들어, 아날로그-디지털 변환(238)은, 예를 들어 센서 매트릭스(210)의 행들의 판독을 위해 사용되는 정확도보다 낮은 비교적 낮은 정확도로 동작할 수 있다.

[0072] 예를 들어, SIMD 제어기(250)는, 아날로그 프로세싱(236) 및/또는 아날로그-디지털 변환(238) 및/또는 디지털 프로세싱(240)을 구성하도록 구성될 수 있다. 예를 들어, SIMD 제어기(260)는, 아날로그 프로세싱(236)에 대한 판단 임계치들을 결정하거나, 또는 프로그램을 디지털 프로세싱(240)으로 로딩할 수 있다. 부가적으로, SIMD 제어기(260)는 외부로부터, 센서 매트릭스(210)의 어떤 구역이 아날로그 메모리(220)로 전달될지를 결정할 수 있다. 예를 들어, 이것은 열-개별적인 방식으로 결정될 수 있다.

[0073] 전반적으로, SIMD 유닛은, 예를 들어 센서 매트릭스의 이미지 포인트들 또는 픽셀들에 기초하여, 아날로그 값들이 아날로그 메모리 매트릭스(220)에 저장된다고 SIMD 제어기(260)와 함께 결정함을 유의해야 한다. 이러한 경우, 센서 매트릭스에 의한 열 신호들의 열-개별적인 평가는 적어도 판단에 영향을 줄 수 있다. 그러나, 대안적으로 또는 부가적으로, 사양들은 또한 SIMD 제어기로부터 나올 수 있다. 예를 들어, 아날로그 메모리 매트릭스(220)에 저장된 아날로그 값들은 센서 매트릭스(210)의 열 리드들 상에서 제공된 아날로그 값들과 동일할 수 있거나, 또는 예를 들어 아날로그 프로세싱(230)에 의해 프리프로세싱될 수 있다. 이러한 경우, 아날로그 프로세싱(236)은 차이 형성 및/또는 스케일링 및/또는 절대값 형성 및/또는 임의의 다른 아날로그 프리프로세싱을 수행할 수 있다. 부가적으로, 멀티플렉서(230)는 또한, 아날로그 메모리 매트릭스가 센서 매트릭스의 미리 세팅된 이미지 열로부터 아날로그 값을 저장하는 곳(열)을 제어할 수 있다. 부가적으로, 아날로그 메모리 매트릭스(220)의 행들에서 센서 매트릭스(210)의 열 리드 신호들에 기초하는 아날로그 값들이 아날로그 메모리 매트릭스(220)에 저장된다고 결정될 수 있다.

- [0074] 다음으로, 어레인지먼트(200)에 관한 추가적인(선택적인) 양상들이 도 2에 따라 설명된다.
- [0075] 예를 들어, 프로세서 엘리먼트 열(예를 들어, 프로세서 엘리먼트 열들(234a, 234b, 234n) 중 하나)은 센서 매트릭스의 각각의 이미지 포인트 열(또는 픽셀 열)에 속한다. 예를 들어, 아날로그 메모리 매트릭스(220)의 열이 그들 사이에 배열된다. 상이한 폭 비율들을 이용하면, 수 개의 이미지 포인트들 또는 픽셀들은 각각, 프로세서 엘리먼트 열(234a, 234b, 234n) 또는 메모리 열(222a, 222b, 222n)에 할당될 수 있다. 그러나, 이것은 완전히 병렬인 프로세싱이 아니라 부분적으로 직렬인 프로세싱만을 허용한다.
- [0076] 예를 들어, 프로세서 엘리먼트(PE)의 최소 기능은 아날로그 메모리 매트릭스(220)에서 메모리 셀들을 선택하거나 또는 구동시키는 것이다. 예를 들어, 메모리 셀이 기입되는지 여부 그리고 어떤 메모리 셀에 기입되는지에 관한 정보는 프로세서 엘리먼트의 메모리로부터 나올 수 있거나 또는 센서 매트릭스(210)의 픽셀 데이터(또는 이미지 포인트 데이터)를 평가함으로써 획득될 수 있다.
- [0077] 다음은 프로세서 엘리먼트(PE)의 아날로그 부분의 구조를 설명한다. 설명된 프로세서 엘리먼트는 일 예로서 서빙하며, 예를 들어 이미지 센서 아날로그 신호들에 기초하여 아날로그 값들을 결정하기 위해 사용될 수 있다. 도 3은 개략적인 예시의 형태로 아날로그 데이터 경로의 일 예를 도시한다. 다시 말하면, 도 3은 픽셀 데이터 또는 이미지 포인트 데이터를 프로세싱하기 위한 프로세서 엘리먼트의 아날로그 부분(도 2에서 녹색으로 하이라이팅된 블록)의 기본적인 기능을 예시적으로 예시한다. 다시 말하면, 예를 들어, 도 3에 따른 아날로그 데이터 경로(300)는 멀티플렉서(232) 및 아날로그 프로세싱(236)(및 선택적으로는 또한, 아날로그-디지털 변환기(238))의 기능 위에 취해질 수 있다.
- [0078] 예를 들어, 아날로그 데이터 경로는 이미지 포인트 열 또는 픽셀 열을 포함한다. 통상적으로, 이미지 포인트 열은 복수의 이미지 포인트들, 예를 들어 이미지 열 당 하나의 이미지 포인트를 포함한다. 이미지 포인트 열은 이미지 포인트 행 선택 또는 픽셀 행 선택을 더 포함하므로, 예를 들어, 열 리드(310)를 통해 이미지 포인트 열의 선택된 이미지 포인트의 아날로그 값을 출력하는 것이 가능하며, 여기서 아날로그 값은, 예를 들어 선택된 이미지 포인트에서 특정한 시간 기간 내에 존재했던 것과 같은 밝기 값(또는 평균 밝기 값)을 표현한다. (예를 들어, 전압들에 의해 표현되는) 이미지 포인트 열로부터의 아날로그 신호들 또는 신호 값들은 여기서, 예를 들어 P_0 및 P_1 으로 지정된다. 아날로그 데이터 경로는, 이미지 포인트로부터(또는 이미지 포인트 회로로부터) 아날로그 값의 판독을 가능하게 하고 선택된 이미지 포인트로부터 판독되는 아날로그 값의 버퍼링을 추가로 가능하게 하도록 구성된 열 판독 회로(320)를 더 포함한다. 예를 들어, 열 판독 회로(320)는 2개의 커패시터들(M_0 (322) 및 M_1 (324))을 포함할 수 있으며, 여기서, 제1 커패시터(M_0)(322)는 제1 스위치(S_{p0})를 통해 열 리드(310)에 커플링될 수 있고, 제2 커패시터(M_1)(324)는 제2 스위치(S_{p1})를 통해 열 리드(310)에 커플링될 수 있다. 이러한 점에서, 예를 들어, 커패시터들(M_0 (322) 및 M_1 (324))은 상이한 시간들에서 열 리드(310)에 커플링될 수 있으며, 따라서, 상이한 이미지 포인트들의 아날로그 값들에 기초하여 충전될 수 있다. 대안적으로, 커패시터들은 또한, 상이한 시간들에서의 동일한 이미지 포인트의 아날로그 값들에 기초하여 충전될 수 있다. 아날로그 데이터 경로(300)는 차이 회로 또는 차이 형성 스테이지(330)를 더 포함한다. 예를 들어, 차이 형성 스테이지는 아날로그 방식으로 값 차이를 결정하도록 구성될 수 있다. 예를 들어, 제1 커패시터(M_0)(322) 양단에 존재하는 전압은 제1 버퍼 증폭기(A_{00})에 의해 버퍼링될 수 있으며, 그 증폭기의 입력은 제1 커패시터(M_0)(322)에 커플링된다. 더욱이, 제2 커패시터(M_1)(324) 양단에 존재하는 전압은 제2 버퍼 증폭기(A_{01})에 의해 버퍼링될 수 있으며, 그 증폭기의 입력은 제2 커패시터(M_1)(324)에 커플링된다. 예를 들어, 제1 버퍼 증폭기(A_{00})의 출력은 제1 스위치(S_{00})를 통해 추가적인 커패시터(M_0)(332)의 제1 단자에 커플링된다. 예를 들어, 제2 버퍼 증폭기(A_{01})의 출력은 스위치(S_{01})를 통해 추가적인 커패시터(M_0)(332)의 제2 단자에 커플링된다. 따라서, 예를 들어, 스위치들(S_{00} , S_{01})이 동시에 폐쇄되면, 추가적인 커패시터(M_0)(332)는, 예를 들어 제1 커패시터(M_0)(322)에 존재하는 전압과 제2 커패시터(M_1)(322)에 존재하는 전압의 차이와 동일한 전압으로 충전된다. 커패시터(M_0)(332)에서의 전압의 부호는, 커패시터(M_0)(322)에서의 전압이 커패시터(M_1)(324)에서의 전압보다 크거나 또는 작다는 것에 의존한다. 이러한 점에서, 차이 형성 스테이지(320)는 열 리드(310)를 통해 제공된 이미지 센서로부터의 2개의 아날로그 값들의 차이를 표현하는 전체 전압을 제공할 수 있다. 예를 들어, 커패시터(M_0)에 존재하는 전압은 상이한 이미지 행들에서의 동일한 이미지 열의 이미지 포인트들로부터 제공되는 아날로그 값들의 차이를 표현할 수 있다.

- [0079] 따라서, 차이 형성 스테이지는 $M_0 = V_D = M_1 - M_0$ 에 따라 값 차이의 계산을 수행하며(여기서, M_0 , M_1 및 M_0 는 개개의 커패시터들(332, 324, 322)에서의 전압들을 지정함) 추가적인 프로세싱을 위해 대응하는 값 차이를 출력할 수 있다. M_0 는 커패시터(M_0) 양단의 전압을 지정하고, M_0 는 커패시터(M_0)(322) 양단의 전압을 지정하며, M_1 은 커패시터(M_1)(324) 양단의 전압을 지정한다. 예를 들어, 프리프로세싱된 신호는 V_{sgn} 에 의해 지정된다.
- [0080] 부가적으로, 커패시터들(M_0 및 M_1)에 존재하는 전압들은 또한 (예를 들어, 아날로그-디지털 변환기(238)에 의한) 아날로그-디지털 변환에 제공되므로, 커패시터들(M_0 (322) 및 M_1 (324))에 존재하는 전압들은 또한 프로세서 엘리먼트(234a)의 디지털 프로세싱(240)에 의해 프로세싱될 수 있다.
- [0081] 아날로그 데이터 경로(300)는, 커패시터에 존재하는 전압의(또는 일반적으로는, 차이 형성 스테이지(330)에 의해 제공된 전압의) 부호 및/또는 값을 결정하도록 구성된 부호/값 결정 스테이지(340)를 더 포함한다. 특히, 부호/값 결정 스테이지(340)는 스테이지(330)에 의해 제공된 전압의 합을 설명하는 신호 및 스테이지(330)에 의해 제공된 전압의 부호를 설명하는 추가적인 신호를 제공한다. 스테이지(330)에 의해 제공된 전압의(예를 들어, 커패시터(332) 양단의 전압의) 부호는 간단한 임계치 값 비교에 의해 결정될 수 있다. 부가적으로, 예를 들어, 커패시터(332) 양단에 차동 신호로서 존재하는 전압은, 예를 들어 커패시터(332)의 더 음의 단자를 접지에 연결시키고 커패시터(332)의 더 양의 단자를 출력에 연결시킴으로써, 접지-관련 신호로 변환될 수 있다. 예를 들어, 커패시터(332)의 제1 단자(하부 단자)가 제2 단자(상부 단자)보다 더 음이면, 스위치(S_{gnd0}) 및 스위치(S_{s1})가 폐쇄될 수 있다. 따라서, 기준 전위(또는 접지)에 관해 양인 스테이지(340)의 출력에 전압이 존재한다. 다른 한편으로, 커패시터(332)의 제1 단자(하부 단자)가 커패시터(332)의 제2 단자(상부 단자)보다 더 양이면, 제2 단자(상부 단자)는 스위치(S_{gnd1})를 통해 기준 전위(접지)에 연결될 수 있고, 커패시터(332)의 제1 단자(하부 단자)는 스위치(S_{s0})를 통해 스테이지(340)의 출력에 연결될 수 있다. 예를 들어, 스테이지(340)에 의해 또한 제공되는 대응하는 부호 신호는 커패시터 전압의 커패시턴스를 표시할 수 있고, (예를 들어, 디지털 메모리에) 별개로 저장될 수 있다.
- [0082] 아날로그 데이터 경로(300)는, 스테이지(340)의 출력 신호가 아날로그 메모리 매트릭스의 어떤 열로 기입되는지를 판단하도록 구성된 열 기입 회로(350)를 더 포함한다. 예를 들어, 열 기입 회로(350)는 멀티플렉서(352)를 포함할 수 있으며, 멀티플렉서(352)를 통한 적절한 루트를 발견하도록 구성될 수 있다. 예를 들어, 추가적인 버퍼 증폭기(A_S)가 스테이지(340)의 출력과 멀티플렉서(352)의 입력 사이에 연결될 수 있다. 예를 들어, 버퍼 증폭기는 스위치들(A_{s0} 및 A_{s1})을 통해 커패시터(332)의 단자들 중 하나에 커플링될 수 있으므로, 예를 들어, 버퍼 증폭기(A_S)의 입력은 각각, 커패시터(332)의 단자들 중 더 양인 단자에 연결된다. 이를 이용하면, 예를 들어, 접지 전위에 관해 양인 전압은 스테이지(340)에 관해 위에서 설명되었던 바와 같이, 버퍼 증폭기(A_S)에 인가될 수 있다. 예를 들어, 대응하는 제어 신호에 기초하여, 멀티플렉서(352)는 이어서, 버퍼 증폭기(A_S)의 출력에 존재하는 신호가 메모리 열들 중 어떤 메모리 열에 인가되거나 또는 저장되는지를 선택할 수 있다. 따라서, 멀티플렉서(352)의 출력들은 메모리 열들의 상이한 메모리 열들에 연결되며, 메모리 열들 중 하나는 360으로 지정된다. 예를 들어, 메모리 열은 행 선택 또는 라인 선택을 포함하므로, 기입 액세스 및/또는 판독 액세스에 의해 액세스되는 행 또는 라인이 메모리 열들의 각각의 메모리 열에서 선택된다. 메모리 열들은 또한, 열-판독 및/또는 열-기입을 위한 제어 단자들을 포함한다.
- [0083] 이와 관련하여, 예를 들어 상이한 메모리 행들이 상이한 메모리 열들에서 상이한 시점에 판독 및/또는 기입하기 위해 선택될 수 있음을 유의해야 한다. 예를 들어, 개별적인 열들의 프로세서 엘리먼트들은, 현재 값이 아날로그 메모리 매트릭스의 어떤 행으로 기입될지를 개별적으로 결정할 수 있다.
- [0084] 부가적으로, 예를 들어 메모리 열로부터 판독된 값이 선택적으로 또한 열 리드로 피드백될 수 있고, 그에 따라, 예를 들어 커패시터들(322, 324) 중 하나에 저장될 수 있음을 유의한다. 예를 들어, 그러한 피드백은, 연속적으로 판독되는 값들 사이의 차이들이 형성될 것이라면 유용할 수 있다.
- [0085] 부가적으로, 스테이지들(320, 330, 340, 350, 360)을 구동시키는 것이, 예를 들어 디지털 프로세싱(240) 및/또는 SIMD 제어기(260)에 의해 수행될 수 있음을 유의한다. 부가적으로, 아날로그 데이터 경로(300)의 노드들이 또한, 특정한 조건들이 아날로그 신호들에 의해 충족되는지 여부를 평가할 수 있는 하나 또는 수 개의 임계치 값 판단기들에 커플링될 수 있음을 유의한다. 예를 들어, 특정한 조건의 존재에 기초하여, 아날로그 값이 메모리

리 열에 저장될지 여부, 또는 아날로그 값이 메모리 열의 어떤 행에 저장될지, 또는 아날로그 값이 아날로그 메모리 매트릭스의 어떤 열에 저장될지가 판단될 수 있다.

[0086] 다음은 아날로그 부분 또는 아날로그 데이터 경로의 동작을 간략하게 설명한다.

[0087] 예를 들어, 도 5에 예시되어 있는, 이를테면 이미지 포인트 셀 또는 픽셀 셀로부터의 이미지 포인트 데이터 또는 픽셀 데이터가 CDS에 의해 정정되면 또는 2개의 연속적인 또는 공간적으로 인접한 이미지 포인트 값들 또는 픽셀 값들이 서로 차감되면, 이러한 데이터(P_0 및 P_1)는 열 리드를 통해(예를 들어, 동일한 열 리드를 통해) 연속적으로 출력된다. 스위치들(S_{P0} 및 S_{P1})을 구동시킴으로써, 커패시터들(322, 324)로서 예시적으로 구성된 2개의 저장 셀들 상으로의 값들(M_0 및 M_1)의 저장이 수행된다. 후속하여, 차이 값(V_D)은, 예를 들어 완전한 또는 감소된 분해능을 갖는 아날로그-디지털 변환(A/D 변환) 또는 아날로그 값의 임의의 다른 평가에 의해 추가로 프로세싱될 수 있다. 이러한 분석에서 생성된 결과 또는 프로세서 엘리먼트(PE)의 메모리로부터 취해진 값은, A_{D0} 및 A_{D1} 에 의해 M_0 및 M_1 으로 구동함으로써 S_{D0} 및 S_{D1} 의 활성화 이후, 아날로그 값(V_D)가 메모리 값(M_0)으로서 저장될지 여부 및 아날로그 값(V_D)가 메모리 값(M_0)으로서 어떤 부호로 저장될지를 결정하기 위해 사용될 수 있다. 부호 회로의 스위치들(S_{Gnd0} , S_{Gnd1} , S_{S0} 및 S_{S1})에 의해, M_0 의 부호가 반전되는지($S_{Gnd1} = S_{S0} = 1$ 및 $S_{Gnd0} = S_{S1} = 0$) 또는 반전되지 않는지($S_{Gnd1} = S_{S0} = 0$ 및 $S_{Gnd0} = S_{S1} = 1$)가 결정될 수 있으며, 이는 새로운 부호의 제로-관련 값(V_{sgn})을 초래한다. 구동기(A_S)는 출력 값(V_S)가 음의 값들(V_{sgn})에 대해 제로로 세팅되는 것을 보장한다. 예를 들어, 값들 둘 모두가 2개의 메모리 셀들에 저장되거나 또는 합이 예시되지 않은 부가적인 회로에 의해 결정되어 저장되면, 차이의 절대값을 아날로그 방식으로 결정하고 그것을 저장하는 것이 가능하다. 그러나, 이러한 섹션에 설명된 프로세싱이 선택적이며, 프로세싱 단계들의 개별적인 단계들만이 존재할 수 있음을 유의해야 한다.

[0088] 다음은 메모리 매트릭스의 열들이 어떻게 선택될 수 있는지를 설명한다. 그러나, 메모리 매트릭스의 열들의 선택 뿐만 아니라 그의 세부사항들은 선택적인 것으로 간주될 것이다.

[0089] 예를 들어, 메모리 매트릭스의 타겟 열의 할당은, 예를 들어 열들을 교환하는 것을 가능하게 하는 멀티플렉서(Mux)에서 행해진다. 예를 들어, 할당은 멀티플렉서(232)에 의해 또는 멀티플렉서(352)에 의해 행해질 수 있다. 멀티플렉서는 선택적이며, 예를 들어, 이미지 열과 아날로그 메모리의 열들 사이의 할당을 변경시키기 위해 사용될 수 있으며, 이미지 열에 속하는 아날로그 값들은 그 열들에 저장되거나 또는 그 열들로부터 아날로그 값들이 센서 매트릭스에서 판독될 수 있다. 선택적으로, 멀티플렉서는 또한 변경되지 않을 수 있다. 도 4a는 멀티플렉서에 대한 가능한 실현을 예시적으로 예시한다.

[0090] 도 4a는, 예를 들어 멀티플렉서(232)의 태스크 또는 멀티플렉서(352)의 태스크를 인수(take over)할 수 있는 멀티플렉서(400)의 개략적인 예시를 도시한다. 예를 들어, 멀티플렉서는 복수의 멀티플렉서 입력 리드들(410a 내지 410h)을 포함한다. 멀티플렉서는 복수의 출력 리드들(414a 내지 414h)을 더 포함한다. 예를 들어, 상이한 입력 리드들은 상이한 프로세서 엘리먼트들(234a 내지 234n)에 할당될 수 있다. 예를 들어, 출력 리드들(414a 내지 414h)은 아날로그 메모리 매트릭스(220)의 상이한 메모리 열들(또는 열 리드들)에 할당될 수 있다.

[0091] 멀티플렉서는 복수의 연결 리드들 또는 연결 구조들(420a, 420b, 420c, 420d)을 더 포함하며, 그들은, 예를 들어 복수의 열들에 각각 연결될 수 있고, 서로 오프셋되므로, 연결 구조들(420a 내지 420d)의 상이한 연결 구조들은 입력 리드들의 상이한 세트들 및 출력 리드들의 상이한 세트들에 연결될 수 있으며, 예를 들어, 제1 연결 구조(120)는 입력 리드들(410b 내지 410e) 및 출력 리드들(414b 내지 414e)에 연결될 수 있다. 제2 연결 구조(420b)는 입력 리드들(410c 내지 410f) 및 출력 리드들(414c 내지 414f)에 연결될 수 있다. 유사한 방식으로, 제3 연결 리드(420c)는 입력 리드들(410d 내지 410g) 및 출력 리드들(414d 내지 414g)에 연결될 수 있다. 제4 연결 리드(420d)는 입력 리드들(410e 내지 410h) 및 출력 리드들(414e 내지 414h)에 연결될 수 있다. 따라서, 예를 들어, 입력 리드들(410b 내지 410e) 중 하나는, 예를 들어 연결 리드(420)를 상기 입력 리드들 중 하나 그리고 상기 출력 리드들 중 하나에 연결시킴으로써 제1 연결 구조(420a)를 통해 출력 리드들(414b 내지 414e) 중 하나에 연결될 수 있다. 따라서, 예를 들어, 연결 리드(420a)는 연결 리드(410b)를 출력 리드(414e)에 연결시키기 위해 사용될 수 있다. 그러나, 연결 리드(420a)는 입력 리드(410e)를 출력 리드(414b)에 연결시키기 위해 사용될 수 있다.

[0092] 따라서, 예를 들어, 연결 리드들 각각은 입력 리드를 입력 리드보다 작은 인덱스를 갖는 출력 리드에 연결시키

거나 또는 입력 리드를 입력 리드보다 큰 인덱스를 갖는 (비유적으로 말하면: 입력 리드보다 더 우측에 있는) 출력 리드들 중 하나에 연결시키기 위해 사용될 수 있다. 그러나, 연결 리드는 또한, 입력 리드를 동일한 인덱스를 갖는 출력 리드에 연결시키기 위해 사용될 수 있다. 이와 관련하여, 입력 리드(예를 들어, 입력 리드(420a))가, 예를 들어 입력 리드와 개개의 연결 리드 사이의 교차점들에 배열되는 스위치들을 통해, 연관된 입력 리드들(예를 들어, 입력 리드들(410b 내지 410e))에 연결될 수 있음을 유의한다. 연결 리드(예를 들어, 연결 리드(420a))는 또한, 예를 들어 연결 리드들과 출력 리드들 사이의 교차점들에 배열되는 스위치들을 통해, 연관된 출력 리드들(예를 들어, 출력 리드들(414b 내지 414e))에 연결될 수 있다.

[0093] 연결 리드들(420a 내지 420d)의 길이는, 연결 리드를 통해 입력 리드에 커플링된 출력 리드에 관해 입력 리드가 얼마나 많은 열 포지션들만큼 시프트될 수 있는지를 결정한다.

[0094] 다음은 일반적으로 도 4a에 따른 메모리 멀티플렉서의 기능을 다시 설명한다. 열들로부터의(예를 들어, 프로세서 엘리먼트들(PE)로부터의) 입력 신호들은 아래로부터, 예를 들어 청색으로 마킹된 입력 리드들(410a 내지 410h)을 통해 공급된다. 예를 들어, 출력 신호들은 또한 (예를 들어, 출력 리드들(414a 내지 414h)을 통해) 열 단위로 상향으로 출력된다. 입력 리드들 및 출력 리드들이 연결될 수 있게 하는 리드들(예를 들어, 연결 리드들(410a 및 410b))은 수평으로 유도된다. 이것은, 교차점들에서 사각형들로서 도 4a에 예시된 스위치들에 의해 행해진다. 예를 들어, 예시된 바와 같이 스위치들은 행 단위로 세팅될 수 있다. 수평 연결들(예를 들어, 리드들(420a 내지 420d))을 입력 리드들(S_{in} (410a 내지 410h)) 및 출력 리드들(S_{out})(예를 들어, 414a 내지 414h)에 링크시키기 위해 각각의 연결 행에서 요구되는 스위치/제어 신호들의 수는 (예를 들어, 그레이로 경계지어진) 연결된 피스(piece)들의 길이로부터 그리고/또는 불연속들의 수평 거리(예를 들어, 연결 리드들(420a 내지 420d)의 길이)로부터 초래된다. 본 경우에서, 그러한 세그먼트들의 길이 및 세그먼트 당 쌍들의 수는 각각의 행에서 4이다. 불연속들 및 연결들은 단계적으로 배열될 수 있지만, 다른 어레이먼트들이 또한 가능하다. 더 많고 더 긴 세그먼트들을 선택하는 것이 또한 가능하지만; 이것은 행 당 더 많은 수의 제어 리드들을 초래한다. 도 4a에 따른 예에서, 연결들의 2개의 최대 범위들은 컬러로 표시되거나 또는 $D = +3$ (녹색 또는 해칭(hatch)되지 않음) 및 $D = -3$ (오렌지 또는 해칭됨)으로 해칭함으로써 표시되며, 이는 총 범위 및 그에 따라 8의 필터 매트릭스들에 대한 최대 달성가능한 블록 사이즈를 초래한다.

[0095] 저장 동안 재판독(read-back)이 가능할 것이라면, 멀티플렉서를 통한 경로들의 수는 2배가 된다. 자신의 분산(dispersion)("미스매치")이 저장(소위 폐쇄 루프를 갖는 저장 또는 "폐쇄-루프 저장") 동안 제어에 의해 정정될 구동기가 각각의 메모리 셀에서 사용되면, 재판독이 요구되거나 또는 도움이 될 수 있다.

[0096] 요약하면, 멀티플렉서가 이미지 센서의 미리 세팅된 열로부터 아날로그 메모리 매트릭스의 상이한 열들로 아날로그 값들을 전달하는 것 또는 이미지 센서의 상이한 열들로부터 아날로그 메모리 매트릭스의 미리 세팅된 열로 아날로그 값들을 전달하는 것을 가능하게 한다고 언급될 수 있다. 부가적으로, 그에 따라 멀티플렉서를 구동시키고 그에 따라 아날로그 값들을 스케일링시킴으로써, 예를 들어, 아날로그 메모리 매트릭스의 상호 메모리 셀 내의 상이한 이미지 포인트들의 아날로그 값들을 가중 방식으로 조합시킴으로써 필터링(예를 들어, 공간 필터링)을 달성하는 것이 또한 가능하다. 따라서, "필터 매트릭스"에 따른 필터링은 아날로그 값들의 가중 조합에 의해 달성될 수 있다.

[0097] 다음은 어드레싱 및 저장에 관한 세부사항들을 설명한다. 그러나, 아래에 설명되는 세부사항들이 선택적인 것으로 간주될 것임을 유의해야 한다.

[0098] 저장 동안, 예를 들어, 멀티플렉서(400)의 열 출력들(414a 내지 414h)은 메모리 매트릭스의 입력들에 연결된다. 더욱이, 일부 경우들에서, 프로세서 엘리먼트들(PE)로부터의 행의 할당을 수행하는 것이 바람직하거나 또는 요구된다. 저장을 위한 이러한 선택에 대해 수 개의 가능성들이 존재한다. 예를 들어, 행이 저장을 위해 선택되게 하는 프로그래밍가능 시프트 레지스터들 또는 어드레스 디코더들이 가능하다. 예시적으로, 도 6은 어드레스 디코더(620)를 갖는 메모리 셀(600)을 묘사한다. 기입 액세스는, 어드레스 버스(622) 상에서 어드레스(Addr)를 세팅하고 활성화 신호(624)(Act)에 의해 S_{out} 또는 S_{in} 과 스위치 트랜지스터들(S_{el1} 또는 S_{el2}) 사이의 연결을 활성화시킴으로써 수행된다. 예를 들어, 메모리 커패시터(C_{int}) 상에서 전압을 세팅하는 것은 아날로그 입력(Min)을 통해 행해지고, 소스 팔로워(SF)에 의해 초래되는 전압의 재판독은 아날로그 출력(Mout)을 통해 행해진다. 어떠한 내부 전류 소스 트랜지스터(S_{rc})도 사용되지 않지만 대신, 동일한 외부 전류 소스가 모든 메모리 소스 팔로워들에 대해 사용되는 변형이 또한 가능하다. 내부 상태의 실제 판독은 이미지 포인트 셀들 또는 픽셀 셀들을 판독하기 위한 것과 동일한 행 단위 구동에 의해 달성된다.

[0099] 다시 말하면, 이미지 센서의 열에 속하는 프로세서 엘리먼트(PE)는, 아날로그 메모리 매트릭스의 개개의 열의

어떤 행이 아날로그 메모리 매트릭스의 열에 할당된 선택 로직(620)에 액세스될지를 표시하는 어드레스 정보(622)를 전달할 수 있다. 부가적으로, 대응하는 프로세서 엘리먼트는 또한, 메모리 액세스를 시그널링하기 위한 활성화 신호(624)를 전달할 수 있다. 부가적으로, 예를 들어, 기입 액세스가 어드레스 정보(622)에 의해 선택된 메모리 셀에 대해 수행될지 여부 또는 판독 액세스가 어드레스 정보(622)에 의해 선택된 메모리 셀에 대해 수행될지 여부를 표시하는 추가적인 제어 신호들(626, 628)이 프로세서 엘리먼트에 의해 전달될 수 있다. 부가적으로, 기입/판독 액세스가 또한 수행될 수 있으며, 여기서, 예를 들어 피드백을 사용하여 정확한 저장을 가능하게 하기 위해, 기입 신호(예를 들어, Min)는 메모리 셀에 전달될 수 있고, 판독 신호(예를 들어, Mout)는 메모리 셀로부터 채판될 수 있다. 예를 들어, 기입 신호(Min)는 멀티플렉서의 출력들(414a 내지 414h) 중 하나에 의해 전달될 수 있다. 예를 들어, 어떠한 멀티플렉서도 존재하지 않으면, 신호(Vs)가 또한 기입 신호(Min)로서 적용될 수 있다. 이어서, 선택 로직(620)은, 선택 로직(620)이 속하는 개개의 열에서 정확한 행이 활성화되는 것을 보장한다. 예를 들어, 기입 동안, 트랜지스터(642)는 어드레스 정보(622)에 의해 선택된 행에서 활성화되어, 예를 들어, 커패시터(Cint)가 선택된 메모리 셀에서 아날로그 메모리 매트릭스 상의 열 리드에 연결된다. 특정한 메모리 셀이 판독될 것이라면, 그것은 적절한 어드레스 정보(622)에 의해 선택되며, 대응하는 제어 신호에 응답하여, 연관된 트랜지스터(648)는 전도 상태로 세팅되므로, 소스 팔로워 트랜지스터(646)의 싱크(sink) 단자(소스 단자)는 아날로그 메모리 매트릭스의 대응하는 열 리드(또는 판독 열 리드)에 연결된다.

[0100] 이와 관련하여, 기입 동작 및 판독 동작이 본 명세서에 설명되었으며, 여기서 행은 아날로그 메모리 매트릭스의 각각의 열에서 선택될 수 있음을 또한 유의해야 한다. 이러한 목적을 위해, 예를 들어 아날로그 메모리 매트릭스의 각각의 메모리 열은 열-개별적인 방식으로 아날로그 메모리 매트릭스의 행을 선택하는 연관된 선택 로직을 포함한다. 바람직하게, 이러한 선택 로직의 제어는 연관된 프로세서 엘리먼트를 통해 행해지며, 여기서 이미지 센서의 상이한 열들에 할당되는 상이한 프로세서 엘리먼트들은 한번에 아날로그 메모리 매트릭스의 상이한 행들을 선택할 수 있다. 따라서, 프로세싱 단계에서(또는 예를 들어, 클록 사이클에서), 아날로그 메모리 매트릭스의 제1 열의 제1 행 및 제2 열의 제2 행이 설명될 수 있으며, 여기서 제2 행은 제1 행과는 상이하다.

[0101] 그러나, 아날로그 메모리 매트릭스는 또한 종래의 방식으로 판독될 수 있으므로, 예를 들어 판독 단계에서 동일한 행이 모든 열들에서 판독된다. 예를 들어, 이것은 판독 회로(660)를 통해 행해질 수 있으며, 여기서, 예를 들어 아날로그 메모리 매트릭스의 전체 메모리 행의 판독 트랜지스터들(662)은 (예를 들어, 상호 판독 신호에 의해) 동시에 활성화될 수 있다. 따라서, 예를 들어 모든 열들(또는 적어도, 복수의 열들을 포함하는 열 구역)은 동시에 판독될 수 있으며, 이는 (대응하는 아날로그-디지털 변환 이후) 판독된 데이터의 추가적인 디지털 프로세싱으로의 효율적인 송신을 가능하게 한다.

[0102] 요약하면, 예를 들어, 기입될 행들 및/또는 판독될 행들이 대응하는 선택 로직들에 의해 열-개별적인 방식으로 선택될 수 있으며, 여기서 선택은 병렬로 동작하는 프로세서 엘리먼트들에 의해 행해짐을 유의해야 한다. 그러나, 아날로그 메모리 매트릭스는 또한, 예를 들어 추가적인 디지털 프로세싱을 위하여 데이터를 제공하기 위해 상이한 방식으로, 바람직하게는 또한 행 단위로 판독될 수 있다. 예를 들어, 행 단위 판독은 행 제어기(250)에 의해 제어될 수 있다.

[0103] 다음은 액세스 시간에 관한 세부사항들을 설명하지만, 이들 세부사항들은 선택적인 것으로 간주될 것이다.

[0104] 메모리로의 기입 동작들에 대한 다양한 옵션들이 존재한다. 예를 들어, 이것은 이미지 포인트들 또는 픽셀 셀을 판독한 이후 그러나 평가 전에 (예를 들어, 아날로그 값들이 추가적인 프로세싱을 위해 획득될지 여부의 사전 체크 없이) 동시에 또는 곧 프로세서 엘리먼트(PE)에서 행해질 수 있다. 이러한 경우(예를 들어, 아날로그 값들이 추가적인 프로세싱을 위해 획득될 것이라면), 저장된 값은, 대응하는 열에서 다음 메모리 셀을 선택함으로써 인수된다(예를 들어, 그에 따라 즉각적인 오버라이팅을 피함). 저장된 값이 폐기될 것이라면, (예를 들어, 어드레스 정보(622)에 의해 표현되는) 선택된 어드레스는 동일하게 유지되며, 메모리 값은 다음 판독 값에 의해 오버라이팅된다.

[0105] 모든 기입 액세스들이 완료되면, 예를 들어 메모리 열들 중 하나가 풀(full)이거나, 출력 동작이 요청되었거나 또는 미리 정의된 관심 구역(RoI)이 완전히 판독되었다면, 예를 들어 행 단위 출력 동작이 개시된다. 행 단위 구동은, 모든 열들에 대해 동시에 그리고 센서 매트릭스를 판독하는 때와 동일한 방식으로 발생한다.

[0106] 도 5 및 도 6에 따른 예시적인 실현에서, 메모리 콘텐츠들은, 이를테면 이미지 포인트 셀들 또는 픽셀 셀들에 대한 전압들로서 출력된다. 예를 들어, 이미지 포인트 셀들(픽셀 셀들)과 함께 연속적으로 또는 교대로 메모리 셀들만을 판독하는 것이 가능하다. 프로세서 엘리먼트들(PE)에서의 포스트-프로세싱(post-processing)은, 그들의 파라미터화 및 그들의 내부 상태에 의존하여, 그들 모두에 대해 동시에 또는 특정한 열들의 참여 시에만 발

생할 수 있다. 예를 들어, 후자는 구역 또는 관심 구역("RoI")의 매우 정밀한 조정 및 데이터의 적합한 제거, 즉 비활성 열들의 출력의 비활성화에 의한 추가적인 압축을 가능하게 한다.

[0107] 다시 말하면, 예를 들어 개별적인 열들의 프로세서 엘리먼트들은, 개개의 열 또는 이미지 센서 열의 데이터가 아날로그 메모리 매트릭스에 저장될지 여부를 판단할 수 있다. 예를 들어, 개별적인 메모리 정보를 선택적으로 선정함으로써, (예를 들어, 아날로그-디지털 변환 이후 디지털 프로세싱에 의해) 나중의 평가에 관련있는 것으로서 식별되었던 이미지 센서 열들의 정보만이 저장되는 것이 달성될 수 있다. 데이터가 관련있는 것으로서 고려될지에 관한 이러한 식별은, 예를 들어 열-개별적인 방식으로 행해질 수 있다.

[0108] 예를 들어, 도 5에 예시적으로 도시된 이미지 포인트 셀 또는 픽셀 셀(500)의 데이터 출력(Out)이 이미지 센서 매트릭스의 연관된 열 리드에 연결될 수 있음을 또한 유의해야 한다. 이미지 센서 또는 더 정확하게는 이미지 센서 매트릭스는 도 5에 따른 이미지 포인트 셀들(500)의 매트릭스를 포함할 수 있다. 예를 들어, 이미지 포인트 셀(500)의 데이터 출력(Out)은 리드(310)에 연결될 수 있다. 예를 들어, 이미지 센서 또는 이미지 센서 매트릭스의 행의 수 개의 이미지 포인트 셀들의 선택 단자들(Se1)은 서로 연결될 수 있으므로, 이미지 센서 매트릭스에 의한 데이터의 출력은 이미지 행의 모든 열들에 대해 또는 적어도 이미지 행의 복수의 열들에 대해 동시에 발생할 수 있다.

[0109] 도 4b는, 예를 들어 멀티플렉서(232)의 기능 또는 멀티플렉서(352)의 기능을 인수할 수 있거나 또는 멀티플렉서(400)를 대체할 수 있는 멀티플렉서의 추가적인 실시예를 도시한다.

[0110] 예를 들어, 멀티플렉서(450)는, 4개의 열 리드 포지션들에 걸쳐 각각 연장되고 도시된 방식으로 서로 오프셋되는 연결 리드들(470a 내지 470d 및 472a 내지 472d)을 포함한다.

[0111] 예를 들어, 연결 리드들(470a 내지 470d 및 472a 내지 472d)은 스위치들을 통해 입력 리드들(예를 들어, 입력 리드들(460a 및 460b)에 연결될 수 있다. 더욱이, 예를 들어, 연결 리드들(470a 내지 470d 및 472a 내지 472d)은 스위치들을 통해 출력 리드들(예를 들어, 출력 리드들(464a 및 464d)에 연결될 수 있다. 이와 관련하여, 예를 들어, 멀티플렉서는 입력 리드들 및 출력 리드들의 가변 연결을 생성하기 위해 사용될 수 있으며, 여기서 조정가능한 오프셋이 입력 리드들과 출력 리드들 사이에서 달성될 수 있다. 예를 들어, 그에 따라 스위치들을 구동시킴으로써, 입력 리드들의 그룹이 출력 리드들의 그룹에 오프셋되는 방향으로 연결되는 것이 달성될 수 있다. 스위치들을 적절하게 구동시킴으로써, 오프셋이 어떤 방향으로 발생할지 그리고 오프셋이 얼마나 많은 리드들에 도달할지가 결정될 수 있다.

[0112] 멀티플렉서(450)를 이용하면, 범위는 둘 모두의 방향들에서 (오직) 3이다. 아래로부터, 4개가 아니라 2개의 선택 리드들만이 (우측 또는 좌측에 대해) 필요하다. 예를 들어, 다른 2개의 선택 리드들은 중복된다(그리고 또한 선택적으로 생략될 수 있음). 원칙적으로, 아래로부터의 2개 이상의 스위치 포지션들이 유용함을 유의한다.

[0113] 다음은 개념에 대한 선택적인 부가를 설명한다.

[0114] 예를 들어, 관독 경로(예를 들어, 이미지 센서(120)와 관독 어레이먼트(100) 사이의 연결(110a 내지 110d) 또는 센서 매트릭스(219)와 SIMD 유닛(230) 사이의 연결(218a 내지 218d) 또는 이미지 포인트 열과 열 관독 어레이먼트 사이의 연결)는, 표준 DC 오프셋(예를 들어, "0"은 신호의 완전한 변조에 대응함) 출력이 차감되도록 보완될 수 있다. 이러한 목적을 위해, 예를 들어, 더 낮은 전위를 갖는 리드가 더 낮은 임계치에 도달할 때까지 차이 리드들 둘 모두로부터 동일한 전류를 인출하는 대응하는 회로가 (예를 들어, 관독 경로에) 포함되며, 이어서, 예를 들어, 전류 배출들 둘 모두가 중단된다(또는 일정한 레벨로 유지됨).

[0115] 3. 응용 예들

[0116] 다음은 예시된 아키텍처를 사용하기 위한 다양한 가능성들 및 결과적인 장점들을 설명한다.

[0117] 3.1 광 시트

[0118] 다음에서, 레이저 광 섹션의 실행에 관한 배경 정보가 제공된다.

[0119] 고려된 방법 "광 시트"("SoL")에서, 도 7에 예시적으로 개략적으로 예시된 바와 같이, (레이저(708)에 의해 생성된) 레이저 라인(710)은 카메라(730), 및 레이저 평면과 카메라 평면 사이의 삼각측량(triangulation) 각도 α 로 뷰잉되는 측정된 3차원 표면(720) 상으로 투사된다. 예를 들어, 표면 상의 포인트(P)는 높이(h)에 위치되며, 이는 차례로, 카메라 이미지 내의 열을 따라, 고정된 제로 포인트로부터 편향(x)을 초래한다. 예를 들어, 이러한 열을 따라 밝기 정보(카메라 이미지 내의 그레이 값들)를 평가함으로써, 고정된 제로 포인트에 관

한 자신의 위치(x)가 높이(h)에 대응하는 최대 세기의 포지션이 결정된다. 도 7a에 예시된 어레인지먼트의 경우, 예를 들어, 동일한 것이 수학적 $h = x \sin(a)$ 에 따라 계산된다.

[0120] 예를 들어, 해결될 이미지 프로세싱의 목표는 바람직하게는 서브-이미지 포인트 정확도(서브-픽셀 정확도)로 이미지 센서 열을 따른 그레이 값의 최대치의 포지션의 정확한 결정에 있다. 예를 들어, 이러한 목표는 본 명세서에(예를 들어, 다음 섹션에) 설명되는 본 발명의 이미지 센서 시스템에 의해 해결될 수 있다.

[0121] 도 8은 이러한 문제점을 해결하기 위한 상이한 변형들을 예시한다.

[0122] 다시 말하면, 도 8은 센서 열을 따른 그레이 값의 최대치의 포지션(x_0)을 결정하기 위한 상이한 변형들의 개략적인 예시들을 도시한다. 횡좌표(810, 840, 870) 각각은 이미지 센서 또는 이미지 센서 매트릭스의 열을 따른 좌표(x)를 설명한다. 종좌표(812, 842, 872) 각각은 임의의 단위들의 밝기 값들을 설명한다. 코스들(820, 850, 880)은 이미지 센서의 개개의 열의 이미지 포인트들을 따른 밝기 값들의 코스를 설명하며, 이는 예를 들어, 열리드 상의 아날로그 값들에 의해 표현될 수 있다. 상이한 방법들이 다음에서 설명된다.

[0123] 1. 도 8에 예시적으로 도시된 제1 방법에서, 밝기 또는 밝기 값의 최대치는, 연속적인 밝기 값들의 증가를 계산함으로써 그리고 부호 반전 또는 제로 크로싱(zero crossing)(양-음) 시에 값(x_{\max})을 등록함으로써 발견될 것이다. 이러한 방법은 이러한 하나의 이미지 포인트 포지션 또는 픽셀 포지션을 정확히 제공한다.

[0124] 2. 제2 방법에서, 임계치(N_{t1})에 대한 그레이 값의 비교가 각각의 이미지 포인트에 대해 또는 각각의 픽셀에 대해 수행되며, 대응하는 값들(x_a 및 x_b)(예를 들어, 임계치 값의 오버슈트(overshoot)에 선행 또는 후속하는 이미지 행들의 인덱스들)은 각각 오버슈트 또는 언더슈트(undershoot)에 대해 등록된다. 최대치의 포지션은 수학적 $x_c = (x_a + x_b)/(2)$ 에 기초하여 추정될 수 있으며, (1)/(2)의 서브-이미지 포인트 정확도(또는 서브-픽셀 정확도)로 표시될 수 있다.

[0125] 3. 제3 표준 방법은, 레이저 라인이 가우시안-형상 밝기 분포를 포함하고 센서가 이미징된 밝기 및 결정된 디지털 그레이 값(또는 아날로그 그레이 값)의 선형 전달 함수를 제공한다는 가정들에 기초한다. 이들 환경들 하에서, 곡선의 최대치는 그의 무게 중심("CoG")과 동일하다. 임계치 값(N_{t2})과 비교할 때, 임계치 값을 계산하기 위해 요구되는 그레이 값들의 수는 이러한 임계치 값을 초과하여 감소될 수 있고, 정확도가 증가될 수 있다. 따라서, 예를 들어, 무게 중심의 포지션(x_c)은 높은 정확도로 결정될 수 있고, 밝기의 위치의 최대치에 대한 측정으로서 사용될 수 있다.

[0126] 4. 추가적인 방법들의 경우, 예를 들어, 가우시안 투사 라인이 존재하고 선형성이 제공된다는 3으로부터의 가정은 정확하도록 요구되지 않는다. 예를 들어, 그들은 최대치를 결정하기 위해 곡선의 코스의 평가에 기초한다.

[0127] 모든 그레이 값들이 특정한 주어진 관심 구역(RoI) 내의 각각의 열에서 연속적으로 분석되어야 한다는 사실을 모든 방법들이 공통적으로 갖는다는 것이 발견되었다.

[0128] 포지션이 더 정밀하게 결정되어야 하거나 또는 열을 따른 간격이 더 커질수록, 분석될 그레이 값들의 수가 커진다. 따라서, 관심 구역(RoI)은 주로 이미지 획득 및 이미지 프로세싱의 속도를 결정한다.

[0129] 표준 이미지 센서들을 갖는 광 시트 시스템들(SoL 시스템들)에서, 관심 구역(RoI)의 모든 그레이 값들은 디지털 화되고 출력된다. 이미지 획득, 변환 및 출력은 통상적으로 센서 인터페이스에 기초하여 프로파일 레이트를 결정한다. 다양한 효과들(잡음, "스펙클(speckle)"들, 다수의 반사들, 볼륨 제어)로 인해, 곡선의 코스는 때때로 매우 방해받는데, 이는 상이한 필터링들이 곡선 최대치를 결정하기 전에 행해질 필요가 있기 때문이며(또는 행해져야 하기 때문이며), 이는 특히 (1)/(8)보다 양호한 큰 서브-이미지 포인트(서브-픽셀) 정확도들의 경우 알고리즘들의 복잡도의 증가를 초래한다. 특히, 매우 빠른 광 시트 시스템들의 경우, 이들 알고리즘들은 프로그래밍가능 디지털 하드웨어(FPGA)로 구현되며, 이는 높은 프로파일 레이트 요건들에 대해 대응하는 높은 기술적 노력을 초래한다.

[0130] [1]은, 센서 매트릭스를 관독할 때 1차원 컨볼루션들(1D 컨볼루션들)을 수행할 수 있는 프로그래밍가능 이미지 센서("비전 시스템-온-칩")를 도입하고, 따라서 매우 양호한 열 단위 곡선 평활화(smoothing)를 가능하게 한다. 임계치 값 방법 2에 따라 경계들을 결정하는 것은 매우 높은 신뢰도 및 매우 높은 프로파일 레이트로 가능하지만; 서브-픽셀 분해능은 (1)/(2)보다 양호하고, 상이한 임계치 값들에 의해서만 달성가능하며, 이는 속도를 제

한한다.

- [0131] 다음은 새로운 접근법 또는 본 발명의 솔루션을 설명한다. 본 발명의 솔루션은 선택적으로, 위에서 설명된 개념들 중 일부 또는 전부를 사용할 수 있다.
- [0132] 다시 말하면, 다음은 그 자체로 사용될 수 있지만, 청구항들에 정의된 실시예들과 또한 조합되는 본 발명의 개념의 다른 양상들을 설명한다. 본 명세서에 설명되는 양상들은 또한 청구항들에 정의된 실시예들을 개선시키거나 또는 입증하기 위해 사용될 수 있다.
- [0133] 다음에서, 본 발명에 따른 실시예들의 일부 일반적인 양상이 설명된다.
- [0134] 본 명세서에 설명된 신규한 메모리 아키텍처를 이용하면, 임계치 값 방법 2에 따른 간격에서 또는 방법 1에 따른 최대치 주위에서 관련있는 데이터, 즉 그레이 값들만을 열-특정적으로 기록하고 압축된 방식으로 출력하는 것이 가능하다. 예를 들어, 이것은 센서로부터(또는 아날로그 메모리로부터) 출력되고 프로세싱될 그레이 값들의 양을 급격하게 감소시킨다. 따라서, 방법들 3 또는 4에서와 같은 높이 프로파일들은 비교적 간단한 디지털 하드웨어에 의해 또는 심지어 표준 프로세서 상에서 결정될 수 있다.
- [0135] 예를 들어, 압축을 달성하기 위해, 그레이 값 데이터가 관련있는지 여부, 즉 도 8의 적색 컬러로 표시된 간격 내에 대략적으로 있는지 여부가, 예를 들어, 센서 매트릭스로부터 판독된 픽셀 데이터를 평가함으로써 각각의 열에서 별개로 결정된다. 외부에 위치한 모든 데이터는 기록되거나 또는 출력되지 않으며, 즉 예를 들어, 아날로그 메모리에 저장되지 않거나 또는 즉시 오버라이팅된다.
- [0136] 예를 들어, 프로세서 엘리먼트는, 도 8a에 기초하여 설명되었던 바와 같이 최대치를 검출하고, 예를 들어 "최대치 주위의"(즉, 최대치의 검출된 행 포지션 주위에 위치한 이미지 행들의) 특정된(또는 가변) 수의 (이미지 센서 열 리드들의) 아날로그 값들을 추가적인 프로세싱을 위해 아날로그 메모리에 저장하도록 열에서 구성될 수 있다. 이러한 목적을 위해, 예를 들어 프로세서 엘리먼트는, 아날로그 프로세싱에 의해(예를 들어, 2개의 인접한 이미지 센서 행들의 아날로그 값들의 차이 형성 및 후속 부호 결정을 통해) 최대치가 존재하는지 여부(여기서, 예를 들어, 세기의 절대 값이 충분한지 여부가 또한 체크될 수 있음)를 결정할 수 있다. 도 8a에 도시된 바와 같이, 최대치의 존재가 검출되면, 프로세서 엘리먼트는, 예를 들어, 검출된 최대치의 행 포지션 주위에 위치한 행들로부터의 아날로그 값들이 추가적인 프로세싱을 위해 아날로그 메모리에 저장되도록 아날로그 메모리 매트릭스를 추가로 구동시킬 수 있다. 이미지 센서 매트릭스의 이미지 열에 속하는 프로세서 엘리먼트는, 예를 들어 도 8a에 도시된 바와 같이 최대치를 검출하는 것에 응답하여, 아날로그 메모리 매트릭스 내의 아날로그 값들이 순환적으로 오버라이팅되는 동작 상태에서부터, 최대치의 검출된 행 포지션 주위의 행 포지션에 위치한 아날로그 값들이 추가적인 프로세싱을 위해 저장되는(그리고 더 이상 직접적으로 또는 순환적으로 오버라이팅되지 않는) 동작 상태로 변경될 수 있다.
- [0137] 대안적인 예로서, 프로세서 엘리먼트는, 이미지 센서의 열 리드의 아날로그 값들이 특정된 임계치 값보다 큰지, 예를 들어 도 8b에 도시된 임계치 값(N_{11})보다 큰지를, 예를 들어 임계치 값 비교를 갖춘 아날로그 프리프로세싱을 통해 검출할 수 있다. 따라서, 예를 들어, 도 2에 도시된 임계치 값(N_{11})보다 큰, 즉 충분히 높은 세기의 구역에 속하고 그에 따라 레이저 라인이 이미징되는 이미지 구역에 높은 확률로 속하는 그러한 아날로그 값들이 추가적인 프로세싱을 위해 아날로그 메모리 매트릭스에 저장될 수 있다.
- [0138] 개개의 프로세서 엘리먼트에 의한 저장을 위해 선택되는 아날로그 값들은 (예를 들어, 이미지 센서의 관심 구역이 프로세서 엘리먼트들에 의해 완전히 프로세싱되면) 추가적인 디지털 프로세싱을 위해 디지털화(아날로그-디지털 변환)되고, 후속하여 나중의 시점에 디지털적으로 프로세싱될 수 있다.
- [0139] (예를 들어, 추가적인 프로세싱을 위해 저장된 열 당 아날로그 값들의 수의) 간격을 결정하는 것은 상이한 방식으로 수행될 수 있다. 예를 들어, 적절한 방법의 선택은 무엇보다도, "잡음 카펫(noise carpet)"의 고려사항 하에서 센서 상에서 이미징된 레이저 라인 폭의 예상되는 산란 및 예상되는 수의 레이저 라인들에 관련하여 이용가능한 아날로그 메모리에 기초하여 수행된다. 예를 들어, 추가적인 프로세싱을 위해 저장되는 열 당 아날로그 값들의 수(즉, 예를 들어 레이저 라인의 존재가 검출되면 열에 저장되는 아날로그 값들의 수)는 미리-특정될 수 있거나 또는 프로세서 엘리먼트의 대응하는 구성에 의해 세팅될 수 있다. 부가적으로, 이미지 센서의 어떤 라인들에서 아날로그 값들이 추가적인 프로세싱을 위해 아날로그 메모리 매트릭스에 저장될지는 아날로그 프로세싱에 의해 또는 디지털 프로세싱에 의해 또는 아날로그 프로세싱과 디지털 프로세싱의 조합에 의해 열-개별적인 방식으로 프로세서 엘리먼트에서 판단될 수 있다.

- [0140] 예시적인 설명들을 위해, 센서 매트릭스를 판독하는 것과 동시에, 메모리 콘텐츠를 오버라이팅함으로써 "거짓(false)" 기입 동작들이 취소(revoke)되는 값이 메모리에 기입된다고 또한 가정된다. 오버라이트가 즉시(예를 들어, 추가적인 디지털 프로세싱을 위한 아날로그 값들의 판독 이전에) 발생하면, 기입된 값들은 본 명세서에서 추가적인 프로세싱을 위해 저장되지 않는 것으로 고려된다. 오히려, 아날로그 값들은, 그들이 추가적인 프로세싱의 목적을 위해 판독될 때까지 메모리 매트릭스에 저장되게 유지되면 추가적인 프로세싱을 위해 저장되는 것으로 고려된다. 따라서, 예를 들어, 어드레싱만이 분석의 결과로서 프로세서 엘리먼트에서 변경될 수 있다. 예를 들어, 아날로그 값이 추가적인 프로세싱에 관련있고 따라서 추가적인 프로세싱을 위해 저장될 것이라는 것이 검출되면, 프로세서 엘리먼트는 후속 메모리 액세스 전에 어드레스 정보(예를 들어, 어드레스 정보(622))를 변경시킬 수 있으므로, 어드레스 정보는, 메모리 셀의 콘텐츠가 추가적인 프로세싱을 위해 저장될 그 메모리 액세스를 더 이상 참조하지 않는다. 다른 한편으로, 예를 들어, 방금 저장된 아날로그 값이 추가적인 프로세싱을 위해 저장되지 않을 것이라는 것이 발견되었다면, 예를 들어 프로세서 엘리먼트는 다음 기입 액세스 시에 즉각적인 오버라이트를 야기하기 위해 어드레스 정보를 변경되지 않게 유지시킬 수 있다. 이러한 접근법은, 평가가 비교적 시간-소모적인 저장과 동시에 발생할 수 있다는 장점을 갖는다. "이미지 포인트들(픽셀)을 판독하는 단계, 평가하는 단계, 메모리 셀을 어드레싱하는 단계 및 아날로그 메모리에 저장하는 단계"를 순차적으로 프로세싱하는 것은 일부 예시들에서는 너무 많은 시간이 걸릴 것이다(그러나, 특정한 환경들 하에서는 여전히 의미가 있음).
- [0141] 다음은 고정된 간격으로 저장을 설명한다. 이러한 접근법은 선택적인 것으로 고려될 수 있다.
- [0142] 고정된 메모리 콘텐츠를 갖는 저장의 경우, 예를 들어, 링 버퍼에 따라 구동되는 각각의 열 내의 특정한 수의 셀들, 즉 메모리 간격의 길이가 초기에 결정된다. 어드레스 선택을 갖는 변형의 경우, 일부 경우들에서, 각각의 프로세서 엘리먼트(또는 적어도 일부 프로세서 엘리먼트들) 내의 어드레스 인코더는 시작 어드레스로부터 종료 어드레스로 카운팅될 수 있고, 이어서 리세팅(reset)될 수 있다. 메모리 간격의 길이(길이 오프셋)는 얼마나 많은 값들이 저장되는지를 결정하고, 시작 어드레스 더하기 길이 오프셋은 어떤 메모리 구역이 현재 활성인지를 결정한다.
- [0143] 정확한 저장을 위한 시간은, 저장된 아날로그 값들의 나중의 평가의 원하는 복잡도 및 요건에 의존하여 상이한 방식들로 결정될 수 있다.
- [0144] 제1 옵션은 (도 8a에 따라 위에서 설명된 변형 1에 대응하는) 최대치 값(x_{\max})의 이미지 포인트 포지션(픽셀 포지션)에 기초하여 저장 프로세스를 트리거링하는 것으로 이루어진다. 최대치 값이 엔벨로프 곡선의 중심을 결정하므로, 저장 프로세스는 대략 간격의 길이의 절반 이후 이러한 프로파일에 대해 중지될 필요가 있다(또는 중지되어야 한다). 서브-픽셀(서브-이미지 포인트) 정확도로 최대치의 포지션을 결정하기 위해, 예를 들어, 값(x_{\max}) 및 할당된 어드레스 값은 링 버퍼의 콘텐츠 이외에 나중의 평가를 위해 저장될 필요가 있거나 또는 저장되어야 한다. 이러한 경우, 각각의 그레이 값 또는 또한 각각의 n번째 그레이 값 중 어느 하나가 저장될 수 있으며, 이는 각각의 n번째 이미지 행(픽셀 행)이 판독된 이후에만 메모리의 어드레스 카운터를 증분시킴으로써 실현될 수 있다.
- [0145] 다시 말하면, 센서 매트릭스의 이미지 열에 할당된 프로세서 엘리먼트를 고려할 때, 그것은 이미지 센서의 연속적인 이미지 행들의 아날로그 값들을 먼저 수신하고, 이들을 링 버퍼의 관점에서 아날로그 메모리 매트릭스의 메모리 구역에, 예를 들어 아날로그 메모리 매트릭스의 미리 결정된 열의 행들의 미리 결정된 구역에 순환적으로 저장한다. 예를 들어, 프로세서 엘리먼트는, 각각의 기입 프로세스 이후(또는 대안적으로는 각각의 n번째 기입 프로세스 이후) 아날로그 메모리 매트릭스의 대응하는 행을 선택하는 어드레스 카운터를 증분(또는 감분)시킨다. 어드레스 카운터가 미리 결정된 메모리 구역의 경계, 즉 미리 결정된 메모리 구역의 상한(또는 하한)에 도달하면, 어드레스 카운터는 미리 결정된 메모리 구역의 하한(또는 상한)을 다시 참조하기 위해 리세팅된다. 도 8a에 기초하여 예시적으로 설명되었던 바와 같이, 프로세서 엘리먼트가 이제 최대치의 존재를 검출하면, 프로세서 엘리먼트는 어드레스 카운터의 현재 상태 및 가능하게는 또한(또는 대안적으로는) 현재 메모리 구역의 상한에 관한 정보 및/또는 현재 메모리 구역의 하한에 관한 정보를 디지털 메모리에 저장한다. 예를 들어, 프로세서 엘리먼트는, 예를 들어 최대치를 검출할 시에, 최대치에 후속하는 아날로그 값들을 또한 저장하기 위해 특정한 수의 아날로그 값들만이 미리 결정된 메모리 구역에 저장되도록 어드레스 카운터를 계속 구동시킬 수 있다. 예를 들어, 최대치에 선행하는 (충분한) 아날로그 값들이 존재하고 최대치에 후속하는 아날로그 값들이 링 버퍼에 저장되면, 프로세서 엘리먼트는, 예를 들어 어드레스 카운터를 새로운 메모리 구역의 초기 값으로 세팅함으로써 새로운 메모리 구역을 선택할 수 있다. 이러한 새로운 메모리 구역에서, 이미지 센서 매

트릭스의 추가적인 행들로부터의 아날로그 값들이 다시 저장될 수 있으며, 상기 방법은 반복될 수 있다.

[0146] 각각의 프로파일의 경우(예를 들어, 이미지의 경우), 픽셀 필드 또는 이미지 포인트 필드 상의 관심 구역(RoI)의 행 수에 관련하여 디지털화된 아날로그 메모리 내의 엘리먼트들(행들)의 수는 (예를 들어, 메모리 요건에 관한) 압축으로서 초래된다. 관심 구역(RoI)이 커질수록, 그 역시 커진다. 예를 들어, 1000개의 센서 행들에 대해 9개의 아날로그 값들이 요구되면, 대략 111:1의 압축이 존재하며, 이는 또한 출력의 최대 가속을 표현한다.

[0147] 이러한 점에서, 상당한 압축 및 그에 따른 가속이 달성될 수 있다는 것이 명백하다. 이것은, 예를 들어 광 시트에서 단일 라인만이 종종 존재하는 반면, 다른 한편으로 이미지의 큰 부분이 어두우므로(또는 레이저 라인의 밝기보다 상당히 낮으므로) 보다 사실이다.

[0148] 다음은 동적 간격으로 저장을 설명한다. 이러한 점에서, 동적 간격으로 저장이 선택적일 수 있으며, 예를 들어 "고정된 간격으로 저장"에 대안적으로 사용될 수 있음을 유의한다.

[0149] 이전의 변형(고정된 간격으로 저장)과 비교할 때, 이러한 변형은, 양호한 방식으로 평가될 수 있는 그레이 값들이 매우 상이한 폭들의 레이저 라인들에 대해 저장된다는 장점을 갖는다. 그러나, 단점은, 저장된 그레이 값들의 수 및 그에 따른 저장될 수 있는 레이저 라인들의 수의 예측불가능이다.

[0150] 저장의 활성화 및 비활성화의 경우, 예를 들어, 위에서 설명된 변형 2의 2개의 임계치 값들(x_a 및 x_b)의 포지션들이 사용될 수 있다(각각의 픽셀의 경우, 그레이 값의 임계치(N_{t1})에 대한 비교가 수행되고, 오버슈트 및 언더슈트의 경우, 대응하는 값들(x_a 및 x_b)이 등록된다. 이어서, 최대치의 포지션은 수학적식 $x_c = (x_a + x_b)/(2)$ 에 기초하여 추정되고, (1)/(2)의 서브픽셀 정확도로 표시된다). 저장을 위한 링 버퍼가 생략될 수 있는 것이 유리하며, 메모리 내의 행 어드레스가 증분될지 여부가 프로세서 엘리먼트의 상태에 기초하여 직접 판단될 수 있다. 메모리 콘텐츠 이외에, 예를 들어 x_a 및 x_b , 또는 x_a 및 x_b 에 대한 연관된 오프셋이 출력된다. 나머지 스테이트먼트(statement)들은 고정된 간격으로 저장에 대한 것과 동일한 방식으로 적용된다.

[0151] 다시 말하면, 예를 들어, 특정한 임계치 값보다 큰 모든 아날로그 값들은 추가적인 프로세싱을 위해 아날로그 메모리에 저장될 수 있다. 부가적으로, 저장된 아날로그 값들이 이미지 센서의 어떤 행들에 속하는지에 관한 정보가 저장된다. 라인 당 저장된 아날로그 값들의 수는 라인에 속하는 아날로그 값들 중 얼마나 많은 아날로그 값들이 대응하는 임계치 값보다 큰지에 의존한다.

[0152] 3.2 백색 광 간섭계

[0153] 본 발명에 따른 실시예들의 제2의 가능한 응용예, 즉 백색 광 간섭계에서, 이미지 프로세싱의 목표는, 예를 들어 10,000개의 이미지들의 스택(stack)에서 픽셀 단위 또는 이미지 포인트 단위로, 그레이 값들 또는 간섭 변조들에서의 연속하는 그레이 값들의 차이들을, 즉, 그들이 상당히 변경될 때 출력하는 것으로 구성된다.

[0154] 이러한 목표를 해결하기 위한 상이한 접근법들이 존재한다. 예를 들어, 제로 크로싱들이 가능한 정확하게 결정될 것이라면, 그들의 발생은, 예를 들어 관여된 메모리 픽셀(이미지 포인트)에 하나 또는 수 개의 연관된 아날로그 값들을 저장하기 위한 트리거로서 사용될 수 있다. 제로 크로싱이 발생했다면, 예를 들어, 대응하는 열 내의 메모리 어드레스는 증분되고, 제로 크로싱 결정과 동시에 저장된 값은 유지된다. 예를 들어, 제로 크로싱의 결정은, 현재 부호를 디지털적으로 저장된 이전의 부호와 비교함으로써 프로세서 엘리먼트(PE)에서 행해진다. 아날로그 값의 이미지 수가 픽셀(이미지 포인트)에 대해 출력된다.

[0155] 코히런스(coherence) 길이 및 스택 사이즈에 의존하여, 달성가능한 압축은 최대 1000일 수 있다. 뷰잉되는 표면에 의존하여, 메모리가 충분히 짧은 간격들로 판독되는 것을 보장하는 것이 중요하다.

[0156] 요약하면, 백색 광 간섭계에서, 예를 들어, 연속적인 그레이 값들의 차이의 제로 크로싱이 발생했던 때를 프로세서 엘리먼트가 결정할 수 있음을 유의해야 한다. 이러한 경우, 프로세서 엘리먼트(또는 일반적으로는 판독 어레이먼트)는 아날로그 값이 추가적인 프로세싱을 위해 아날로그 메모리에 저장될 것이라고 결정할 수 있다. 따라서, 예를 들어, 관련있는 것으로 고려되는, 즉 차이 값의 제로 크로싱에 속하는 그러한 아날로그 값들만이 아날로그 메모리에 저장된다. 이것은 모든 아날로그 값들을 저장하는 것과 비교할 때 저장되는 데이터의 양을 상당히 감소시킨다.

[0157] 3.3 추가적인 응용 예들

[0158] 가능한 응용 예는 필터 오퍼레이터의 사용 또는 구현에 있다. 예를 들어, 필터 오퍼레이터는 판독 어레이먼트

트(100)에 의해 형성될 수 있다. 여기서, 예를 들어 SIMD 유닛(230) 또는 아날로그 데이터 경로(300)가 사용될 수 있다. 예를 들어, 필터 동작은 아날로그 신호 프로세싱에 의해 수행될 수 있으며, 여기서 수 개의 이미지 센서 셀들의 아날로그 값들은, 예를 들어 아날로그 방식으로 저장되고 아날로그 방식으로 (예를 들어, 가중 방식으로) 조합될 수 있다.

[0159] 그러한 필터 동작들의 출력 값들(즉, 예를 들어, 수 개의 이미지 센서 셀들의 아날로그 값들의 가중된 조합)은 또한, 아날로그 값들이 추가적인 프로세싱을 위해 아날로그 메모리에 저장될지 여부를 판단하기 위해 사용될 수 있다. 그러나, 필터 동작들의 출력 값들은 또한, 추가적인 프로세싱을 위해 아날로그 메모리에 저장될 아날로그 값들을 표현할 수 있다.

[0160] 따라서, 예를 들어, 필터 오퍼레이터의 아날로그 실현에 의해, 디지털 이미지 프로세싱에서의 노력이 감소될 수 있다. 부가적으로, 필터 오퍼레이터 또는 필터 동작을 사용함으로써, 어떤 아날로그 값들이 추가적인 프로세싱을 위해 아날로그 메모리에 저장될지에 관한 판단이 더 신뢰가능하게 될 수 있다.

[0161] 추가적인 실시예는 추적의 사용 또는 구현을 포함한다. 예를 들어, 추적은 이미지 필드에서 라인들 또는 라인들의 움직임을 추적하기 위해 사용될 수 있다. 예를 들어, 이러한 방식으로, 어떤 아날로그 값들이 추가적인 프로세싱을 위해 아날로그 메모리에 저장될지가 효율적으로 결정될 수 있다.

[0162] 다른 응용 예는 유연한 관심 구역(RoI)의 사용 또는 구현에 있다. 예를 들어, 복수의 열 리드들로부터의 복수의 이미지 센서 아날로그 신호들을 병렬로 프로세싱함으로써, 어떤 행들로부터의 아날로그 값들이 추가적인 프로세싱을 위해 아날로그 메모리에 저장될지를 각각의 열에 대해 개별적으로 결정하는 것이 가능하다. 예를 들어, 대응하는 제어가 SIMD 유닛에 의해 또는 프로세서 엘리먼트(PE)에 의해 수행될 수 있다.

[0163] 부가적으로, 위에서 설명된 멀티플렉서는 또한 유연한 관심 구역의 정의에 도움이 될 수 있다. 예를 들어, 이미지 센서 매트릭스의 상이한 행들의 경우(또는 아날로그 메모리의 상이한 행들의 경우 또는 아날로그 메모리의 상이한 기입 동작들의 경우), 이미지 센서 매트릭스의 열 리드들과 아날로그 메모리의 열 리드들 사이에 (할당에 관한) 어떤 "시프트"가 존재하는지가 개별적으로 판단될 수 있다. 이러한 시프트는 멀티플렉서에 의해 유연하게 세팅될 수 있으므로, 예를 들어, 이미지 센서 매트릭스의 평행사변형-형상의 구역으로부터 유래되는 아날로그 신호들은 (아날로그 메모리의 행들 및 열들로의 조직화에 관해) 아날로그 메모리의 "직사각형" 구역에 저장된다. 이것은 또한 관심 구역의 유연한 정의에 기여한다. 예를 들어, 대응하는 제어가 SIMD 유닛에 의해 또는 프로세서 엘리먼트들에 의해 다시 수행될 수 있다.

[0164] 다른 가능한 응용 예가 패턴 투사로 이루어진다.

[0165] 4. 도 9에 따른 실시예 및 도 10, 도 11 및 도 12에 따른 예들

[0166] 도 9는 본 발명의 일 실시예에 따른 시스템의 개략적인 예시를 도시한다.

[0167] 도 9에 따른 시스템은 그 전체가 900으로 지정된다.

[0168] 시스템(900)은, 이미지 센서 열 신호들(912a 내지 912n)을 수신하도록 구성되고 그들에 기초하여, 선택된 아날로그 값들의 아날로그 메모리(920)로의 저장을 야기하도록 구성된 판독 어레이지먼트(910)를 포함한다. 이러한 목적을 위해, 판독 어레이지먼트(910)는 메모리 기입 리드들(922a 내지 922n)에 연결된다.

[0169] 더욱이, 판독 어레이지먼트는 개개의 아날로그 메모리 매트릭스 열들의 어떤 행이 기입될지를 결정하도록 구성된다. 이러한 목적을 위해, 예를 들어, 판독 어레이지먼트는 아날로그 메모리 매트릭스의 각각의 열에 대해, 대응하는 행 선택 신호(924a 내지 924n)를 제공할 수 있다.

[0170] 이와 관련하여, 일부 실시예들에서, 아날로그 메모리 매트릭스 내의 열들의 수가 이미지 센서 매트릭스의 열들의 수와 상이할 수 있음을 유의해야 한다. 그러나, 수들은 또한 동일할 수 있다.

[0171] 예를 들어, 판독 어레이지먼트는 모든 열들에 대해(또는 적어도 복수의 열들에 대해) 열-개별적인 열 평가들 및/또는 열 신호 프로세싱들을 포함한다. 예를 들어, 열 평가들 및/또는 열 신호 프로세싱들은 이미지 센서 열 신호들(312a 내지 312n)을 수신하고, 멀티플렉서(918)에 이용가능하게 되는 기입 신호들(916a 내지 916n)을 제공할 수 있다. 예를 들어, 멀티플렉서는 기입 신호들(916a 내지 916n)과 메모리 기입 리드들(922a 내지 922n) 사이의 할당을 세팅할 수 있고, 예를 들어, 기입 신호들(916a 내지 916n)의 구역은 메모리 기입 리드들(922a 내지 922n)의 구역에 가변적으로 할당될 수 있다. 예를 들어, 기입 신호들의 연결된 구역은 메모리 기입 리드들의 연결된 구역에 할당될 수 있으며, 여기서 기입 신호들의 구역은 메모리 기입 리드들의 구역과 비교하여 열-

오프셋될 수 있다(예를 들어, 그러므로 i 번째 기입 신호는 j 번째 메모리 기입 리드에 할당되고, $j+1$ 번째 기입 신호는 $j+1$ 기입 리드에 할당되는 등의 식이고, 여기서 i 및 j 는 상이함).

[0172] 예를 들어, 도 3에 도시된 아날로그 데이터 경로(300)의 기능을 전체적으로 또는 부분적으로 각각 인수하고 부가적으로는 SIMD 유닛(230)의 기능을 전체적으로 또는 부분적으로 포함할 수 있는 열 평가들 및/또는 열 신호 프로세싱들(914a 내지 914n)은, 예를 들어, 어떤 열들로부터 아날로그 값들이 추가적인 프로세싱을 위해 아날로그 메모리 매트릭스에 저장될지를 판단하도록 구성된다. 따라서, (예를 들어, 열-개별적인 방식으로 동작될 수 있는) 기입될 메모리 행들을 선택하기 위한 장치(930)와 관련하여, 추가적인 프로세싱을 위해 어떤 이미지 포인트들로부터의 아날로그 값들이 아날로그 메모리 매트릭스의 어떤 열들에 저장되는지 또는 아날로그 메모리 매트릭스의 어떤 메모리 행들이 오버라이팅되거나 또는 변경되지 않게 유지되는지를 선택하는 것이 가능하다.

[0173] 요약하면, 열 평가/열 신호 프로세싱(914a 내지 914n), 멀티플렉서(918) 및 기입될 메모리 행들의 선택(930)의 상호작용에 의해, 판독 어레이먼트는, 어떤 아날로그 값들이 추가적인 프로세싱을 위해 아날로그 메모리 매트릭스(920)에 저장될지 및 아날로그 값들이 아날로그 메모리 매트릭스에 저장되는 곳을 매우 정밀한 입도 방식으로 판단할 수 있다고 언급될 수 있다. 어떤 아날로그 값들이 추가적인 프로세싱을 위해 아날로그 메모리 매트릭스에 저장되었는지에 관한 부가적인 정보는, 예를 들어 디지털 메모리(914)에 저장될 수 있고, 이어서 추가적인 프로세싱에 이용가능하다.

[0174] 따라서, 요약하면, 예를 들어, 열 평가들(914a 내지 914n)이 SIMD 유닛(230) 및/또는 아날로그 데이터 경로(300)의 태스크를 인수한다고 언급될 수 있다. 예를 들어, 멀티플렉서(918)는 메모리 멀티플렉서(400)에 대응할 수 있고, 기입 신호들(916a 내지 916n)은, 예를 들어 신호들(410a 내지 410h)에 대응할 수 있고, 신호들(922a 내지 922n)은, 예를 들어 신호들(414a 내지 414h)에 대응할 수 있다.

[0175] 다음은 도 10 내지 도 12에 기초한 특정 실시예들을 설명한다. 도 10 내지 도 12에 기초하여 설명된 기능들이 개별적으로 또는 조합하여 실현될 수 있음을 유의한다.

[0176] 도 10은 수평 광 라인의 존재 시의 평가의 개략적인 예시를 도시한다.

[0177] 특히, 도 10은 이미지 센서 매트릭스의 섹션(1010)을 도시하며, 여기서 예를 들어, 구역(1020) 내의 이미지 포인트들(픽셀들)이 특정된 임계치 값보다 큰 세기로 조명된다고(또는 대안적으로는, 이미지 포인트들을 추가적인 프로세싱에 관련있게 나타나게 하는 다른 조건을 충족시킨다고) 가정된다. 예를 들어, 구역(1020)은 본질적으로 직사각형이다. 예를 들어, 구역(1020)의 중간 이미지 행(1030)은 최대 세기로 조명될 수 있는 반면, 구역(1020)의 외측 이미지 행들(1032, 1034)은 더 낮은 세기로 조명된다. 예를 들어, 구역(1020)의 주변 영역 내의 나머지 이미지 행들은 단지 임계치 값 미만인 세기로 조명되거나 또는 대안적으로는, 추가적인 프로세싱에 관련 있는 것으로서 상이한 방식으로 분류될 수 있다.

[0178] 이제, 판독 어레이먼트에 의해, 구역(1020) 내의 이미지 포인트들의 아날로그 신호들이 추가적인 프로세싱을 위해 아날로그 메모리에 저장될 것이라는 것이 검출될 수 있다. 여기서, 예를 들어, 상이한 이미지 포인트들의 아날로그 신호들이 선택될 수 있으며, 제1 이미지 열에 할당된 평가 수단은, 예를 들어, 행들(1032, 1030, 1034) 내의 이미지 센서 셀들(이미지 포인트들 또는 이미지 센서 매트릭스 셀들)로부터 유래되는 아날로그 값들(만)이 추가적인 프로세싱을 위해 아날로그 메모리의 제1 열에 저장된다고 판단될 수 있다. 대응하는 판단들이 또한, 나머지 열들 내의 이미지 센서 매트릭스 셀들의 아날로그 값들에 대해 행해질 수 있다.

[0179] 그 결과, 구역(1020) 내의 이미지 센서 셀들로부터의 아날로그 신호들이 추가적인 프로세싱을 위해 아날로그 메모리에 저장되는 반면, 구역(1020) 외부의 이미지 센서 셀들로부터의 아날로그 값들이 추가적인 프로세싱을 위해 저장되지 않는 것이 달성된다. 이것은, 관련없는 정보가 추가적인 디지털 평가를 위해 아날로그 메모리에 저장되는 것을 방지한다.

[0180] 약간 더 복잡한 예가 도 11에 기초하여 설명된다. 이미지 센서 매트릭스의 섹션이 참조 번호(1110)로 도시된다. 그러나, 여기서, 이미지 센서 매트릭스에 걸쳐 수평으로 본질적으로 이어지는 밝은 라인이 좌측 최상부로부터 우측 최하부로 약간 이어진다고 가정된다. 광 세기가 특정된 임계치 값보다 큰(또는 상이한 조건을 충족시키는) 이미지 센서 매트릭스 셀들의 구역이 1120으로 예시적으로 지정된다. 구역(1120)이 더 이상 직사각형이 아니지만, 광 라인의 약간 경사진 코스로 인해 "단계들"을 갖는다는 것을 알 수 있다. 예를 들어, 구역(1120)은 제1 고려된 열(1140a)에서 제2 행(1130b)으로부터 제4 행(1130d)으로 연장된다. 마지막으로 고려되는 열(1140n)에서, 구역(1120)은 제4 행(1130d)으로부터 제6 행(1130f)으로 연장된다(여기서, 대응하는 폭들은 단지 예들일 뿐임).

- [0181] 광 라인의 포지션을 더 정확하게(이상적으로는 서브-이미지 포인트 정확도로) 결정하기 위해, 구역(1120)의 이미지 포인트들의 아날로그 값들은 아날로그 메모리에 저장되는 반면, 구역(1120)의 외부의 이미지 포인트들의 아날로그 값들은, 그들이 본질적인 정보를 운반하지 않으므로 저장될 필요가 없다(그리고 저장되지 않아야 한다).
- [0182] 이것은 본 명세서에 설명된 판독 어레이먼트에 의해 달성될 수 있다.
- [0183] 예를 들어, 열(1140a)에 속하는 제1 열 리드로부터의 이미지 센서 아날로그 신호들을 평가할 때, 판독 어레이먼트는, 관련있는 밝기를 표시하는 아날로그 신호 값들이 이미지 행들(1130b 내지 1130d)에만 존재한다는 것을 검출할 수 있다. 따라서, 예를 들어, 판독 어레이먼트는, 열(1140a)로부터의 이미지 행들(1130b 내지 1130d)로부터 유래되는 아날로그 값들만이 추가적인 프로세싱을 위해 아날로그 메모리에 저장되도록 아날로그 메모리를 구동시킬 수 있다. 이미지 포인트들(1130b 내지 1130d)로부터 유래되는 대응하는 아날로그 값들은, 예를 들어, 참조 번호(1148)로 개략적으로 예시된 아날로그 메모리 매트릭스의 행들(1150b 내지 1150d)에 저장된다. 예를 들어, 제1 이미지 열(1140a)로부터 유래되는 아날로그 값들은 1160a 내지 1160c로 지정된다.
- [0184] 이미지 열(1140n)에 관해, 판독 어레이먼트의 연관된 프로세싱 열은 다른 한편으로, 이미지 행들(1130b 및 1130c)의 아날로그 값들이 관련없다는 것을 검출한다. 따라서, 이들 이미지 행들(1130b, 1130c)로부터 유래되는 아날로그 값들은 추가적인 프로세싱을 위하여 이미지 열(1140n)에 대해 아날로그 메모리 매트릭스에 저장되지 않는다(그러나, 대부분 일시적으로 저장되고 즉시 오버라이팅됨).
- [0185] 그러나, 나중의 평가를 위해 관련있는 세기들이 이미지 행들(1130d 내지 1130f)에 존재한다는 것을 이미지 열(1140n)에 속하는 판독 어레이먼트가 검출하면, 판독 어레이먼트는 대응하는 아날로그 값들이 바람직하게는, 제1 열(1140a)의 센서 매트릭스 셀들(이미지 포인트들)의 아날로그 값들이 저장되었던 아날로그 메모리 매트릭스(1148)의 동일한 행들에 저장되게 한다. 열(1140n)에 속하는 대응하는 아날로그 값들은 1152b 내지 1152d로 지정된다.
- [0186] 따라서, 각각의 열의 판독 어레이먼트가 이미지 센서 매트릭스의 어떤 행들(1130b 내지 1130f)로부터의 신호들이 라인에 속하는지를 (특정된 및/또는 프로그래밍가능 기준들에 기초하여 그리고 가능하게는 신호 프리프로세싱 및/또는 신호 프리-필터링(pre-filtering)을 사용하여) 개별적으로 식별함을 유의해야 한다. 이어서, 라인에 속하는 아날로그 값들은, 라인이 이미지 센서 매트릭스에 걸쳐 대각으로 이어지는 경우라도 아날로그 메모리의 동일한 행들에(예를 들어, 메모리 행들(1150b 내지 1150d))에 저장된다. 따라서, 라인에 속하는 아날로그 값들은, 라인이 이미지 센서에 걸쳐 대각으로 이어지는 경우라도 아날로그 메모리의 "직사각형" 구역에(예를 들어, 행들(1150b 내지 1150d))에 저장된다. 이것은, 예를 들어, 아날로그 값들이 채널-개별적인 평가 시에, 특정한 조건을 충족시키면, 즉 임계치 값을 초과하거나 또는 최대치 값 주위의 특정한 구역에 있다면, 아날로그 값들이 라인의 저장을 위해 의도된 아날로그 메모리의 구역에만 저장된다는 사실에 의해 간단히 달성된다.
- [0187] 따라서, 라인에 속하는 아날로그 값들의 판독은, 아날로그 값들이 아날로그 메모리의 직사각형 구역에 위치되어 그들이 행 단위 판독에 의해 이용가능하므로 간단한 방식으로 가능하다.
- [0188] 도 12는 추가적인 예를 도시한다. 이미지 센서 매트릭스가 참조 번호(1210)로 도시된다. 여기서, 라인은, 라인들이 좌측 최상부로부터 우측 최하부로 다소 대각으로 이어지므로 직사각형이 아닌 구역(1220)에서 상당한 밝기 값들을 제공한다. 예를 들어, 이미지 센서 매트릭스에 걸쳐 이어지는 라인은, 각각의 이미지 행에서, 대략 3개의 인접한 이미지 센서 셀들이 "상당한" 광 세기로 조명되도록 하는(예를 들어, 이는 임계치 값 초과)의 센서 신호들을 초래함) 세기 코스를 생성한다.
- [0189] 예를 들어, 제1 고려된 행(1230a)에서, 제2 이미지 센서 열(1240b), 제3 이미지 센서 열(1240c) 및 제4 이미지 센서 열(1240d)에 상당한 광 세기가 존재하도록 라인이 이어진다. 마지막으로 고려되는 행(1230h)에서, 예를 들어, 제4 열(1240d), 제5 열(1240e) 및 제6 열(1240f)에 상당한 광 세기가 존재한다. 판독 어레이먼트에 의한 행(1230a)의 이미지 센서 아날로그 신호들의 열-병렬 프로세싱은, 열들(1240b, 1240c, 1240d)에 존재하는("상당한" 이미지 센서 아날로그 신호들에 의해 표현되는) 상당한 광 세기 값들이 존재한다는 사실을 초래한다. 따라서, 예를 들어, 이미지 포인트들(1244b, 1244c, 1244d)의 아날로그 값들은 아날로그 메모리에, 예를 들어 메모리 열들(1250b, 1250c, 1250d)의 메모리 셀들(1260b, 1260c, 1260d)에 선택적으로 저장된다. 예를 들어, 이것은, 아날로그 신호들이 이미지 센서 매트릭스의 열들(1240b, 1240c, 1240d)로부터 아날로그 메모리의 열들(1250b, 1250c, 1250d)로 통과되도록 직접 통과를 위해 멀티플렉서를 세팅함으로써 달성된다.
- [0190] 예를 들어, 판독 어레이먼트가 이미지 센서 매트릭스의 행(1230c)으로부터의 신호들의 평가 시에, 열들

(1240c, 1240d, 1240e)에 상당한 밝기 값들이 존재한다고 결정하면, 판독 어레이지먼트는, 이미지 센서 열들(1240c, 1240d, 1240e)의 아날로그 신호들이, 예를 들어, 이미지 센서 열들과 아날로그 메모리 열들 사이에서 오프셋된 열에 연결될 수 있는 아날로그 메모리의 열들(1250b, 1250c, 1250d)로 통과되도록 멀티플렉서를 구성할 수 있다. 따라서, 예를 들어, 이미지 센서 셀들(1246c, 1246d, 1246e)로부터의 아날로그 신호들은 메모리 위치들(1262b, 1262c, 1262d)에 저장될 수 있다. 따라서, 이미지 포인트들(1246c, 1246d, 1246e)로부터의 아날로그 신호들은 이미지 포인트들(1244b, 1244c, 1244d)로부터의 아날로그 신호들과 동일한 아날로그 메모리의 열들에 저장되지만, 추가적인 프로세싱을 위해 저장되는 센서 행(1230c) 내의 아날로그 신호들은 (추가적인 프로세싱을 위해 저장될 이미지 행(1230a)의 아날로그 신호들과 비교하여) 열 리드들의 "열 단위 오프셋" 세트 상에서 출력된다.

[0191] 최종적으로, 이미지 행(1230h)을 고려할 때, 열들(1240d, 1240e, 1240f)(이미지 셀들(1248d, 1248e, 1248f)에 관련있는 세기들이 존재한다는 것을 알 수 있다. 판독 어레이지먼트에 의해 제어되는 멀티플렉서 세팅을 그에 따라 조정함으로써, 이미지 셀들(1248d, 1248e, 1248f)에 속하는 아날로그 값들이 메모리 셀들(1264b, 1264c, 1264d)에 저장되는 것이 달성된다. 따라서, 상당한 세기들을 갖는 이미지 센서에 걸쳐 대각으로 이어지는 구역의 아날로그 값들이 아날로그 메모리의 직사각형 구역에 저장되는 것이 달성되며, 이는 나중의 판독 및 평가를 상당히 용이하게 한다. 한편으로, 판독 어레이지먼트는 (예를 들어, 상당한 광 세기들을 표현하는) 상당한 아날로그 값들이 어떤 열들에 존재하는지를 검출할 수 있다. 더욱이, 판독 어레이지먼트는 또한, 상당한 아날로그 값들 또는 아날로그 신호들(또는 광 세기들)이 존재하는 열 구역들이 (이미지 센서의) 행 단위로 시프트되는지를 검출할 수 있다. (저장될) 상당한 아날로그 값들을 갖는 열 구역들의 그러한 시프트가 검출되면, 판독 어레이지먼트는 그에 따라, 저장될 상이한 이미지 행들의 아날로그 값들이 아날로그 메모리의 동일한 열 구역에 저장되는 것을 달성하기 위해 멀티플렉서를 구동시킬 수 있다. 따라서, 라인에 속하는 모든 아날로그 값들은, 라인이 이미지 센서에 걸쳐 대각으로 이어지는 경우라도 직사각형 구역에 저장된다. 이것은, 특히 또한 멀티플렉서와의 판독 어레이지먼트의 컴포넌트들의 상호작용에 의해 달성된다.

[0192] 5. 도 13에 따른 방법

[0193] 도 13은 본 발명의 일 실시예에 따른 방법(1300)의 흐름도를 도시한다.

[0194] 방법(1300)은, 이미지 센서에 의해 검출된 밝기 값들을 아날로그 방식으로 설명하는 복수의 이미지 센서 아날로그 신호들을 이미지 센서의 복수의 열 리드들로부터 병렬로 수신하는 단계(1310)를 포함한다.

[0195] 방법은, 이미지 센서 아날로그 신호들에 의해 표현되거나 또는 이미지 센서 아날로그 신호들에 기초한 복수의 아날로그 값들의 어떤 서브세트가 추가적인 프로세싱을 위해 아날로그 메모리에 저장될지를 선택하는 단계(1320)를 더 포함한다.

[0196] 방법은, 선택된 아날로그 값들을 아날로그 메모리에 저장하는 단계(1330)를 더 포함한다.

[0197] 선택적으로, 방법은, 판독 어레이지먼트 및 이미지 센서 시스템의 모든 특징들 및 기능들에 의해 개별적으로 또는 조합하여 보완될 수 있다.

[0198] 6. 추가적인 양상들

[0199] 다음은 개별적으로 또는 조합하여 이용될 수 있는 본 발명의 양상들을 설명한다. 본 명세서에 설명되는 양상들은 또한, 특허 청구항들에 정의된 실시예들과 조합하여 그리고 위에서 설명된 실시예들과 조합하여 이용될 수 있다.

[0200] ● 이미지 센서 시스템-온-칩은,

[0201] ○ 열-병렬 프로세서 엘리먼트들,

[0202] ○ 열-병렬 아날로그 메모리들,

[0203] ○ 및 제어기들, 예를 들어,

[0204] ■ 센서 매트릭스에 대한 행 제어기(선택적)

[0205] ■ (또한, 센서 매트릭스에 대한 행 제어기와 함께) 메모리 매트릭스에 대한 행 제어기(선택적)

[0206] ■ 및 프로세서 엘리먼트들에 대한 제어기(선택적)

- [0207] 를 포함하고,
- [0208] ● 메모리 매트릭스(선택적)(예를 들어, 아날로그 메모리)는,
- [0209] ○ 셀 당 하나 또는 수 개의 메모리들, 즉
- [0210] ● 커패시터에 의한 저장, 또는
- [0211] ● 현재의 저장 셀에 의한 저장
- [0212] 을 갖고,
- [0213] ● 예를 들어, 어드레스 디코더에 의해, 또는
- [0214] ● 프로그래밍가능 시프트 레지스터들에 의해
- [0215] ○ 기입 및 판독을 위하여 열 단위로 어드레싱될 수 있고,
- [0216] ● 예를 들어, 기입 동작을 활성화시키기 위한 리드를 이용하여, 그리고/또는
- [0217] ● 하나 또는 수 개의 아날로그 신호 리드들을 이용하여, 그리고/또는
- [0218] ● 페쇄-루프 저장에 대한 판독 동작을 활성화시키기 위한 리드를 이용하여 또는 그 리드 없이, 그리고/또는
- [0219] ● 재판독 리드를 이용하여 또는 그 리드 없이,
- [0220] ○ 열 단위 방식으로 기입될 수 있고,
- [0221] ● 능동으로 또는 수동으로, 그리고/또는
- [0222] ● 소스 팔로워에 대한 셀-로컬 전류 소스를 이용하여 능동으로, 그리고/또는
- [0223] ● 열 당 전류 소스를 이용하여 능동으로,
- [0224] ● 전압들을 출력하기 위해,
- [0225] ● 전류들을 출력하기 위해, 그리고/또는
- [0226] ● 펄스 전류들로서
- [0227] ● 스위치된 커패시턴스들로서
- [0228] ● 전하들을 다음으로서 출력하기 위해
- [0229] ○ 열-병렬 출력을 위하여 행 단위 방식으로 어드레싱될 수 있고,
- [0230] ● 혼합-신호 프로세싱 유닛(선택적)은,
- [0231] ■ 열 당 하나 또는 수 개의 연결들을 갖고, 그리고/또는
- [0232] ● 기입 방식으로 그리고/또는
- [0233] ● 재판독 방식으로
- [0234] ■ 동일한 열 또는 상이한 열들 내의 메모리에 대한 랜덤 액세스를 위한
- [0235] ● 모든 열들에 대하여 동시에 외부 제어기에 의해 행 단위 방식으로 구동되고, 그리고/또는
- [0236] ● 프로세서 엘리먼트들로부터 열 단위 방식으로, 그리고/또는
- [0237] ● 기입 방식으로 그리고/또는
- [0238] ● 판독 방식으로
- [0239] ■ 열들을 교환하기 위한, 그리고/또는
- [0240] ■ 메모리 매트릭스에 대한 액세스를 위한(선택적)

- [0241] ■ 그리고/또는 센서 매트릭스에 대한 액세스를 위한(선택적)
- [0242] ○ 멀티플렉서(선택적)를 갖고
- [0243] ● 열 단위 방식으로의 센서 매트릭스의 판독을 위한, 그리고/또는
- [0244] ● 하나 또는 수 개의 판독 값들을 버퍼링하기 위한(선택적)
- [0245] ● 저장된 값들(선택적) 및/또는 센서 매트릭스로부터의 존재하는 픽셀 값들(선택적) 사이의 차이들을 계산하기 위한
- [0246] ● 메모리 상으로의 차이의 저장
- [0247] ● 또는 차이의 직접적인 포워딩을 위해
- [0248] ● 차이를 계산하기 위한(선택적)
- [0249] ○ 아날로그 유닛(선택적)을 갖고,
- [0250] ● 차이의 극성을 반전시키기 위한 가능성을 이용하는
- [0251] ● 차이를 포워딩하기 위한 스위치 매트릭스(선택적)
- [0252] ● 비-인버팅(non-invert)된 출력에 대한, 그리고/또는
- [0253] ● 인버팅된 출력에 대한, 그리고/또는
- [0254] ● 음의 값들의 제로잉(zeroing)을 위한
- [0255] ● 부호 프로세싱을 위한 회로(선택적)를 갖고
- [0256] ○ 아날로그-디지털 변환기(선택적)를 갖고
- [0257] ● 디지털화된 데이터를 프로세싱하기 위한, 그리고/또는
- [0258] ● 멀티플렉서의, 그리고/또는
- [0259] ● 메모리 매트릭스의
- [0260] ● 어드레싱을 제어하기 위한
- [0261] ○ 디지털 프로세싱 유닛 ALU(선택적)를 갖고
- [0262] ● 레지스터로서, 그리고/또는
- [0263] ● 메모리 블록으로서
- [0264] ○ 메모리들(선택적)을 가지며,
- [0265] ○ 프로그래밍가능 버스 액세스(선택적)를 갖는다.

[0266] 7. 구현 대안들

- [0267] 일부 양상들이 디바이스의 맥락 내에서 설명되었더라도, 상기 양상들이 또한, 디바이스의 블록 또는 구조적인 컴포넌트가 대응하는 방법 단계 또는 방법 단계의 특징으로서 또한 이해되도록 대응하는 방법의 설명을 표현한 다는 것이 이해될 것이다. 그와의 유사성에 의해, 방법 단계의 맥락 내에서 또는 방법 단계로서 설명되었던 양 상들은 또한, 대응하는 디바이스의 대응하는 블록 또는 세부사항 또는 특징의 설명을 표현한다. 방법 단계들 중 일부 또는 전부는, 마이크로프로세서, 프로그래밍가능 컴퓨터 또는 전자 회로와 같은 하드웨어 디바이스를 사용하는 동안 수행될 수 있다. 일부 실시예들에서, 가장 중요한 방법 단계들 중 일부 또는 수 개는 그러한 디 바이스에 의해 수행될 수 있다.
- [0268] 본 발명의 인코딩된 오디오 신호는, 디지털 저장 매체 상에 저장될 수 있거나, 무선 송신 매체와 같은 송신 매 체 또는 인터넷과 같은 유선 송신 매체 상에서 송신될 수 있다.
- [0269] 특정한 구현 요건들에 의존하여, 본 발명의 실시예들은 하드웨어 또는 소프트웨어로 구현될 수 있다. 구현은, 개개의 방법이 수행되도록 프로그래밍가능 컴퓨터 시스템과 협력하거나 또는 협력할 수 있는, 전자적으로 판독 가능한 제어 신호들이 저장된 디지털 저장 매체, 예를 들어, 플로피 디스크, DVD, 블루-레이 디스크, CD, ROM,

PROM, EPROM, EEPROM 또는 플래시 메모리, 하드 디스크 또는 임의의 다른 자기 또는 광학 메모리를 사용하는 동안 달성될 수 있다. 이것은, 디지털 저장 매체는 컴퓨터 관독가능할 수 있기 때문이다.

- [0270] 따라서, 본 발명에 따른 일부 실시예들은, 본 명세서에 설명된 방법들 중 임의의 방법이 수행되도록 프로그래밍 가능 컴퓨터 시스템과 협력할 수 있는, 전자적으로 관독가능한 제어 신호들을 포함하는 데이터 캐리어를 포함한다.
- [0271] 일반적으로, 본 발명의 실시예들은 프로그램 코드를 갖는 컴퓨터 프로그램 물건으로서 구현될 수 있으며, 프로그램 코드는, 컴퓨터 프로그램 제품이 컴퓨터 상에서 구동되는 경우 방법들 중 임의의 방법을 수행하기에 효과적이다.
- [0272] 예를 들어, 프로그램 코드는 또한, 머신-관독가능 캐리어 상에 저장될 수 있다.
- [0273] 다른 실시예들은, 본 명세서에 설명된 방법들 중 임의의 방법을 수행하기 위한 컴퓨터 프로그램을 포함하며, 상기 컴퓨터 프로그램은 머신 관독가능 캐리어 상에 저장된다.
- [0274] 따라서, 다시 말하면, 본 발명의 방법의 실시예는, 컴퓨터 프로그램이 컴퓨터 상에서 구동되는 경우, 본 명세서에 설명된 방법들 중 임의의 방법을 수행하기 위한 프로그램 코드를 갖는 컴퓨터 프로그램이다.
- [0275] 따라서, 본 발명의 방법들의 추가적인 실시예는, 본 명세서에 설명된 방법들 중 임의의 방법을 수행하기 위한 컴퓨터 프로그램이 기록된 데이터 캐리어(또는 디지털 저장 매체, 또는 컴퓨터-관독가능 매체)이다. 데이터 캐리어, 디지털 저장 매체 또는 기록된 매체는 통상적으로, 유형이고 그리고/또는 비-일시적이다.
- [0276] 따라서, 본 발명의 방법의 추가적인 실시예는, 본 명세서에 설명된 방법들 중 임의의 방법을 수행하기 위한 컴퓨터 프로그램을 표현하는 데이터 스트림 또는 신호들의 시퀀스이다. 데이터 스트림 또는 신호들의 시퀀스는, 예를 들어, 데이터 통신 링크를 통해, 예를 들어, 인터넷을 통해 전달되도록 구성될 수 있다.
- [0277] 추가적인 실시예는, 본 명세서에 설명된 방법들 중 임의의 방법을 수행하도록 구성 또는 적응되는 프로세싱 수단, 예를 들어, 컴퓨터, 또는 프로그래밍가능 로직 디바이스를 포함한다.
- [0278] 추가적인 실시예는, 본 명세서에 설명된 방법들 중 임의의 방법을 수행하기 위한 컴퓨터 프로그램이 설치된 컴퓨터를 포함한다.
- [0279] 본 발명에 따른 추가적인 실시예는, 본 명세서에 설명된 방법들 중 적어도 하나를 수행하기 위한 컴퓨터 프로그램을 수신기에 송신하도록 구성된 디바이스 또는 시스템을 포함한다. 송신은, 예를 들어, 전자적이거나 광학적일 수 있다. 수신기는, 예를 들어, 컴퓨터, 모바일 디바이스, 메모리 디바이스 또는 유사한 디바이스일 수 있다. 디바이스 또는 시스템은, 예를 들어, 컴퓨터 프로그램을 수신기에 송신하기 위한 파일 서버를 포함할 수 있다.
- [0280] 일부 실시예들에서, 프로그래밍가능 로직 디바이스(예를 들어, 필드 프로그래밍가능 게이트 어레이, 즉 FPGA)는, 본 명세서에 설명된 방법들의 기능들 중 일부 또는 전부를 수행하기 위해 사용될 수 있다. 일부 실시예들에서, 필드 프로그래밍가능 게이트 어레이는, 본 명세서에 설명된 방법들 중 임의의 방법을 수행하기 위해 마이크로프로세서와 협력할 수 있다. 일반적으로, 일부 실시예들에서, 방법들은 임의의 하드웨어 디바이스에 의해 수행된다. 상기 하드웨어 디바이스는, 컴퓨터 프로세서(CPU)와 같은 임의의 보편적으로 적용가능한 하드웨어일 수 있거나, 또는 ASIC와 같이 방법에 특정한 하드웨어일 수 있다.
- [0281] 예를 들어, 본 명세서에 설명된 장치들은, 하드웨어 디바이스를 사용하여, 또는 컴퓨터를 사용하여, 또는 하드웨어 디바이스와 컴퓨터의 조합을 사용하여 구현될 수 있다.
- [0282] 본 명세서에 설명된 장치들, 또는 본 명세서에 설명된 장치들의 임의의 컴포넌트들은 하드웨어 및/또는 소프트웨어(컴퓨터 프로그램)로 적어도 부분적으로 구현될 수 있다.
- [0283] 예를 들어, 본 명세서에 설명된 방법들은, 하드웨어 디바이스를 사용하여, 또는 컴퓨터를 사용하여, 또는 하드웨어 디바이스와 컴퓨터의 조합을 사용하여 구현될 수 있다.
- [0284] 본 명세서에 설명된 방법들, 또는 본 명세서에 설명된 방법들의 임의의 컴포넌트들은 수행됨으로써 그리고/또는 소프트웨어(컴퓨터 프로그램)에 의해 적어도 부분적으로 구현될 수 있다.
- [0285] 위에서-설명된 실시예들은 단지 본 발명의 원리들의 예시를 표현할 뿐이다. 당업자들이 본 명세서에 설명된 어레인지먼트들 및 세부사항들의 수정들 및 변형들을 인식할 것이 이해된다. 이것은, 본 발명이 실시예들의 설명

및 논의에 의해 본 명세서에서 제시되었던 특정한 세부사항들보다는 다음의 청구항들의 범위에 의해서만 제한되도록 의도되기 때문이다.

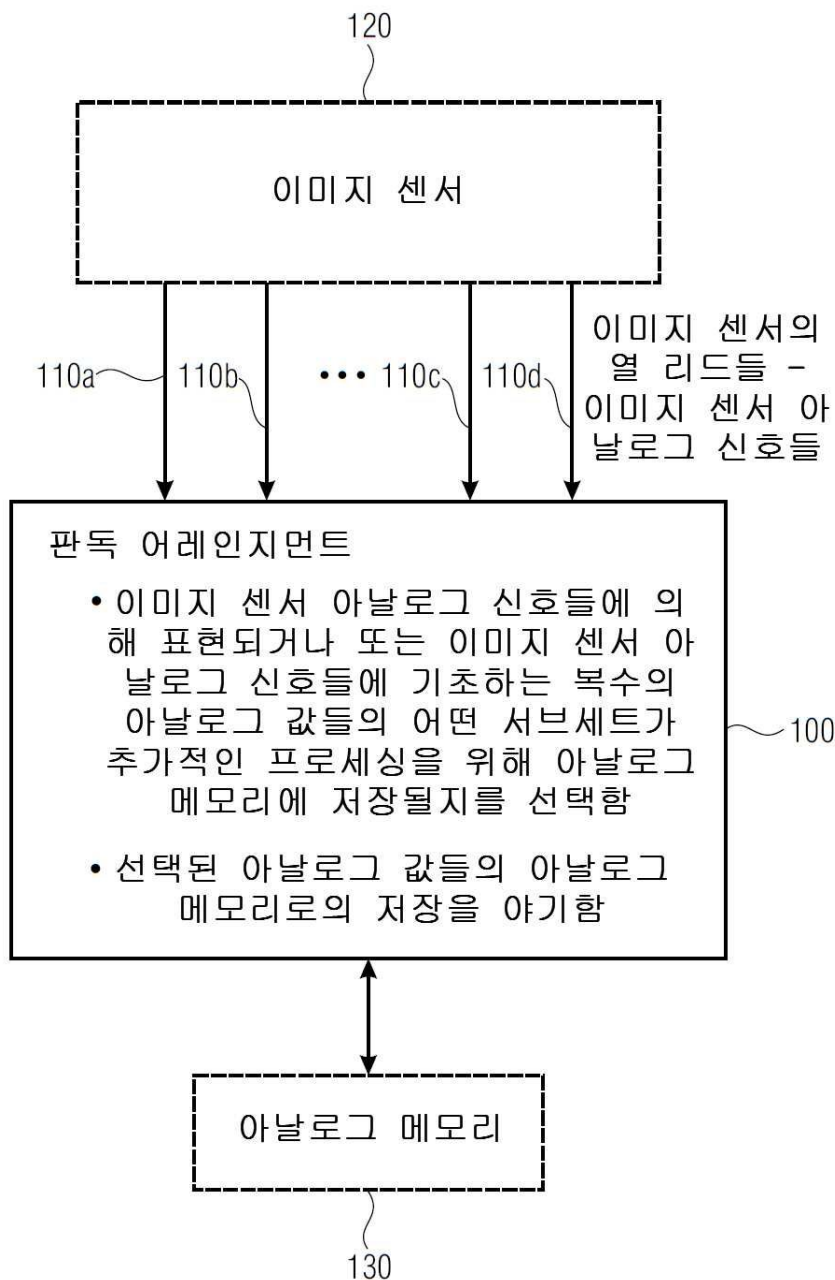
[0286] 8. 참조문헌들

[0287] [1] Jens Döge, Christoph Hoppe, Peter Reichel, Nico Peter. Megapixel HDR Image Sensor SoC with Highly Parallel Mixed-Signal Processing. International Image Sensor Workshop (IISW), 2015.

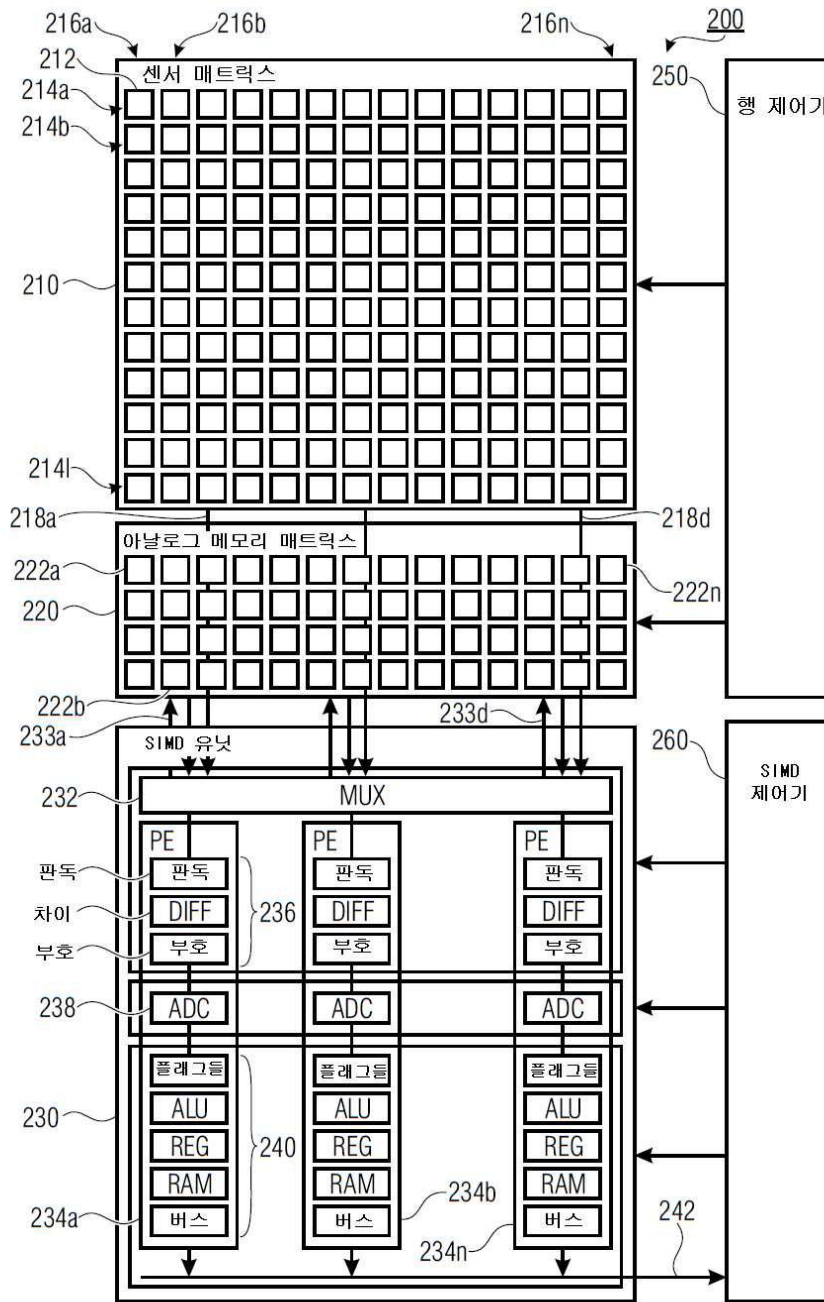
[0288] [2] Leif Lindgren, Johan Melander, Robert Johansson, B Moller. A multiresolution 100-GOPS 4-Gpixels/s programmable smart vision sensor for multisense imaging. Solid-State Circuits, IEEE Journal of, 40(6):1350–1359, 2005.

도면

도면1

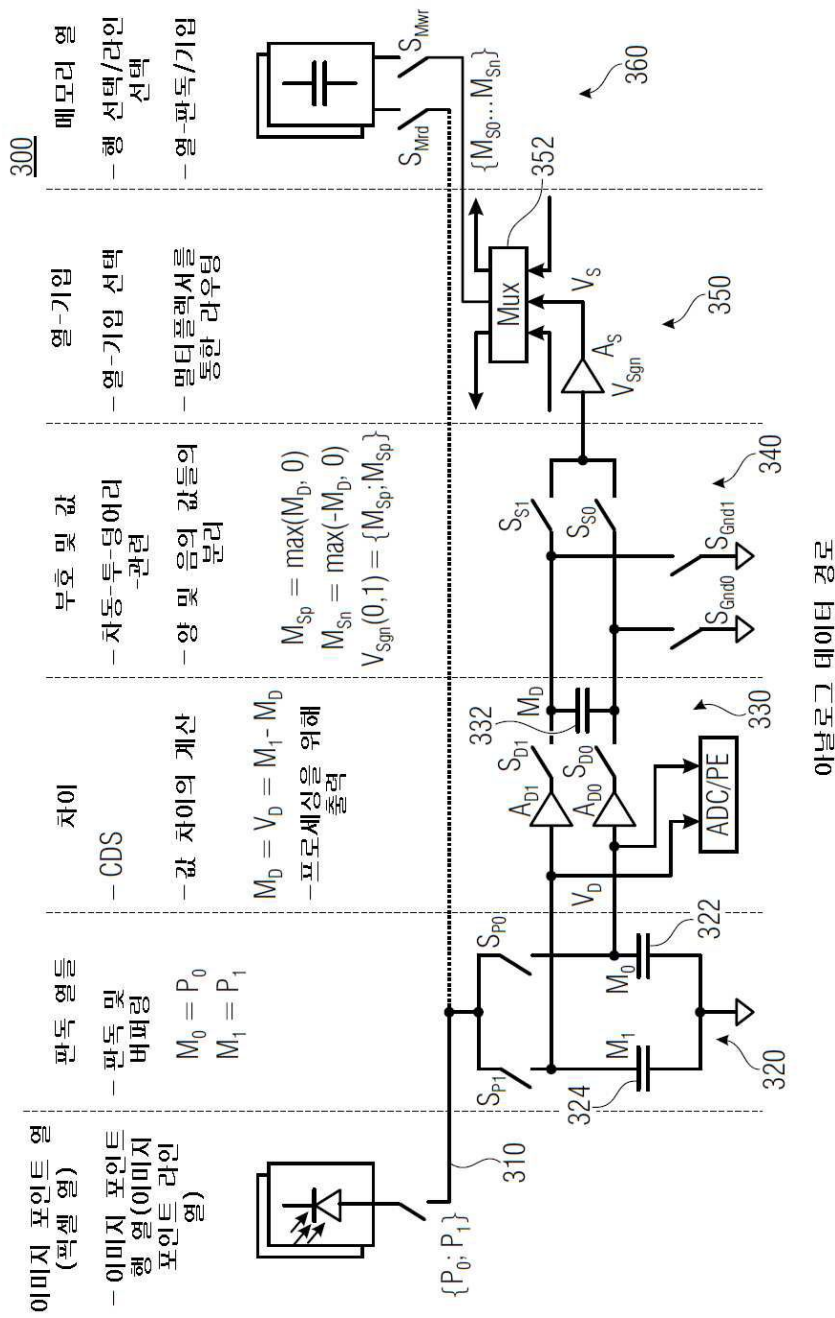


도면2

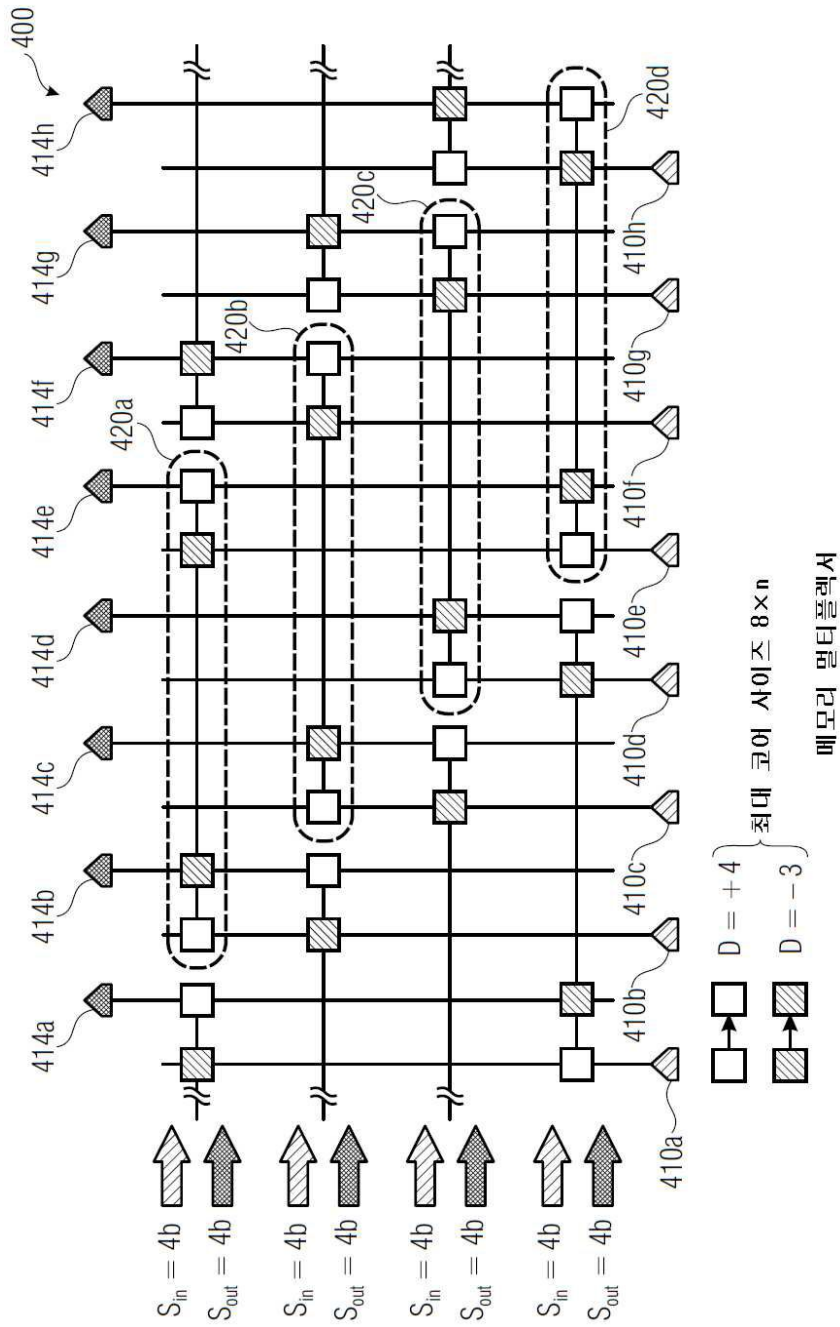


아날로그 메모리 매트릭스를 갖는 "비전-SoC"의 아키텍처

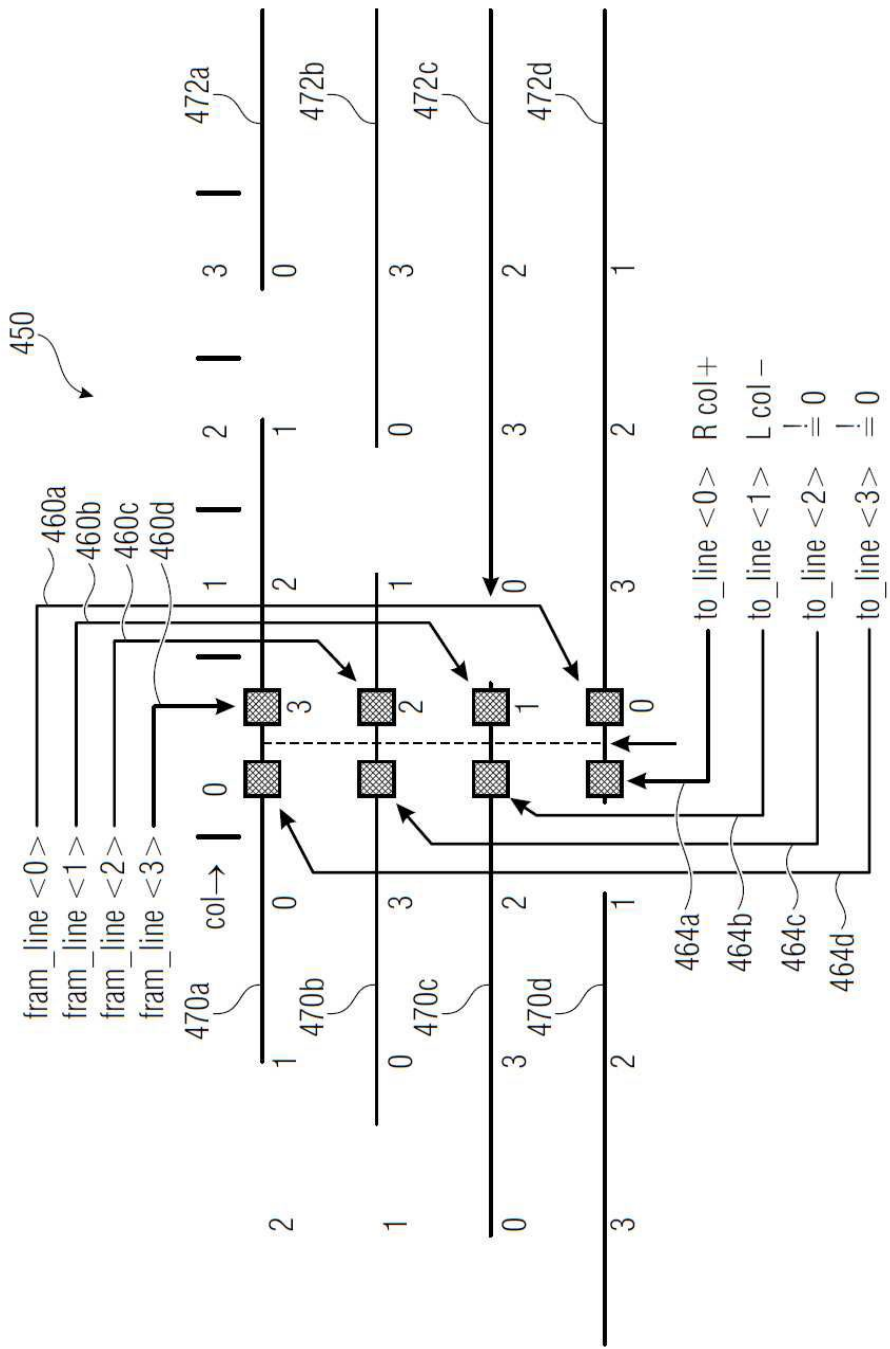
도면3



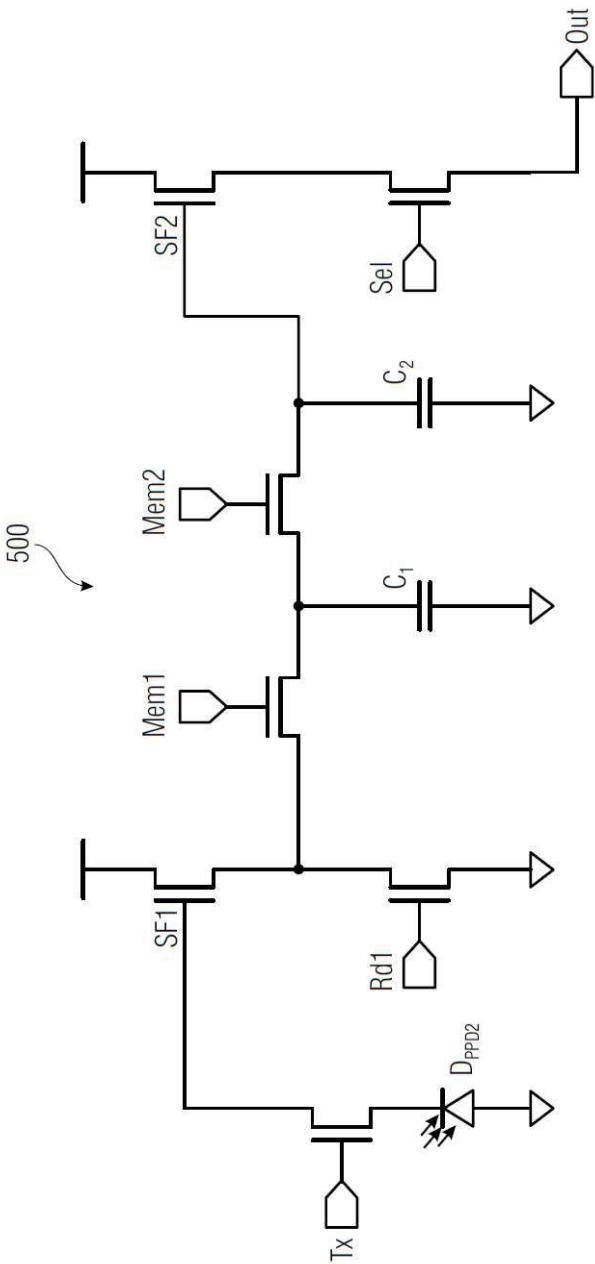
도면4a



도면4b

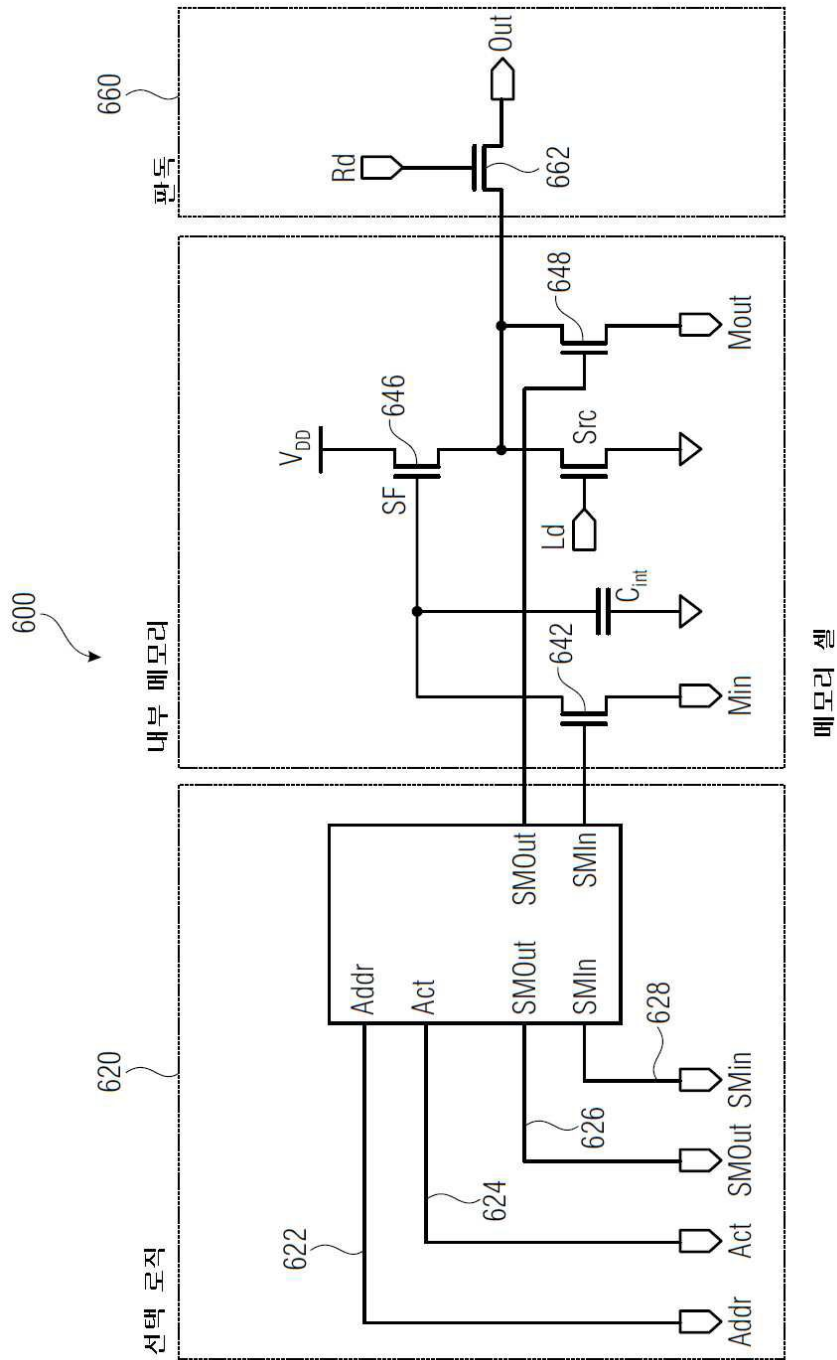


도면5

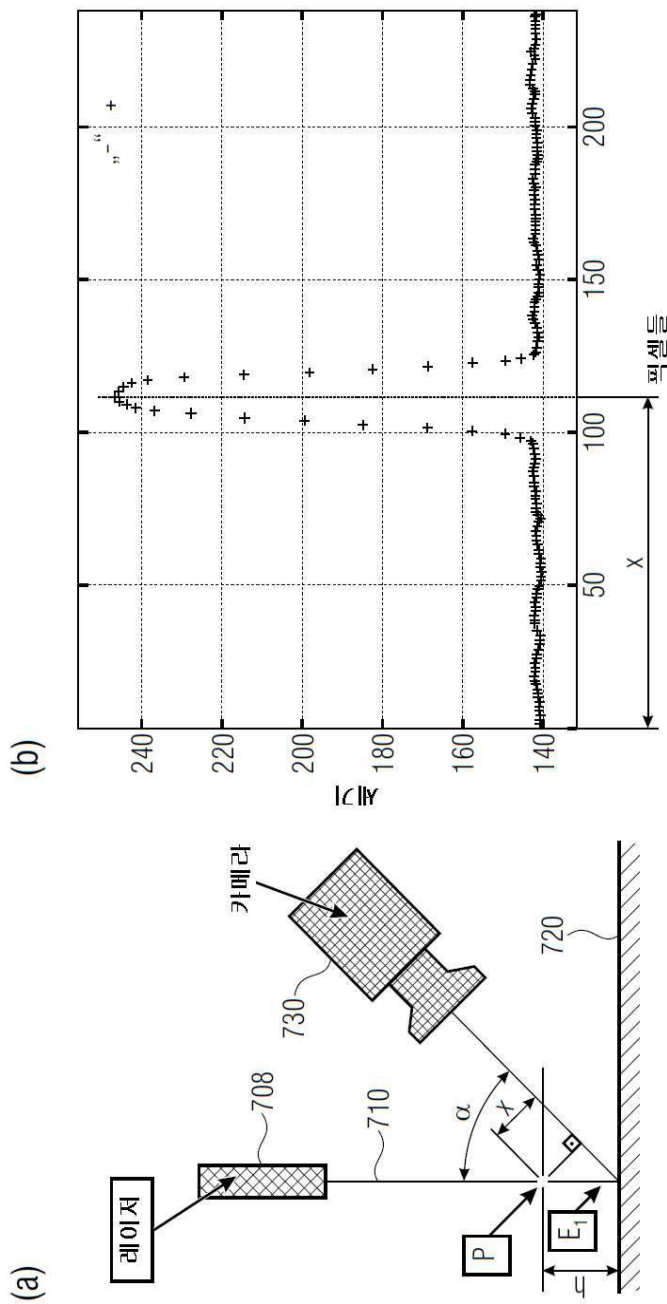


클로버 셔터를 갖는 픽셀 셀 - 예

도면6

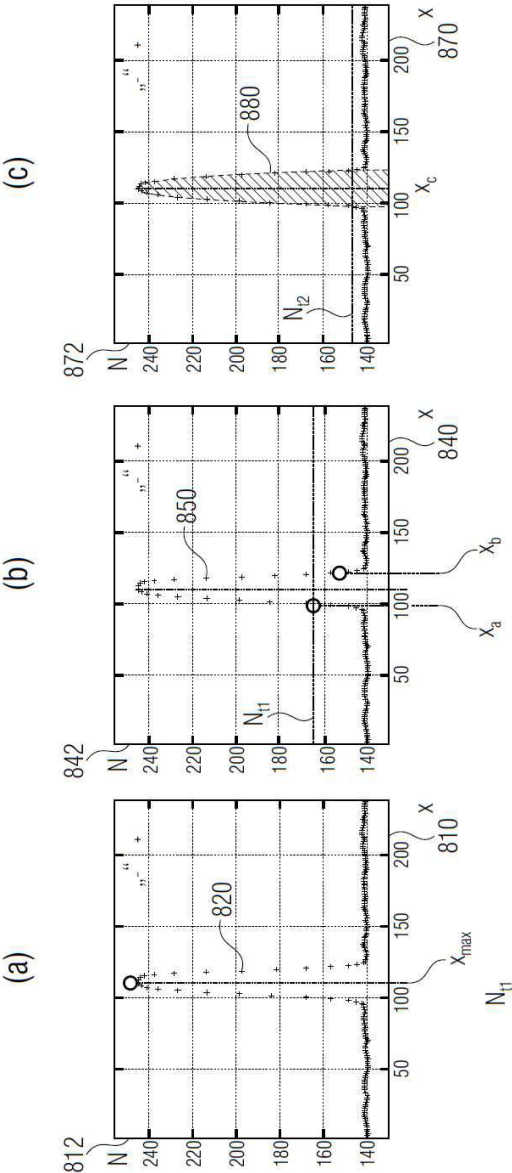


도면7



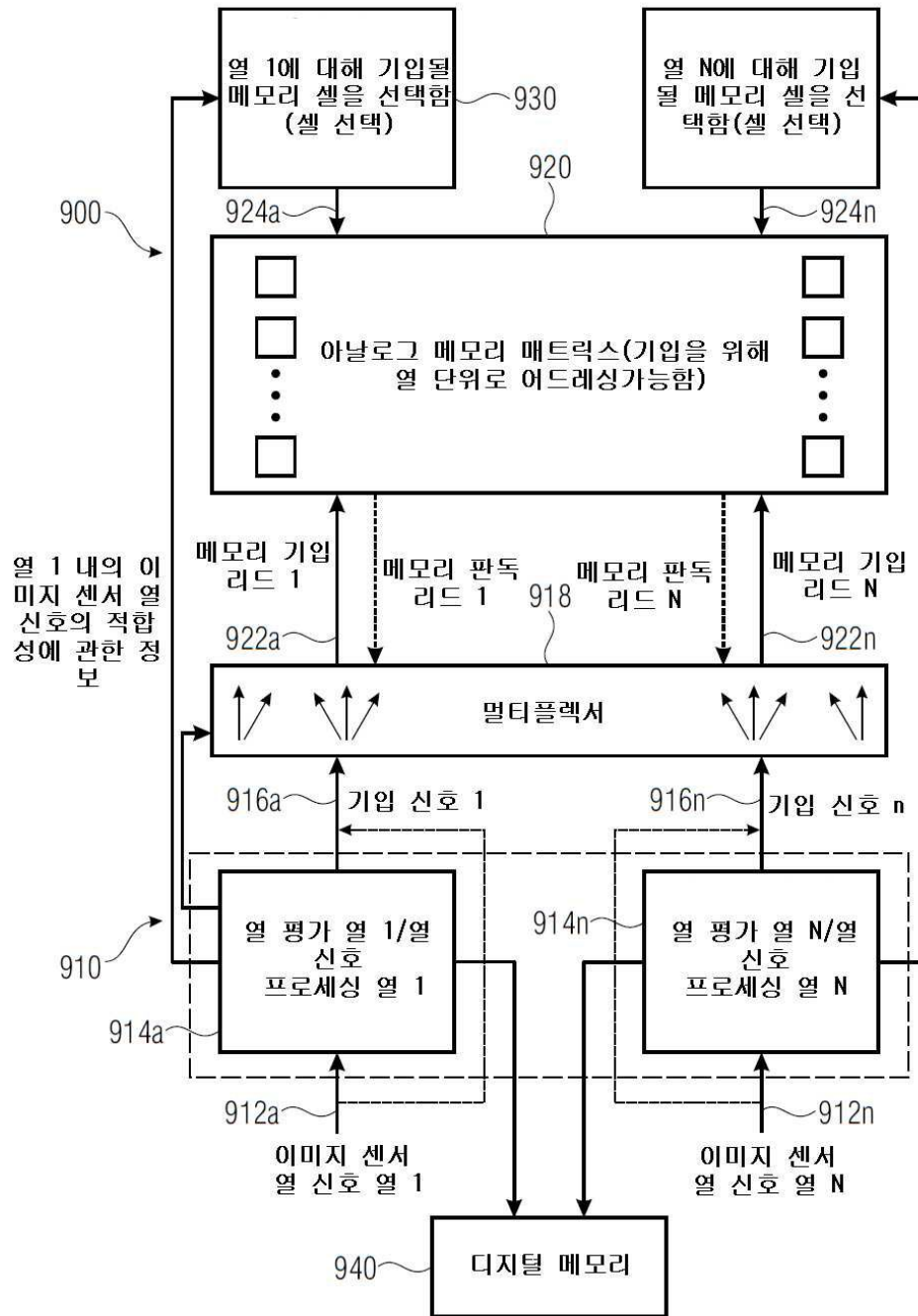
광 어레이인지먼트 (a)
센서 열을 따른 그레이 값의 과정 (b)

도면8



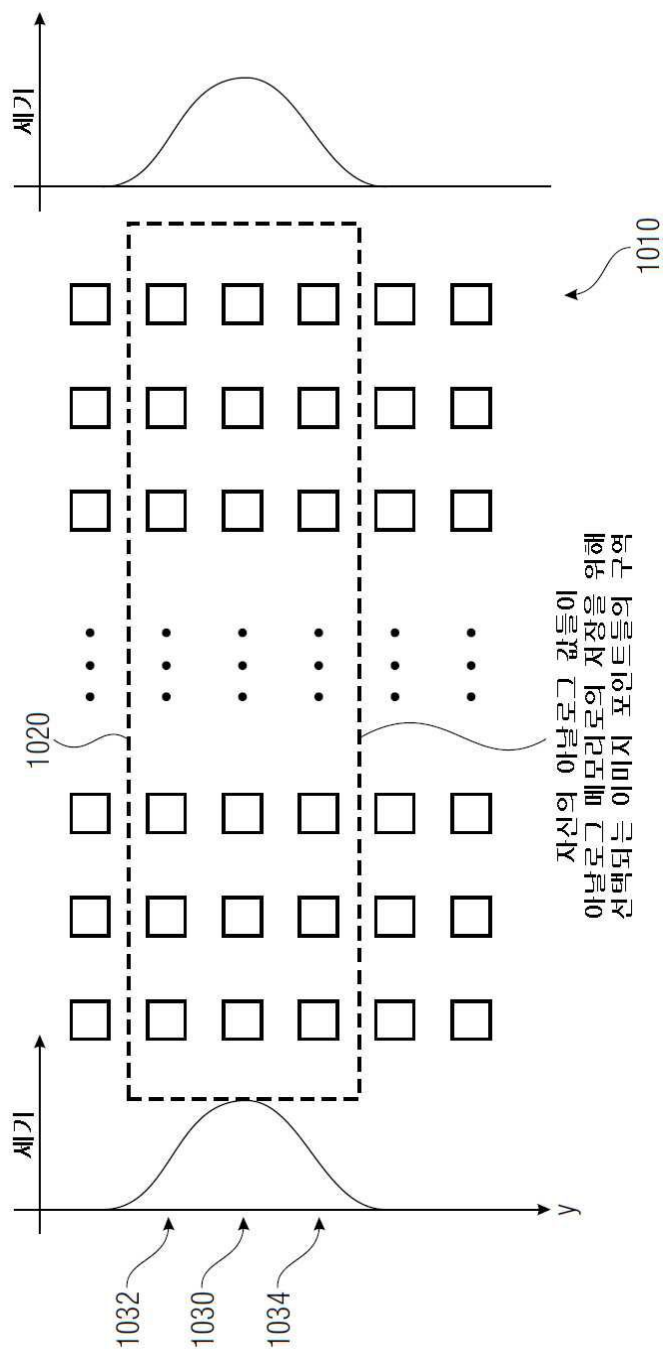
센서 옆을 따른 그래프 값의 x0를 결정하기 위한 상이한 변동들

도면9

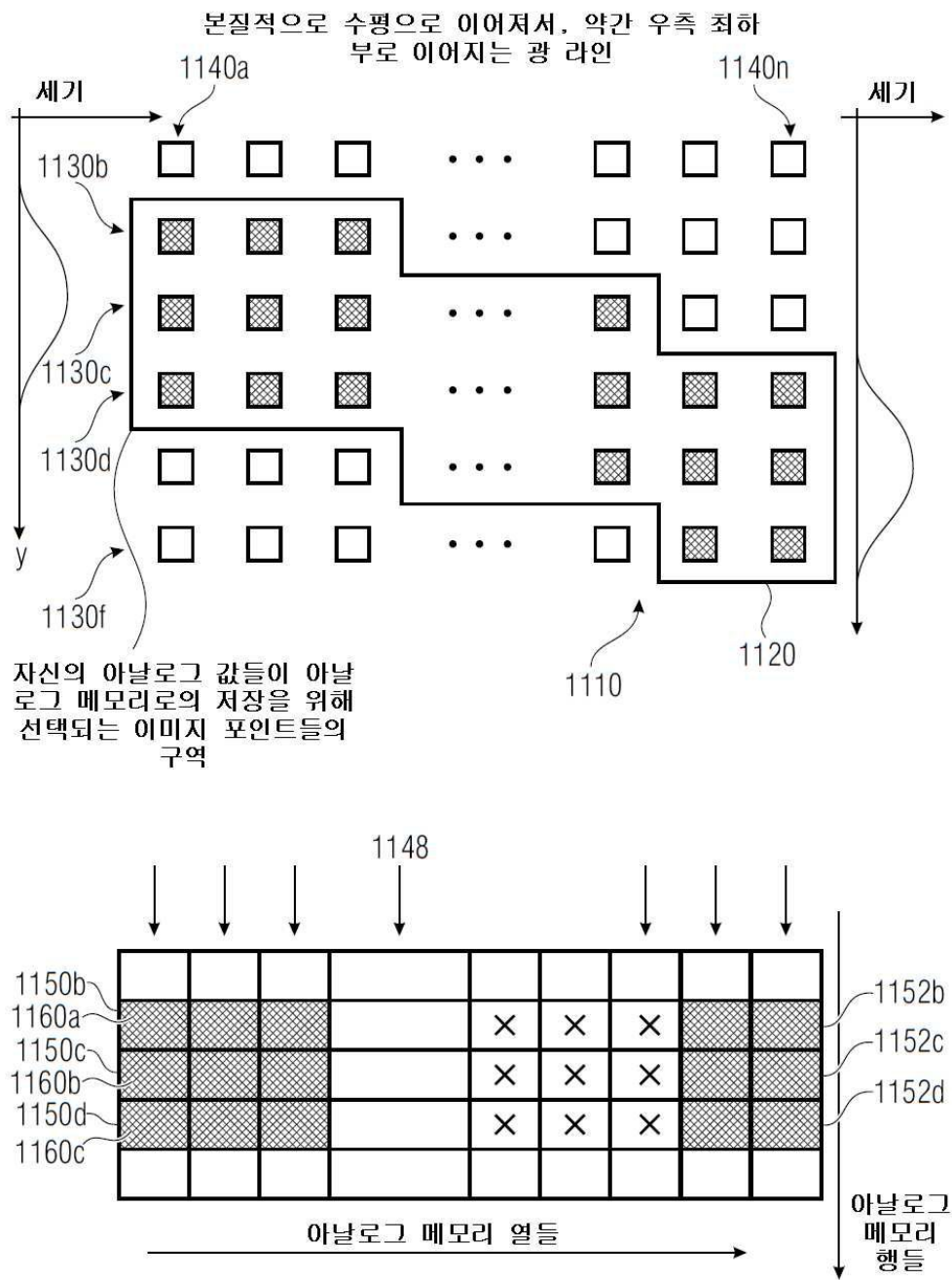


도면10

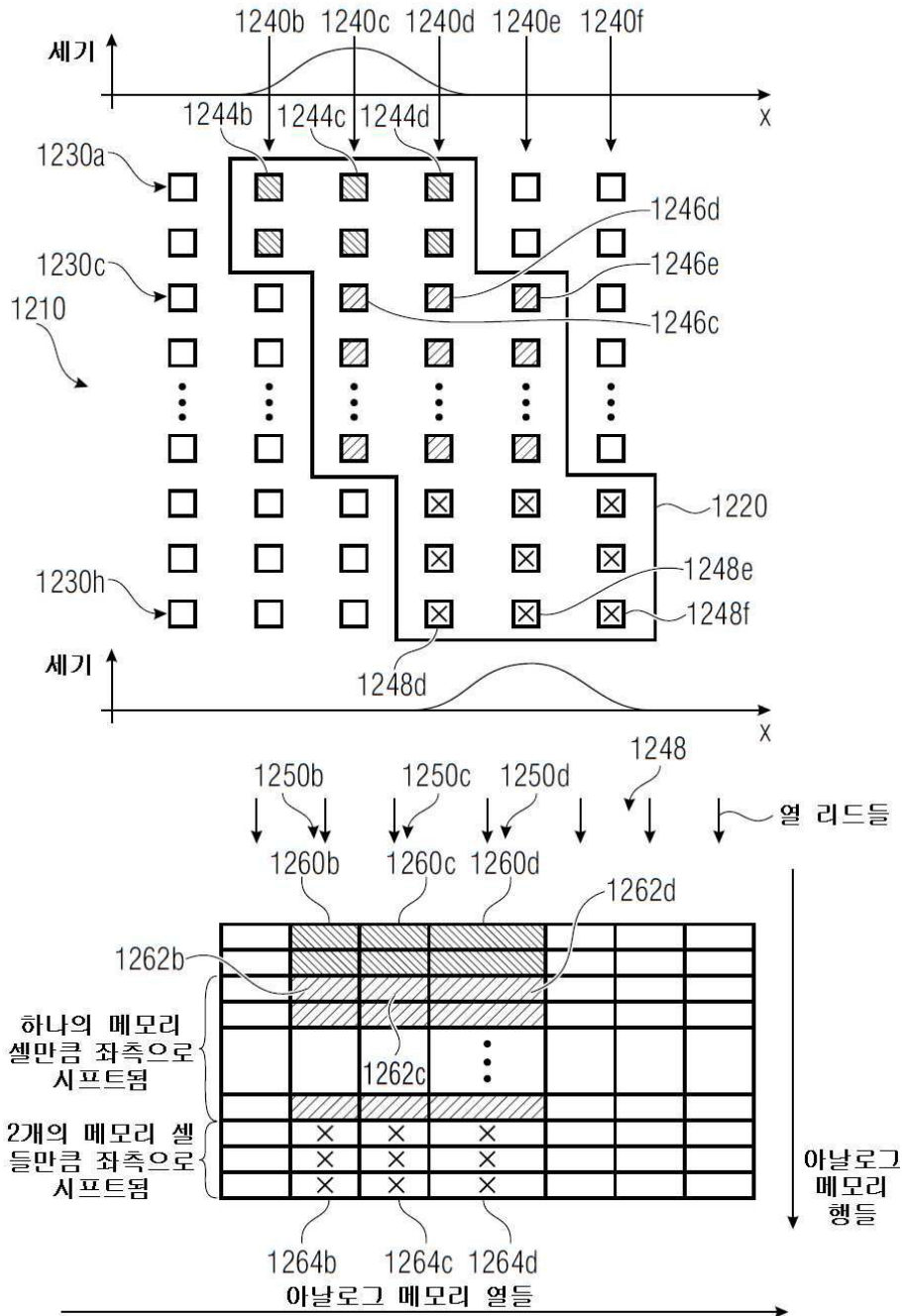
수평으로 이어지는 광 라인



도면11



도면12



도면13

