

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号  
特許第7210582号  
(P7210582)

(45)発行日 令和5年1月23日(2023.1.23)

(24)登録日 令和5年1月13日(2023.1.13)

(51)国際特許分類	F I			
G 0 6 N 10/40 (2022.01)	G 0 6 N	10/40		
G 0 6 N 10/60 (2022.01)	G 0 6 N	10/60		
G 0 6 N 99/00 (2019.01)	G 0 6 N	99/00	1 8 0	

請求項の数 25 (全39頁)

(21)出願番号	特願2020-528163(P2020-528163)	(73)特許権者	390009531
(86)(22)出願日	平成30年11月26日(2018.11.26)		インターナショナル・ビジネス・マシ
(65)公表番号	特表2021-504805(P2021-504805		ンズ・コーポレーション
	A)		INTERNATIONAL BUSI
(43)公表日	令和3年2月15日(2021.2.15)		NESS MACHINES CORPO
(86)国際出願番号	PCT/EP2018/082495		RATION
(87)国際公開番号	WO2019/105873		アメリカ合衆国10504 ニューヨー
(87)国際公開日	令和1年6月6日(2019.6.6)		ク州 アーモンク ニュー オーチャード
審査請求日	令和3年4月23日(2021.4.23)		ロード
(31)優先権主張番号	15/823,654		New Orchard Road, A
(32)優先日	平成29年11月28日(2017.11.28)		rmonk, New York 105
(33)優先権主張国・地域又は機関	米国(US)	(74)代理人	04, United States of
			America
			100112690
			弁理士 太佐 種一

最終頁に続く

(54)【発明の名称】 量子近似最適化におけるコスト関数の変形方法、システム、およびプログラム

(57)【特許請求の範囲】

【請求項1】

コンピュータ実行可能コンポーネントを格納するメモリと、  
前記メモリ中に格納されたコンピュータ実行可能コンポーネントを実行するプロセッサと、

を含むシステムであって、前記コンピュータ実行可能コンポーネントが、

最適化問題を許容量子状態上の最適化問題中にマッピングするため、1つ以上の制約に基づいてコスト関数をハミルトニアンにマッピングするマッピング・コンポーネントと、

少なくとも1つの集合ゲートを有する量子回路を含み、量子ハードウェアのキュービットをもつれさせるためのマイクロ波制御パルスが点在する量子ハードウェアの物理時間発展によって前記ハミルトニアンに対応する試行状態を生成し、最適値をもたらす試行状態を判定するために前記試行状態に対する量子コスト関数を評価する、試行状態および評価コンポーネントと、

最適状態を見出すため、ハミルトニアンを変形ハミルトニアンに変形し、望ましいハミルトニアンに対するオプティマイザが算定されるまで、前記変形されたハミルトニアンに対する次の最適化のための次の開始状態として前記最適状態を用いる、変形コンポーネントと、

を含む、システム。

【請求項2】

組み合わせ最適化問題の1つ以上の近似を得るために、前記オプティマイザに対応する前

記最適状態からサンプリングを行うサンプリング・コンポーネントをさらに含む、請求項 1 に記載のシステム。

【請求項 3】

前記マッピング・コンポーネントと相互作用し、前記最適値をもたらす前記試行状態を出力するインターフェースをさらに含む、請求項 1 に記載のシステム。

【請求項 4】

前記試行状態および評価コンポーネントが、前記試行状態上の個々のパウリ演算子を測定する、請求項 1 に記載のシステム。

【請求項 5】

プロセッサに動作可能に連結されたシステムによって、量子ハードウェアを用いて組み  
10 合せ最適化問題の解決を促進するステップを含む方法であって、前記システムが、

前記システムによって、前記組み合せ最適化問題に関連付けられたコスト関数を、前記  
コスト関数に対する量子ハミルトニアンを構築するステップも含め、許容量子状態上の最  
最適化問題にマッピングするステップと、

前記システムの量子回路によって、マイクロ波制御パルスが点在する前記量子ハード  
ウェアの物理時間発展によって試行状態のセットを生成するステップと、

前記システムによって、前記試行状態に対する量子コスト関数を評価するステップと、

前記システムによって、最適値をもたらす試行状態を判定するステップと、

前記システムによって、最適状態を見出すためにハミルトニアンを変形し、望ましい  
ハミルトニアンに対するオプティマイザが算定されるまで、変形されたハミルトニアンに  
20 対する次の最適化のための次の開始状態として前記最適状態を用いるステップと、  
を含む、方法。

【請求項 6】

制御パルスが点在する量子ハードウェアの前記物理時間発展によって前記試行状態のセ  
ットを前記生成するステップが、試行状態を生成するために前記物理時間発展を用いるス  
テップを含む、請求項 5 に記載の方法。

【請求項 7】

前記コスト関数に対する前記量子ハミルトニアンを前記構築するステップが、対角量子  
ハミルトニアンを構築するステップを含む、請求項 5 に記載の方法。

【請求項 8】

前記コスト関数に対する前記量子ハミルトニアンを前記構築するステップが、量子ハミ  
ルトニアンをパウリ Z 項の一次結合として表すステップを含む、請求項 5 に記載の方法。  
30

【請求項 9】

バイナリの組み合せ最適化問題に関連付けられた前記コスト関数を前記マッピングする  
ステップが、前記コスト関数を近似量子コンピュータ上のキュービット表現にマッピング  
するステップを含む、請求項 5 に記載の方法。

【請求項 10】

前記試行状態に対する量子コスト関数を評価し、前記試行状態上の個々のパウリ演算子  
を測定するステップを含む、請求項 5 に記載の方法。

【請求項 11】

前記組み合せ最適化問題への近似解を得るために、前記オプティマイザに対応する前記  
最適状態からサンプリングを行うステップをさらに含む、請求項 5 に記載の方法。  
40

【請求項 12】

前記組み合せ最適化問題がバイナリの組み合せ最適化問題を含み、前記方法が、前記バ  
イナリの最適化問題への近似解を提供するビット・ストリングを得るために、前記オプ  
ティマイザに対応する前記最適状態からサンプリングを行うステップをさらに含む、請求  
5 に記載の方法。

【請求項 13】

組み合せ最適化問題に関連付けられたコスト関数を、1 つ以上の制約条件に基づいて許  
容量子状態上の最適化問題にマッピングし、前記コスト関数に対する量子ハミルトニアン  
50

を構築する、マッピング・コンポーネントと、

マイクロ波制御パルスが点在する量子ハードウェアの物理時間発展によって、試行状態のセットを生成する量子回路を含み、前記試行状態に対する量子コスト関数を評価し、最適値をもたらす試行状態を判定する、試行状態および評価コンポーネントと、

最適状態を見出すため、前記量子ハミルトニアンを変形ハミルトニアンに変形し、望ましいハミルトニアンに対するオプティマイザが算定されるまで、前記変形ハミルトニアンに対する次の最適化のための次の開始状態として前記最適状態を使用する、変形コンポーネントと

を含む電子デバイス。

【請求項 14】

前記量子回路が、もつれを生じさせるために前記制御パルスを使用する、請求項 13 に記載の電子デバイス。

【請求項 15】

前記コスト関数に対する前記量子ハミルトニアンを構築する前記マッピング・コンポーネントが、対角量子ハミルトニアンを構築する、請求項 13 に記載の電子デバイス。

【請求項 16】

前記対角量子ハミルトニアンを構築する前記マッピング・コンポーネントが、前記量子ハミルトニアンをパウリ Z 項の一次結合として表す、請求項 15 に記載の電子デバイス。

【請求項 17】

前記マッピング・コンポーネントが、前記コスト関数を近似量子コンピュータ上のキュービット表現にマッピングする、請求項 13 に記載の電子デバイス。

【請求項 18】

前記試行状態および評価コンポーネントが、前記試行状態上の個々のパウリ演算子を測定する、請求項 13 に記載の電子デバイス。

【請求項 19】

前記最適化問題への近似解を提供するビット・ストリングを得るために、サンプリングを行うサンプリング・コンポーネントをさらに含む、請求項 13 に記載の電子デバイス。

【請求項 20】

プロセッサに動作可能に連結されたシステムによって、関連する開始制御パラメータを有する開始ハミルトニアンを取得するステップと、

ユニタリもつれゲートを含む量子ハードウェアを用いて、前記開始ハミルトニアンから得られた変形ハミルトニアンのエネルギーを見積もるための試行状態を生成するステップと、

前記開始ハミルトニアンに関連付けられた前記試行状態に対する最適制御パラメータに基づいて、変形ハミルトニアンの新しい最適制御パラメータを見出すため、前記量子ハードウェアを使って、前記変形ハミルトニアンの前記エネルギーを反復して測定するステップと、

前記変形ハミルトニアンの前記新しい最適制御パラメータを新規の開始制御パラメータとし前記変形ハミルトニアンを新規の開始ハミルトニアンとして使用するステップを含めて、最終的な望ましいハミルトニアンへの変形達成されるまで、前記変形されたハミルトニアンを、繰り返される初期制御パラメータによって新規の変形ハミルトニアンに反復して変形するステップと、

を含む、方法。

【請求項 21】

前記システムによって、組み合わせ最適化問題への近似解を提供するデータを取得するため、前記最終の望ましいハミルトニアン、および前記最終の望ましいハミルトニアンに関連付けられた前記最適制御パラメータに対応する情報に基づいて、サンプリングを行うステップをさらに含む、請求項 20 に記載の方法。

【請求項 22】

前記システムによって、もつれを生じさせる制御パルスが点在する前記量子ハードウェアの物理時間発展によって試行状態のセットを生成するステップと、前記試行状態に対す

10

20

30

40

50

る量子コスト関数を評価するステップと、最適値をもたらす試行状態を判定するステップとをさらに含む、請求項 20 に記載の方法。

【請求項 23】

バイナリの組み合わせ最適化問題の解決を促進するコンピュータ・プログラムであって、前記コンピュータ・プログラムは、プログラム命令を含み、前記プログラム命令は、プロセッサによって実行可能で、前記プロセッサに、

プロセッサに動作可能に連結されたシステムによって、関連する開始制御パラメータを有する開始ハミルトニアンを取得させ、

ユニタリもつれゲートを含む量子ハードウェアを用いて、前記開始ハミルトニアンから得られた変形ハミルトニアンのエネルギーを見積もるための試行状態を生成させ、

前記開始ハミルトニアンに関連付けられた前記試行状態に対する最適制御パラメータに基づいて、変形ハミルトニアンの新しい最適制御パラメータを見出すため、前記量子ハードウェアを使って、前記変形ハミルトニアンの前記エネルギーを反復して測定させ、

前記変形ハミルトニアンの前記新しい最適制御パラメータを新規の開始制御パラメータとして前記変形ハミルトニアンを新規の開始ハミルトニアンとして使用することを含めて、最終的な望ましいハミルトニアンへの変形が達成されるまで、変形されたハミルトニアンを、繰り返される初期制御パラメータによって新規の変形ハミルトニアンに反復して変形させる、

コンピュータ・プログラム。

【請求項 24】

前記プログラム命令がプロセッサによってさらに実行可能で、前記プロセッサに、組み合わせ最適化問題への近似解を提供するデータを取得するため、前記最終の望ましいハミルトニアン、および前記望ましいハミルトニアンに関連付けられた前記最適制御パラメータに対応する情報に基づいて、前記プロセッサにサンプリングを行わせる、請求項 23 に記載のコンピュータ・プログラム。

【請求項 25】

前記プログラム命令が前記プロセッサによってさらに実行可能で、前記プロセッサに、もつれを生じさせる制御パルスが点在する前記量子ハードウェアの物理時間発展によって試行状態のセットを生成させ、前記試行状態に対する量子コスト関数を評価させ、且つ、最適値をもたらす試行状態を判定させる、請求項 23 に記載のコンピュータ・プログラム。

【発明の詳細な説明】

【技術分野】

【0001】

本主題の開示は、量子コンピューティングに関し、さらに具体的には、量子回路による組み合わせ最適化問題の解決に関する。

【背景技術】

【0002】

最適化または組み合わせ最適化は、ポテンシャル問題の有限または加算無限のセットに対する最適解を探索する方法である。最適性は、何らかの基準関数で定義されそれが最大化されるかまたは最小化されることになり、通常、これはコスト関数と呼ばれる。例えば、距離、トラバーサル長さ、ウェイト、処理時間、材料、エネルギー消費、オブジェクトの数などの物理パラメータの最小化、および、物理値、アウトプット、歩留まり、ユーティリティ、効率、生産量、オブジェクトの数などの最大化を含め、様々な種類の最適化問題がある。したがって、本明細書で用いられる場合、用語「コスト関数」は、好ましくは、前述したような物理的パラメータに関する。また、用語「コスト関数」は、例えば、コスト、利益、数値など、非物理的なパラメータにも適用されてよい。量子コンピュータは、最適化問題を標準的なアルゴリズムよりも効率的に解決する上での有望性を示している。例えば、周知の量子断熱アルゴリズムは、組み合わせ最適化問題を解決することを試みている。このアルゴリズムは、問題の大きさに応じて増減する長いコヒーレンス時間を必要とする。最適化問題の解決への別のアプローチは、「量子近似最適化アルゴリズム」(QAO

10

20

30

40

50

A) : Quantum Approximate Optimization Algorithm) に基づいている。

【発明の概要】

【発明が解決しようとする課題】

【0003】

このアルゴリズムの直接的な実行は、当該最適化問題により決まるユニタリを必要とする。このユニタリの標準ゲート・セットへの分解は、量子デバイスのコヒーレンス時間に強い要件を課す。

【課題を解決するための手段】

【0004】

以下は、本発明の1つ以上の実施形態の基本的理解を提供するための要約である。この要約は、主要なまたは重要な要素を明確化したり、またはこれら特定の実施形態の何らかの範囲または特許請求の何らかの範囲を叙述することは意図されていない。その唯一の目的は、後記で提示するより詳細な説明の前置きとして簡明な形で本発明の概念を提示することである。本明細書で説明する1つ以上の実施形態において、量子回路のデバッグの自動化を促進する、デバイス、システム、コンピュータ実装の方法、装置、もしくはコンピュータ・プログラム製品またはこれらの組み合わせが説明される。

【0005】

或る実施形態によれば、システムは、最適化問題を許容量子状態上の最適化問題中にマッピングするため、1つ以上の制約条件に基づいて、物理パラメータに関するコスト関数をハミルトニアンにマッピングする、マッピング・コンポーネントと、少なくとも1つの集合ゲートを有する量子回路を含み、量子ハードウェアのキュービットをもつれさせるためのマイクロ波制御パルスが点在する量子ハードウェアの物理時間発展によって、ハミルトニアンに対応する試行状態を生成し、最適値をもたらず試行状態を判定するためにその試行状態に対するコスト関数を評価する、試行状態および評価コンポーネントと、最適状態を見出すために、ハミルトニアンを変形ハミルトニアンに変形し、望ましいハミルトニアンに対するオプティマイザが算定されるまで、変形されたハミルトニアンに対する次の最適化のための次の開始状態としてその最適状態を用いる、変形コンポーネントと、を含む。サンプリング・コンポーネントは、組み合わせ最適化問題の1つ以上の近似を得るために、オプティマイザに対応する最適状態からサンプリングを行う。

【0006】

別の実施形態によれば、コンピュータ実装の方法が提供される。本コンピュータ実装の方法は、組み合わせ最適化問題に関連するコスト関数を、そのコスト関数に対する量子ハミルトニアンを構築するステップも含め、許容量子状態上の最適化問題にマッピングするステップと、システムの量子回路によって、マイクロ波制御パルスが点在する量子ハードウェアの物理時間発展によって試行状態のセットを生成するステップとを含む。さらに、本コンピュータ実装の方法は、それら試行状態に対する量子コスト関数を評価するステップと、最適値をもたらず試行状態を判定するステップと、最適状態を見出すためにハミルトニアンを変形し、望ましいハミルトニアンに対するオプティマイザが算定されるまで、変形されたハミルトニアンに対する次の最適化のための次の開始状態としてその最適状態を用いるステップと、を含む。本方法は、もつれを生じさせるため物理時間発展を用いることを含む、制御パルスが点在する量子ハードウェアの物理時間発展によって試行状態のセットを生成するステップを含む。本方法は、組み合わせ最適化問題への近似解を得るために、オプティマイザに対応する最適状態からサンプリングを行うステップを含む。

【0007】

さらに別の実施形態によれば、電子デバイスが提供される。本電子デバイスは、組み合わせ最適化問題に関連するコスト関数を、1つ以上の制約に基づいて許容量子状態上の最適化問題にマップし、そのコスト関数に対する量子ハミルトニアンを構築する、マッピング・コンポーネントを含む。本電子デバイスは、マイクロ波制御パルスが点在する量子ハードウェアの物理時間発展によって試行状態のセットを生成し、それら試行状態に対する量

10

20

30

40

50

子コスト関数を評価し、最適値をもたらす試行状態を判定する量子回路を含む、試行状態および評価コンポーネントをさらに含む。本電子デバイスは、最適状態を見出すために量子ハミルトニアンを変形ハミルトニアンに変形し、望ましいハミルトニアンに対するオプティマイザが算定されるまで、変形されたハミルトニアンに対する次の最適化のための次の開始状態としてその最適状態を使用する、変形コンポーネントをさらに含む。該量子回路は、試行状態を生成するために制御パルスを使用する。サンプリング・コンポーネントは、当該最適化問題への近似解を提供するビット・ストリングを得るためサンプリングを行う。

#### 【 0 0 0 8 】

さらに別の実施形態において、コンピュータ実装の方法が提供され、本方法は、動作可能にプロセッサに連結されたシステムによって、関連する開始制御パラメータを有する開始ハミルトニアンを取得するステップを含む。諸態様は、ユニタリもつれゲートを含む量子ハードウェアを用いて、開始ハミルトニアンから得られた変形ハミルトニアンのエネルギーを見積もるための試行状態を生成するステップを含む。他の態様は、開始ハミルトニアンに関連付けられた試行状態に対する最適制御パラメータに基づいて、変形ハミルトニアンの新しい最適制御パラメータを見出すため、量子ハードウェアを使って、変形ハミルトニアンのエネルギーを反復して測定するステップと、変形ハミルトニアンの新しい最適制御パラメータを新規の開始制御パラメータとし、変形ハミルトニアンを新規の開始ハミルトニアンとして使用するステップを含め、最終的に望ましいハミルトニアンが達成されるまで、変形されたハミルトニアンを、繰り返される初期制御パラメータによって新しい変形ハミルトニアンに反復して変形するステップと、を含む。最終の望ましいハミルトニアン、および該最終の望ましいハミルトニアンに関連付けられた最適制御パラメータに対応する情報に基づいて、サンプリングにより組み合わせ最適化問題への近似解を提供するデータが取得される。

#### 【 0 0 0 9 】

別の実施形態において、コンピュータ・プログラム製品が提供される。本コンピュータ・プログラム製品は、プロセッサに動作可能に連結されたシステムによって、関連する開始制御パラメータを有する開始ハミルトニアンを取得する。本コンピュータ・プログラム製品は、ユニタリもつれゲートを含む量子ハードウェアを用いて、開始ハミルトニアンから得られた変形ハミルトニアンのエネルギーを見積もるための試行状態を生成する。本コンピュータ・プログラム製品は、開始ハミルトニアンに関連付けられた、試行状態に対する最適制御パラメータに基づいて、変形されたハミルトニアンの新しい最適制御パラメータを見出すために、量子ハードウェアを使って変形ハミルトニアンのエネルギーを反復して測定する。本コンピュータ・プログラム製品は、最終の望ましいハミルトニアンへの変形が達成されるまで、繰り返される初期制御パラメータに基づいて、変形されたハミルトニアンの新しい最適制御パラメータを新規の開始制御パラメータとし、変形されたハミルトニアンを新規の開始ハミルトニアンとして用いることを含め、新規の変形ハミルトニアンに反復して変形する。

#### 【 図面の簡単な説明 】

#### 【 0 0 1 0 】

【 図 1 】本明細書に記載の 1 つ以上の実施形態による、本技術の様々な態様を示す例示の非限定のシステムのブロック図である。

【 図 2 】本明細書に記載の 1 つ以上の実施形態による、図 1 の様々な技術態様に対応する例示のコンポーネントを表す図を示す。

【 図 3 】本明細書に記載の 1 つ以上の実施形態による、ハミルトニアン・コスト関数中へのコスト関数のマッピングを表す例示図を示す。

【 図 4 】本明細書に記載の 1 つ以上の実施形態による、エネルギーの測定に関する態様を表す例示図を示す。

【 図 5 】本明細書に記載の 1 つ以上の実施形態による、量子回路を介するもつれを用いる試行状態ベースの測定を表す例示図を示す。

10

20

30

40

50

【図 6】本明細書に記載の 1 つ以上の実施形態による、エネルギー測定に基づくエネルギー値の出力に関する態様を表す例示図を示す。

【図 7】本明細書に記載の 1 つ以上の実施形態による、量子近似最適化の一部として、標準的な最適化がどのように使われているかを表す例示図を示す。

【図 8】本明細書に記載の 1 つ以上の実施形態による、コスト関数の解を表現する最終状態を生成するためのコスト関数の変形を表す例示図を示す。

【図 9】本明細書に記載の 1 つ以上の実施形態による、2 個の頂点の頂点セットに対する組み合わせ最適化問題 (Max Cut) に対応する関数を漸進的に変形することによって得られた最適化測定確率を表す例示グラフを示す。

【図 10】本明細書に記載の 1 つ以上の実施形態による、3 個の頂点の頂点セットに対する組み合わせ最適化問題 (Max Cut) に対応する関数を漸進的に変形することによって得られた最適化測定確率を表す例示グラフを示す。

10

【図 11】本明細書に記載の 1 つ以上の実施形態による、4 個の頂点の頂点セットに対する組み合わせ最適化問題 (Max Cut) に対応する関数を漸進的に変形することによって得られた最適化測定確率を表す例示グラフを示す。

【図 12】本明細書に記載の 1 つ以上の実施形態による、最適化問題の最適化を促進する例示、非限定のシステムブロック図を示す。

【図 13】本明細書に記載の 1 つ以上の実施形態による、最適化問題の最適化を促進する例示、非限定のコンピュータ実装の方法のフロー図を示す。

【図 14】本明細書に記載の 1 つ以上の実施形態による、コスト関数の変形を介する、最適化問題の最適化を促進する例示、非限定のコンピュータ実装の方法のフロー図を示す。

20

【図 15】本明細書に記載の 1 つ以上の実施形態による、ハミルトニアンを反復して変形することにより最適化問題の最適化を促進する例示、非限定のコンピュータ実装の方法のフロー図を示す。

【図 16】本明細書に記載の 1 つ以上の実施形態が促進可能な、例示、非限定の動作環境のブロック図を示す。

【発明を実施するための形態】

【0011】

以降の詳細な説明は、単なる例示であって、諸実施形態もしくは出願またはその両方、または諸実施形態の使用を限定することは意図されていない。

30

さらに、上記の背景技術または要約のセクション、または本発明を実施するための形態のセクションにおいて提示されたいかなる明示または暗示の情報にも拘束されることは意図されていない。

【0012】

一般に、本明細書に記載の技術は、従来のソリューションが必要とする長いコヒーレンス時間なしに、最適化問題を効率的に解決する。また、本技術は、従来のソリューションのローカルな相互作用だけの問題を回避し、しかして、解決のため高度に幾何学的に非ローカルな相互作用を必要とする最適化問題を解決することが可能である。

【0013】

このため、本技術は、バイナリの最適化問題の、近似量子コンピュータ上のキュービット表現への効率的なマッピングを見出す。望ましいもつれを見出すために 2 つのゲートの間でのローカルな相互作用を反復して処理する代わりに、本明細書に記載の技術は、もっと多くのゲートのセットに対し、同時にチップの相互作用グラフ上での集合ゲート・オペレーションを促進する。キュービットをもつれさせるマイクロ波パルスがもつれゲートを構成するために用いられ、このゲートは集合ゲートであり多くの (または全ての) キュービットが同時にもつれさせられる。これは、コヒーレントなゲート・エラーに対し自己修正をする、量子近似最適化アルゴリズムのための量子回路をもたらす。本技術は、オンチップの交差共鳴ハミルトニアンおよび変分パラメータを用いており、これは、最大の平均共起を生成するため、最適化プロトコルにおける集合ゲート・オペレーションを選択し、且つ、更新された、ハミルトニアンを変形する期待値の断熱最適化スケジュールを用いる

40

50

ことによって、最適化問題に対するコヒーレントで系統的エラーを是正することができ、これにより、最善の制御パラメータを「引き出し」それを次の最適状態のための開始最適状態として次々と使用する。

【 0 0 1 4 】

図面を参照しながら、以降に1つ以上の実施形態を説明するものとし、図中では、全体を通して同じ要素を参照するのに同じ参照符号が用いられる。以下の説明において、これら1つ以上の実施形態のより徹底した理解を提供するため、解説目的で数々の具体的詳細が述べられる。但し、当然のことながら、様々なケースにおいて、これら1つ以上の実施形態は、これらの具体的細部がなくても実践することが可能である。

【 0 0 1 5 】

図1は、最適化問題のコスト関数102をマッピング・コンポーネント104を介してハミルトニアン・コスト関数106にマッピングすることを含め、標準的な最適化問題の解決を対象とする一般的なフレームワークの一例を示し、これについては本明細書で図3を参照しながらさらに説明する。なお、標準的なコスト関数を量子ハミルトニアンとして表現するために、このハミルトニアンはパウリZ項の一次結合として表される。

【 0 0 1 6 】

標準的な最適化問題/コスト関数をハミルトニアン・コスト関数にマップしておき、(図4~6を参照して説明するような)試行状態および評価オペレーションが行われ、連続するパラメータのセットに依拠する短軌行き量子回路が生成される。このために、量子コンピュータ/回路108を含む、試行状態および評価コンポーネント107が用いられ、例えば、バイナリの最適化問題への良好な近似を提供するビット・ストリングを得るために、計算ベースで試行状態からサンプリングが行われ、標準的な最適化ルーティンに供給するために、諸試行状態に対する量子コスト関数が測定される(これについては図7を参照しながらもっと詳しく説明する)。

【 0 0 1 7 】

一般に、量子コンピューティングは、トランジスタに基づくバイナリ・デジタル技法とは対照的に、情報を符号化するために量子物理学を用いる。例えば、量子コンピュータは、量子ビット(例えば、キュービット)を用い、これは量子情報の基本単位である。キュービットは、量子物理学の重ね合わせ原理および量子物理学のもつれ原理に従って動作する。量子物理学の重ね合わせ原理は、各キュービットは、同時に「1」の値と「0」の値とを表現することができることと述べる。量子物理学のもつれ原理は、重ね合わせたキュービットは相互に関連できると述べる。例えば、第一値(例えば、「1」の値または「0」の値)の状態は第二値の状態により定まり得る。しかして、量子コンピュータは情報を符号化するのにキュービットを用いる。

【 0 0 1 8 】

諸態様は、超伝導量子回路に送信されるマイクロ波パルスによるモデリングを含み、該回路は所与の量子状態(単数または複数)を形成し、これが最適化問題のサンプルを採取するために用いられる。図4~6を参照して説明するように、一般的なアプローチは、或る特定の状態を生成する連続するパラメータのセットの初期の推測を行い、状態および平均を得る(例えば、パウリの平均を測定するため当該状態からサンプリングを行う)ためエネルギー測定値の和としてハミルトニアンを表し、その平均値を返して伝達することである。

【 0 0 1 9 】

図7の標準的な最適化コンポーネント(図1のブロック114)は、制御パラメータのセットの初期の推測から開始するループ・オペレーションを提供し、パラメータのセットと共にハミルトニアンを提供する。評価コンポーネント110は、ブロック112で、図6を参照しながらさらに詳しく説明するプロセスを介してエネルギー値を取得する。このエネルギー値は、制御パラメータの新規に提起され更新されたセットにマップされ、ループは繰り返す。この標準的な最適化が収斂したならば(例えば、エネルギー値は大きくは変化しない)、エネルギー値は、その対応する最適制御パラメータと共に出力される。この最適化では

10

20

30

40

50

、例えば、1つの所与のハミルトニアンに対しローカルで最小化が行われ、対应当する制御パラメータが見出される。

【0020】

ブロック118については図8を参照しながらさらに詳しく説明するが、これは、本明細書に記載のコスト関数の変形をするようにされた変形コンポーネントを含む。一般に、ハミルトニアン・ファミリ116に対し、本オペレーションは、正確な制御パラメータを知るコスト関数によって開始され、より具体的な最適化問題を解決するため、量子回路を介して当該コスト関数を漸進的に変形するために（反復ドリフト・ステップの回路を適用することによって）ループする。一般に、また当然のことながら、本技術の諸態様は制御パラメータを変形することによって開始され、コスト関数値を最終の状態120に達するまで追跡する。さらに具体的には、或る最適化問題を表現するハミルトニアンが解決の対象となると、ハミルトニアンのファミリ（ブロック116）が、解答が判明している簡単なハミルトニアンから開始して選択され、これは、初期の推測が十分に正確であることが分かっている制御パラメータの適正な選択を提供する。ハミルトニアンは、この開始ハミルトニアンから、最小であることが求められているハミルトニアンに達するまで、実際のもつれを生じさせて（図5）、許容ドリフト回数まで時間経過とともに漸進的に変形され、次に標準的最適化問題を解決するために使用される。

10

【0021】

図2は、図1の諸ブロックの一部に対応するコンポーネントに連結されたプロセッサ200およびメモリ202の一例を示す。図示のように、マッピング・コンポーネント204、試行状態および評価コンポーネント207、標準的最適化コンポーネント214、およびコスト関数変形コンポーネント218は、本明細書に記載の様々なオペレーションを実行する。但し、当然のことながら、これらは単なる例であって、これらの例示的なコンポーネントの少なくとも一部は、より少ない数のコンポーネントとして組み合わせることができ、もしくはこれらの例示的なコンポーネントを追加のコンポーネントにさらに分離することができ、またはその両方を次々に行うことができ、別の実施形態に追加のコンポーネントが存在してもよい。

20

【0022】

様々な例および関連する詳細を考察すると、一般に、最適化または組み合わせ最適化とは、ポテンシャルなソリューションの有限のまたは可算無限のセット中の最適ソリューションの探索を言う。最適性は、最大化されるかまたは最小化されるべき何らかの基準関数で定義され、これは、通常、コスト関数と呼ばれる。様々な種類の最適化問題がある。これらは、コスト、距離、トラバーサル長さ、ウェイト、処理時間、材料、エネルギー消費、オブジェクトの数などの最小化、および利益、価値、アウトプット、リターン、歩留まり、ユーティリティ、効率、生産量、オブジェクトの数などの最大化を含む。

30

【0023】

どのような最大化問題も、最小化問題に対して当てはめることができその逆も可能である。しかして、組み合わせ最適化問題の最も一般的な形は、

$C(x)$  を最小化せよ

制約条件  $x \in S$

で与えられ、上式の  $x \in S$  は離散変数であり、

40

【数1】

$C: D \rightarrow \mathbb{R}$

は、 $D$  を或るドメイン  $D$  から実数

【数2】

$\mathbb{R}$

にマッピングするコスト関数である。通常、変数  $x$  は、制約条件のセットに従い、実行可

50

能な点のセット S 内にある。

【 0 0 2 4 】

バイナリの組み合わせ最適化問題において、コスト関数は、通常、ストリング  $\{ 0, 1 \}^n$  中の  $n$  ビットのサブセット  $Q \subseteq [n]$  だけを含む項の和として表すことができる。コスト関数  $C$  は、 $x_i \in \{ 0, 1 \}$  且つ

【数 3】

$$w_Q \in \mathbb{R}$$

に対し、正準形で、

【数 4】

$$C(x) = \sum_Q w_Q \prod_{i \in Q} x_i$$

として表される。最適化は、 $C(x)$  が最小となる  $n$  ビットのストリング  $x$  を見出すことに向けられる。

【 0 0 2 5 】

図 3 は、量子コンピュータ上に標準的な組み合わせ最適化問題を表現する仕方を定義する、例示、非限定のシステムのブロック図を示す。一般に、或るドメインから実数にマッピングする一般コスト関数 3 0 2 (例えば、バイナリ・ストリングを求めるバイナリの組み合わせ最適化問題) を考えると、多くのかかるコスト関数は、通常、追加的制約条件 3 0 4 を有することが分かる。これらの制約条件は、ヘルパー関数で構築され、これら関数は、一般的に、一般コスト関数を、他のヘルパー関数に対するペナルティ項によって修改する(ブロック 3 0 6)。本明細書で説明するように、この修改されたコスト関数は対角ハミルトニアン・コスト関数 3 0 8 (対角マトリックス) にマップされ、該マトリックスは、当初の問題に基づいて、対角のエントリを設定し、これも本明細書で説明するように、これはパウリ Z 項によって表現される。

【 0 0 2 6 】

しかして、このコスト関数は、あらゆる  $C$  に対し、計算ベースで対角ハミルトニアンを構築することによって、量子問題にマップされる。コスト関数  $C(x)$  に関連付けられた問題ハミルトニアン  $H_C$  は、

【数 5】

$$H_C = \sum_x C(x) |x\rangle\langle x|$$

として定義され、上式の  $x \in \{ 0, 1 \}^n$  は計算ベースの状態  $|x\rangle$  を標識し、 $d = 2^n$  である。このとき、量子最適化のタスクは、量子状態の変分サブクラスから、 $H_C$  のエネルギーを最小化する状態  $|x\rangle$  を見出すことである。

$|x\rangle$  を最小化せよ

制約条件  $|x\rangle \in \{ 0, 1 \}^n$  。

【 0 0 2 7 】

図 3 から見取れるように、バイナリの最適化問題は、 $x$  を特定するパラメータの制御の容易なセットに依拠する、許容可能な量子状態上の最適化問題に転換されている。この式を最小化する状態は、 $|x\rangle$  で表されている。後記で、本明細書に記載の算式、式 1 ~ 式 4 (および付随するテキスト) を参照しながらさらなる詳細を説明する。

【 0 0 2 8 】

ハミルトニアン最適化問題にマップされた標準的な最適化問題を示す図 4 ~ 6 を考察すると、連続するパラメータのセットに依拠する短興行きの回路が生成されている。一般に、また本明細書説明するように、これは、或る特定の状態(ブロック 4 0 4) を生成する

10

20

30

40

50

連続的なパラメータのセット (402) の初期の推測を取り、ハミルトニアンをパウリ項の和として書き込むことによって達成される。一般に、これは状態情報を取得し平均することによって、すなわち、当該状態からサンプルし/それらのパウリを平均する (ブロック406および408、何回かの反復のためブロック404にループ・バックする)、または、言い換えれば、それらのパウリを測定し、平均値を得てその平均測定値を返して伝達する (ブロック410) ことによって達成される。

#### 【0029】

図5中の例示の量子回路を参照しながら試行状態を考察すると、ユニタリの状態もつれ ( $U_{ent}$ ) が、例示の短奥行き回路500中に表現されているように、量子コンピュータ上に表現される。短奥行き回路500は、もつれゲート502および504などを備えた超伝導量子コンピュータ上に表現することができる。 $U_{ent}$ は集合ゲートを表す。もつれゲートを構成するために、キュービットをもつれさせるマイクロ波パルスが使われる。これらのもつれゲートは、多数のキュービットに作用する交差共鳴ゲートであり、(どの位多くの交差共鳴ゲートの相互作用が必要かを示す) 奥行きパラメータなど、特定の諸パラメータに依拠し得る。なお、かかる標準的パラメータは、しかして状態  $U_{ent}$  のファミリを規定する。このさらなる詳細は、式8、9、および10、ならびにこれらに付随するテキストを参照しながら提供する。ユニタリもつれ  $U_{ent}$  は、かくして交差共鳴ゲート (一般に、式10、11、および12で定義される) および超伝導量子コンピューティング・チップから生じる。なお、これは非限定の例であって、もつれを生じさせる他のゲートを代わりに使ってもよい。

#### 【0030】

もつれゲート502および504は集合ゲートであり、その中では全てのキュービット (または奥行きパラメータに対応する何らかの事前設定されたサブセット) が同時にもつれさせられ、コヒーレントで系統的なエラーが起こると想定される。一様性は、最大平均同時発生を生じさせるために、最適化プロトコル中の集合ゲート・オペレーションを選択する。このアルゴリズムは、オンチップ交差共鳴ハミルトニアン、および最適化問題に対するコヒーレントで系統的なエラーを修正する変分パラメータに基づいて、コヒーレントなゲート・エラーを自己修正する。

#### 【0031】

図4に戻って、エネルギーを測定するブロック408は、図6のエネルギーの測定に対するフロー図を全体的に表す。本明細書に記載のように、ブロック602で、ハミルトニアンは、パウリ項 ( $P$ ) と実数値 ( $h$ ) との組み合わせとして与えられる。これらアルファ群の各々 (ブロック604および608) に対し、個別のパウリの期待値が測定され (ブロック606)、次いで加算されて (ブロック610)、最終的なエネルギーが得られる (ブロック612)。

#### 【0032】

見取れるように、係数と対  $h$  になったパウリ演算子のセットがある。パラメータが選択され、個々の量子状態に対するパウリ演算子の結果は、 $h$  のウェイト (期待値の前の実数) が合計エネルギーに加算されて、平均値が得られるまで複数回測定される。この出力は、これらの個別の測定値の和である。さらなる詳細は、式15および6 (ならびに付随するテキスト) を参照しながら説明する。

#### 【0033】

初期のパラメータに依拠するエネルギー値が得られ、量子デバイス中に投入されたならば、全面的な最小化スキームを行うことができる。要約するため、制御パルスが点在する量子ハードウェアの物理時間発展によって生成された試行状態  $|\psi\rangle$  のセットを考えてみよう。これらの試行状態  $|\psi\rangle$  はハードウェア効率的な試行状態と言われる。制御された物理時間発展は、 $C^d$  中のいかなる状態も原理的に生成が可能であるという点において普遍的である。量子コンピュータを使って、計算ベース  $|\chi\rangle$  での最適状態  $|\psi^*\rangle$  からサンプリングがされ、バイナリの最適化問題への良好な近似を提供するビット・ストリング  $x$  が得られ、標準的な最適化ルーティンに供給するため、試行状態  $|\psi\rangle$  に対する量子コス

10

20

30

40

50

ト関数  $E = |H_c|$  が測定される。

【0034】

図7は、パラメータの初期の推測から開始し、制御パラメータのセット(ブロック704)とともにハミルトニアン(ブロック702)を提供する、1つのかかる標準的な最適化ループを示す。ブロック706は、制御パラメータの初期の推測を提供する。ブロック704、708、710、および712は、図4中のエネルギー値出力を得るための測定ループを表し、このループにおいて、該エネルギー値は、制御パラメータの新しく提起された更新セットにマップされ、望ましいレベルへの収斂状態に達するまでこれが行われる。なお、この制御パラメータの新規のセットは、例えば、シミュレーテッド・アニーリング、確率勾配など、連続変数に対しどのような標準的最適化ルーティンが使われているかによ

10

【0035】

一般に、ブロック710は、エネルギーが大きく変化しない収斂状態に対するチェックを行う(但し、実験は続けて実行されてよい)。収斂状態で、ブロック714は、関連する対応最適制御パラメータとともに、エネルギー値を出力する。これは、1つの所与のハミルトニアンをローカルに最小化し、最適制御パラメータの初期の推測に基づいて、当該制御パラメータを見出す。

【0036】

図8に一般的に表されているコスト関数の変形を考察すると、この量子最適化問題は、部分的に標準的オプティマイザに依拠しているにもかかわらず、その最適化問題は、元の標準的問題とは異なることに留意する。その理由は、これが(おそらくは)より少ない数のパラメータによる量子状態のクラス上だけにあるからである。図8は、解答が判明しているものも含むハミルトニアンのファミリーを選択することで開始されるブロック802。すなわち、このオペレーションは、単純な(小さな)ハミルトニアン、および、初期の推測が十分に正確になるように適正に選択された制御パラメータによって開始される。オペレーションは、この小さなハミルトニアンおよび適正な初期の推測から、解決対象の標準的最適化問題のコスト関数に対応する、最小であることを求められるハミルトニアンに達するまで、(当該量子最適化問題からサンプリングすることによって)漸進的に当該ハミルトニアンを変形する。

20

【0037】

図8は、 $s = 0$  から1まで)を増分しながら、( $s -$ )で前回の $s$ 値に対し見出された新規の制御パラメータを入力し(ブロック804)、見出された値を変形する( $s = 1$ になるまで、ブロック806)ことによって、(図7と同様な)ハミルトニアンのファミリーを最小化する。言い換えれば、これらの制御パラメータが入力され(例えば、図7中のループを介して)最小化され、初期に  $0$  ,  $0$  が入力され、変形されたハミルトニアン $H$ が、このローカル最適化ループ ブロック804、806、808、および810を実行する。

30

【0038】

しかして、ここでの説明は、基底状態が判明している小さなハミルトニアンから開始してハミルトニアンのファミリーを変形し、望ましいポイントに達するまで、変形を行う際にその基底状態を追跡することである。既知のパラメータのセットにより開始し、最適なパラメータの次のセットを見出すため、これらのパラメータに依拠するハミルトニアンを変形することによって、望ましいハミルトニアンに到達するまで、次の変形ハミルトニアンに対する次の最適化ループに次のセットが投入される。この時点で、当該最終ハミルトンに対する最終的最適パラメータが判明し、適正なビット・ストリングを得るためのサンプリングに使われる。

40

【0039】

しかして、 $s \in [0, 1]$  に対し、コスト関数のファミリー  $E(s) = |H(s)|$  は、最適状態

【数6】

50

$$|\psi_{s=0}^*\rangle \in \Omega$$

および

【数 7】

$$E(0) = \langle \psi_0^* | H(0) | \psi_0^* \rangle$$

が判明している小さな試行状態から変形される。例として、次の  $n$  ビットに対するハミルトニアン・ファミリ

【数 8】

$$H(s) = sH_C - (1-s) \sum_{i=1}^n X_i$$

およびあらゆる単一のサイト  $i$  に作用するパウリ・スピン演算子

【数 9】

$$X = \begin{bmatrix} 0 & 1 \\ 1 & 0 \end{bmatrix}$$

について考える。ここでの説明は、パラメータ  $s$  に対するコスト関数を、 $s_0 = 0$  から開始し、次いで、 $s = 1$  に達し、 $E(1) = |H_C|$  のオブティマイザが見出されるまで、 $s_{k+1} = s_k + \epsilon$  の次の最適化のための次の開始状態として最適

【数 10】

$$|\psi_s^*\rangle$$

を使って、最小化することである。

あらゆるステップで、実数値のコスト関数  $E(s) = |H(s)|$  を評価するために量子ハードウェアが用いられる。

【0040】

なお、この最適化のために使われる量子システムへのアクセス、およびこの量子コスト関数を最適化する方法へのアクセスは、インターネットを介して得ることができる。例えば、このルーティンがクラウド中でアクセスされるように、インターフェースを設けることが可能である。

【0041】

小さなシステム・サイズで、式(18)中のハミルトニアン・ファミリに対する、2つのもつれステップ  $U_{ent}$  および単一キュービット・ローテーション

【数 11】

$$U_{loc}^n$$

の2つのセットの奥行き  $d = 2$  の回路に対しては数値的調査が行われている。2つの頂点および対応する  $N = 2$  キュービットのハミルトニアンを備えたグラフに対する、最適化された評価確率

【数 12】

$$\langle z_1, \dots, z_N | \psi(\vec{\theta}_s^*, \vec{\varphi}_s^*) \rangle$$

が、 $s \in [0, 1]$  について図9に描かれている。3つの頂点の例のグラフが図10に、

および4つの頂点のグラフが図11に示されている。これらローカル・パラメータは、標準的なシミュレーテッド・アニーリング技法を用いて最適化された。

【0042】

なお、図9~11は、後記で説明する組み合わせ最適化問題Max Cutのインスタンス上の2~4キュービットによるシステムに対するものである。一般に、これらグラフは、最小化ビット・ストリングをそれからサンプリングを行う初期の重ね合わせから開始し、最後に適正なビット・ストリングへの集束が開始されるまで、漸次に変形する、或る特定のビット・ストリングの符号化を表している。これには、ほとんど均一な結果をもたらす早期の測定が例示されているが、コスト関数が望ましいものに向かって変形されるにつれ、これらウェイトの集束が見られる。

10

【0043】

数式を含めさらなる詳細を考察すると、バイナリの組み合わせ最適化問題において、コスト関数

【数13】

$$C : \{0,1\}^n \rightarrow \mathbb{R}$$

は、通常、 $x_i \in \{0, 1\}$  および

【数14】

$$w_Q \in \mathbb{R}$$

20

に対し、正準形で

【数15】

$$C(x) = \sum_{Q \subseteq [n]} w_Q \prod_{i \in Q} x_i \tag{1}$$

として表され、通常、Qの大きさはnに比べて小さい。nビット・ストリング $x \in \{0, 1\}^n$ を見出すのがタスクであり、これに対してC(x)は外部である。或る問題は、ビット・ストリングへの追加の制約条件を付けてCを最適化することを求めることかもしれない。例を示すために、以下の「巡回セールスマン問題」を考えてみる。変数xに対する追加の制約条件は、制約関数の形で表すことができる。

30

【数16】

$$1 \dots k, \text{ に対し } g_i : \{0,1\}^n \rightarrow \mathbb{R}, \tag{2}$$

上式において、制約条件を実行するために、 $1 \dots k$  に対し、

$$g_i(x) = 0 \tag{3}$$

かかる制約条件は、修改されたコスト関数

40

【数17】

$$C_A(x) = C(x) + \sum_{i=1}^k A_i g_i(x)$$

に対して実行が可能であることが周知であり、 $A_i > 0$  とするよう、

【数18】

$$A_i \in \mathbb{R}^+$$

が選択され、 $\Delta C$  は、 $C$  の離散値の間の最小の差を表す。

【0044】

50

この標準的問題は、コスト関数  $C(x)$  に関連付けられた量子ハミルトニアン  $H_C$  に  
対し当てはめることが可能で、これは計算ベースで対角  $|x\rangle$  である。

【数 19】

$$H_C = \sum_{x \in \{0,1\}^n} C_\lambda(x) |x\rangle\langle x| \tag{4}$$

【0045】

この最適化を量子ハミルトニアンとして表現するためには、該最適化をパウリZ項の一  
次結合として表すのが便利である。これは、 $C(x)$  が  $x$  の低次多項式の多項式である  
場合、直ちに達成することができる。この場合は、あらゆるバイナリ変数を  $x_i = \frac{1}{2}(1 + Z_i)$  (10  
 $1 - Z_i)$  とする簡単な置換で十分である。このマッピングは、前述したように、図3に  
示されている。

【0046】

例A：ウェイト付きMaxCut

MaxCutは、クラスタ化、ネットワーク科学、および統計物理を応用するNP完全  
問題である。この問題の公式の定義は以下による。

【0047】

$n$  のノードの無方向グラフ  $G = (V, E)$  を考えてみる。ここで  $|V|$  は  $(i, j) \in E$  に対しエッジ・ウェイト  $w_{ij} > 0$  の  $|V| = n$  である。カット(cut)は、当初の  
セット  $V$  の2つのサブセットへの分割として定義される。この場合、最適化対象のコスト  
関数は、2つの異なるサブセット中のエッジ接続点のウェイトの和である。  $x_i \in \{0, 1\}$  または  $x_i = 1$  に対し、包括的コスト関数を最大化することを試みる。 20

【数20】

$$C(x) = \sum_{(i,j) \in E} w_{ij} x_i (1 - x_j) \tag{5}$$

この  $w_{ij}$  は実数である。  $x_i = \frac{1}{2}(1 + Z_i)$  を代入することによってイジング・ハ  
ミルトニアンへのマッピングを行う。このとき、ハミルトニアンのコスト  $H_C$  は、 30

【数21】

$$C(Z) = \sum_{i < j} \frac{w_{ij}}{2} (1 - Z_i)(1 + Z_j) + \sum_i w_i (1 - Z_i) / 2 = -\frac{1}{2} \left( \sum_{i < j} w_{ij} Z_i Z_j + \sum_i w_i Z_i \right) + \text{const} \tag{6}$$

によって与えられ、  $\text{const}$  (定数) =  $\sum_{i < j} w_{ij} / 2 + \sum_i w_i / 2$  である。この  
定数は関係ないので、重み付きMaxCut問題は、イジング・ハミルトニアンを最小化  
することに等しい。

【数22】

$$H = \sum_i w_i Z_i + \sum_{i < j} w_{ij} Z_i Z_j \tag{7}$$

【0048】

例B：巡回セールスマン問題

制約条件付きの最適化問題のマッピングを例示するために、ここで、巡回セールスマン  
問題(TSP: Traveling Salesman Problem)について説明す  
る。グラフのノード上のTSPは、  $n = |V|$  のノードおよび距離  $w_{ij}$  (頂点  $i$  から頂点  
 $j$  への距離) を有するグラフ  $G(V, E)$  中の最短のハミルトニアン・サイクルを見出す 50

ことを求める。ハミルトニアン・サイクルは、 $N^2$  個の変数  $x_{i,p}$  で表すことができ、この  $i$  はノードを表し、 $p$  は予測されるサイクル中のその順番を表す。ノード  $i$ 、時間順序  $p$  で解答が得られれば、決定変数は値 1 を取る。このサイクル中ではあらゆるノードが一度出現し、毎回 1 ノードが存在しなければならない。これは 2 つの制約条件を取る。

【数 2 3】

$$\sum_i x_{i,p} = 1 \forall p$$

$$\sum_p x_{i,p} = 1 \forall i$$

10

【0 0 4 9】

予測される順番中のノードに対し、 $x_{i,p}$  および  $x_{j,p+1}$  の両方が 1 の場合、

【数 2 4】

$$(i,j) \notin E$$

であれば、エネルギー・ペナルティがあるはずである（グラフ中では連結されていない）。このペナルティの形は、

【数 2 5】

$$\sum_{(i,j) \in E} \sum_p x_{i,p} x_{j,p+1} > 0$$

20

であり、ハミルトニアン・サイクルの境界条件は、 $(p = N)$   $(p = 0)$  である。但し、ここで、完全に連結されているグラフはこの項を含まないものとする。最小化される必要がある距離は、

【数 2 6】

$$C(\mathbf{x}) = \sum_{i,j} w_{ij} \sum_p x_{i,p} x_{j,p+1}$$

30

となる。

【0 0 5 0】

これらの追加の制約条件に対応するために、コスト関数は修改され、最小化の対象となる単一の目的関数に結合される。

【数 2 7】

$$C(\mathbf{x}) = \sum_{i,j} w_{ij} \sum_p x_{i,p} x_{j,p+1} + A \sum_p \left(1 - \sum_i x_{i,p}\right)^2 + A \sum_i \left(1 - \sum_p x_{i,p}\right)^2$$

40

上式の  $A$  は自由パラメータである。これらの制約条件を順守されるように、このパラメータは十分に大きくする必要がある。これをするための 1 つの仕方は、 $A > \max w_{ij}$  となるように  $A$  を選ぶことである。さらに、この問題は、セールスマンが当初の町に戻ることを許しているので、一般性を失わずに、 $x_{0,0} = 1$ 、 $x_{i,0} = 0$   $i = 0$ 、および  $x_{0,p} = 0$   $p = 0$  に設定することが可能である。これを行うことによって目的関数は、

【数 2 8】

50

$$C(\mathbf{x}) = \sum_{i,j=1}^{N-1} w_{ij} \sum_{p=1}^{N-1} x_{i,p} x_{j,p+1} + \sum_{j=1}^{N-1} w_{0j} x_{j,1} \sum_{i=1}^{N-1} w_{i0} x_{i,N-1} \\ + A \sum_{p=1}^{N-1} \left( 1 - \sum_{i=1}^{N-1} x_{i,p} \right)^2 + A \sum_{i=1}^{N-1} \left( 1 - \sum_{p=1}^{N-1} x_{i,p} \right)^2$$

となる。

【 0 0 5 1 】

$x_i = 2^{-1} (1 - Z_i)$  の置換によって拘束のない問題が量子ハミルトニアンにマップされ、イジング型ハミルトニアンを最小化することによって解答が見出されることになる。

10

【 0 0 5 2 】

しかして、ここで考察したこの問題は、問題ハミルトニアンHにマッピングすることができる。基底状態エネルギー  $E_{\min}$  の値の良好な近似を算定するか、もしくはハミルトニアンの基底状態の短興行きの近似  $| \min$  からサンプリングするのがゴールである。 $E_{\min}$  の正確な見積もりまたは  $| \min$  の正確な形成は、理論的論拠の複雑さによって一般的には可能でなからう。しかして、ここでの焦点は、上記の両方の近似を形成するアルゴリズムである。

【 0 0 5 3 】

例えば、ローカルな単一キュービット・ローテーション

20

【 数 2 9 】

$$SU(2) \text{ 中の } U_{loc}^{(i)}(\theta_t) = \otimes_{i=1}^n U(\theta_{i,t}) \text{ および } U(\theta_{i,t}) \quad (9)$$

であって、

【 数 3 0 】

$$\vec{\theta} \in \mathbb{R}^m$$

によってパラメータ化された、該ローテーションから成る、図5に示されたような、dの反復ドリフト・ステップの回路を適用することによって、量子状態

30

【 数 3 1 】

$$|\psi(\vec{\theta}, \vec{\varphi})\rangle = U_{ent}^{(d)}(\varphi_d) U_{loc}^{(d)}(\theta_d) \dots U_{ent}^{(1)}(\varphi_1) U_{loc}^{(1)}(\theta_1) |0^N\rangle \quad (8)$$

を形成するために、Nのキュービットを備える超伝導チップなど、コヒーレントに制御可能な量子機械システムが使用される。

【 0 0 5 4 】

さらに、

【 数 3 2 】

40

$$U_{ent}^{(i)}(\varphi_t) = \exp(iK(\varphi_t)), \text{ この式の } K(\varphi_t) = \sum_{\alpha} J_{\alpha}(\varphi_t) \sigma(\alpha) \quad (10)$$

のもつれ相互作用を適用でき、これはあらゆる ( )  $P_N$  に対し、いくつかの実数パラメータ

【 数 3 3 】

$$\vec{\varphi} \in \mathbb{R}^m$$

50

に依拠している。ユニタリ

【数 3 4】

$$U_{ent}^{(t)}(\varphi_t)$$

をもつれさせるための複数の選択肢があり、考えられた試行状態は、既知の量子近似最適化アルゴリズム状態も一般化と見なすことができ、これらユニタリは、

【数 3 5】

$$U_{ent}^{(t)}(\varphi_t) = \exp(i\varphi_t H_C)$$

10

であり、 $U(i, t) = \exp(i t \times i)$ となるように、

【数 3 6】

$$U_{loc}^{(t)}(\theta_t)$$

に追加の制約が課される。なお、

【数 3 7】

$$U_{ent}^{(t)}(\varphi_t)$$

20

に対するもっと一般的なイジング型の結合グラフを考慮するためにこれらの制約を緩和することが可能で、これは必ずしも問題のハミルトニアン  $H_C$  に対応している必要はない。

【0055】

なお、これらの相互作用はここで検討されている超伝導回路に特有のものではない。限定でなく、本方法を示す例として、公差共鳴ゲートの適用を考えることとし、これは、2つのローカルの効果的ハミルトニアンによってキュービット  $k$  と  $l$  との間のもつれのユニタリが生成され、これは

$$h_{k,l} = a Z_k + b Z_l + c_{k,l} Z_k Z_l + d_{k,l} (1 - e_{k,l}) X_k + d_{k,l} e_{k,l} X_k Z_l \quad (11)$$

30

で与えられる。

【0056】

パラメータ  $a$ 、 $b$ 、 $c_{k,l}$ 、 $d_{k,l}$ 、 $e_{k,l}$  は超伝導回路の実際のハードウェアによって決まる。これは、自然ドリフト発展  $K$  が、例えば、

【数 3 8】

$$K(\theta_t) = \sum_{k < l} J_{k,l}(\theta_t) h_{k,l} \quad (12)$$

によって与えられることを意味し、この式の  $J_{k,l}(\theta_t)$  は、実験によって調整することが可能である。

40

【0057】

この「バングバング」制御状態は、もつれを生じさせるための  $K$  の制御パルスの後続の反復および共ドリフト時間の最大セットに限れば、物理的量子ハードウェア上で形成が可能な最も一般的状態に対応する (図 5)。既知の量子近似最適化アルゴリズムへの一般的アプローチのためには、バングバング制御パルスを印加することによって、 $h_{k,l}$  から相互作用  $Z_l Z_m$  が効果的に生成されなければならない、これは、回路の奥行きを拡張し、制御パラメータの変動を制限することによって、追加的コヒーレント・エラーの導入を許す。対照的に、本明細書の説明では、本来的ドリフト・ハミルトニアンの存在下で制御パルスを直接に最適化する。言い換えれば、2ゲートの相互作用を求め、望ましいゲートの対

50

を見出すためにそれらを高精度で細かく制御する代わりに、最適化アルゴリズムの一部として、ゲートのより大きなセット（U<sub>ent</sub>集合ゲート）の最適化を同時に行う。すなわち、2つのゲートでなく、過多および過少ローテーションを是正し、しかしてコヒーレントなゲート・エラーの自己修正を提供するため、個々の単一キュービット・マイクロ波制御パルスを送り込むことが可能な1つの大きなもつれゲートとして、相互に「作用し合う」キュービットの全セットに亘って式(11)が基本的に実装される。ドリフト{h<sub>k1</sub>}のセットは単一の制御パルスU<sub>loc</sub>( )とともに普遍的であることが知られているので、このようにして十分な回路奥行きによって任意の状態を形成することが可能である。

【0058】

前述したように、最適化問題は、量子イジング型モデルにマップされる。前に説明したように、コスト関数の断熱変形を行うためには、もっと一般的なハミルトニアンを考案する必要がある。すなわち、Zベースで必ずしも対角でないハミルトニアンの基底状態を構築する必要がある。一般に、ハミルトニアンが、いくつかの多キュービットのパウリ演算子の和、

【数39】

$$H = \sum_{\alpha} h_{\alpha} \sigma(\alpha) \text{ with } h_{\alpha} \in \mathbb{R}, \sigma(\alpha) \in \mathcal{P}_N \quad (13)$$

に分解できると仮定する。

【0059】

限定でなく、説明のための例として、任意の2つのボディ・スピン・カップリング

【数40】

$$H(s) = (1-s) \sum_{k=1}^n X_k + \sum_{i < j} J_{ij} Z_i Z_j \quad (14)$$

を備えた横イジング・モデルに対するパウリ分解を考えてみる。

【0060】

なお、これは、ハミルトニアンHの連結性に制限されることなく、完全に非ローカルのパウリ演算子P を考えることも可能である。というのは、これはハミルトニアンをハードウェアに直接実装するために計画されたものでなく、むしろ、実験的に制御される試行状態のセット上の個々のパウリ演算子を測定するためのものだからである。

【0061】

このとき、Hのエネルギーは、まず

【数41】

$$|\psi(\vec{\theta}, \vec{\varphi})\rangle$$

を形成し、次いで全てのについて、個別の( )に対する期待値をサンプリングすることによって、直接に測定することが可能である。次いでこの期待値は、

【数42】

$$E(\vec{\theta}, \vec{\varphi}) = \langle \psi(\vec{\theta}, \vec{\varphi}) | H | \psi(\vec{\theta}, \vec{\varphi}) \rangle \quad (15)$$

として計算される。

【0062】

個別のパウリ測定値

【数43】

10

20

30

40

50

$$\langle \psi(\vec{\theta}, \vec{\varphi}) | \sigma(\alpha) | \psi(\vec{\theta}, \vec{\varphi}) \rangle$$

からハミルトニアン $H$ の期待値が

【数 4 4】

$$\langle \psi(\vec{\theta}, \vec{\varphi}) | H | \psi(\vec{\theta}, \vec{\varphi}) \rangle = \sum_{\alpha} h_{\alpha} \langle \psi(\vec{\theta}, \vec{\varphi}) | \sigma(\alpha) | \psi(\vec{\theta}, \vec{\varphi}) \rangle \quad (16)$$

として計算される。

【0063】

$M$ を、反復する形成および測定の設定アップ 図 4 による独立した等しく分布するサンプルの測定と考え、式 8 中の変化する試行状態が  $M$  回形成され、パウリ演算子が直接に測定されるとする。サンプルの数  $M$  の限界を得るために、漸近統計を考え、分散による信頼区間を推定する。これは、エラーが になるまで、期待値

【数 4 5】

$$E(\vec{\theta}, \vec{\varphi})$$

を再生することになるいかなる測定も、少なくとも  $M \propto \frac{1}{\epsilon^2} \frac{1}{\text{Var}_E}$  のサンプルを形成するはずであり、この  $\text{Var}_E$  は当該測定スキームのエネルギーの分散を示す。

【0064】

最適パラメータ値

【数 4 6】

$$(\vec{\theta}^*, \vec{\varphi}^*)$$

に集束する標準的最適化ルーティンが必要とされている。適用可能ないくつかの選択肢が存在する。限定でなく例として、1つのアプローチは、コスト関数

【数 4 7】

$$E(\vec{\theta}, \vec{\varphi})$$

に対しシミュレーテッド・アニーリングを行うことである。他の代案には、SPSA [スポール] 傾斜降下アルゴリズム、またはネルダーミード [NM: Nelder-Mead] アルゴリズムが含まれる。これは、ハミルトニアン  $H$  に対する

【数 4 8】

$$|\psi(\vec{\theta}, \vec{\varphi})\rangle$$

のエネルギーの最小化への直接的アプローチを構成することになる。これは、コスト関数

【数 4 9】

$$E(\vec{\theta}, \vec{\varphi})$$

による標準的最適化ルーティンに対応しており、この関数は量子コンピュータ上で直接計算されることになる。このアプローチは、 $E_{\min}$  の最適エネルギー近似

【数 5 0】

$$E(\vec{\theta}, \vec{\varphi})$$

10

20

30

40

50

を見積もり、状態

【数 5 1】

$$|(\vec{\theta}^*, \vec{\varphi}^*)\rangle$$

を形成するための制御パラメータを提供し、この近似は、真の状態  $|\min\rangle$  に対する最善の見積もりである。

【0065】

直接の最小化アプローチは次にステップによる。

1.  $t = 0$  に対して、初期パラメータ

【数 5 2】

$$(\vec{\theta}^0, \vec{\varphi}^0)$$

を用意する。

2. 以下のステップを  $M$  回繰り返す。

(a) 量子コンピュータ上に状態

【数 5 3】

$$|\psi(\vec{\theta}^t, \vec{\varphi}^t)\rangle$$

を形成し、この状態でのパウリ ( ) を測定する。

(b) 次いで、期待値

【数 5 4】

$$E(\vec{\theta}^t, \vec{\varphi}^t)$$

を得るため、そのサンプルを加算する。

3. 次に、 $t = t + 1$  に設定し、標準的最適化スキームに基づいて、パラメータ

【数 5 5】

$$(\vec{\theta}^{t+1}, \vec{\varphi}^{t+1})$$

の新規セットを提起する。

4. 最適値

【数 5 6】

$$(\vec{\theta}^*, \vec{\varphi}^*)$$

に集束するまでこれを反復する。

【0066】

また一方、あまり直接的でないルートを考えるのが好ましい可能性のあるシナリオもあり得る。例えば、異なったアプローチに、仮想ハミルトニアンの変換を追求するやり方がある。なお、

【数 5 7】

$$E(\vec{\theta}, \vec{\varphi})$$

を直接に最小化する標準的最適化問題は、当初のコスト関数を直接に最小化するよりも簡単でない可能性が高い。このコンテキストにおいて、パラメータ  $s \in [0, 1]$  に依拠す

10

20

30

40

50

るコスト関数の変形を説明する。すなわち、ハミルトニアン  $H(s)$  のファミリーは、初期ハミルトニアン  $H(0) = H_{小}$  と最終的ハミルトニアン  $H(1) = H_C$  との間の補間と見なされる。

$$H(s) = (1 - s) H_{小} + s H_C \quad (17)$$

の形で与えることができる。

【0067】

なお、 $H(0)$ 、 $H(1)$  に対する条件が合致している限りにおいて、 $H(s)$  に対する他の選択肢も可能である。 $H_{小}$  の選択は、初期状態の基底状態に対するパラメータ

【数58】

$$(\vec{\theta}^*, \vec{\varphi}^*)|_{s=0}$$

10

の最適セットが既知であり、 $|G_0\rangle = \text{Emin}(0) |G_0\rangle$  である、基底状態

【数59】

$$|G_0\rangle = |\psi((\vec{\theta}^*, \vec{\varphi}^*))\rangle|_{s=0}$$

が容易に構築できるように行われる。

【0068】

非限定の例示目的のため具体的な例を提供するため、頂点のセット  $V$  およびエッジのセット  $G$  によるグラフ  $G = (V, E)$  に対する  $\text{MaxCut}$  問題を考える。この問題は、式(7)中のイジング・ハミルトニアン  $H_C$  のエネルギーの最小化にマップされる。小さな初期のハミルトニアンとして、 $H_{小} = -\sum_i \nu X_i$ 、すなわち、グラフ  $G$  上の横磁場モデルを選択する。このとき、簡単な補間ファミリーが

【数60】

$$H_{\text{MaxCut}}(s) = -(1-s) \sum_{i \in V} X_i + s \sum_{(i,k) \in E} J_{i,k} Z_i Z_k \quad (18)$$

20

によって与えられる。

【0069】

初期状態は

【数61】

$$|G_0\rangle = |+\rangle^{\otimes n}$$

30

である。この選択は、式(8)中の試行状態で、相互作用ハミルトニアン・パラメータであるベクトル  $\vec{\theta}$  を、全ての  $K=0$  として、および単一キュービットローテーション・パラメータであるベクトル  $\vec{\varphi}$  を、ユニタリの第一層が

【数62】

$$H^{\otimes n}$$

40

で与えられるように設定することによって容易に実現される。

【0070】

$s \in [0, 1]$  に対し、ハミルトニアン・ファミリー  $H(s)$  は、標準的コスト関数  $E(s)$  のファミリーに導かれ、これは、図4および5を参照して前述した測定によって量子コンピュータ上で計算される。コスト関数

【数63】

50

$$E_s(\vec{\theta}, \vec{\varphi}) = \langle \psi(\vec{\theta}, \vec{\varphi}) | H(s) | \psi(\vec{\theta}, \vec{\varphi}) \rangle \quad (19)$$

は、基底状態エネルギーの近似  $E_0$  ,  $E_1$  の間を補間し、ステップ  $s$  毎に、図 7 を参照して前述した標準的なミニマイザを用いて、パラメータを最小化する変形されたパスに沿って、パラメータ

【数 6 4】

$$(\vec{\theta}^*, \vec{\varphi}^*)|_s$$

10

を更新する。

【0 0 7 1】

この方法は、初期パラメータ

【数 6 5】

$$(\vec{\theta}^*, \vec{\varphi}^*)|_{s=0}$$

で開始され、次いで、次の最小化のための開始点として最適値

【数 6 6】

$$(\vec{\theta}^*, \vec{\varphi}^*)|_{s_i}$$

20

を使い、パラメータの  $T$  値、 $0 = s_0 < s_1 < s_2 < \dots < s_T = 1$  に対するスケジュールをたどる。すなわち、

1 .  $T$  値、 $0 = s_0 < s_1 < s_2 < \dots < s_T = 1$  を選び、

【数 6 7】

$$(\vec{\theta}^*, \vec{\varphi}^*)|_{s=0}$$

として  $s_0 = 0$  に対する初期の最適パラメータを形成する。

30

2 . 1  $t$   $T$  に対し、以下を繰り返す

( a ) ハミルトニアン  $H(s_t)$  を設ける

( b ) 初期パラメータを

【数 6 8】

$$(\vec{\theta}, \vec{\varphi}) = (\vec{\theta}^*, \vec{\varphi}^*)|_{s_{t-1}}$$

に設定する。

( c )  $H(s_t)$  および

【数 6 9】

$$|\psi(\vec{\theta}, \vec{\varphi})\rangle$$

40

に対し、最適化方法 ( 図 1 ) を実行する

3 . 最適パラメータ

【数 7 0】

$$(\vec{\theta}^*, \vec{\varphi}^*)|_{s_T}$$

およびエネルギー  $E_{s_T}$  を伝達する

50

4.  $E_{ST}$ に相当する  $H_C$  のエネルギーを提供する良好なビット・ストリングを得るため、計算ベースで複数回、状態

【数 7 1】

$$|\psi(\vec{\theta}_{ST}^*, \vec{\varphi}_{ST}^*)\rangle$$

を形成し、サンプリングする。

【0072】

かかる変形の導入は、パラメータ

【数 7 2】

$$(\vec{\theta}, \vec{\varphi})$$

10

のウォームスタートを行うので、標準的最適化方法の集束を改善することが期待される。 $s \in [0, 1]$  に対し、式 (18) 中のハミルトニアン  $H_{\text{MaxCut}}(s)$  のファミリーを考える。なお、他のソリューションでは、多ノイズ量子アニーリングをエミュレートする完全に標準的な方法が提案されている。この標準的モデルは、プロダクト試行状態の非常に制限されたクラス

【数 7 3】

$$|\psi(\vec{\theta}, \vec{\varphi})\rangle^1 = \bigotimes_{i=1}^n e^{i\varphi_i Y_i} |0^n\rangle = \bigotimes_{i=1}^n \left( \sin\left(\frac{\theta_i}{2}\right) |0\rangle - \cos\left(\frac{\theta_i}{2}\right) |1\rangle \right) \quad (20)$$

20

を考慮することによって、本明細書に記載のフレームワーク内で得ることができる。

【0073】

本明細書に記載された技術は、

【数 7 4】

$$E_s(\vec{\theta}, \vec{\varphi})$$

30

が標準的仕方で計算可能であることを提供し、コスト関数を

【数 7 5】

$$E_s(\vec{\theta}, \vec{\varphi}) = -(1-s) \sum_{i=1}^n \sin(\theta_i) + s \sum_{i,k}^n J_{i,k} \cos(\theta_i) \cos(\theta_k) \quad (21)$$

に低減する。

【0074】

このコスト関数は、既知の標準的モデルに対応する。またこれと対照的に、本明細書に記載の技術は、より高い奥行きを有し実際にもつれを用いる試行波動関数

40

【数 7 6】

$$|\psi(\vec{\theta}, \vec{\varphi})\rangle$$

としての変分量子回路への考慮にも対応する。

【0075】

見取れるように、本明細書は、組み合わせ最適化問題に対する短奥行き回路の具体化について説明している。本技術は、連続パラメータに対する標準的最適化問題にマッピングすることができ、当該分野で既知のソリューションから変形を介して結果が得られる。交差共鳴ゲートが当該状態を生成し、これは、サンプリングの前にそれが状態の適正なクラ

50

ス内にあるようにその状態を調整する。しかして、標準的コスト関数を最小化し、回路を適用して出力を生成し、エネルギー関数（これは当該回路上のコスト関数である）を測定することによって、本技術は、標準的最小化問題を介して、回路上のパラメータを最小化するように試みる。判明したならば、サンプルが採取され、これは、解決対象の組み合わせ最適化問題への近似解である。

【 0 0 7 6 】

図 1 2 は、例えば、コンピュータ実行可能なコンポーネントを格納するメモリ、およびメモリ中の格納されたコンピュータ実行可能コンポーネントを実行するプロセッサを介して、最適化問題の解決を促進するシステム 1 2 0 0 の表現である。ブロック 1 2 0 2 は、最適化問題を許容量子状態上の最適化問題中に（例えば、マッピング・コンポーネント 1 0 4 によって）マッピングするため、1 つ以上の制約条件に基づいてコスト関数をハミルトニアンにマッピングする、マッピング・コンポーネントを表す。ブロック 1 2 0 4 は、（例えば、試行状態および評価コンポーネント 1 0 7 によって）量子ハードウェアのキュービットをもつれさせるための制御パルスが点在する該量子ハードウェアの物理時間発展によってハミルトニアンに対応する試行状態を生成し、最適値をもたらす試行状態を判定するためにその試行状態に対する量子コスト関数を評価する、試行状態および評価コンポーネントを表す。

10

ブロック 1 2 0 6 は、最適状態を見出すために、（例えば、変形コンポーネント 1 1 8 によって）ハミルトニアンを変形ハミルトニアンに変形し、望ましいハミルトニアンに対するオプティマイザが算定されるまで、変形されたハミルトニアンに対する次の最適化のための次の開始状態としてその最適状態を用いる、変形コンポーネントを表す。

20

【 0 0 7 7 】

諸態様は、組み合わせ最適化問題の 1 つ以上の近似を得るために、オプティマイザに対応する最適状態からサンプリングをするサンプリング・コンポーネントを含むことができる。他の態様は、マッピング・コンポーネントと相互作用し、最適値をもたらす試行状態を出力するインターフェースを含むことができる。試行状態および評価コンポーネントは、諸試行状態の個々のパウリ演算子を測定することができる。

【 0 0 7 8 】

図 1 3 は、一般に量子ハードウェアを使って組み合わせ最適化問題の解決を促進することを対象とする例示のオペレーションを表すフロー図である。諸態様は、組み合わせ最適化問題に関連付けられたコスト関数を、そのコスト関数に対する量子ハミルトニアンを構築するステップも含め、許容量子状態上の最適化問題にマッピングするステップ（ブロック 1 3 0 2）を含む。他の態様は、制御パルスが点在する量子ハードウェアの物理時間発展によって試行状態のセットを生成するステップ（ブロック 1 3 0 4）と、それら試行状態に対する量子コスト関数を評価するステップ（ブロック 1 3 0 6）と、最適値をもたらす試行状態を判定するステップ（ブロック 1 3 0 8）と、最適の状態を見出すためにハミルトニアンを変形し、望ましいハミルトニアンに対するオプティマイザが算定されるまで、変形されたハミルトニアンに対する次の最適化のための次の開始状態としてその最適状態を用いるステップ（ブロック 1 3 1 0）と、を含む。

30

【 0 0 7 9 】

諸態様は、もつれを生じさせるため制御パルスを用いるステップを含め、制御パルスが点在する量子ハードウェアの物理時間発展によって試行状態のセットを生成するステップを含むことができる。

40

【 0 0 8 0 】

コスト関数に対する量子ハミルトニアンを構築するステップは、対角量子ハミルトニアンを構築するステップを含んでよい。コスト関数に対する量子ハミルトニアンを構築するステップは、量子ハミルトニアンをパウリ Z 項の一次結合として表現するステップを含んでよい。

【 0 0 8 1 】

バイナリの組み合わせ最適化問題に関連付けられたコスト関数をマッピングするステップ

50

は、そのコスト関数を近似量子コンピュータ上のキュービット表現にマッピングするステップを含んでよい。試行状態に対する量子コスト関数を評価するステップは、それら試行状態上の個々のパウリ演算子を測定するステップを含んでよい。

【0082】

諸態様は、組み合わせ最適化問題への近似解を得るために、オプティマイザに対応する最適状態からサンプリングを行うステップを含むことができる。この組み合わせ最適化問題はバイナリの組み合わせ最適化問題を含むことができ、諸態様は、バイナリの最適化問題への近似解を提供するビット・ストリングを得るために、オプティマイザに対応する最適状態からサンプリングを行うステップを含むことができる。

【0083】

電子デバイス中への実装などの他の態様は、組み合わせ最適化問題に関連付けられたコスト関数を1つ以上の制約条件に基づいて許容量子状態上の最適化問題にマップし、そのコスト関数に対する量子ハミルトニアンを構築する、マッピング・コンポーネントを含むことができる。電子デバイスは、マイクロ波制御パルスが点在する量子ハードウェアの物理時間発展によって、試行状態のセットを生成し、それら試行状態に対する量子コスト関数を評価し、最適値をもたらす試行状態を判定する量子回路を含む、試行状態および評価コンポーネントをさらに含むことが可能である。電子デバイスは、最適状態を見出すために、量子ハミルトニアンを変形ハミルトニアンに変形し、望ましいハミルトニアンに対するオプティマイザが算定されるまで、変形されたハミルトニアンへの次の最適化に対する次の開始状態としてその最適状態を用いる、変形コンポーネントをさらに含むことができる。

【0084】

量子回路は、もつれを生じさせるために制御パルスを用いることが可能である。コスト関数に対する量子ハミルトニアンを構築するマッピング・コンポーネントは、対角量子ハミルトニアンを構築することができ、量子ハミルトニアンをパウリZ項の一次結合として表すことができる。

【0085】

マッピング・コンポーネントは、コスト関数を近似コンピュータ上のキュービット表現にマッピングすることができる。試行状態および評価コンポーネントは、試行状態上の個々のパウリ演算子を測定することができる。この電子デバイスは、最適化問題への近似解を提供するビット・ストリングを得るためのサンプリングをするサンプリング・コンポーネントをさらに含むことが可能である。

【0086】

図14中にオペレーションとして例示されている他の態様は、関連する開始制御パラメータを有する開始ハミルトニアンを取得するステップ(オペレーション1402)と、量子ハードウェアを使って、開始ハミルトニアンを、変形されたハミルトニアンに対する最適の制御パラメータに関連付けられた該変形ハミルトニアンに変形するステップ オペレーション1404 とを含むことができる。諸態様は、量子ハードウェアを使って、望ましいハミルトニアンに達するまで、当該変形ハミルトニアンに関連付けられた制御パラメータによって、変形ハミルトニアンをさらなる変形ハミルトニアンとそれに関連付けられたさらなる最適制御パラメータとに反復して変形するステップ(オペレーション1406)と、望ましいハミルトニアンおよびその望ましいハミルトニアンに関連付けられた最適制御パラメータに対応する情報を出力するステップ オペレーション1408 とを含むことができる。

【0087】

諸態様は、組み合わせ最適化問題への近似解を提供するデータを得るため、望ましいハミルトニアン、および該望ましいハミルトニアンに関連付けられた最適制御パラメータに対応する情報に基づいて、サンプリングするステップを含むことができる。他の態様は、もつれを生じさせる制御パルスが点在する量子ハードウェアの物理時間発展によって、試行状態のセットを生成するステップと、それら試行状態に対する量子コスト関数を評価するステップと、最適値をもたらす試行状態を判定するステップとを含むことが可能である。

10

20

30

40

50

## 【 0 0 8 8 】

バイナリの組み合わせ最適化問題の解決を促進するコンピュータ・プログラム製品を提供することができ、このコンピュータ・プログラム製品は、具現化されたプログラム命令を有するコンピュータ可読ストレージ媒体を含むことが可能である。このプログラム命令はプロセッサによって実行可能であり、該プロセッサに、関連する開始制御パラメータを有する開始ハミルトニアンを取得させ、量子ハードウェアを使って、その開始ハミルトニアンを、当該変形ハミルトニアンに対する最適制御パラメータに関連付けられた変形ハミルトニアンに変形させる。他の命令は、量子ハードウェアを使って、変形されたハミルトニアンを、望ましいハミルトニアンに達するまで、当該変形ハミルトニアンに対する関連最適制御パラメータによって、さらに変形されたハミルトニアンおよびそれに関連付けられたさらなる最適制御パラメータに反復して変形し、望ましいハミルトニアンおよびその望ましいハミルトニアンに関連付けられた最適制御パラメータに対応する情報を出力することが可能である。

10

## 【 0 0 8 9 】

他の態様は、組み合わせ最適化問題への近似解を提供するデータを得るため、望ましいハミルトニアンおよびその望ましいハミルトニアンに関連付けられた最適制御パラメータに対応する該情報に基づいてサンプリングをする命令を含むことが可能である。さらなる他の態様は、もつれを生じさせる制御パルスが点在する量子ハードウェアの物理時間発展によって試行状態のセットを生成し、それら試行状態に対する量子コスト関数を評価し、最適値をもたらす試行状態を判定する命令を含むことができる。

20

## 【 0 0 9 0 】

図 1 5 中にオペレーションとして例示されているさらなる他の態様は、プロセッサに動作可能に連結されたシステムによって、関連する開始制御パラメータを有する開始ハミルトニアンを取得するステップ オペレーション 1 5 0 2 と、ユニタリもつれゲートを含む量子ハードウェアを使って、開始ハミルトニアンから得られた変形ハミルトニアンのエネルギーを見積もるために試行状態を生成するステップ ( オペレーション 1 5 0 4 ) とを含む。諸態様は、開始ハミルトニアンに関連付けられた、試行状態に対する最適制御パラメータに基づいて変形されたハミルトニアンの新しい最適制御パラメータを見出すために、量子ハードウェアを使って変形ハミルトニアンのエネルギーを反復して測定するステップ オペレーション 1 5 0 6 と、変形されたハミルトニアンの新しい最適制御パラメータを新規の開始制御パラメータとして備える新規の開始ハミルトニアンとして該変形されたハミルトニアンを用いるステップを含め、最終の望ましいハミルトニアンへの変形が達成されるまで、繰り返される初期制御パラメータによって変形されたハミルトニアンを新しい変形ハミルトニアンに反復して変形するステップ ( オペレーション 1 5 0 8 ) と、を含む。

30

## 【 0 0 9 1 】

本開示の主題の様々な態様に対するコンテキストを提供するために、図 1 6 および付随する説明は、本開示の主題の様々な態様が実装可能な適切な環境の概要を提供することを意図している。図 1 6 は、本明細書に記載の 1 つ以上の実施形態を促進することが可能な、例示、非限定の動作環境のブロック図を示す。簡潔性のため、本明細書に記載の他の実施形態中で用いられた同じ要素の繰り返しの説明は省略する。

40

## 【 0 0 9 2 】

図 1 6 を参照すると、本開示の様々な態様を実装するために適した動作環境 1 6 0 0 は、コンピュータ 1 6 1 2 を同様に含むことができる。また、コンピュータ 1 6 1 2 は、処理ユニット 1 6 1 4、システム・メモリ 1 6 1 6、およびシステム・バス 1 6 1 8 を含む。システム・バス 1 6 1 8 は、これに限らないがシステム・メモリ 1 6 1 6 と処理ユニット 1 6 1 4 との間を含め、諸システム・コンポーネントを連結する。処理ユニット 1 6 1 4 は、様々な利用可能なプロセッサのいずれでもよい。また、デュアル・マイクロプロセッサおよび他のマルチプロセッサ・アーキテクチャも、処理ユニット 1 6 1 4 として用いることが可能である。システム・バスは、メモリ・バスまたはメモリ・コントローラ、周辺バスまたは外部バス、もしくは、以下に限らないが、業界標準アーキテクチャ ( I S A

50

: Industrial Standard Architecture)、マイクロチャネル・アーキテクチャ(MSA: Micro-Channel Architecture)、拡張ISA(EISA: Extended ISA)、インテリジェント・ドライブエレクトロニクス(IDE: Intelligent Drive Electronics)、VESAローカル・バス(VLB: VESA Local Bus)、周辺機器相互接続(PCI: Peripheral Component Interconnect)、カード・バス、ユニバーサル・シリアル・バス(USB: Universal Serial Bus)、アドバンスド・グラフィクス・ポート(AGP: Advanced Graphics Port)、ファイアーワイヤ(IEEE 1394)、および小型計算機システム・インターフェース(SCSI: Small Computer Systems Interface)を含め、任意の多様な利用可能なバス・アーキテクチャを用いたローカル・バスを含むバス構造体(単数または複数)のいくつかの種類の一つかであってよい。

#### 【0093】

また、システム1616は、揮発性メモリ1620、および非揮発性メモリメモリ1622を含んでよい。立ち上げの過程などで、コンピュータ1612内の構成要素の間で情報を伝送する基本ルーティンを含む、基本入力/出力システム(BIOS: basic input/output system)は、非揮発性メモリ1622中に格納される。また、コンピュータ1612は着脱型/固定型、揮発性/不揮発性のコンピュータ・ストレージ媒体を含む。例えば図16にはディスク・ストレージ1624が示されている。また、ディスク・ストレージ1624は、以下に限らないが、磁気ディスク・ドライブ、フレキシブル・ディスク・ドライブ、テープ・ドライブ、Jazドライブ(R)、Zipドライブ(R)、LS-100ドライブ(R)、フラッシュ・メモリ・カード、またはメモリ・スティックなどのデバイスを含んでよい。ディスク・ストレージ1624は、ストレージ媒体を別々にまたは他のストレージ媒体と組み合わせて含んでもよい。ディスク・ストレージ1624のシステム・バス1618への連結を円滑にするために、通常、インターフェース1626など、着脱型または固定型インターフェースが用いられる。また、図16には、ユーザと、適した動作環境1600中に表された基本的コンピュータ・リソースとの間の仲介としての役割をするソフトウェアが描かれている。また、かかるソフトウェアは、例えば、オペレーティング・システム1628を含むことができる。オペレーティング・システム1628は、ディスク・ストレージ1624に格納することができ、コンピュータ1612のリソースを制御し割り当てる機能を果たす。

#### 【0094】

システムのアプリケーション1630は、例えば、システム・メモリ1616中もしくはディスク・ストレージ1624上に格納されたプログラム・モジュール1632およびプログラム・データ1634を介して、オペレーティング・システム1628によるリソースのマネジメントを利用する。当然のことながら、本開示は、様々なオペレーティング・システムまたはオペレーティング・システムの組み合わせとともに実装することが可能である。ユーザは、入力デバイス(単数または複数)1636を介して、コンピュータ1612の中にコマンドまたは情報を入力する。入力デバイス1636は、以下に限らないが、マウスなどのポインティング・デバイス、トラックボール、スタイラス、タッチ・パッド、キーボード、マイクロフォン、ジョイスティック、ゲーム・パッド、衛星受信アンテナ、スキャナ、TVチューナ・カード、デジタル・カメラ、デジタル・ビデオ・カメラ、ウェブ・カメラなどを含む。これらのおよび他のデバイスはインターフェース・ポート(単数または複数)1638を介し、システム・バス1618を通して処理ユニット1614に連結される。インターフェース・ポート(単数または複数)1638は、例えば、シリアル・ポート、パラレル・ポート、ゲーム・ポート、およびユニバーサル・シリアル・バス(USB)を含む。出力デバイス(単数または複数)1640は、入力デバイス(単数または複数)1636と同じ型のいくつかのポートを使用する。しかして、例えば、USBポートは、コンピュータ1612への入力、およびコンピュータ1612から出力デ

10

20

30

40

50

デバイス 1640 への出力情報を供給するために使用することができる。出力アダプタ 1642 は、数ある出力デバイス 1640 の中で、モニタ、スピーカ、およびプリンタなど、特別なアダプタを必要とするいくつかの出力デバイス 1640 があることを示すために提示されている。出力アダプタ 1642 は、限定でなく例示として、出力デバイス 1640 とシステム・バス 1618 との間の連結の手段を提供するビデオおよびサウンド・カードを含む。遠隔コンピュータ（単数または複数）1644 など、他のデバイスもしくはデバイスのシステムまたはその両方が入力および出力両方の機能を備えていることに留意すべきである。

#### 【0095】

コンピュータ 1612 は、遠隔コンピュータ（単数または複数）1644 など、1つ以上の遠隔コンピュータへのロジック接続を用いて、ネットワーク化環境中で動作することができる。遠隔コンピュータ（単数または複数）1644 は、コンピュータ、サーバ、ルータ、ネットワーク PC、ワークステーション、マイクロプロセッサ・ベースの電気機器、ピア・デバイスまたは他の一般的なネットワーク・ノードなどであってよく、通常、これらも同様にコンピュータ 1612 に関連して説明したような構成要素の多くまたは全てを含むことができる。簡潔性のため、メモリ・ストレージ・デバイス 1646 だけが、遠隔コンピュータ（単数または複数）1644 と一緒に示されている。遠隔コンピュータ（単数または複数）1644 は、ネットワーク・インターフェース 1648 を通してコンピュータ 1612 と論理的に接続され、次いで通信接続 1650 を介して物理的に連結されている。ネットワーク・インターフェース 1648 は、ローカル・エリア・ネットワーク（LAN: local area network）、広域ネットワーク（WAN: wide area network）、セルラ・ネットワークなど、有線もしくはワイヤレス通信ネットワークまたはその両方に対応する。LAN 技術は、ファイバ・ディストリビューテッド・データ・インターフェース（FDDI: Fiber Distributed Data Interface）、銅ディストリビューテッド・データ・インターフェース（CDDI: Copper Distributed Data Interface）イーサネット（R）、トークン・リングなどを含む。WAN 技術は、以下に限らないが、二点間リンク、統合サービス・デジタル・ネットワーク（ISDN: Integrated Services Digital Network）およびその変形などの回線交換ネットワーク、パケット交換ネットワーク、およびデジタル加入者回線（DSL: Digital Subscriber Line）を含む。通信接続（単数または複数）1650 は、ネットワーク・インターフェース 1648 をシステム・バス 1618 に連結するために用いられるハードウェア/ソフトウェアのことを言う。例示の明瞭化のため、通信接続 1650 がコンピュータ 1612 の内側に示されているが、これはコンピュータ 1612 の外部にあってもよい。また、ネットワーク・インターフェース 1648 への接続のためのハードウェア/ソフトウェアは、単なる例示であるが、標準の電話グレードのモデム、ケーブル・モデム、および DSL モデムを含むモデム、ISDN アダプタ、およびイーサネット（R）カードなど、内部および外部の技術を含むことが可能である。

#### 【0096】

本発明は、任意の可能な技術的詳細の集約度で、システム、方法、装置もしくはコンピュータ・プログラム製品またはこれらの組み合わせとすることができる。このコンピュータ・プログラム製品は、プロセッサに本発明の態様を実行させるためのコンピュータ可読プログラム命令を有するコンピュータ可読ストレージ媒体（または媒体群）を含むことが可能である。このコンピュータ可読ストレージ媒体は、命令実行デバイスが使用するための命令を保持し格納できる有形のデバイスとすることができる。このコンピュータ可読ストレージ媒体は、例えば、以下に限らないが、電子ストレージ・デバイス、磁気ストレージ・デバイス、光ストレージ・デバイス、電磁気ストレージ・デバイス、半導体ストレージ・デバイス、または前述のデバイスの任意の適切な組み合わせであってよい。コンピュータ可読ストレージ媒体のさらに具体的な例の非包括的リストには、携帯型コンピュータ・ディスクレット、ハード・ディスク、ランダム・アクセス・メモリ（RAM）、読み取り専用

10

20

30

40

50

メモリ (ROM)、消去およびプログラム可能読み取り専用メモリ (EPROM: erasable programmable read-only memory またはフラッシュ・メモリ)、静的ランダム・アクセス・メモリ (SRAM: static random access memory)、携帯型コンパクト・ディスク読み取り専用メモリ (CD-ROM: compact disc read-only memory)、デジタル多用途ディスク (DVD: digital versatile disk)、メモリ・スティック、フレキシブル・ディスク、パンチカードまたは記録された命令を有する溝中の嵩上げ構造体などの機械的符号化デバイス、および前述の任意の適切な組み合わせが含まれてよい。本明細書で用いられるコンピュータ可読ストレージ媒体は、無線波または他の自由に伝播する電磁波、ウェーブガイドまたは他の送信媒体 (例えば、光ファイバを通過する光パルス)、またはワイヤを通過して送信される電気信号など、本質的に一時的な信号であると解釈されるものではない。

10

## 【0097】

本明細書に述べられたコンピュータ可読プログラム命令は、コンピュータ可読ストレージ媒体から、それぞれのコンピューティング/処理デバイスに、または、例えばインターネット、ローカル・エリア・ネットワーク、広域ネットワークもしくはワイヤレス・ネットワークまたはこれらの組み合わせなどのネットワークを介して、外部のコンピュータもしくは外部のストレージ・デバイスにダウンロードすることが可能である。このネットワークには、銅送信ケーブル、光送信ファイバ、ワイヤレス通信、ルータ、ファイアウォール、スイッチ、ゲートウェイ・コンピュータ、もしくはエッジ・サーバまたはこれらの組み合わせが含まれてよい。それぞれのコンピューティング/処理デバイス中のネットワーク・アダプタ・カードまたはネットワーク・インターフェースは、ネットワークからコンピュータ可読プログラム命令を受信し、そのコンピュータ可読プログラム命令を、ストレージのため、それぞれのコンピューティング/処理デバイス内のコンピュータ可読ストレージ媒体の中に転送する。本発明のオペレーションを実行するためのコンピュータ可読プログラム命令は、アセンブラ命令、命令集合アーキテクチャ (ISA: instruction-set-architecture) 命令、マシン命令、マシン依存命令、マイクロコード、ファームウェア命令、状態設定データ、集積回路用の構成データ、または、Smalltalk、C++などのオブジェクト指向プログラミング言語、および「C」プログラミング言語もしくは類似のプログラミング言語などの手続き型プログラミング言語を含む、1つ以上のプログラミング言語の任意の組み合わせで記述されたソース・コードもしくはオブジェクト・コードであってよい。このコンピュータ可読プログラム命令は、スタンドアロン・ソフトウェア・パッケージとしてユーザのコンピュータで専ら実行することも、ユーザのコンピュータで部分的に実行することもでき、一部をユーザのコンピュータで一部を遠隔コンピュータで実行することもでき、あるいは遠隔のコンピュータまたはサーバで専ら実行することもできる。後者の場合は、ローカル・エリア・ネットワーク (LAN: local area network) または広域ネットワーク (WAN: wide area network) を含む任意の種類ネットワークを介して、遠隔コンピュータをユーザのコンピュータに接続することもでき、あるいは (例えばインターネット・サービス・プロバイダを使いインターネットを介し) 外部のコンピュータへの接続を行うことも可能である。いくつかの実施形態において、例えば、プログラム可能論理回路、フィールドプログラム可能ゲート・アレイ (FPGA: field-programmable gate array)、またはプログラム可能論理アレイ (PLA: programmable logic array) を含む電子回路は、本発明の諸態様を実行すべく、該電子回路をカスタマイズするためコンピュータ可読プログラム命令の状態情報を利用することによって、該コンピュータ可読プログラム命令を実行することができる。

20

30

40

## 【0098】

本発明の諸態様は、本発明の諸実施形態による方法、装置 (システム)、およびコンピュータ・プログラム製品のフローチャート図もしくはブロック図またはその両方を参照しながら本明細書で説明されている。当然のことながら、フローチャート図もしくはブロッ

50

ク図またはその両方の各ブロック、およびフローチャート図もしくはブロック図またはその両方のブロックの組み合わせは、コンピュータ可読プログラム命令によって実装することが可能である。これらのコンピュータ可読プログラム命令を、汎用コンピュータ、特殊用途コンピュータ、またはマシンを形成する他のプログラム可能データ処理装置のプロセッサに提供し、そのコンピュータまたは他のプログラム可能データ処理装置のプロセッサを介して実行されるこれらの命令が、フローチャートもしくはブロック図またはその両方のブロックもしくはブロック群中に特定されている機能群/動作群を実装するための手段を生成するようにすることができる。また、コンピュータ、プログラム可能データ処理装置、もしくは他のデバイスまたはこれらの組み合わせに対し特定の仕方で機能するよう命令することが可能なこれらのコンピュータ可読プログラム命令を、コンピュータ可読ストレージ媒体に格納し、格納された命令を有するコンピュータ可読ストレージ媒体が、フローチャートもしくはブロック図またはその両方のブロックまたはブロック群中に特定されている機能/動作の諸態様を実装する命令群を包含する製造品を構成するようにすることができる。さらに、これらコンピュータ可読プログラム命令を、コンピュータ、他のプログラム可能データ処理装置、または他のデバイスにロードし、そのコンピュータ上で、他のプログラム可能装置上で、または他のデバイス上で一連のオペレーション・ステップを実施させて、コンピュータ実装のプロセスを作り出し、当該コンピュータ上で、他のプログラム可能装置上でもしくは他のデバイス上で実行される命令が、フローチャートもしくはブロック図またはその両方のブロックもしくはブロック群中に特定されている機能群/動作群を実装するようにすることも可能である。

10

20

**【0099】**

諸図面中のフローチャートおよびブロック図は、本発明の様々な実施形態による、システム、方法、およびコンピュータ・プログラム製品から可能となる実装のアーキテクチャ、機能性、およびオペレーションを表している。この点に関し、フローチャートまたはブロック図中の各ブロックは、特定の論理機能（単数または複数）を実装するための一つ以上の実行可能命令を含む、モジュール、セグメント、または命令の部分を表し得る。いくつかの別の実装においては、ブロック中に記載された機能が、図面に記載された順序から外れて行われてよい。例えば、連続して示された2つのブロックが、関与する機能性に応じ、実際にはほぼ同時に実行されることがあり、時にはこれらのブロックが逆の順序で実行されることもあり得る。さらに、ブロック図もしくはフローチャート図またはその両方の各ブロック、およびブロック図もしくはフローチャート図またはその両方中のブロック群の組み合わせは、特定の機能または動作を実施する特殊用途ハードウェア・ベースのシステムによって実装でき、または特殊用途ハードウェアとコンピュータ命令との組み合わせによって実行できることにも留意すべきである。

30

**【0100】**

本主題を、コンピュータもしくはコンピュータ群またはその両方で実行される、コンピュータ・プログラム製品のコンピュータ実行可能命令の一般的コンテキストで前述してきたが、当業者は、本開示が、他のプログラム・モジュールと組み合わせて実装するまたは実装されることが可能であることも認識するであろう。一般に、プログラム・モジュールは、特定のタスクを実行するもしくは特定の抽象データ型を実装するまたはその両方を行うルーティン、プログラム、コンポーネント、データ構造体などを含む。さらに、当業者は、本発明のコンピュータ実装の方法が、シングル・プロセッサまたはマルチプロセッサ・コンピュータ・システム、ミニコンピューティング・デバイス、メインフレーム・コンピュータ、およびコンピュータ、ハンドヘルド・コンピューティング・デバイス（例えば、PDA、電話）、マイクロプロセッサ・ベースのまたはプログラマブルな消費者用または産業用電子機器などを含め、他のコンピュータ・システム構成によっても実践可能であることをよく認識していよう。また、これら例示の態様は、通信ネットワークを介してリンクされた遠隔の処理デバイス群によってタスクが実行される分散コンピューティング環境においても実践可能である。また一方、本開示の、全ての態様でなくても、その一部はスタンドアローン・コンピュータ上で実践することができる。分散コンピューティング環境に

40

50

において、プログラム・モジュールは、ローカルおよび遠隔両方のメモリ・ストレージ・デバイスに配置することが可能である。

#### 【0101】

本出願中での使用において、用語「コンポーネント」、「システム」、「プラットフォーム」、「インターフェース」などは、コンピュータ関連のエンティティ、または1つ以上の特定の機能を備えた演算マシンに関連するエンティティに言及することがあり得、もしくはそれらを含むことがあり得、またはその両方があり得る。本明細書で開示されたエンティティは、ハードウェア、ハードウェアとソフトウェアとの組み合わせ、ソフトウェア、または実行中のソフトウェアのいずれであってもよい。例えば、或るコンポーネントは、限定はされないが、プロセッサ上で実行されるプロセス、プロセッサ、オブジェクト、実行可能ファイル、実行のスレッド、プログラム、もしくはコンピュータ、またはこれらの組み合わせであり得る。例として、サーバ上で実行されているアプリケーションおよびそのサーバの両方が一コンポーネントであり得る。1つ以上のコンポーネントが、プロセッサもしくは実行のスレッドまたはその両方に存在することができ、或るコンポーネントが1つのコンピュータに局在すること、もしくは2つ以上のコンピュータに分散されること、またはその両方が可能である。別の例では、それぞれのコンポーネントを、格納された様々なデータ構造を有する様々なコンピュータ可読媒体から実行することが可能である。これらコンポーネントは、例えば1つ以上のデータ・パケット（例えば、ローカル・システム、分散システム中で、もしくは、インターネットなどのネットワークを通して信号を介して別のコンポーネントと相互作用している1つのコンポーネントからのデータ）を有する信号によって、ローカルもしくは遠隔またはその両方のプロセスを介して通信することができる。別の例として、或るコンポーネントは、電子または電気回路により作動される機械的部品によって提供される特定の機能を備えた装置であってよく、該回路は、プロセッサにより実行されるソフトウェアまたはファームウェア・アプリケーションによって作動される。かかる場合、そのプロセッサは、装置の内部にあっても外部にあってもよく、そのソフトウェアまたはファームウェアの少なくとも一部を実行することができる。さらなる別の例として、或るコンポーネントは、機械的部品なしに、電子コンポーネントを介して特定の機能を提供する装置であってよく、この電子コンポーネントは、プロセッサ、またはその電子コンポーネントの機能を少なくとも部分的に提供するソフトウェアまたはファームウェアを実行するための他の手段を含むことが可能である。或る態様において、或るコンポーネントは、例えばクラウド・コンピューティング・システム内で、仮想マシンを介して電子コンポーネントをエミュレートすることができる。

#### 【0102】

さらに、用語「または」は、排他的「または」ではなく包括的「または」を意味するように意図されている。すなわち、別途に指定されているかまたは文脈から明瞭な場合を除き、「XはAまたはBを用いる」は、自然な包含的順列のうちのいずれかを意味するように意図されている。すなわち、「XはAまたはBを用いる」は、XがAを用いる、XがBを用いる、またはXがAとBとの両方を用いる、のうちのいずれによっても満たされる。さらに、本明細書および添付の図面中で使用される冠詞「或る(a、an)」は、別途に指定されているか、または文脈から単数形を対象とすることが明瞭な場合を除き、一般に「1つ以上」を意味すると解釈されるべきである。本明細書で用いられる用語「例示の」もしくは「例示的な」またはその両方は、例、具体例、または事例としての役割を意味するために使われる。疑問を避けるために言うが、本明細書で開示された主題はかかる例には限定されない。さらに、本明細書で、「例示の」もしくは「例示的な」またはその両方として説明されたいずれの態様または設計も、必ずしも他の態様または設計よりも好ましいかまたは有利であるとも、当業者に既知の等価の例示的な構造または技法の排除を意味するとも解釈されるべきでない。

#### 【0103】

本明細書で用いられている用語「プロセッサ」は、実質上、以下に限定はされないが、シングルコア・プロセッサ、ソフトウェアのマルチスレッド実行機能を備えたシングル・

10

20

30

40

50

プロセッサ、マルチコア・プロセッサ、ソフトウェアのマルチスレッド実行機能を備えたマルチコア・プロセッサ、ハードウェア・マルチスレッド技術を備えたマルチコア・プロセッサ、並列プラットフォーム、および分散共有メモリを備えた並列プラットフォームを含む、任意のコンピューティング処理ユニットまたはデバイスを言及することができる。さらに、プロセッサは、集積回路、特定用途向け集積回路（ASIC：application specific integrated circuit）、デジタル信号プロセッサ（DSP：digital signal processor）、フィールド・プログラマブル・ゲート・アレイ（FPGA：Field Programmable Gate Array）、プログラマブル・ロジック・コントローラ（PLC：programmable logic controller）、複合プログラマブル・ロジック・デバイス（CPLD：complex programmable logic device）、ディスクリート・ゲートまたはトランジスタ・ロジック、ディスクリート・ハードウェア・コンポーネント、または、本明細書に記載の機能を遂行するために設計されたこれらの任意の組み合わせを言及してもよい。さらに、プロセッサは、スペース利用の最適化またはユーザ装置のパフォーマンスの向上のために、以下に限らないが、分子または量子ドット・ベースのトランジスタ、スイッチ、およびゲートなど、ナノスケールのアーキテクチャを利用することが可能である。また、プロセッサは、計算処理ユニットの組み合わせとして実装することもできる。本開示において、「ストア」、「ストレージ」、「データ・ストア」、「データ・ストレージ」、「データベース」などの用語、および実質的には、或るコンポーネントのオペレーションおよび機能に関連する任意の他の情報ストレージ・コンポーネントは、「メモリ・コンポーネント」、「メモリ」中に具現化されたエンティティ、またはメモリを含むコンポーネントを言及するために用いられる。当然のことながら、本明細書に記載のメモリもしくはメモリ・コンポーネントまたはその両方は、揮発性もしくは不揮発性であってよく、または揮発性および不揮発性メモリの両方を含むことも可能である。限定でなく例示として、不揮発性メモリは、読み取り専用メモリ（ROM：read only memory）、プログラマブルROM（PROM：programmable ROM）、電氣的プログラマブルROM（EPROM：electrically programmable ROM）、電氣的消去可能ROM（EEPROM：electrically erasable ROM）、フラッシュ・メモリ、または不揮発性ランダム・アクセス・メモリ（RAM：random access memory）（例えば、強誘電性RAM（FeRAM）を含むことができる。揮発性メモリはRAMを含むことができ、これは、例えば外部キャッシュ・メモリとして機能することが可能である。限定でなく例示として、RAMは、同期RAM（SRAM：synchronous RAM）、ダイナミックRAM（DRAM：dynamic RAM）、同期DRAM（SDRAM：synchronous DRAM）、ダブル・データ・レートSDRAM（DDR SDRAM：double data rate SDRAM）、拡張SDRAM（ESDRAM：enhanced SDRAM）、同期リンクDRAM（SLDRAM：Synchlink DRAM）、ダイレクト・ラムバスRAM（DRRAM：direct Rambus RAM）、ダイレクト・ラムバス・ダイナミックRAM（DRDRAM：direct Rambus dynamic RAM）、およびラムバス・ダイナミックRAM（RDRAM：Rambus dynamic RAM）など多くの形で利用可能である。さらに、本明細書に開示のシステムまたはコンピュータ実装の方法のメモリ・コンポーネントは、これらのまたは他の適切な型のメモリを含むように意図されているが、含むことに限定はされない。

#### 【0104】

上記での説明は、システムおよびコンピュータ実装の方法の単なる例を含む。当然のことながら、本開示を説明するために、コンポーネントまたはコンピュータ実装の方法のあらゆる考えられる組み合わせを記述するのは不可能であるが、当業者は、本開示の多くのさらなる組み合わせおよび並び替えが可能であることを理解できよう。さらに、発明を実施するための形態、クレーム、付属書、および図面の中で、用語「含む」、「有する」、「所

有する」および類似の用語が使用されている範囲内において、かかる用語は、用語「を含めて ( c o m p r i s i n g ) 」がクレーム中で用いられる場合移行語として解釈されるので、用語「を含めて」と同様に包括的であることが意図されている。

【 0 1 0 5 】

本発明の様々な実施形態の説明は、例示目的で提示されたもので、網羅的であることも、または開示された実施形態に限定することも意図されていない。当業者には、本発明の範囲および趣旨から逸脱することのない多くの修改および変形が明白であろう。本明細書で用いられた用語は、諸実施形態の原理、実際上の応用、または市販の技術の技術的な改良を最善に説明し、または他の当業者が本明細書に開示された諸実施形態を理解できるように選択されたものである。

10

20

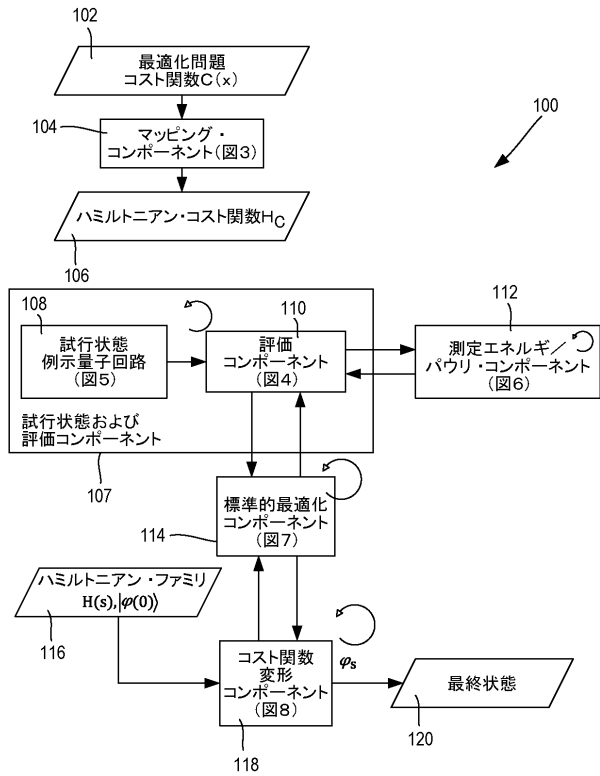
30

40

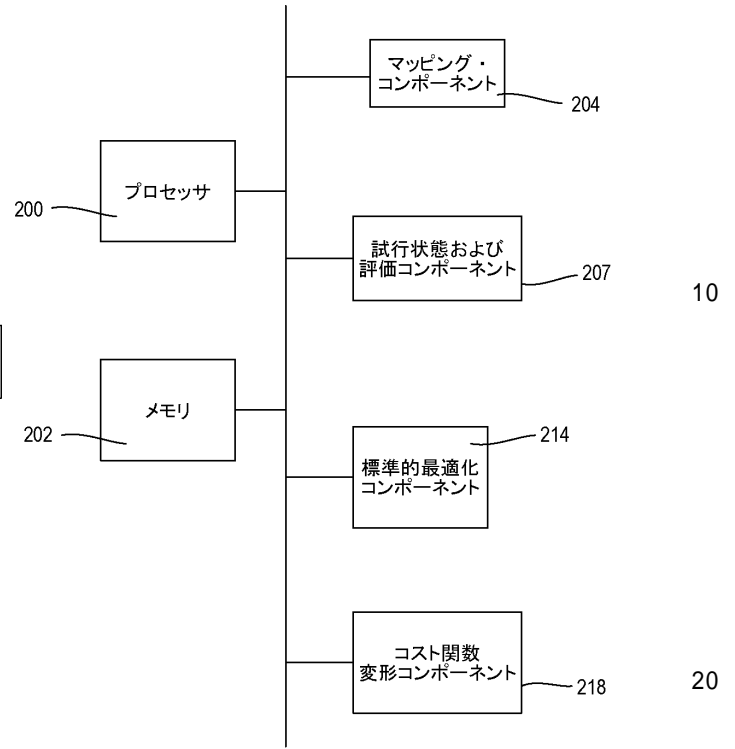
50

【図面】

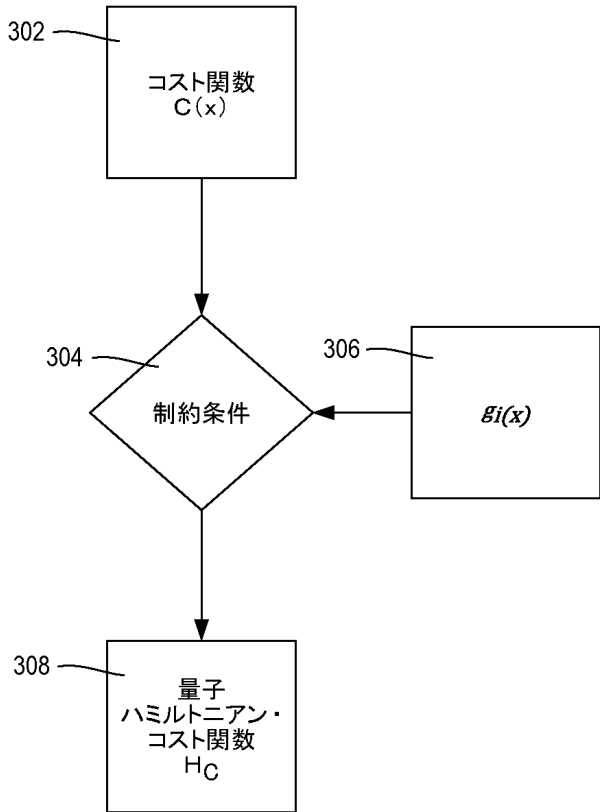
【図 1】



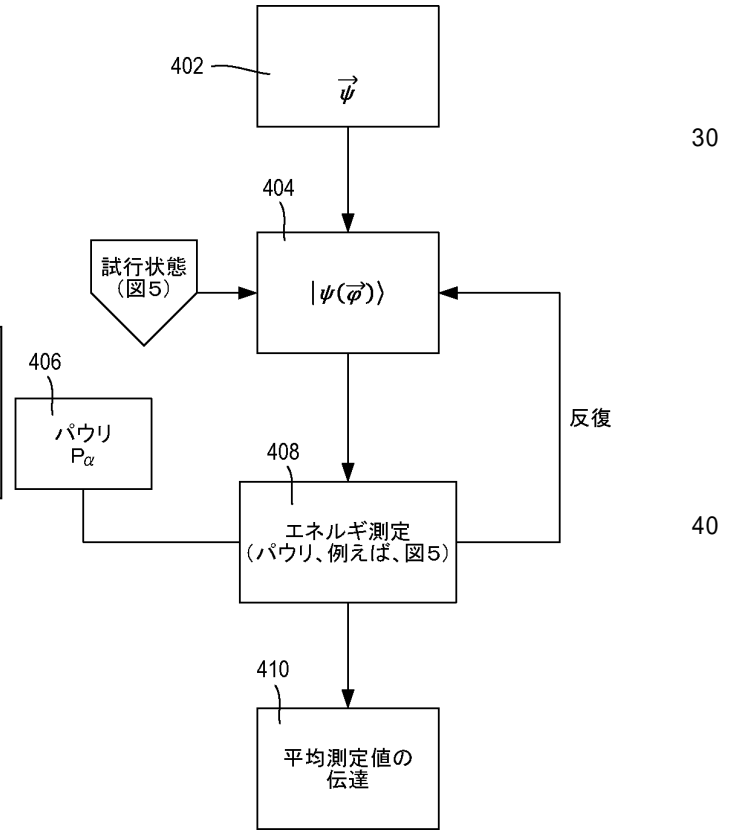
【図 2】



【図 3】



【図 4】



10

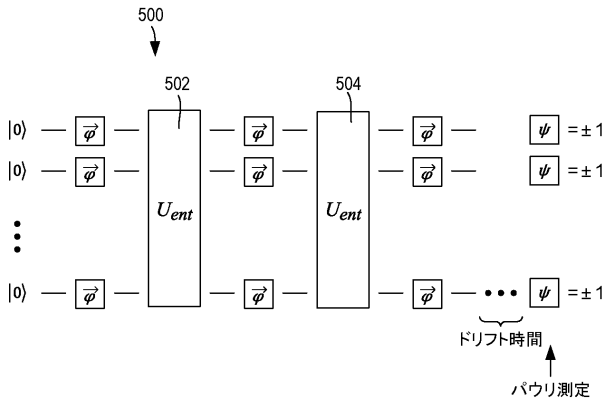
20

30

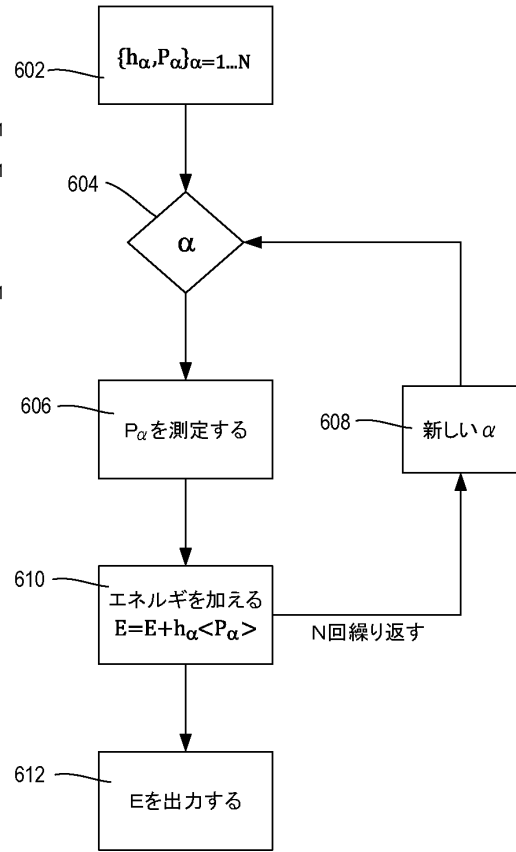
40

50

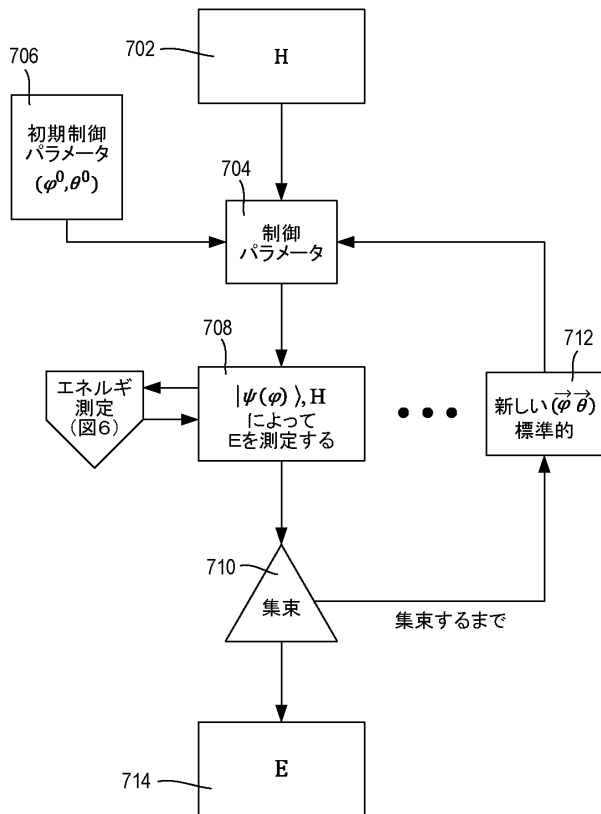
【 図 5 】



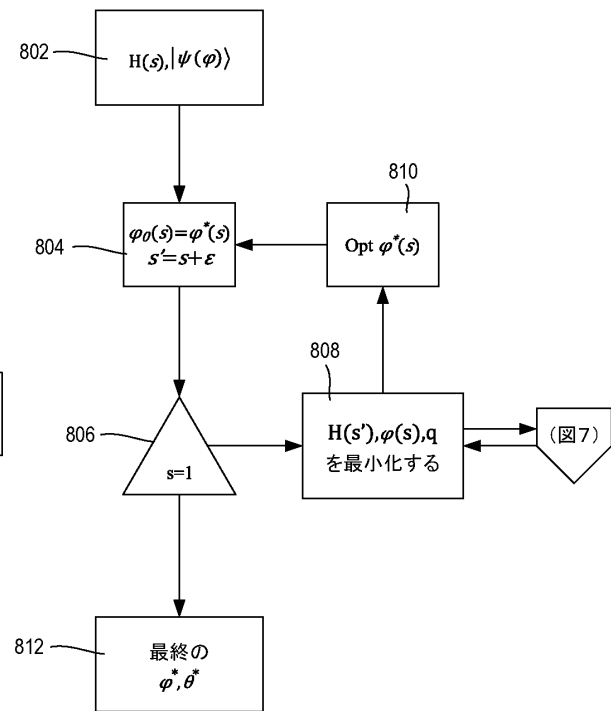
【 図 6 】



【 図 7 】



【 図 8 】



10

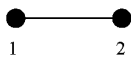
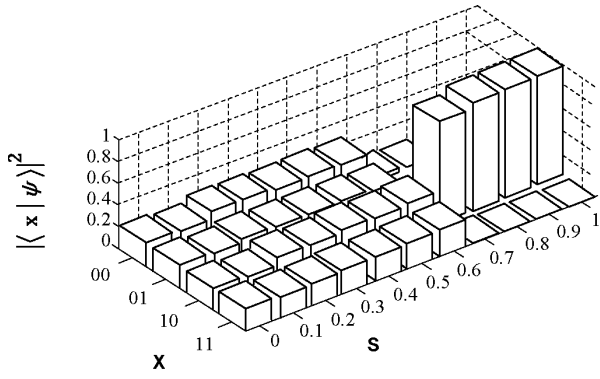
20

30

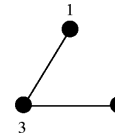
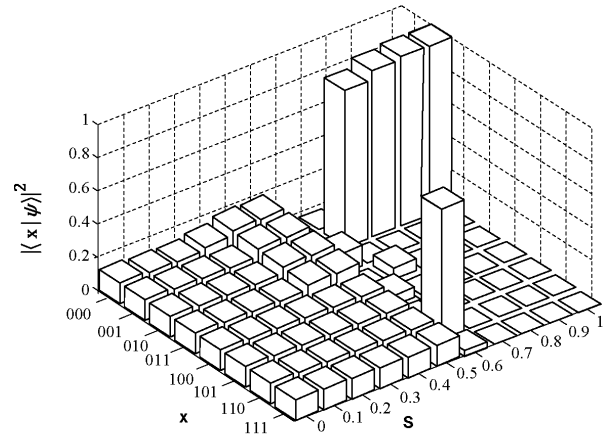
40

50

【図 9】

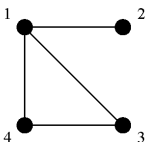
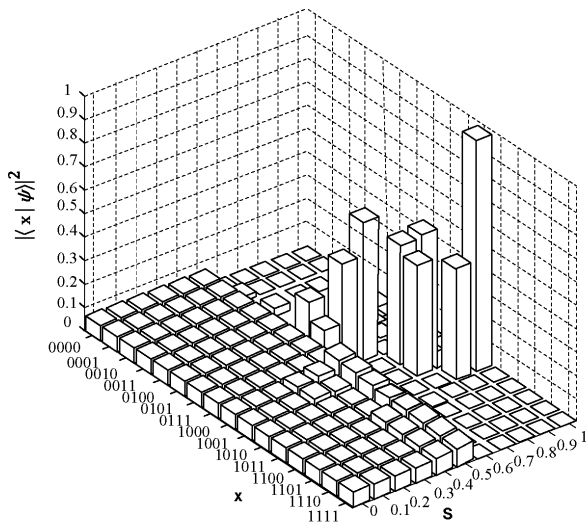


【図 10】

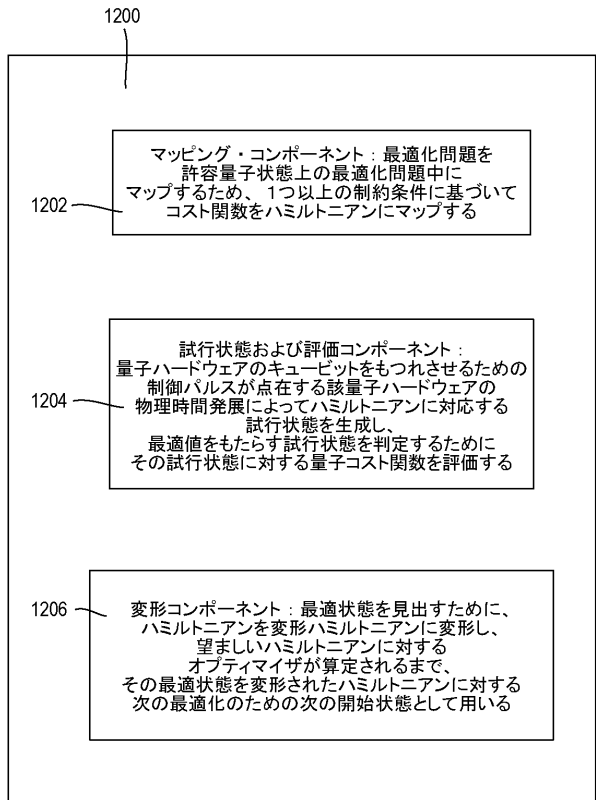


10

【図 11】



【図 12】

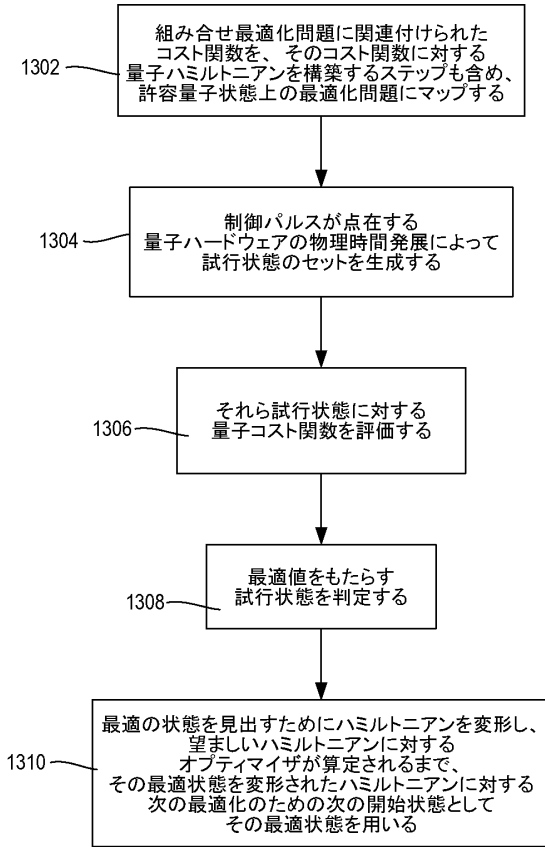


20

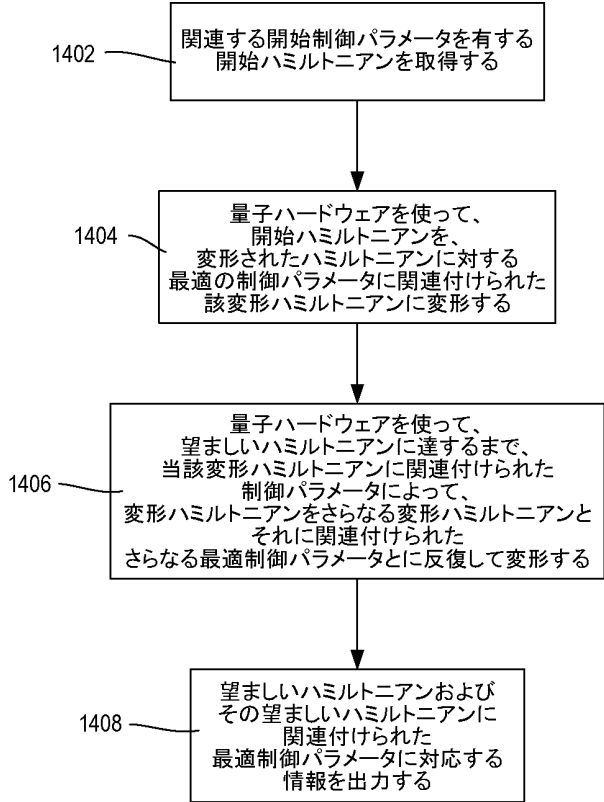
30

40

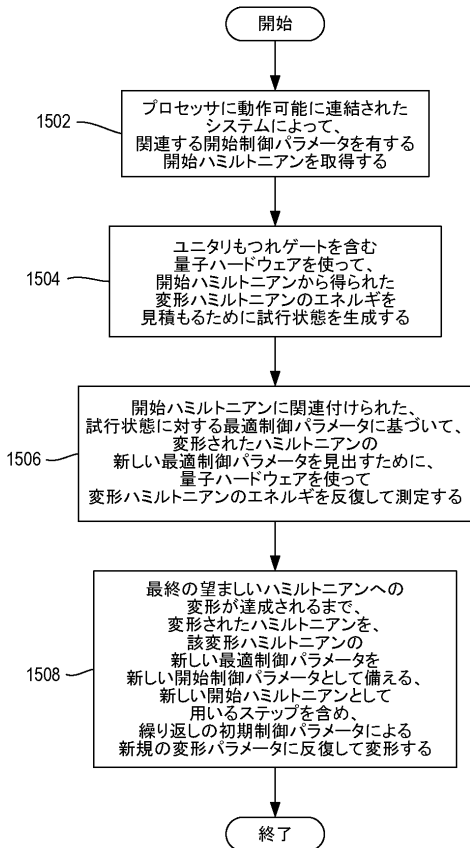
【図 1 3】



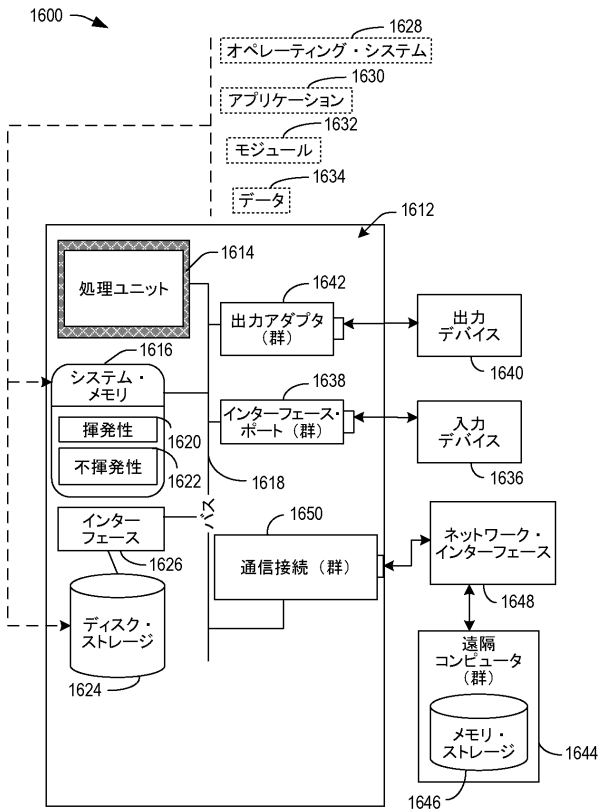
【図 1 4】



【図 1 5】



【図 1 6】



10

20

30

40

50

## フロントページの続き

- (72)発明者 ガンベッタ、ジェイ  
アメリカ合衆国 1 0 5 9 8 ニューヨーク州 ヨークタウン・ハイツ キッチャワン・ロード 1 1 0 1
- (72)発明者 メツァカーボ、アントニオ  
アメリカ合衆国 1 0 5 9 8 ニューヨーク州 ヨークタウン・ハイツ キッチャワン・ロード 1 1 0 1
- (72)発明者 ムーバスサ、ラミス  
アメリカ合衆国 0 2 1 4 2 - 1 1 2 3 マサチューセッツ州 ケンブリッジ ビニー・ストリート 7 5
- (72)発明者 テム、ポール  
アメリカ合衆国 1 0 5 9 8 ニューヨーク州 ヨークタウン・ハイツ キッチャワン・ロード 1 1 0 1
- 審査官 坂庭 剛史
- (56)参考文献 KANDALA, Abhinav et al. , "Hardware-efficient Variational Quantum Eigensolver for Small Molecules and Quantum Magnets" [online] , arXiv , 2017年08月 , [ 2022年05月18日検索 ] , インターネット < U R L : <https://arxiv.org/abs/1704.05018v2> > , 1704.05018v2  
FARHI, Edward et al. , "Quantum Computation by Adiabatic Evolution" [online] , arXiv , 2000年01月 , [ 2022年05月18日検索 ] , インターネット < U R L : <https://arxiv.org/abs/quant-ph/0001106v1> > , quant-ph/0001106v1
- (58)調査した分野 (Int.Cl. , D B 名)  
G 0 6 N 1 0 / 0 0 - 1 0 / 8 0  
G 0 6 N 9 9 / 0 0