



등록특허 10-2163044



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2020년10월08일
(11) 등록번호 10-2163044
(24) 등록일자 2020년09월28일

(51) 국제특허분류(Int. Cl.)
H05K 1/11 (2006.01) *H05K 1/03* (2006.01)

(73) 특허권자
삼성전기주식회사
경기도 수원시 영통구 매영로 150 (매탄동)

(52) CPC특허분류
H05K 1/115 (2013.01)
H05K 1/0313 (2013.01)

(72) 발명자
송요한
경기도 수원시 영통구 매영로 150 삼성전기

(21) 출원번호 10-2018-0088702

최정우
경기도 수원시 영통구 매영로 150 삼성전기
(뒷면에 계속)

(22) 출원일자 2018년07월30일

(74) 대리인
특허법인씨엔에스

심사청구일자 2018년07월30일

(65) 공개번호 10-2020-0013471

(43) 공개일자 2020년02월07일

(56) 선행기술조사문현

JP2008103640 A

(뒷면에 계속)

전체 청구항 수 : 총 27 항

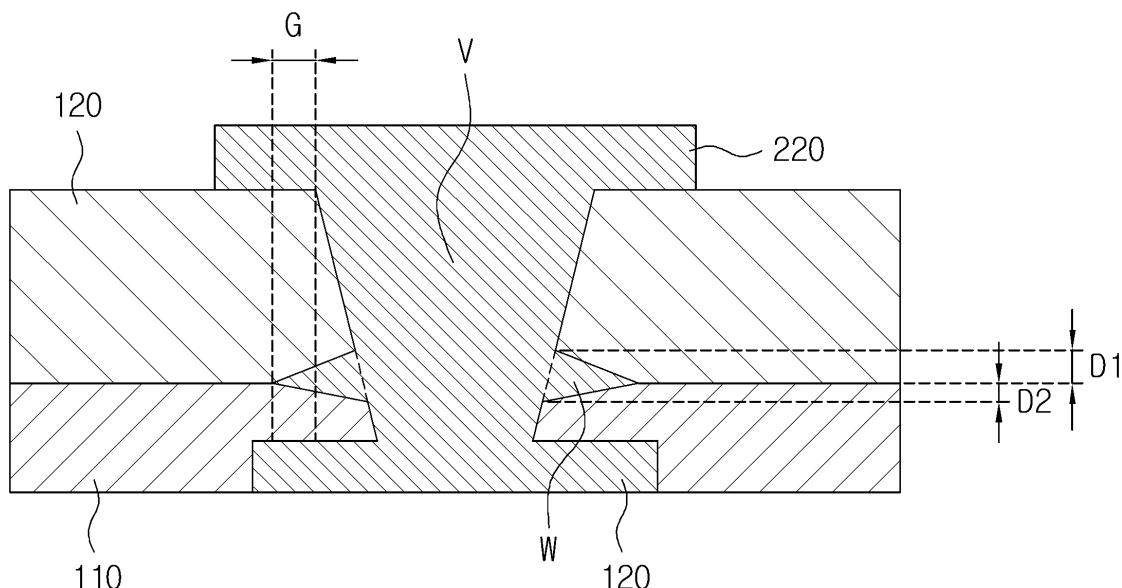
심사관 : 오주철

(54) 발명의 명칭 인쇄회로기판

(57) 요 약

본 발명의 일 측면에 따른 인쇄회로기판은, 일면에 제1 회로가 형성된 열경화성의 제1 수지층; 상기 제1 수지층 상에 적층되고, 일면에 제2 회로가 형성된 열가소성의 제2 수지층; 및 상기 제1 수지층 및 상기 제2 수지층을 일괄 관통하여, 상기 제1 회로 및 상기 제2 회로를 전기적으로 연결하는 비아를 포함하고, 상기 비아의 측면에는 돌출부가 구비된다.

대 표 도 - 도2



(52) CPC특허분류
H05K 2201/098 (2013.01)

(72) 발명자

장준형

경기도 수원시 영통구 매영로 150 삼성전기

민태홍

경기도 수원시 영통구 매영로 150 삼성전기

(56) 선행기술조사문현

JP5066192 B2

JP2006253189 A

JP2013219204 A*

JP2016219848 A

JP2013131727 A

KR1020170028710 A*

KR1020120072637 A*

KR1020080070097 A

KR1020060050893 A

*는 심사관에 의하여 인용된 문현

명세서

청구범위

청구항 1

하면에 제1 회로가 형성된 열경화성의 제1 수지층;

상기 제1 수지층 상에 적층되고, 상면에 제2 회로가 형성된 열가소성의 제2 수지층;

상기 제1 수지층 및 상기 제2 수지층을 관통하여 상기 제1 회로 및 상기 제2 회로를 연결하는 비아; 및

상기 비아의 측면 상에 배치되며, 상기 비아의 측면으로부터 외측을 향하여 돌출된 돌출부; 를 포함하는, 인쇄회로기판.

청구항 2

제1항에 있어서,

상기 돌출부의 최외측 지점은 상기 제1 수지층 및 상기 제2 수지층의 경계에 위치하는 인쇄회로기판.

청구항 3

제1항에 있어서,

상기 돌출부의 최외측 지점은 상기 비아의 최외측 지점보다 외측에 위치하는 인쇄회로기판.

청구항 4

제1항에 있어서,

상기 돌출부의 상하 방향의 두께는 외측으로 갈수록 작아지는 인쇄회로기판.

청구항 5

제1항에 있어서,

상기 돌출부는

상기 비아의 측면으로부터 외측으로 하향하는 상부 경사면; 및

상기 비아의 측면으로부터 외측으로 상향하는 하부 경사면을 포함하는 인쇄회로기판.

청구항 6

제5항에 있어서,

상기 상부 경사면 및 상기 하부 경사면은, 상기 제1 수지층 및 상기 제2 수지층의 경계면에서 접하는 인쇄회로기판.

청구항 7

제5항에 있어서,

상기 제1 수지층 및 상기 제2 수지층의 경계면에 대한, 상기 상부 경사면의 경사각은 상기 하부 경사면의 경사각보다 큰 인쇄회로기판.

청구항 8

제1항에 있어서,

상기 비아는, 상기 제1 수지층 및 상기 제2 수지층을 관통하며 상기 제1 회로의 적어도 일부를 상기 제1 수지층으로부터 노출시키는 비아홀, 및 상기 비아홀 내에 배치되는 금속층, 을 포함하며,

상기 금속층은 상기 비아홀의 벽면 및 상기 노출된 제1 회로의 표면을 따라서 배치된 제1시드층 및 상기 제1시드층 사이의 상기 비아홀의 내부를 채우는 제1도금층을 포함하는 인쇄회로기판.

청구항 9

제8항에 있어서,

상기 비아홀은 상기 제1 수지층 및 상기 제2 수지층 사이로 돌출되는 부분을 포함하며,

상기 돌출부는 상기 비아홀의 돌출되는 부분의 벽면 상에 배치되며 상기 제1시드층과 연결된 제2시드층 및 상기 제2시드층 사이의 상기 비아홀의 돌출되는 부분의 내부를 채우며 상기 제1도금층과 연결된 제2도금층을 포함하는 인쇄회로기판.

청구항 10

제1항에 있어서,

상기 제1 수지층은 PPE(Polyphenylene ether)계 수지를 포함하며,

상기 제2 수지층은 액정폴리머(LCP)를 포함하는 인쇄회로기판.

청구항 11

제1항에 있어서,

상기 제1 수지층 및 상기 제2 수지층 각각의 유전정접은 0.002 이하인 인쇄회로기판.

청구항 12

열경화성의 제1 수지층;

상기 제1 수지층 상에 적층되는 열가소성의 제2 수지층; 및

상기 제1 수지층 및 상기 제2 수지층을 관통하는 비아를 포함하고,

상기 비아는

상기 제1 수지층을 관통하는 제1 영역;

상기 제2 수지층을 관통하는 제2 영역;

상기 제1 영역 및 상기 제2 영역 사이에 배치되는 제3 영역을 포함하고,

상기 비아 폭의 최댓값은 상기 제3 영역에 위치하며,

상기 제1 영역 및 상기 제2 영역 각각의 폭은 상측으로 갈수록 커지며,
상기 제2 영역의 평균 폭은 상기 제1 영역의 평균 폭보다 큰,
인쇄회로기판.

청구항 13

제12항에 있어서,
상기 제3 영역의 폭은 상기 제1 수지층 측에서 상기 제2 수지층 측으로 갈수록 커지다가 작아지는
인쇄회로기판.

청구항 14

제13항에 있어서,
상기 비아 폭의 최댓값을 가지는 지점은 상기 제1 수지층 및 상기 제2 수지층의 경계면에 위치하는
인쇄회로기판.

청구항 15

제12항에 있어서,
상기 제1 영역 및 상기 제2 영역 각각의 폭은 상측으로 갈수록 커지는 인쇄회로기판.

청구항 16

열경화성 수지층 및 열가소성 수지층이 적층된 적층체; 및
이웃하는 열경화성 수지층 및 열가소성 수지층을 관통하는 비아;를 포함하며,
상기 비아의 상기 열경화성 수지층을 관통하는 부분의 폭은 상기 비아의 상기 열가소성 수지층을 관통하는 부분
의 폭보다 작고,
상기 비아의 측면 상에는 돌출부가 구비된 인쇄회로기판.

청구항 17

제16항에 있어서,
상기 돌출부의 최외측 지점은 상기 이웃하는 열경화성 수지층 및 열가소성 수지층의 경계에 위치하는 인쇄회로
기판.

청구항 18

제16항에 있어서,
상기 돌출부의 최외측 지점은 상기 비아의 최외측 지점보다 외측에 위치하는 인쇄회로기판.

청구항 19

제16항에 있어서,

상기 돌출부의 상하 방향의 두께는 외측으로 갈수록 작아지는 인쇄회로기판.

청구항 20

제16항에 있어서,

상기 돌출부는

상기 비아의 측면으로부터 외측으로 하향하는 상부 경사면; 및

상기 비아의 측면으로부터 외측으로 상향하는 하부 경사면을 포함하는 인쇄회로기판.

청구항 21

제20항에 있어서,

상기 상부 경사면 및 상기 하부 경사면은, 상기 이웃하는 열경화성 수지층 및 열가소성 수지층의 경계면에서 접하는 인쇄회로기판.

청구항 22

제20항에 있어서,

상기 이웃하는 열경화성 수지층 및 열가소성 수지층의 경계면에 대한, 상기 상부 경사면의 경사각은 상기 하부 경사면의 경사각보다 큰 인쇄회로기판.

청구항 23

제16항에 있어서,

상기 비아는, 상기 이웃하는 열경화성 수지층 및 열가소성 수지층을 관통하는 비아홀, 및 상기 비아홀 내에 배치되는 금속층을 포함하며,

상기 금속층은 적어도 상기 비아홀의 벽면을 따라서 배치된 제1시드층 및 상기 제1시드층 사이의 상기 비아홀의 내부를 채우는 제1도금층을 포함하는 인쇄회로기판.

청구항 24

제23항에 있어서,

상기 비아홀은 상기 이웃하는 열경화성 수지층 및 열가소성 수지층 사이로 돌출되는 부분을 포함하며,

상기 돌출부는 상기 비아홀의 돌출되는 부분의 벽면 상에 배치되며 상기 제1시드층과 연결된 제2시드층 및 상기 제2시드층 사이의 상기 비아홀의 돌출되는 부분의 내부를 채우며 상기 제1도금층과 연결된 제2도금층을 포함하는 인쇄회로기판.

청구항 25

제16항에 있어서,

상기 열경화성 수지층은 PPE(Polyphenylene ether)계 수지를 포함하며,

상기 열가소성 수지층은 액정폴리머(LCP)를 포함하는 인쇄회로기판.

청구항 26

제16항에 있어서,

상기 열경화성 수지층의 하측에 매립되는 제1 회로; 및

상기 열가소성 수지층의 상측에 돌출되는 제2 회로; 를 더 포함하며,

상기 비아는 상기 제1 회로 및 상기 제2 회로를 연결하는 인쇄회로기판.

청구항 27

삭제

청구항 28

제16항에 있어서,

상기 열경화성 수지층 및 상기 열가소성 수지층 각각의 유전정접은 0.002 이하인 인쇄회로기판.

발명의 설명

기술 분야

[0001]

본 발명은 인쇄회로기판에 관한 것이다.

배경기술

[0003]

각국에서는 전세계적으로 5G 상용화를 위한 기술개발에 총력을 기울이고 있다. 5G 시대의 10GHz 이상 주파수 대역에서의 원활한 신호 전송을 위해서는 기존에 존재하는 재료 및 구조로는 대응이 어려울 수 있다. 이에 따라, 수신된 고주파 신호를 손실 없이 메인 보드까지 전송하기 위한 새로운 재료 및 구조 개발이 이루어지고 있다.

선행기술문헌

특허문헌

[0005]

(특허문헌 0001) 공개특허공보 10-2011-0002112 (공개: 2011.01.06)

발명의 내용

해결하려는 과제

[0006]

본 발명은 신호 손실이 감소되는 인쇄회로기판을 제공하는 것을 목적으로 한다.

과제의 해결 수단

[0008]

본 발명의 일 측면에 따르면, 일면에 제1 회로가 형성된 열경화성의 제1 수지층; 상기 제1 수지층 상에 적층되고, 일면에 제2 회로가 형성된 열가소성의 제2 수지층; 및 상기 제1 수지층 및 상기 제2 수지층을 일괄 관통하여, 상기 제1 회로 및 상기 제2 회로를 전기적으로 연결하는 비아를 포함하고, 상기 비아의 측면에는 돌출부가 구비된 인쇄회로기판이 제공된다.

[0009]

본 발명의 다른 측면에 따르면, 열경화성의 제1 수지층; 상기 제1 수지층 상에 적층되는 열가소성의 제2 수지층; 및 상기 제1 수지층 및 상기 제2 수지층을 일괄 관통하는 비아를 포함하고, 상기 비아는, 상기 제1 수

지층을 관통하는 제1 영역; 상기 제2 수지층을 관통하는 제2 영역; 상기 제1 비아 및 상기 제2 비아을 연결하고, 상기 제1 수지층 및 상기 제2 수지층을 관통하는 제3 영역을 포함하고, 상기 비아 폭의 최댓값은 상기 제3 영역에 위치하는 인쇄회로기판이 제공된다.

[0010] 본 발명의 다른 측면에 따르면, 열경화성 수지층 및 열가소성 수지층이 교대로 반복 적층되어 마련되는 적층체; 및 이웃하는 열경화성 수지층 및 열가소성 수지층을 일괄 관통하는 비아를 포함하고, 상기 비아의 측면에는 상기 이웃하는 열경화성 수지층 및 열가소성 수지층을 관통하도록 외측으로 연장되는 돌출부가 구비된 인쇄회로기판이 제공된다.

도면의 간단한 설명

[0012] 도 1은 본 발명의 실시예에 따른 인쇄회로기판이 적용될 수 있는 단말기를 나타낸 도면.

도 2는 본 발명의 실시예에 따른 인쇄회로기판을 나타낸 도면.

도 3 및 도 4는 본 발명의 실시예에 따른 인쇄회로기판의 비아를 나타낸 도면.

도 5 및 도 6은 본 발명의 실시예에 따른 인쇄회로기판의 비아의 도금층을 나타낸 도면.

도 7은 본 발명의 실시예에 따른 인쇄회로기판을 나타낸 도면.

도 8 내지 도 10은 본 발명의 실시예에 따른 인쇄회로기판을 제조하는 방법을 나타낸 도면.

발명을 실시하기 위한 구체적인 내용

[0013] 본 발명에 따른 인쇄회로기판의 실시예를 첨부도면을 참조하여 상세히 설명하기로 하며, 첨부 도면을 참조하여 설명함에 있어, 동일하거나 대응하는 구성 요소는 동일한 도면번호를 부여하고 이에 대한 중복되는 설명은 생략하기로 한다.

[0014] 또한, 이하 사용되는 제1, 제2 등과 같은 용어는 동일 또는 상응하는 구성 요소들을 구별하기 위한 식별 기호에 불과하며, 동일 또는 상응하는 구성 요소들이 제1, 제2 등의 용어에 의하여 한정되는 것은 아니다.

[0015] 또한, 결합이라 함은, 각 구성 요소 간의 접촉 관계에 있어, 각 구성 요소 간에 물리적으로 직접 접촉되는 경우 만을 뜻하는 것이 아니라, 다른 구성이 각 구성 요소 사이에 개재되어, 그 다른 구성에 구성 요소가 각각 접촉되어 있는 경우까지 포함하는 개념으로 사용하도록 한다.

[0017] 도 1은 본 발명의 실시예에 따른 인쇄회로기판이 적용될 수 있는 단말기를 나타낸 도면이다.

[0018] 도 1을 참조하면, 전자기기 단말기(1)에는 메인보드(2)가 장착되고, 메인보드(2)에는 RF 처리부(RF 모듈)(RF1, RF2), IF 처리부(IF 칩)(IF), 베이스 밴드 칩(BB) 등이 실장될 수 있다. RF 처리부(RF1, RF2)는 안테나를 통해 수신되는 신호를 감쇄하기 위해 IF 처리부(IF)로 신호를 송신한다. 또는 RF 처리부(RF1, RF2)는 안테나를 통해 신호를 송신하기 위해 IF 처리부(IF)로부터 증폭된 신호를 수신한다. 여기서, RF 처리부(RF1, RF2)와 IF 처리부(IF)가 주고 받는 신호는 10GHz 이상의 고주파일 수 있다.

[0019] 도 2는 본 발명의 실시예에 따른 인쇄회로기판을 나타낸 도면이다. 본 발명의 실시예에 따른 인쇄회로기판(도 1의 10과 10')은 고주파 신호를 전달할 수 있고, 메인보드(도 1의 2) 상의 RF 처리부(도 1의 RF1과 RF2)와 IF 처리부(도 1의 IF)를 연결할 수 있다.

[0020] 도 2를 참조하면, 본 발명의 실시예에 따른 인쇄회로기판은, 제1 수지층(110), 제2 수지층(120), 비아(V)를 포함하고 제1 회로(210), 제2 회로(220)를 더 포함할 수 있다.

[0021] 제1 수지층(110)과 제2 수지층(120)은 상하로 적층된다. 예를 들어, 제2 수지층(120)은 제1 수지층(110) 상에 적층될 수 있다.

[0022] 제1 수지층(110)과 제2 수지층(120)은 서로 다른 물성을 가진다. 제1 수지층(110)은 열경화성이고 제2 수지층(120)은 열가소성이다.

[0023] 열경화성의 제1 수지층(110)으로는 PPE(Polyphenylene ether)계 수지, 변성 폴리이미드(PI) 수지, 변성 에폭시(Epoxy)계 수지 등이 사용될 수 있다.

[0024] 제1 수지층(110)의 수지 종류, 수지에 함유되는 필러 종류, 필러 함량 등에 따라 제1 수지층(110)의 유전정접(Dielectric dissipation factor, Df)이 조절될 수 있다. 여기서, 유전정접은 유전손실에 대한 값으로, 유전손

실은 수지층(유전체)에 교류성 전계가 형성되었을 때 발생하는 손실 전력을 의미한다. 유전정접은 유전손실에 비례하며 유전정접이 작을수록 유전손실이 작다. 저유전손실 특성을 가지는 제1 수지층(110)은 고주파 신호 전달에 있어서 손실 감소 측면에서 유리하다.

[0025] 제1 수지층(110)의 유전정접은 0.003 이하이며, 바람직하게는 0.002 이하일 수 있다. 또한, 제1 수지층(110)의 유전상수(Dielectric Constant, Dk)는 3.5이하일 수 있다.

[0026] 한편, 제1 수지층(110)의 두께는 10 μ m 이상 40 μ m 일 수 있다. 또한, 제1 수지층(110)의 모듈러스(modulus)는 10Gpa 이하일 수 있다.

[0027] 열가소성의 제2 수지층(120)으로는 액정폴리머(LCP; Liquid crystal polymer), PTFE(Polytetrafluoroethylene), PPS(Polyphenylene Sulfide), PPE(Polyphenylene Ether), 폴리이미드(PI) 등이 사용될 수 있다.

[0028] 제2 수지층(120)의 유전정접은 0.003 이하이며, 바람직하게는 0.002 이하일 수 있다. 또한, 제2 수지층(120)의 유전상수는 3.5이하일 수 있다.

[0029] 한편, 제2 수지층(120)의 두께는 10 μ m 이상 40 μ m 일 수 있다. 제2 수지층(120)의 두께는 제1 수지층(110)의 두께보다 작거나, 제1 수지층(110)의 두께와 실질적으로 동일할 수 있으나, 제한될 필요는 없다. 그리고, 제2 수지층(120)이 CTE는 18ppm/°C 이하이고, 용융점은 260°C 이상일 수 있다.

[0030] 제1 수지층(110)과 제2 수지층(120)의 계면은 조도면을 포함할 수 있다. 조도면은 CZ 처리 등과 같은 조화 처리가 되어 요철을 가지는 면을 의미한다. 이러한 요철에 의하면 제1 수지층(110)과 제2 수지층(120)은 서로에 대한 밀착력을 확보할 수 있다.

[0031] 도 3 및 도 4는 본 발명의 실시예에 따른 인쇄회로기판의 비아를 나타낸 도면이고, 도 5 및 도 6은 본 발명의 실시예에 따른 인쇄회로기판의 비아의 도금층을 나타낸 도면이다.

[0032] 도 2를 참조하면, 비아(V)는 제1 수지층(110)과 제2 수지층(120)을 일괄 관통한다. 따라서, 비아(V)의 측면은 제1 수지층(110)과 제2 수지층(120)의 계면과 접한다.

[0033] 비아(V)의 측면에는 돌출부(W)가 형성된다. 돌출부(W)는 제1 수지층(110) 및 상기 제2 수지층(120)을 관통하도록 비아(V)의 측면으로부터 연장될 수 있다. 돌출부(W)는 비아(V)의 측면으로부터 외측으로 돌출되며 제1 수지층(110) 및 제2 수지층(120)을 동시에 관통한다. 돌출부(W)는 제1 수지층(110)과 제2 수지층(120)의 사이로 돌출된다.

[0034] 돌출부(W)의 상하 방향의 두께는 외측으로 갈수록 작아질 수 있다. 이 경우, 도 2에 도시된 것과 같이 인쇄회로 기판의 종단면에서 돌출부(W)는 삼각형 형상을 가질 수 있다.

[0035] 돌출부(W)의 최외측 지점은 제1 수지층(110) 및 제2 수지층(120)의 경계에 위치할 수 있다. 돌출부(W)의 상하 방향의 두께는 외측으로 갈수록 작아지는 경우, 돌출부(W)의 최외측 지점은 뾰족할 수 있고, 뾰족한 지점이 제1 수지층(110) 및 제2 수지층(120)의 경계에 위치할 수 있다.

[0036] 돌출부(W)는 비아(V)의 측면의 둘레를 따라 형성될 수 있다. 도 4를 참조하면, 돌출부(W)의 비아(V) 측면으로부터 측정되는 길이는 비아(V)의 측면의 둘레를 따라 다르게 나타날 수 있다. 도 4에서 U는 비아(V)의 상면을, B는 비아(V)의 하면을 나타낸다.

[0037] 돌출부(W)의 최외측 지점은 비아(V)의 최외측 지점보다 외측에 위치할 수 있다. 비아(V)의 횡단면이 제1 수지층(110)에서 제2 수지층(120) 측으로 갈수록 커지는 경우, 비아(V)의 최대 폭은 비아(V)의 상면 폭이 된다. 돌출부(W)는 비아(V)의 상면보다 더 돌출될 수 있다. 도 2에서는 돌출부(W)의 최외측 지점과 비아(V)의 상면 간의 갭(G)이 도시되어 있다.

[0038] 돌출부(W)는 상부 경사면과 하부 경사면을 포함할 수 있다.

[0039] 상부 경사면은 비아(V)의 측면으로부터 외측으로 하향하며, 제2 수지층(120) 내에 위치한다. 하부 경사면은 비아(V)의 측면으로부터 외측으로 상향하며, 제1 수지층(110) 내에 위치한다.

[0040] 상기 상부 경사면 및 상기 하부 경사면은, 상기 제1 수지층(110) 및 상기 제2 수지층(120)의 경계면에서 접할 수 있다. 이 경우, 돌출부(W)의 최외측 지점은 뾰족한 형상을 가지고, 뾰족한 돌출부(W)의 최외측 지점은 상기 제1 수지층(110) 및 상기 제2 수지층(120)의 경계면에 위치할 수 있다.

- [0041] 상기 제1 수지층(110) 및 상기 제2 수지층(120)의 경계면에 대한, 상기 상부 경사면의 경사각은 상기 하부 경사면의 경사각보다 클 수 있다. 이 경우, 돌출부(W)의 제1 수지층(110)을 관통하는 부피는 제2 수지층(120)을 관통하는 부피보다 작다. 또한, 제1 수지층(110)과 제2 수지층(120)의 경계에서 돌출부(W)의 상면까지의 거리(도 2의 D1)는 돌출부(W)의 하면까지의 거리(도 1의 D2)보다 크다.
- [0042] 도 5 및 도 6을 참조하면, 비아(V)는 비아홀(VH)과 도금층(P)을 포함할 수 있다.
- [0043] 비아홀(VH)은 제1 수지층(110) 및 제2 수지층(120)을 상하로 일괄 관통한다. 도금층(P)은 비아홀(VH) 내에 형성되는 도금물질이다.
- [0044] 비아홀(VH)은 돌출되는 부분(WH)을 포함할 수 있다. 돌출되는 부분(WH)은 제1 수지층(110)과 제2 수지층(120) 사이로 돌출될 수 있고, 제1 수지층(110)과 제2 수지층(120)을 관통하도록 외측으로 돌출될 수 있다. 도금층(P)은 비아홀(VH)의 돌출되는 부분(WH)에도 형성된다. 비아홀(VH)의 상기 돌출되는 부분(WH)에 형성된 도금층은 돌출부(W)가 된다.
- [0045] 도금층(P)은 시드층(S)과 전해도금층을 포함할 수 있다. 시드층(S)은 무전해도금의 방식으로 형성되는 무전해도금층일 수 있다. 시드층(S)은 비아홀(VH)의 내측벽, 저면뿐만 아니라, 비아홀(VH)의 돌출되는 부분(WH)의 내부에도 형성된다. 전해도금층은 시드층(S)을 인입선으로 하여 도금되는 층이며, 비아홀(VH)의 시드층을 제외한 나머지 부분을 충전한다.
- [0046] 도 3을 참조하면, 비아(V)는 제1 수지층(110)과 제2 수지층(120)을 일괄 관통한다. 비아(V)는, 제1 영역(V1), 제2 영역(V2), 제3 영역(V3)으로 구성된다.
- [0047] 제1 영역(V1)은 제1 수지층(110)을 관통하고, 제2 영역(V2)은 제2 수지층(120)을 관통한다. 제3 영역(V3)은 제1 수지층(110)과 제2 수지층(120)을 모두 관통하고, 제1 영역(V1)과 제2 영역(V2)을 연결하도록 제1 영역(V1)과 제2 영역(V2)의 사이에 위치한다.
- [0048] 비아(V) 폭의 최댓값은 제3 영역(V3)에 위치할 수 있다. 즉, 제3 영역(V3)은 제1 영역(V1) 및 제2 영역(V2)에 비하여 좌우 폭이 더 크다. 또한, 비아(V) 폭의 최댓값을 가지는 지점은 제1 수지층(110) 및 제2 수지층(120)의 경계면에 위치할 수 있다.
- [0049] 제3 영역(V3)의 폭은 제1 수지층(110) 측에서 제2 수지층(120) 측으로 갈수록 커지다가 작아진다. 제3 영역(V3)의 폭이 가장 큰 지점이 비아(V) 폭의 최댓값을 가지는 지점이 된다.
- [0050] 제1 영역(V1) 및 제2 영역(V2)의 경우, 제1 영역(V1) 및 제2 영역(V2) 각각의 폭은 상측으로 갈수록 커진다. 다만, 제2 영역(V2)의 상면 폭은 제3 영역(V3) 폭의 최댓값보다 작다.
- [0051] 이러한 제1 영역(V1), 제2 영역(V2) 및 제3 영역(V3)은 일체로 형성되어 서로 간에 경계가 없을 수 있다.
- [0052] 회로는 전기 신호를 전달하는 도체선으로, 금속으로 이루어질 수 있다. 회로를 이루는 금속으로 구리(Cu) 등이 있다. 회로는 고주파 신호를 전달할 수 있으며, 제1 수지층(110)과 제2 수지층(120)이 저유전순실 특성을 가지는 경우, 회로가 고주파 신호를 전달할 때에 제1 수지층(110)과 제2 수지층(120)에 의한 신호 손실이 저감될 수 있다. 회로는 제1 회로(210)과 제2 회로(220)를 포함할 수 있다.
- [0053] 제1 회로(210)는 제1 수지층(110)의 일면(예를 들어, 하면)에 형성되는 회로이고, 제2 회로(220)는 제2 수지층(120)의 일면(예를 들어, 상면)에 형성되는 회로이다. 제1 회로(210)와 제2 회로(220)는 비아(V)를 통해 전기적으로 연결될 수 있다.
- [0054] 구체적으로, 제1 회로(210)는 제1 수지층(110)의 일면(예를 들어, 하면)에 매립된다. 즉, 제1 회로(210)는 제1 수지층(110)의 하면으로는 노출될 수 있지만, 제1 수지층(110)의 하면을 제외한 나머지 면은 제1 수지층(110)과 접촉된다.
- [0055] 또한, 제2 회로(220)는 제2 수지층(120)의 일면(예를 들어, 상면)에 돌출되게 형성된다. 즉, 제2 회로(220)는 제2 수지층(120)의 상면에 접하고, 외측으로 돌출된다.
- [0056] 비아(V)는 제1 회로(210)의 상면과 제2 회로(220)의 하면과 접촉될 수 있다. 나아가, 제1 회로(210)는 단부에 제1 패드를 포함하고, 제2 회로(220)는 단부에 제2 패드를 포함하며, 비아(V)는 제1 패드와 제2 패드 사이에 개재되어, 제1 패드와 제2 패드 각각과 접촉될 수 있다.
- [0057] 제1 수지층(110)과 제2 수지층(120)의 계면에는 회로가 형성되지 않을 수 있다.

- [0059] 도 7은 본 발명의 실시예에 따른 인쇄회로기판을 포함하는 인쇄회로기판을 나타낸 도면이다.
- [0060] 도 7을 참조하면, 본 발명의 실시예에 따른 인쇄회로기판은, 열경화성 수지층 및 열가소성 수지층이 교대로 반복 적층되어 마련되는 적층체; 및 이웃하는 열경화성 수지층과 열가소성 수지층을 일괄 관통하는 비아(VA, VB)를 포함한다.
- [0061] 본 발명의 실시예에 따른 인쇄회로기판은, 열경화성의 제1 수지층(110), 열가소성의 제2 수지층(120), 열경화성의 제3 수지층(130), 열가소성의 제4 수지층(140)이 차례로 적층된 적층체를 포함할 수 있다. 한편, 제1 수지층(110) 아래에는 열가소성 수지층이 더 적층되고, 제4 수지층(140) 상에는 열경화성 수지층이 더 적층될 수 있다.
- [0062] 열경화성의 제1 수지층(110)으로는 PPE(Polyphenylene ether)계 수지, 변성 폴리이미드(PI) 수지, 변성 에폭시(Epoxy)계 수지 등이 사용될 수 있다.
- [0063] 제1 수지층(110)의 유전정접은 0.003 이하이며, 바람직하게는 0.002 이하일 수 있다. 또한, 제1 수지층(110)의 유전상수(Dielectric Constant, Dk)는 3.5이하일 수 있다.
- [0064] 한편, 제1 수지층(110)의 두께는 10um 이상 40um 일 수 있다. 또한, 제1 수지층(110)의 모듈러스(modulus)는 10Gpa 이하일 수 있다.
- [0065] 열가소성의 제2 수지층(120)으로는 액정폴리머(LCP; Liquid crystal polymer), PTFE(Polytetrafluoroethylene), PPS(Polyphenylene Sulfide), PPE(Polyphenylene Ether), 폴리이미드(PI) 등이 사용될 수 있다.
- [0066] 제2 수지층(120)의 유전정접은 0.003 이하이며, 바람직하게는 0.002 이하일 수 있다. 또한, 제2 수지층(120)의 유전상수는 3.5이하일 수 있다.
- [0067] 한편, 제2 수지층(120)의 두께는 10um 이상 40um 일 수 있다. 제2 수지층(120)의 두께는 제1 수지층(110)의 두께와 실질적으로 동일할 수 있으나, 제한될 필요는 없다. 그리고, 제2 수지층(120)이 CTE는 18ppm/°C 이하이고, 용융점은 260°C 이상일 수 있다.
- [0068] 열경화성의 제3 수지층(130)으로는 PPE(Polyphenylene ether)계 수지, 변성 폴리이미드(PI) 수지, 변성 에폭시(Epoxy)계 수지 등이 사용될 수 있다.
- [0069] 제3 수지층(130)의 유전정접은 0.003 이하이며, 바람직하게는 0.002 이하일 수 있다. 또한, 제3 수지층(130)의 유전상수(Dielectric Constant, Dk)는 3.5이하일 수 있다.
- [0070] 한편, 제3 수지층(130)의 두께는 10um 이상 40um 일 수 있다. 또한, 제3 수지층(130)의 모듈러스(modulus)는 10Gpa 이하일 수 있다.
- [0071] 제3 수지층(130)은 제1 수지층(110)과 동일할 수 있다.
- [0072] 열가소성의 제4 수지층(140)으로는 액정폴리머(LCP; Liquid crystal polymer), PTFE(Polytetrafluoroethylene), PPS(Polyphenylene Sulfide), PPE(Polyphenylene Ether), 폴리이미드(PI) 등이 사용될 수 있다.
- [0073] 제4 수지층(140)의 유전정접은 0.003 이하이며, 바람직하게는 0.002 이하일 수 있다. 또한, 제4 수지층(140)의 유전상수는 3.5이하일 수 있다.
- [0074] 한편, 제4 수지층(140)의 두께는 10um 이상 40um 일 수 있다. 제4 수지층(140)의 두께는 제3 수지층(130)의 두께와 실질적으로 동일할 수 있으나, 제한될 필요는 없다. 그리고, 제4 수지층(140)이 CTE는 18ppm/°C 이하이고, 용융점은 260°C 이상일 수 있다.
- [0075] 제4 수지층(140)은 제2 수지층(120)과 동일할 수 있다.
- [0076] 본 발명의 실시예에 따른 인쇄회로기판의 비아(VA, VB)는, 이웃하는 열경화성 수지층 및 열가소성 수지층을 일괄 관통한다. 비아(VA, VB)는 열경화성 수지층과 열가소성 수지층의 적층 순서를 고려하여 형성된다. 즉, 비아(VA, VB)는 하측에 위치하는 열경화성 수지층과 그 상측에 위치하는 열가소성 수지층을 일괄 관통하며, 하측에 위치하는 열가소성 수지층과 그 상측에 위치하는 열경화성 수지층을 일괄 관통하지 않는다. 비아(VA, VB)는 앞서 설명한 비아(V)와 동일한 구조적 특징을 가질 수 있다.

- [0077] 비아(VA)의 상기 열경화성 수지층(제1 수지층(110))을 관통하는 부분의 폭은 상기 비아(VA)의 상기 열가소성 수지층(제2 수지층(120))을 관통하는 부분의 폭보다 작을 수 있다.
- [0078] 비아(VB)의 상기 열경화성 수지층(제3 수지층(130))을 관통하는 부분의 폭은 상기 비아(VB)의 상기 열가소성 수지층(제4 수지층(140))을 관통하는 부분의 폭보다 작을 수 있다.
- [0079] 비아(VA, VB) 측면에는 이웃하는 열경화성 수지층 및 열가소성 수지층을 관통하도록 외측으로 연장되는 돌출부(W)가 구비된다.
- [0080] 비아(VA)의 측면에는 돌출부(W)가 형성된다. 돌출부(W)는 제1 수지층(110) 및 상기 제2 수지층(120)을 관통하도록 비아(V)의 측면으로부터 연장될 수 있다. 돌출부(W)는 비아(VA)의 측면으로부터 외측으로 돌출되며 제1 수지층(110) 및 제2 수지층(120)을 동시에 관통한다. 돌출부(W)는 제1 수지층(110)과 제2 수지층(120)의 사이로 돌출된다.
- [0081] 비아(VB)의 측면에는 돌출부(W)가 형성된다. 돌출부(W)는 제3 수지층(130) 및 상기 제4 수지층(140)을 관통하도록 비아(V)의 측면으로부터 연장될 수 있다. 돌출부(W)는 비아(VB)의 측면으로부터 외측으로 돌출되며 제3 수지층(130) 및 제4 수지층(140)을 동시에 관통한다. 돌출부(W)는 제3 수지층(130)과 제4 수지층(140)의 사이로 돌출된다.
- [0082] 돌출부(W)의 상하 방향의 두께는 외측으로 갈수록 작아질 수 있다. 이 경우, 도 2에 도시된 것과 같이 인쇄회로 기판의 종단면에서 돌출부(W)는 삼각형 형상을 가질 수 있다.
- [0083] 돌출부(W)의 최외측 지점은 상기 이웃하는 열경화성 수지층 및 열가소성 수지층의 경계에 위치할 수 있다. 즉, 돌출부(W)의 최외측 지점은 제1 수지층(110) 및 제2 수지층(120)(제3 수지층(130) 및 제4 수지층(140))의 경계에 위치할 수 있다. 돌출부(W)의 상하 방향의 두께는 외측으로 갈수록 작아지는 경우, 돌출부(W)의 최외측 지점은 뾰족할 수 있고, 뾰족한 지점이 제1 수지층(110) 및 제2 수지층(120)(제3 수지층(130) 및 제4 수지층(140))의 경계에 위치할 수 있다.
- [0084] 돌출부(W)는 비아(VA, VB)의 측면의 둘레를 따라 형성될 수 있다. 도 4를 참조하면, 돌출부(W)의 비아(VA, VB) 측면으로부터 측정되는 길이는 비아(VA, VB)의 측면의 둘레를 따라 다르게 나타날 수 있다.
- [0085] 돌출부(W)의 최외측 지점은 비아(VA, VB)의 최외측 지점보다 외측에 위치할 수 있다. 비아(VA, VB)의 획단면이 제1 수지층(110)에서 제2 수지층(120) 측으로 갈수록 커지는 경우, 비아(VA, VB)의 최대 폭은 비아(VA, VB)의 상면 폭이 된다. 돌출부(W)는 비아(VA, VB)의 상면보다 더 돌출될 수 있다.
- [0086] 돌출부(W)는 상부 경사면과 하부 경사면을 포함할 수 있다.
- [0087] 상부 경사면은 비아(VA, VB)의 측면으로부터 외측으로 하향하며, 제2 수지층(120) 내에 위치한다. 하부 경사면은 비아(VA, VB)의 측면으로부터 외측으로 상향하며, 제1 수지층(110) 내에 위치한다.
- [0088] 상기 상부 경사면 및 상기 하부 경사면은, 이웃하는 열경화성 수지층 및 열가소성 수지층의 경계면에서 접할 수 있다. 이 경우, 돌출부(W)의 최외측 지점은 뾰족한 형상을 가지고, 뾰족한 돌출부(W)의 최외측 지점은 이웃하는 열경화성 수지층 및 열가소성 수지층의 경계면에 위치할 수 있다.
- [0089] 이웃하는 열경화성 수지층 및 열가소성 수지층의 경계면에 대한, 상기 상부 경사면의 경사각은 상기 하부 경사면의 경사각보다 클 수 있다. 이 경우, 돌출부(W)의 열경화성 수지층을 관통하는 부피는 열가소성 수지층을 관통하는 부피보다 작다. 또한, 열경화성 수지층과 열가소성 수지층의 경계에서 돌출부(W)의 상면까지의 거리는 돌출부(W)의 하면까지의 거리보다 크다.
- [0090] 비아(VA, VB)는 비아홀(VH)과 도금층(P)을 포함할 수 있다.
- [0091] 비아홀(VH)은 상기 이웃하는 열경화성 수지층 및 열가소성 수지층을 상하로 일괄 관통한다. 도금층(P)은 비아홀(VH) 내에 형성되는 도금물질이다.
- [0092] 비아홀(VH)은 돌출되는 부분(WH)을 포함할 수 있다. 돌출되는 부분(WH)은 이웃하는 열경화성 수지층 및 열가소성 수지층 사이로 돌출될 수 있고, 이웃하는 열경화성 수지층 및 열가소성 수지층을 관통하도록 외측으로 돌출될 수 있다. 도금층(P)은 비아홀(VH)의 돌출되는 부분(WH)에도 형성된다. 상기 돌출되는 부분(WH)에 형성된 도금층은 돌출부(W)가 된다.
- [0093] 도금층(P)은 시드층(S)과 전해도금층을 포함할 수 있다. 시드층(S)은 무전해도금의 방식으로 형성되는 무전해도

금층일 수 있다. 시드층(S)은 비아홀(VH)의 내측벽, 저면뿐만 아니라, 비아홀(VH)의 돌출되는 부분(WH)의 내부에도 형성된다. 전해도금층은 시드층(S)을 인입선으로 하여 도금되는 층이며, 비아홀(VH)의 시드층(S)을 제외한 나머지 부분을 충전한다.

- [0094] 회로는 제1 회로(210), 제2 회로(220), 제3 회로(230) 등을 포함한다.
- [0095] 제1 회로(210)는 제1 수지층(110)의 하면에 형성되는 회로이다. 제1 회로(210)는 제1 수지층(110) 하에 적층된 열가소성 수지층(미도시)의 상면에 형성되어, 제1 수지층(110)으로 매립된다.
- [0096] 제2 회로(220)는 제2 수지층(120)의 상면에 형성되어 제3 수지층(130)으로 매립되는 회로이다.
- [0097] 제3 회로(230)는 제4 수지층(140)의 상면에 형성되어 제4 수지층(140) 상에 적층된 열경화성 수지층(미도시)로 매립된다.
- [0098] 제1 회로(210)와 제2 회로(220)는 비아(VA)를 통해 전기적으로 연결되고, 제2 회로(220)와 제3 회로(230)는 비아(VB)를 통해 전기적으로 연결될 수 있다.
- [0099] 비아(VA)는 제1 회로(210)의 상면과 제2 회로(220)의 하면과 접촉될 수 있다. 나아가, 제1 회로(210)는 단부에 제1 패드를 포함하고, 제2 회로(220)는 단부에 제2 패드를 포함하며, 비아(VA)는 제1 패드와 제2 패드 사이에 개재되어, 제1 패드와 제2 패드 각각과 접촉될 수 있다.
- [0100] 비아(VB)는 제2 회로(220)의 상면과 제3 회로(230)의 하면과 접촉될 수 있다. 나아가, 제2 회로(220)는 단부에 제2 패드를 포함하고, 제3 회로(230)는 단부에 제3 패드를 포함하며, 비아(VB)는 제2 패드와 제3 패드 사이에 개재되어, 제2 패드와 제3 패드 각각과 접촉될 수 있다.
- [0101] 한편, 회로는 적층체의 최외층에 형성되는 최외층 회로를 포함하며, 최외층 회로 중 최상부 회로는 적층체의 최상층에 위치하는 열가소성 수지층의 상면에 외측으로 돌출되게 형성된다. 또한, 최외층 회로 중 최하부 회로는 적층체의 최하층에 위치하는 열경화성 수지층의 하면에 매립된다.
- [0102] 도 7에서 최외층 회로는 제3 회로(230)로 도시되어 있다. 최외층 회로의 표면에는 표면처리층(400)이 형성될 수 있다. 표면처리층(400)은 금(Au)과 같은 반응성이 약한 금속으로 이루어지거나, 유기물로 이루어질 수 있으며, 이에 대한 제한은 없다. 또한, 표면처리층은 복수의 층으로 구성될 수도 있다.
- [0103] 적층체의 양면에는 최외층 회로를 커버하여 보호하는 커버층(300)이 더 형성될 수 있고, 이러한 커버층(300)은 연성의 커버레이(cover lay)일 수 있다. 커버층(300)에는 개구가 형성되고, 개구로부터 표면처리층(400)이 노출될 수 있다.
- [0104] 도 8 내지 10은 본 발명의 실시예에 따른 인쇄회로기판을 제조하는 방법을 나타낸 도면이다.
- [0105] 도 8(a)를 참조하면, 시드 금속층을 포함하는 디태치 코어(DC)가 마련되고, 시드 금속층 상에 제1 회로(210)가 형성된다. 또한, 시드 금속층 상에 제1 회로(210)를 커버하는 열경화성의 제1 수지층(110)이 적층된다.
- [0106] 도 8(b)를 참조하면, 열경화성의 제1 수지층(110) 상에 열가소성의 제2 수지층(120)이 적층된다. 도시되지는 않았으나 열가소성의 제2 수지층(120)은 상부에 구리층과 같은 금속박을 구비할 수 있다. 이 금속박은 시드층 역할을 할 수 있다.
- [0107] 도 8(c)를 참조하면, 제1 수지층(110)과 제2 수지층(120)을 일괄 관통하는 비아홀(VH)이 형성된다. 비아홀(VH)은 레이저 드릴 등에 의해 형성될 수 있다. 비아홀(VH)은 제1 회로(210)를 노출시킨다. 비아홀(VH)에는 제1 수지층(110)과 제2 수지층(120)의 사이로 돌출되는 부분(WH)이 포함된다.
- [0108] 도 8(d)를 참조하면, 비아홀(VH) 내부와 제2 수지층(120) 상에 시드층(S)이 형성된다.
- [0109] 도 9(a)를 참조하면, 시드층(S) 상에 전해도금층이 형성되고, 비아홀(VH)은 도금층으로 충진된다. 여기서, 불필요한 시드층이 제거되면 비아(VA)와 제2 회로(220)가 형성된다.
- [0110] 도 9(b) 내지 도 9(d)를 참조하면, 앞에서 설명한 과정이 반복되어, 열가소성의 제2 수지층(120) 상에 열경화성의 제3 수지층(130)이 적층되고, 제3 수지층(130) 상에 열가소성의 제4 수지층(140)이 적층되며, 비아(VB)가 형성되고, 제3 회로(230)가 형성된다.
- [0111] 도 10(a) 및 도 10(b)를 참조하면, 디태치 코어(DC)의 일부가 제거되고, 디태치 코어(DC)에 포함되어 있던 시드 금속층이 에칭으로 제거된다.

[0113] 도 10(c)를 참조하면, 제1 수지층(110)의 하면과 제4 수지층(140)의 상면에 커버층(300)이 형성되고, 도 10(d)를 참조하면, 커버층(300)의 개구로 노출되는 제3 회로(230)의 표면에 표면처리층(400)이 형성된다.

[0115] 이상, 본 발명의 일 실시예에 대하여 설명하였으나, 해당 기술 분야에서 통상의 지식을 가진 자라면 특허청구범위에 기재된 본 발명의 사상으로부터 벗어나지 않는 범위 내에서, 구성 요소의 부가, 변경, 삭제 또는 추가 등에 의해 본 발명을 다양하게 수정 및 변경시킬 수 있을 것이며, 이 또한 본 발명의 권리범위 내에 포함된다고 할 것이다.

부호의 설명

[0117] 110: 제1 수지층

120: 제2 수지층

130: 제3 수지층

140: 제4 수지층

210: 제1 회로

220: 제2 회로

230: 제3 회로

V, VA, VB: 비아

W: 돌출부

V1: 제1 비아

V2: 제2 비아

V3: 제3 비아

S: 시드층

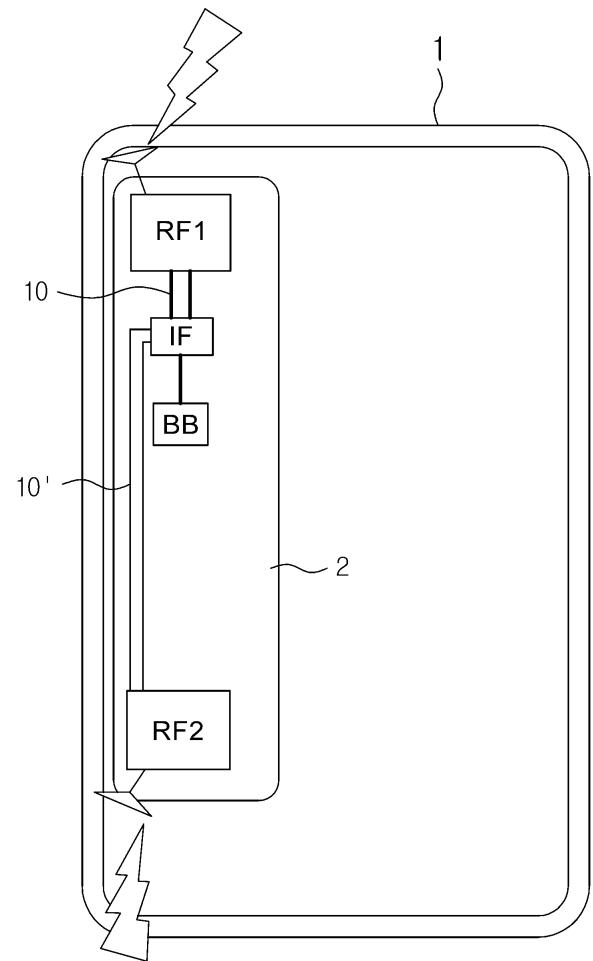
P: 도금층

300: 커버층

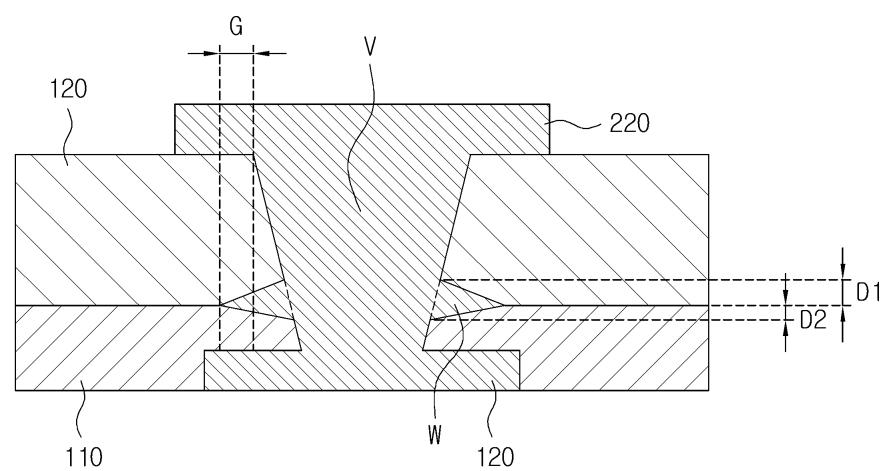
400: 표면처리층

도면

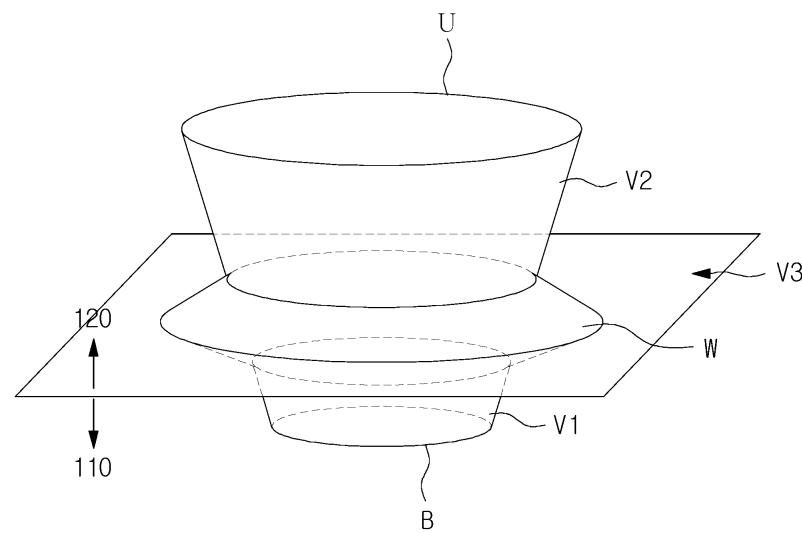
도면1



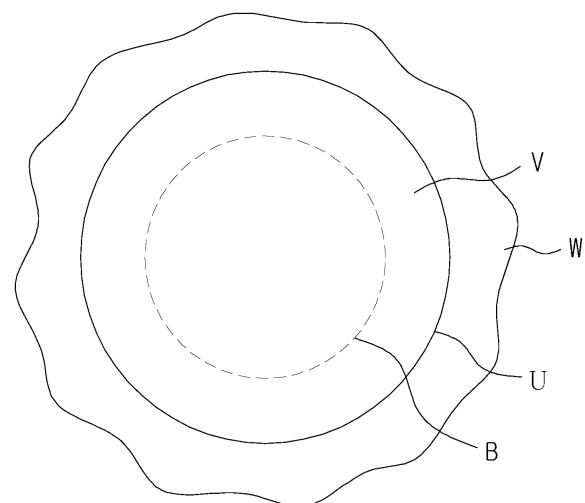
도면2



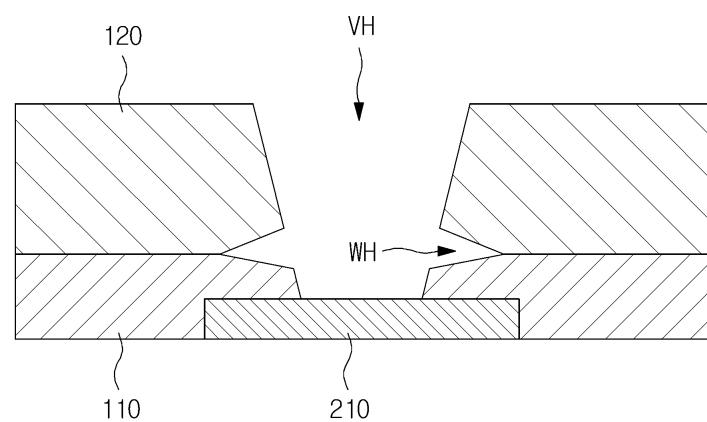
도면3



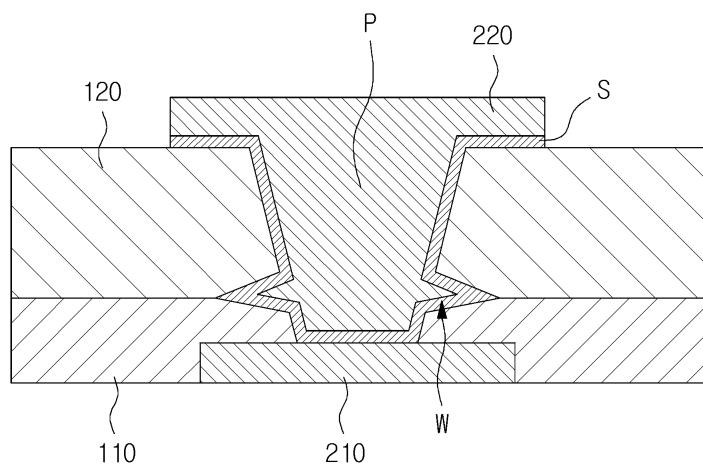
도면4



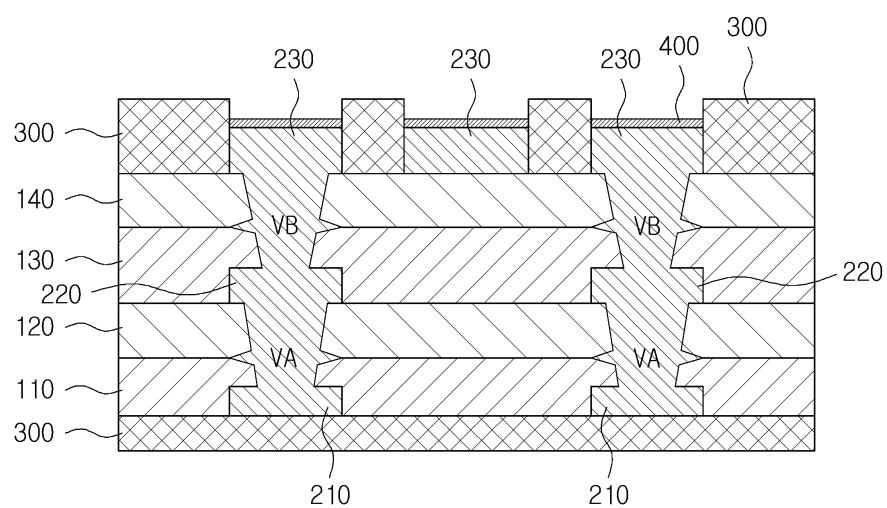
도면5



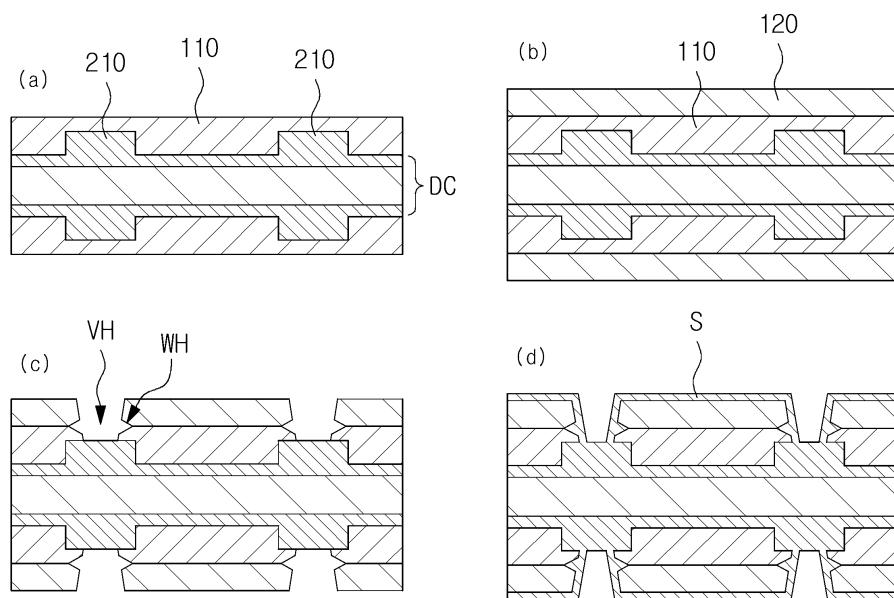
도면6



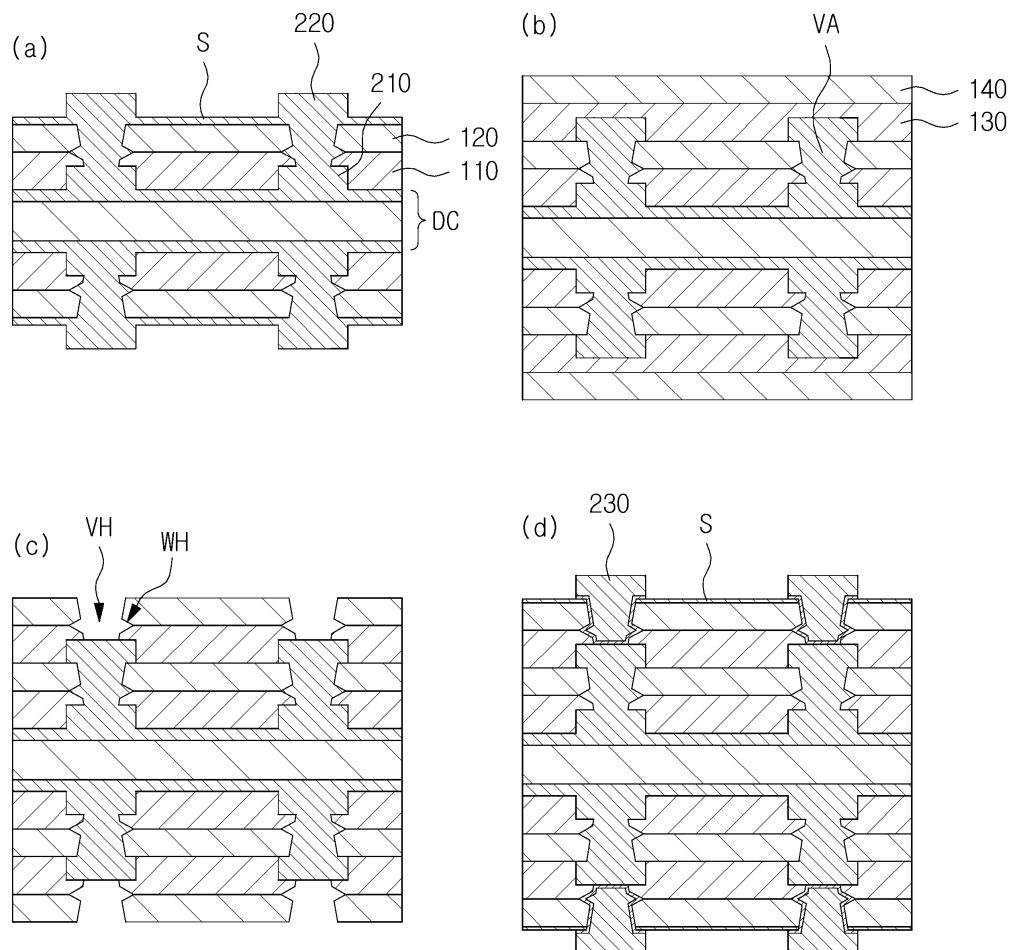
도면7



도면8



도면9



도면10

