

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第3673567号  
(P3673567)

(45) 発行日 平成17年7月20日(2005.7.20)

(24) 登録日 平成17年4月28日(2005.4.28)

(51) Int. Cl.<sup>7</sup>

H01L 27/146

F I

H01L 27/14

C

請求項の数 10 (全 22 頁)

(21) 出願番号	特願平7-207954	(73) 特許権者	000001007 キヤノン株式会社 東京都大田区下丸子3丁目30番2号
(22) 出願日	平成7年8月15日(1995.8.15)	(74) 代理人	100065385 弁理士 山下 穰平
(65) 公開番号	特開平8-116046	(72) 発明者	小林 功 東京都大田区下丸子3丁目30番2号 キヤノン株式会社内
(43) 公開日	平成8年5月7日(1996.5.7)	(72) 発明者	海部 紀之 東京都大田区下丸子3丁目30番2号 キヤノン株式会社内
審査請求日	平成13年12月11日(2001.12.11)	(72) 発明者	竹田 慎市 東京都大田区下丸子3丁目30番2号 キヤノン株式会社内
(31) 優先権主張番号	特願平6-198282		
(32) 優先日	平成6年8月23日(1994.8.23)		
(33) 優先権主張国	日本国(JP)		
(31) 優先権主張番号	特願平6-198283		
(32) 優先日	平成6年8月23日(1994.8.23)		
(33) 優先権主張国	日本国(JP)		

最終頁に続く

(54) 【発明の名称】 画像入出力装置

(57) 【特許請求の範囲】

【請求項1】

第一の基板上に形成された第一の電極層、第一導電型のキャリアおよびこの第一導電型と異なる第二導電型のキャリアの通過を阻止する絶縁層、光電変換半導体層、第二の電極層、およびこの第二の電極層と前記光電変換半導体層との間にあって前記光電変換半導体層への第一導電型のキャリアの注入を阻止する注入阻止層を少なくとも有する光電変換素子を有する画像入力部と、

前記第二の電極を一方の電極とし該第二の電極と対向して配された対向電極を有する表示素子を有し、該対向電極は前記第一の基板に対向して設けられた第二の基板上に配されている画像出力部と、

を有する画像入出力装置であって、

画像表示中では、前記第二導電型のキャリアを前記光電変換半導体層内に充満させ、前記第一の電極層もしくは前記第二の電極層に表示電位を保持するようにして駆動する回路を有することを特徴とする画像入出力装置。

【請求項2】

前記第一の基板上には前記光電変換素子に対応してスイッチ素子を有する請求項1記載の画像入出力装置。

【請求項3】

前記第二の電極と前記対向電極との間には液晶層を有する請求項1又は2に記載の画像入出力装置。

## 【請求項 4】

前記スイッチ素子は、薄膜トランジスタである請求項 2 記載の画像入出力装置。

## 【請求項 5】

前記薄膜トランジスタは、ゲート電極層、第二の絶縁層、半導体層、該半導体層に間隔をあけて設けられた一对の第一及び第二の主電極層、前記第一及び第二の主電極層と前記半導体層との間に設けられたオーミックコンタクト層を有する請求項 4 記載の画像入出力装置。

## 【請求項 6】

前記光電変換素子と前記薄膜トランジスタにおいて、

前記第一の電極層と前記薄膜トランジスタのゲート電極層、

前記絶縁層と前記薄膜トランジスタの第二の絶縁層、

前記光電変換半導体層と前記薄膜トランジスタの半導体層、

前記第二の電極層と前記薄膜トランジスタの第一および第二の主電極層、

前記注入阻止層と前記オーミックコンタクト層が、それぞれ共通の膜で構成され、

前記第二の絶縁層は前記ゲート電極上に配され、

前記半導体層は前記第二の絶縁層上に配され、

前記主電極層は前記半導体層にオーミックコンタクト層を介して間隔をあけて配されている請求項 5 記載の画像入出力装置。

## 【請求項 7】

前記回路は、撮像中では、前記光電変換半導体層に入射した光により発生した前記第一導電型のキャリアを前記光電変換半導体層内に留まらせ、前記第二導電型のキャリアを前記第二の電極層に導く方向に前記光電変換素子に電界を与え、前記光電変換半導体層に蓄積される前記第一導電型のキャリアもしくは前記第二の電極層に導かれた第二導電型のキャリアを光信号として検出するようにして駆動することを特徴とする請求項 1 から 6 のいずれか 1 項に記載の画像入出力装置。

## 【請求項 8】

前記光電変換素子および前記表示素子で画素を形成し、この画素を一次元または二次元的に複数個配置し、画素毎にスイッチ素子を接続すると共に、全画素を複数のブロックに分割し、各ブロック毎に前記スイッチ素子を動作させることにより画像表示および光信号検出をする回路を有する請求項 1 から 7 のいずれか 1 項に記載の画像入出力装置。

## 【請求項 9】

前記画像入力部により入力した画像データを記憶する第 1 のメモリーと、前記画像入力部により入力した画像データに基づいて画像処理する画像処理回路と、前記画像処理回路により処理された画像データを記憶する第 2 のメモリーと、を更に有する請求項 1 から 8 のいずれか 1 項に記載の画像入出力装置。

## 【請求項 10】

前記画像入力部により画像を入力するための原稿を照射する照明装置を有する請求項 1 から 9 のいずれか 1 項に記載の画像入出力装置。

## 【発明の詳細な説明】

## 【0001】

## 【発明の属する技術分野】

本発明は撮像および表示の 2 つの機能を兼ね備えた画像入出力装置に関するものである。

## 【0002】

## 【従来の技術】

従来より CCD カメラで代表される撮像装置または CRT ディスプレイや液晶表示装置で代表される表示装置のように単独で撮像機能または表示機能を持つ装置は各種実用化されている。しかしながら、撮像機能と表示機能という 2 つの機能を兼ね備えた複合機能を持つ装置は実用化されていない。ビデオ・カムコーダのように 1 つの装置内で撮像している又は撮像した被写体を表示可能なものはあるが、これは単に撮像装置と表示装置を 1 つの箱の中に実装しただけで、複合機能とは言えずコストも各装置のコストを加算したものよ

10

20

30

40

50

り安くは成り得ない。1つの装置でたとえば撮像と表示の2つの機能を複合的に兼ね備えると、形状は2つの装置を合せたものより小型化が可能になり、またコストも2つの装置のコストを加算したものより安価になるため実用化が期待され、近年各種の提案がされている。

#### 【0003】

例えば、特開昭59-158553号公報では透明基板上に液晶素子部、撮像部およびスイッチ部を画素毎に設け、これを多数配列させることにより、1つのパネルで表示と撮像の機能を複合的に兼ね備えた装置が示されている。

#### 【0004】

図4(a)はこれら2つの機能を持つ固体装置の1画素の構成を説明するための等価回路図である。スイッチ素子11のゲート12はアドレス線13に接続され、ソース14はデータ線15に接続されている。またドレイン16は液晶表示素子17の電極および、光電変換素子18の電極と接続されている。液晶表示素子17の一方の電極は一定電位に保たれており、電極間の電位差により「白」、「黒」等の表示が行われる。また、図4(b)に光電変換素子18の膜構成を示す。透明絶縁基板1上に透明電極2、高抵抗光導電膜、オーミック層5、および上部電極6の順に堆積している。この光電変換素子18の高抵抗光導電膜4は光の入射の無い暗黒状態では単なる誘電体として働き光電変換素子18はコンデンサとして動作する。これに対して透明絶縁基板1、透明電極2を通して高抵抗光導電膜4に光が入射すると、コンデンサとして動作すると同時に膜内で形成された照射光量に比例した電荷が透明電極2、上部電極6に移動し、各電極の電位を変化させる。

#### 【0005】

ここで、1画素の等価回路図である図4(a)を用いて、撮像および表示における動作を説明する。撮像を行なう場合には、アドレス線13を選択しスイッチ素子11をONさせ、光電変換素子18の端子Pに初期電位を与え、その後スイッチ素子11を任意の期間OFFして端子Pを電氣的にフローティング状態とする。この状態での光電変換素子18への光の入射光量に応じて端子Pの電位が変化し、次回再びスイッチ素子11がONしたときにこの変化電位もしくは再初期化時の電荷の移動を検出する。また、表示を行なう場合には、光電変換素子18には光が入射されない状態とし、アドレス線13の選択によりスイッチ素子11をONさせ、データ線15より液晶表示素子17の端子Pに表示内容に対応した電位を与える。これにより液晶表示素子17は表示を行なう。この時光電変換素子18は保持コンデンサとして働き、スイッチ素子11がOFFした後においても端子Pの電位を保持する。

#### 【0006】

##### 【発明が解決しようとする課題】

しかしながら、上記例では表示特性が良好で低コストの固体撮像表示装置を生産するのは大変困難であった。以下その理由について説明する。

#### 【0007】

第一の理由は画像表示中に光電変換素子18に光が入射すると表示画像が乱れてしまうからである。表示された画像を観察するには液晶表示素子17に光を入射させなければならない。この時、近傍に形成された光電変換素子18にも光が入射してしまう。これは遮光層等を施しても、透明絶縁基板1や透明電極2の界面や表面での反射や拡散によりわずかながら光が入射してしまうからである。もし、表示中に光電変換素子18に光が入射すれば、スイッチ素子11がOFF中であっても端子Pの電位は変化してしまい、これにより表示が乱れてしまうのは明らかである。また、これを軽減するため素子構成を複雑にしたり、光学系を複雑にすると製造工程での歩留り低下やコスト・アップになる。また、入射光を完全に無くすることができても高抵抗光導電膜4には熱で発生する電荷があり、やはり端子Pの電位を変化させて表示画質が低下する場合がある。

#### 【0008】

第二の理由は図4(a)及び図4(b)で示した光電変換素子18とスイッチ素子11を同一膜構成、同一プロセスで形成できないからである。図4(b)で示した膜構成と同一

10

20

30

40

50

構成の良好なスイッチ特性を持つスイッチ素子は報告されておらず、通常はゲートとなる電極と、チャンネルとなる半導体層の間にゲート絶縁膜が必要である。図4(b)の光電変換素子18にはこの絶縁膜がないため、スイッチ素子と同一基板上に形成する場合、夫々素子毎に成膜やエッチングを必要とするため作製プロセスが複雑になりコスト・アップとなる。

【0009】

上記とは別に携帯用画像入出力装置としては、1次元ハンディースキャナーや1次元イメージリーダー等の画像入力装置と液晶ディスプレイ等の画像出力装置を組み合わせたものが知られている。しかしながら、このような携帯用画像入出力装置においては画像入力装置であるスキャナーを操作する人が画像入力部(多くは光電変換部)を原稿に沿って移動させる、又は原稿と画像入力部を相対的にスキャンさせることが必要となり、その為走査速度が不適切になったりして読み取り不良を起こすなど使い勝手が悪いという問題や、スキャンさせる装置が大型化するという問題があった。又、ディスプレイ装置の他に別体のスキャナーが必要となるため構造が複雑であり小型軽量化が難しく、コストが上昇するという問題や携帯性の面で問題があった。

10

【0010】

そこで、2次元の画像入力装置と2次元の液晶ディスプレイ等の画像出力装置を重ねることにより、同一面上での原稿読み取りと画像表示を行う方法が提案されている。

【0011】

例えば、特開平4-282609号公報においては、透明基板に画像入力用のイメージセンサを備えたイメージセンサ基板の上に、透明基板に液晶駆動用のTFT及び液晶を備えた画像出力用の液晶ディスプレイ基板を重ねた例が示されている。

20

【0012】

又、特開平5-244346号公報においては、液晶ディスプレイ基板の上にイメージセンサ基板を重ねた例が示されている。

【0013】

しかしながら、上記2例とも画像入力装置であるイメージセンサと画像出力(表示)装置である液晶ディスプレイの夫々の機能を有する装置を夫々別装置として積層構成しており、より一層の画像入出力装置の小型化、軽量化をはかる余地が残されている。

【0014】

画像入力を行なうという点では、手書き入力もその範ちゅうである。

30

【0015】

このような手書き入力に対応するものとして、特開平4-80791号公報に示されるような画像入力方法を利用したものがある。

【0016】

特開平4-80791号公報においては、図2に示すように画像入力用のイメージセンサのかわりに、入力ペン等の筆圧によって座標を検出する座標入力基板を備えた例が示されている。このような構成とすれば前述した例と同様に、画像出力面と独立した座標入力面などが不要でなくなり、装置全体を小型化且つ低コスト化することが可能になる。

【0017】

しかしながら、図2に示すような入力ペン等の筆圧によって座標を検出する座標入力基板を備えた画像入出力装置では、一般に座標を検出する座標入力基板の読み取り分解能が、画像出力部の画素数に比べて低く、入力精度が悪いという課題があった。

40

【0018】

又、図2に示すような入力ペン等の筆圧によって座標を検出する座標入力基板を備えた画像入出力装置では、既にある原稿を読み取ることができないという課題があった。

【0019】

[発明の目的]

本発明は画像入力機能と画像出力機能の両方を有し、画像入力部の一部が画像出力部の一部(あるいは画像出力部の一部が画像入力部の一部)を構成している画像入出力装置を提

50

供することを目的とする。

【0020】

つまり、本発明は画像入力機能と画像出力機能を複合的に兼ね備えた画像入出力装置を提供することを目的とする。

【0021】

また本発明は、小型化、軽量化に適し、低コスト化を達成し得る画像入出力装置を提供することを目的とする。

【0022】

更に本発明は、表示特性（出力特性）に優れ、かつ、入力性能に優れた画像入出力装置を提供することを目的とする。

10

【0023】

加えて本発明は画像入力部と画像出力部に形成される夫々の素子を各部ごとの素子ごとに独立した工程で素子を形成するのではなく、主要工程を共通としてプロセスの単純化、単純化をはかり得、歩留りを向上させ、低コスト化し得る構成の画像入出力装置を提供することを目的とする。

【0024】

又、本発明は光電変換素子に良好なコンデンサ特性を持たせることで、優れた入出力特性を有する画像入出力装置を提供することを目的とする。

【0025】

更に本発明は画像出力中（表示中）に光が入射しても良好なコンデンサ特性を有する光電変換素子を有する画像入出力装置を提供することを目的とする。

20

【0026】

【課題を解決するための手段】

本発明は、上記課題を解決するための手段として、第一の基板上に形成された第一の電極層、第一導電型のキャリアおよびこの第一導電型と異なる第二導電型のキャリアの通過を阻止する絶縁層、光電変換半導体層、第二の電極層、およびこの第二の電極層と前記光電変換半導体層との間にあって前記光電変換半導体層への第一導電型のキャリアの注入を阻止する注入阻止層を少なくとも有する光電変換素子を有する画像入力部と、前記第二の電極を一方の電極とし該第二の電極と対向して配された対向電極を有する表示素子を有し、該対向電極は前記第一の基板に対向して設けられた第二の基板上に配されている画像出力部と、を有する画像入出力装置であって、画像表示中では、前記第二導電型のキャリアを前記光電変換半導体層内に充満させ、前記第一の電極層もしくは前記第二の電極層に表示電位を保持するようにして駆動する回路を有することを特徴とする。

30

【0027】

加えて本発明は画像入力のための画像入力部と画像表示のための画像出力部とが一体に構成された入出力部と、該入出力部を覆う覆いを備え、該覆いの前記入出力部に対応して設けられた記録面を有する画像入出力装置を提供する。

【0028】

【発明の実施の形態】

以下、本発明を図面を参照しつつ詳細に説明する。

40

【0029】

図3は、本発明の好適な1つの実施例に係る画像入出力装置の概略的全体回路図、図1(a)は本実施例中の1画素に相当する構成素子の模式的平面図、図1(b)はその模式的断面図である。図3において、S11～S33は光電変換素子で下部電極側をG、上部電極側をDで示している。D11～D33は液晶表示素子、T11～T33はスイッチ素子である。Vsは読み出し用電源、Vgはリフレッシュ用電源であり、それぞれスイッチSw<sub>s</sub>, Sw<sub>g</sub>を介して全光電変換素子S11～S33のG電極に接続されている。スイッチSw<sub>s</sub>はインバータを介して、スイッチSw<sub>g</sub>は直接にリフレッシュ制御回路RFに接続されている。

【0030】

50

1画素は1個の光電変換素子と液晶表示素子、およびスイッチ素子である薄膜トランジスタ（以下TFTと記す）を有し、その信号入出力線は信号配線SIGにより検出用集積回路ICと液晶ドライブ回路DRに接続されている。

【0031】

図3に示される画像入出力装置は一例として計9個の画素を有する例を示しており、これら画素は3つのブロックに分けられ、1ブロックあたり3画素の入出力が同時に制御可能にされている。図3においては1ブロック内の3画素を横方向に配置し、かつ3つのブロックを順に縦に配置することにより各画素を二次元的に配置している。

【0032】

撮像中（画像入力中）は1ブロック中の3画素の出力を同時に転送し、信号配線SIGを通して検出用集積回路ICによって順次出力に変換されVoutに出力される。これを1ブロックから3ブロックまで繰り返し、二次元画像信号を得る。

【0033】

画像表示中（画像出力中）は液晶ドライブ回路DRによって第1ブロック3画素に対応する表示情報を電圧に変換し信号配線SIGを通して各画素に転送し、その電位を光電変換素子S11～S13に保持する。この表示電位により液晶表示素子D11～D13の光の反射が制御され表示される。これを第1ブロックから第3ブロックまで繰り返し二次元画像を表示する。

【0034】

図3中、破線で囲んだ部分は大面積の同一絶縁基板上に形成されているが、このうち第1画素に相当する部分の模式的平面図を図1(a)、図1(a)中、破線A-Bで示した部分の模式的断面図を図1(b)に示す。S11は光電変換素子、D11は液晶表示素子、T11はTFT、SIGは信号配線およびg1は制御配線である。ここで各素子の形成方法について順に説明する。

【0035】

まず、絶縁材料であるガラス基板1上にスパッタ等により下部電極層2として透明導電材ITOを約500オングストローム堆積させ、その後フォトリソグラフィによりパターンニングし不必要なエリアをエッチングする。これにより光電変換素子S11の下部電極、TFT・T11のゲート電極、および制御配線g1が形成される。

【0036】

次に、CVDにより同一真空内でSiN層(7)/i層(4)/n層(5)の各層をそれぞれ約2000 / 5000 / 500 堆積する。これら各層は夫々順に光電変換素子S11の絶縁層/光電変換半導体層/ホール注入阻止層、および夫々順にTFT・T11のゲート絶縁膜/半導体層/オーミックコンタクト層となる。又、信号配線SIGと制御配線g1との交差部のような配線のクロス部においては、これら3層が積層されて中間層となり、上下配線間の絶縁をはかっている。各層の厚さは上記厚さに限られず光電変換装置として使用する電圧、電流、電荷、入射光量等により最適に設計するのが好ましいが、少なくともSiNは電子とホールが通過できず、また、TFTのゲート絶縁膜として機能ができる500オングストローム以上が必要である。

【0037】

尚、上記SiN層はSi（シリコン）とN（窒素）を含む絶縁性材料であり、好ましくは非晶質又は微結晶あるいはそれら両方を含む材料である。また、それらは化学量論的な比率で含有されていなくともよい。i層は真性又は実質的に真性の半導体層でn層はn型導電型の半導体層である。これら半導体層は光導電性を有し、光電変換が行なえ、かつ、薄膜トランジスタ用半導体として使用できるものであればその材料に制限はないが、大面積基板への成膜容易性、低コスト、半導体特性を鑑みれば、水素又はハロゲン原子を含有する非単結晶シリコン、より好ましくは水素又はハロゲン原子を含有する非晶質シリコン及び/又は微結晶シリコン、が好ましい材料として挙げられる。

【0038】

i層は導電型を制御する不純物を含有しないか実質的に含有しない半導体材料であってよ

10

20

30

40

50

く、また、p型導電型にし得る不純物とn型導電型にし得る不純物を両方含有する半導体材料であってよい。

【0039】

n型導電型の半導体層中には例えばP(リン)、As(ヒ素)などの周期律表第V族に属する原子が好適に含有され、P型導電型の半導体層中にはたとえばB(ボロン)、Ga(ガリウム)、In(インジウム)などの周期律表第III族に属する原子が好適に含有される。

【0040】

各層堆積後、図示はしていないがコンタクトホールになるエリアをエッチングし、その後、上部メタル層6としてAlをスパッタ等で約10000オングストローム堆積させる。さらにフォトリソグラフィによりパターンニングし不必要なエリアをエッチングし光電変換素子S11の上部電極、TFT・T11の主電極であるソース電極並びにドレイン電極、および信号配線SIGが形成される。このとき同時にコンタクトホールでは、下部配線と上部配線が接続される。

10

【0041】

またさらにTFT・T11のチャンネル部のみn層をRIEでエッチングし、その後不必要なSiN(層)(7)/i層(4)/n層(5)の各層をエッチングし各素子が分離される。これで光電変換素子S11、TFT・T11、信号配線SIG、制御配線g1などが完成する。以上のように光電変換素子とTFTは同一プロセスで共通の膜として同時に形成される。

20

【0042】

その後、絶縁体である配向層81、透明共通電極(対向電極)83、および上部ガラス84が形成され液晶が注入されて液晶層82が形成されて液晶表示素子D11が完成する。液晶表示素子D11の個別電極は光電変換素子S11の上部電極と共用されている。つまり、入力部の一部が(又は出力部の一部が)出力部の一部(入力部の一部)を構成している。図1(a)においてD11の各層又は部材81~84は省略している。

【0043】

図1(b)において実線で示したL1は画像情報光であり、レンズ系により得たい情報を結像したものや、原稿と上部ガラス84を直接密着させた場合の原稿からの反射光を示している。画像表示をする場合には液晶表示素子の電極間の電位により液晶層82の光学特性を変化させて入射光L2を反射光L3として反射させたり吸収や拡散させたりして表示を行なう。

30

【0044】

ここで本実施例で使用している光電変換素子S11~S33の撮像中(入力中)の動作について説明する。図5(a)及び図5(b)はそれぞれ本実施例のリフレッシュモードおよび光電変換モードの動作を示す光電変換素子の模式的エネルギーバンド図で図1(b)の各層の厚さ方向の状態を表している。2はITOで形成された下部電極(以下G電極と記す)である。7は電子、ホール共に通過を阻止するSiNで形成された絶縁層であり、その厚さは少なくともトンネル効果により電子、ホールが移動できない程度の厚さである500オングストローム以上に設定される。4は水素化アモルファスシリコン(a-Si)の真性半導体i層で形成された光電変換半導体層、5は光電変換半導体層4にホールの注入を素子するa-Siのn層の注入阻止層、6はAlで形成される上部電極(以下D電極と記す)である。撮像中において本光電変換素子にはD電極、G電極の電圧の印加の仕方によりリフレッシュモードと光電変換モードという2種類の動作がある。

40

【0045】

リフレッシュモードの図5(a)において、D電極はG電極に対して負の電位が与えられており、i層4中の黒丸で示されたホールは電界によりD電極に導かれる。同時に白丸で示された電子はi層4に注入される。このとき一部のホールと電子はn層5、i層4において再結合して消滅する。十分に長い時間この状態が続けばi層4内のホールはi層4から掃き出される。

50

## 【0046】

この状態から光電変換モードの図5(b)にするにはD電極はG電極に対して正の電位を与える。するとi層4中の電子は瞬時にD電極に導かれる。しかしホールはn層5が注入阻止層として働くためi層4に導かれることはない。この状態でi層4内に光が入射すると、光は吸収され電子・ホール対が発生する。この電子は電界によりD電極に導かれ、ホールはi層4内を移動しi層4と絶縁層7の界面に達する。しかし、絶縁層7内には移動できないため、i層4内に留まることになる。このとき電子はD電極に移動し、ホールはi層4内の絶縁層7界面に移動するため、素子内の電気的中性を保つため電流がG電極から電流が流れる。この電流は光により発生した電子・ホール対に対応するため、入射した光に比例する。ある期間光電変換モードの図5(b)を保った後、再びリフレッシュモードの図5(a)の状態になると、i層4に留まっていたホールは前述のようにD電極に導かれ、同時にこのホールに対応した電流が流れる。このホールの量は光電変換モード期間に入射した光の総量に対応する。この時i層4内に注入される電子の量に対応した電流も流れるが、この量はおよそ一定なため差し引いて検出すればよい。つまり、本実施例においての光電変換素子はリアルタイムに入射する光の量を出力すると同時に、ある期間に入射した光の総量も出力することができる。このことは本実施例の光電変換素子の大きな特徴といえる。

10

## 【0047】

しかしながら、何らかの理由により光電変換モードの期間が長くなったり、入射する光の照度が強い場合、光の入射があるにもかかわらず電流が流れないことがある。これは図5(c)のように、i層4内にホールが多数留まり、このホールのためi層4内の電界が小さくなり、発生した電子がD電極に導かれなくなりi層4内のホールと再結合してしまうからである。この場合、再びリフレッシュモードにすればi層4内のホールは掃き出され次の光電変換モードでは再び光に比例した電流が得られる。

20

## 【0048】

また、前述の説明において、リフレッシュモードでi層4内のホールを掃き出す場合、全てのホールを掃き出すのが理想であるが、一部のホールを掃き出すだけでも効果はあり、前述と等しい電流が得られ、問題はない。つまり、次の光電変換モードでの検出機会において図5(c)の状態になっていなければよく、リフレッシュモードでのD電極のG電極に対する電位、リフレッシュモードの期間およびn層5の注入阻止層の特性を決めればよい。また、さらにリフレッシュモードにおいてi層4への電子の注入は必要条件でなく、D電極のG電極に対する電位は負に限定されるものでもない。ホールが多数i層4に留まっている場合には例えD電極のG電極に対する電位が正の電位であってもi層内の電界はホールをD電極に導く方向に加わるからである。n層5の注入阻止層の特性も同様に電子をi層4に注入できることが必要条件ではない。

30

## 【0049】

次に本実施例で使用されている光電変換素子S11~S33の画像表示中(出力中)の動作について説明する。画像表示中にはi層4に光が入射してもi層4内の電荷が移動してはならない。もし移動すると表示のために保持していた電位が変化してしまうからである。これを満たすには図6(a)及び図6(b)で示した図6(a)の電子充満モードと図6(b)のホール充満モードがある。

40

## 【0050】

電子充満モードの図6(a)において、D電極はG電極に対して負の電位が与えられており、これは先に説明した図5(a)のリフレッシュモードと同様の動作の後、十分に電子がi層4に注入されると電界は絶縁層7のみ加わり、i層4には電子が自由に移動できるため電界が加わらなくなる。この状態が電子充満モードの図6(a)である。電子充満モードの図6(a)においてi層4に光が入射し、電子およびホールが発生してもi層4に電界が加わっていないため、ホールはほとんど移動できず、i層4には電子が多数存在しているため、ホールはすぐ再結合して消滅してしまう。また、熱によって電子もしくはホールが発生しても同様である。つまり、光の入射や熱によっても各層内の電界は変化せず

50



、電界は絶縁層 7 のみに加わり、絶縁層 7 のみの誘電膜で形成されたコンデンサと同じ特性を示す。

【 0 0 5 1 】

ホール充満モードの図 6 ( b ) においては D 電極は G 電極に対して正の電位が与えられており、これは先に説明した図 5 ( b ) の光電変換モードと同様であり、ある期間は光に対応した電荷が移動し、各層の電界は変化する。しかし、その後は図 5 ( c ) のように、i 層 4 内に光や熱により発生したホールが多数留まり、このホールのため最終的には電界が加わらなくなる。この状態がホール充満モードの図 6 ( b ) である。ホール充満モードの図 6 ( b ) において i 層 4 に光が入射し、電子およびホールが発生しても i 層 4 に電界が加っていないため電子はほとんど移動できず、i 層 4 には多数ホールが存在しているため、電子はすぐ再結合して消滅してしまう。また、熱によって電子もしくはホールが発生しても同様である。つまり、光の入射や熱によっても各層内の電界は変化せず、電界は絶縁層 7 のみに加わり、絶縁層 7 のみの誘電膜で形成されたコンデンサとほぼ同じ特性を示す。

10

【 0 0 5 2 】

つまり図 6 ( a ) 及び図 6 ( b ) で示したように、本実施例による光電変換素子は D 電極、G 電極の電位によらず、絶縁層 7 のみの誘電膜で形成されたコンデンサとほぼ同じ特性が得られる。絶縁層 7 は光の入射や熱によっても安定したリーク電流のない特性を持つ SiN で形成されているため、画像表示中において表示電位は変化せず、良好な表示が行なえる。また、電子充満モードの図 6 ( a ) とホール充満モードの図 6 ( b ) で異なる点は、電子充満モードの図 6 ( a ) は積極的に D 電極から電子を注入しているため、瞬時に電界が安定するのに対し、ホール充満モードの図 6 ( b ) ではある程度の時間がかかる。低速で動作させる場合は図 6 ( a ) 及び図 6 ( b ) のどちらのモードでも問題はないが、高速で動作させる場合は電子充満モードの図 6 ( a ) が有利であり好ましい。この場合、いかなる表示電位の場合にも G 電極の電位が D 電極の電位より高くなるように片側の電極の電位を制御すればよい。

20

【 0 0 5 3 】

このように本実施例における光電変換素子 S 1 1 ~ S 3 3 は定期的にリフレッシュすれば入射した光に比例した光電流を出力する光センサとして動作し、画像表示中には良好なコンデンサとして表示電位を保持するように動作する。また電子充満モード中の動作はリフレッシュとしても働いているため画像表示中にリフレッシュ効果があり必ずしも積極的にリフレッシュしなくともよい。

30

【 0 0 5 4 】

次に図 3 と図 7 によって本実施例の固体撮像表示装置の撮像動作について説明する。図 7 は本実施例の動作の一例を示すタイミングチャートである。撮像中においては液晶ドライバ DR 内のスイッチ SW d は OFF しておく。

【 0 0 5 5 】

はじめにシフトレジスタ SR 1 および SR 2 により制御配線 g 1 ~ g 3、s 1 ~ s 3 に Hi が印加される。すると転送用 TFT・T 1 1 ~ T 3 3 とスイッチ M 1 ~ M 3 が ON し導通し、全光電変換素子 S 1 1 ~ S 3 3 の D 電極は GND 電位になる ( 積分検出器 Amp の入力端子は GND 電位に設計されているため )。同時にリフレッシュ制御回路 RF が Hi を出力しスイッチ SW g が ON し全光電変換素子 S 1 1 ~ S 3 3 の G 電極はリフレッシュ用電源 V g により正電位になる。すると全光電変換素子 S 1 1 ~ S 3 3 はリフレッシュモードになりリフレッシュされる。つぎにリフレッシュ制御回路 RF が Lo を出力しスイッチ SW s が ON し全光電変換素子 S 1 1 ~ S 3 3 の G 電極は読み取り用電源 V s により負電位になる。すると全光電変換素子 S 1 1 ~ S 3 3 は光電変換モードになり初期化される。この状態でシフトレジスタ SR 1 および SR 2 により制御配線 g 1 ~ g 3、s 1 ~ s 3 に Lo が印加される。すると転送用 TFT・T 1 1 ~ T 3 3 とスイッチ M 1 ~ M 3 が OFF し、全光電変換素子 S 1 1 ~ S 3 3 の D 電極は DC 的にはオープンになるがコンデンサ特性によって電位は保持される。この状態で一定読取り期間 t の間、画像情報光が全光電

40

50

変換素子S11～S33に入射される。すると光の入射があった光電変換素子は発生した電荷のため素子の電位は変化する。

【0056】

つぎにシフトレジスタSR1により制御配線g1にHiの制御パルスが印加され、シフトレジスタSR2の制御配線s1～s3への制御パルス印加によって転送用TF T・T11～T13、スイッチM1～M3を通してv1～v3が順次出力される。同様にシフトレジスタSR1, SR2の制御により他の光信号も順次出力される。これにより二次元の画像情報がv1～v9として得られる。静止画像の場合はここまでの動作であるが、動画情報を得る場合にはここまでの動作を繰り返す。

【0057】

画像表示動作させる場合は、シフトレジスタSR2の制御でスイッチM1～M3をOFFさせ、液晶ドライバDR内のスイッチSWdをONする。またリフレッシュ制御回路RFの出力をHiにし、スイッチSWgをONさせ、全光電変換素子S11～S33のG電極に正の電位を与え、光電変換素子が電子充満モードで良好なコンデンサとして動作するよう制御する。その後、データ制御回路CONTにより各信号配線SIGに表示電位を出力させながら制御配線g1～g3の制御パルスにより各画素の光電変換素子に表示電位を転送する。光電変換素子はこの電位を保持し、その間液晶表示素子が表示し続ける。この時液晶表示素子の共通電極はデータ制御回路CONTにより良好な表示特性が得られるよう制御する。

【0058】

本実施例では9個の画素を3×3に二次元配置し、3画素ずつ同時に、3回に分割して撮像・表示を行ったが、これに限らず、例えば縦横1mmあたり5×5の画素を2000×2000個の画素として二次元配置すれば40cm×40cmの画像入出力装置ができる。例えばこれをコンピュータと組み合わせ、ライトペンの出力を光学的に光電変換素子内に導く構成にすれば、画像を見ながらライトペンで動作を指示するCADシステムに応用できる。この場合CRTやデジタイザを用いたCADシステムよりはるかに小型軽量の使い勝手の良いシステムになる。

【0059】

本実施例において光電変換素子と液晶表示素子を上下の位置関係に配置し、電極を共用し、製造プロセスを簡略化し、コストダウンを図っている。しかし、本発明はこの構成に限

【0060】

また表示のための光出力を上側に、撮像のための光入射を下側からとしたが、これに限らず「表示・撮像共に上側もしくは下側」、「表示を下側・撮像を上側」に構成してもよい。この場合、構成に応じて透明電極材料、反射電極材料、拡散電極材料を使い分けて各電極を構成すればよい。

【0061】

また表示素子として液晶を使用したものに限るものではない。電極の電位により表示を行なう素子であれば本発明に適用可能である。また表示装置は反射型のみならず、透過型でもよい。

【0062】

本発明の光電変換素子を利用したコンデンサは画像表示中(画像出力中)において光が入射しても良好なコンデンサ特性を得られるため、上記のような各種自由度が得られているのである。

【0063】

また本実施例において撮像と表示を別々に説明したが、例えば交互に撮像、表示を繰り返せば、事実上、同時に動作させているのと同様であり、撮像・表示を同時に行なえる装置として汎用的に応用することができる。

10

20

30

40

50

## 【 0 0 6 4 】

図 8 ( a ) 乃至図 8 ( c ) は夫々本発明の別の実施例に係る、画像読み取り方法を説明するための画像入出力装置の全体の斜視図である。

## 【 0 0 6 5 】

図 8 ( a ) の本実施例の画像入出力装置 1 5 0 は、ディスプレイ部 1 0 1 を保護するカバー（以後、単に蓋ともいう）1 0 4 のディスプレイ面に対向する面上に、白色の記録板 1 0 2 が配置されており、図にはその白色の記録板 1 0 2 の上に文字入力用ペン 1 0 3 を用いて文字を書いた状態が示されている。なお、記録板 1 0 2 は白色の記録板 1 0 2 に限らず、文字等の所望の情報が表示可能でイメージセンサ部で文字等の情報が読取り可能なものであればよい。

10

## 【 0 0 6 6 】

ここで本体 1 0 5 側に設けられたディスプレイ部 1 0 1 は、ディスプレイ機能とイメージセンサ機能を有する。

## 【 0 0 6 7 】

即ち、ディスプレイ部である画像出力部とイメージセンサ部である画像入力部の一部が共通化して構成されている。ここで、ディスプレイ部とイメージセンサ部の位置的な関係は特に限定されないが、たとえば上述した図 1 ( a ) 及び図 1 ( b ) に示されるような構成のものが好適に使用可能である。

## 【 0 0 6 8 】

本実施例では、ディスプレイ部は液晶ディスプレイを用いており、又イメージセンサはアモルファスシリコンを利用した光電変換素子を用いている。

20

## 【 0 0 6 9 】

ディスプレイ部 1 0 1 ( イメージセンサ部でもある ) の背面には原稿面を照射する L E D などの原稿読み取り用光源 ( 不図示 ) が配置されている。

## 【 0 0 7 0 】

また、図中 1 0 6 は操作部であり、電源スイッチやキーボードなど必要に応じた操作系が配置される。加えて本体内には画像入出力装置で取扱う情報や該装置を動作させる情報を処理する情報処理部、各種情報などを記憶するメモリー、画像入出力装置を駆動するための電源などが内蔵されている。但し、電源は外部から電力を供給しても良く、装置の操作も装置外部からのコマンドによっても良く、これらは適宜変更・変形可能である。

30

## 【 0 0 7 1 】

本例においてはたとえばイメージセンサから読み取られる画像情報はメモリに格納され、その後情報処理部の画像処理部により画像処理が行われる。画像処理が行われた情報は、ディスプレイ部 1 0 1 に必要に応じて表示される、もしくはメモリ 1 0 に格納された後液晶ディスプレイに表示される。

## 【 0 0 7 2 】

又、画像入出力装置の操作部 1 0 6 の操作によって、電源の O N ・ O F F や画像読み取り、画像表示動作の実行あるいは画像表示の拡大を行う場合の倍率の設定を必要に応じて行なえる。

## 【 0 0 7 3 】

図 8 ( b ) は、図 8 ( a ) の状態の後にディスプレイ部カバー 1 0 4 を、本体 1 0 5 上へ載せた状態即ち蓋をした状態である。

40

## 【 0 0 7 4 】

図 8 ( b ) の状態の前に、たとえば操作部 1 0 6 にある [ 読み取り ] キーが押されていると、図 8 ( b ) の状態において記録板 1 0 2 に書かれている文字が、本体 1 0 5 側の光電変換素子に読み取られる。

## 【 0 0 7 5 】

図 8 ( c ) は、図 8 ( b ) の状態の後にディスプレイ部カバー 1 0 4 を、本体 1 0 5 側から離れた状態、即ち蓋を開けた状態である。図 8 ( c ) は、図 8 ( b ) の状態において記録板 1 0 2 に書かれている文字を本体 1 0 5 側の光電変換素子によって読み取り、情報処

50

理部により画像処理を行なって、該画像処理が行われた情報を本体 105 側内の液晶ディスプレイに表示された状態である。

【0076】

次に本実施例の動作について図9のフローチャート及び図8の模式的斜視図を用いて更に説明を行う。

【0077】

まず第一に、電源スイッチをONさせ、記録板102の上に画像入力用ペン103を用いて読み取りを行いたい画像(文字)を書く。そして、操作部106にある[読み取り]キーを押す。そしてディスプレイ部カバー104を閉じることによって記録板102上の情報を読み取る(ステップ(a))。

10

【0078】

読み取られた画像はメモリに記憶され(ステップ(b))、同時に入力されたデータを左右反転する画像処理が行われる(ステップ(c))。そしてディスプレイ部カバー4を開け、操作部106にある[表示]キーを押す。そこで、画像が液晶ディスプレイ(ディスプレイ部101)に表示される(ステップ(e))。

【0079】

その状態でたとえば操作部106にある[拡大]キーを一度押すと、再度ステップ(c)及びステップ(e)を行ない、液晶ディスプレイに表示されていた文字は例えば2倍の大きさになる。更に[拡大]キーをもう一度押すと再度ステップ(c)及びステップ(e)段階となり、表示されていた文字は元の文字の4倍の大きさになる。この画像処理は倍率の変化にとどまらず、画線強調、色変換、画像の部分置きかえ、画像の移動などでもよい。

20

【0080】

その状態で操作部106にある[メモリ]キーを押すとステップ(d)を行ない、元の4倍の大きさの文字がメモリに記憶され、必要に応じて液晶ディスプレイにメモリされた情報を表示することができる。メモリーは半導体を利用したICが好ましいが、フロッピーディスクのような磁気記録媒体や光を利用した光ディスク、その他の記憶素子が適用できるのは言うまでもない。

【0081】

このように本実施例においては、ディスプレイ部カバー104上の記録板102に手書きをした文字、絵又は図面のような画像を、ディスプレイ部カバー104の開け閉めにより、イメージセンサへ容易に入力することができる。

30

【0082】

又、記録板102への画像入力は、ホワイトボード等を使用すれば一般に用いられるサインペンが使用できるため、簡単に書き換えができる。更にイメージセンサをカラー対応にすることにより、多色のサインペンを用いて、画像をカラーで入力することが可能となる。もちろん記録板102上に写真などの原稿を貼付すれば写真などの情報も入力可能である。

【0083】

本発明の画像入出力装置は、本実施例に示したものに限定するものではない。つまり、同一面に2次元の画像入力部の画像入力用読み取り手段と2次元の画像出力部の画像出力用表示手段を配置し、前記読み取り手段により入力した画像の処理を行う画像処理手段を有し、前記2次元の画像入力用読み取り手段と2次元の画像出力用表示手段が配置される同一面を保護する為の蓋を有する画像入出力装置であって、前記2次元の画像入力用読み取り手段と2次元の画像出力用表示手段が配置される同一面に対向している前記保護用の蓋の片面に、白色の記録板等の表示記録板が配置されていてもよい。

40

【0084】

又、蓋を有していなくとも図15に示されるように、ディスプレイ部101を原稿120上に向けて対向させるようにしても良いことは明らかである。

【0085】

50

2次元の画像入力用読み取り手段は、安価で大画面のものが作製できるアモルファスシリコンのイメージセンサのみならず、高速読み取りが可能となる微結晶シリコン及び多結晶シリコンイメージセンサや、光源に赤外線や紫外線を用いることにより検知可能となる赤外線センサや紫外線センサでもよい。

【0086】

同様に2次元の画像出力用表示手段は、比較的安価で大画面のものが作製でき、光センサと同様な構成で必要な素子を形成できるので液晶ディスプレイとすることは好適であるが、液晶ディスプレイに限るものでなく、より高精細な表示が可能な平面CRTやより明るい表示が可能なプラズマディスプレイをも適用することはできる。

【0087】

又、本実施例はプリンター等の記録手段を構成してはいないが、本発明の画像入出力装置にプリンター等の記録手段を構成することが容易に考えられることは言うまでもない。

【0088】

図10は本発明の更に別の実施例を示す画像入出力装置における画像入力部の概略的全体回路図、図11(a)は本実施例中の1画素に相当する各構成素子の模式的平面図、および図11(b)は図11(a)のAB線での模式的断面図である。図10においてS111~S133は光電変換素子で下部電極側をG、上部電極側をDで示している。C111~C133は蓄積用コンデンサ、T111~T133は転送用TF Tである。Vsは読み出し用電源、Vgはリフレッシュ用電源であり、それぞれスイッチSw s, Sw gを介して全光電変換素子S111~S133のG電極に接続されている。スイッチSw sはインバータを介して、スイッチSw gは直接にリフレッシュ制御回路RFに接続されており、リフレッシュ期間はスイッチSw gがON、その他の期間はスイッチSw sがONするよう制御されている。1画素は1個の光電変換素子、コンデンサ、およびTF Tで構成され、その信号出力は信号配線SIGにより検出用集積回路ICに接続されている。本実施例の光電変換装置は計9個の画素を3つのブロックに分け1ブロックあたり3画素の出力を同時に転送しこの信号配線を通して検出用集積回路によって順次出力に変換され出力される。また1ブロック内の3画素を横方向に配置し、3ブロックを順に縦に配置することにより各画素を2次元的に配置している。

【0089】

図中破線で囲んだ部分は大面積の同一絶縁基板上に形成されているが、このうち第1画素に相当する部分の平面図を図11(a)に示す。S111は光電変換素子、T111はTF T、C111はコンデンサ、SIGは信号配線である。本実施例においてはコンデンサC111と光電変換素子S111とは特別に素子を分離しておらず光電変換素子S111の電極の面積を大きくすることによりコンデンサC111を形成している。これは本実施例の光電変換素子とコンデンサが同じ層構成であるから可能で本実施例の特徴でもある。また図中破線A-Bで示した部分の断面図を図11(b)に示す。また、画素上部にはパッシベーション用窒化シリコン膜SiNが形成されている。光電変換素子部の裏面側より原稿照射用光が原稿に照射され、その反射光が光電変換素子に入射される。図11(b)において、2はCr等の下部電極、7はSiO, SiN等の絶縁層、4はi型の光電変換半導体層、5はn型のホール注入阻止層、6は上部電極である。なお、本実施例で用いられる光電変換素子は図5(a)乃至図5(c)で説明した光電変換素子と同じ動作原理によるものである。

【0090】

次に図10と図12によって本実施例の光電変換装置の動作について説明する。図12は本実施例の動作の一例を示すタイミングチャートである。

【0091】

はじめにシフトレジスタSR1およびSR2により制御配線g11~g13, s11~s13にHiが印加される。すると転送用TF T・T111~T133とスイッチM11~M13がONし導通し、全光電変換素子S111~S133のD電極はGND電位になる(積分検出器Ampの入力端子はGND電位に設計されているため)。同時にリフレッシュ

10

20

30

40

50

制御回路  $RF_1$  が  $Hi$  を出力しスイッチ  $SW_g$  が  $ON$  し全光電変換素子  $S_{111} \sim S_{133}$  の  $G$  電極はリフレッシュ用電源  $V_g$  により正電位になる。すると全光電変換素子  $S_{111} \sim S_{133}$  はリフレッシュ動作になりリフレッシュされる。つぎにリフレッシュ制御回路  $RF_1$  が  $Lo$  を出力しスイッチ  $SW_s$  が  $ON$  し全光電変換素子  $S_{111} \sim S_{133}$  の  $G$  電極は読み取り用電源  $V_s$  により負電位になる。すると全光電変換素子  $S_{111} \sim S_{133}$  は光電変換動作になり同時にコンデンサ  $C_{111} \sim C_{133}$  は初期化される。この状態でシフトレジスタ  $SR_{11}$  および  $SR_{12}$  により制御配線  $g_{11} \sim g_{13}$ ,  $s_{11} \sim s_{13}$  に  $Lo$  が印加される。すると転送用  $TFT \cdot T_{111} \sim T_{133}$  とスイッチ  $M_{11} \sim M_{13}$  が  $OFF$  し、全光電変換素子  $S_{111} \sim S_{133}$  の  $D$  電極は  $DC$  的にはオープンになるがコンデンサ  $C_{111} \sim C_{133}$  によって電位は保持される。しかしこの時点では照射光は入射されていないため全光電変換素子  $S_{111} \sim S_{133}$  には光を入射されず光電流は流れない。この状態で照射光がパルスの又は連続的に出射され原稿に照射されると、その反射光がそれぞれの光電変換素子  $S_{111} \sim S_{133}$  に入射する。この光は原稿の画像の情報が含まれている。この光により流れた光電流は電荷としてそれぞれのコンデンサ  $C_{111} \sim C_{133}$  に蓄積され、入射光の照射終了後も保持される。つぎにシフトレジスタ  $SR_{11}$  により制御配線  $g_{11}$  に  $Hi$  の制御パルスが印加され、シフトレジスタ  $SR_{12}$  の制御配線  $s_{11} \sim s_{13}$  への制御パルス印加によって転送用  $TFT \cdot T_{111} \sim T_{113}$ 、スイッチ  $M_{11} \sim M_{13}$  を通して  $v_{11} \sim v_{13}$  が順次出力される。同様にシフトレジスタ  $SR_{11}$ ,  $SR_{12}$  の制御により他の光信号も出力される。これにより原稿上の2次元情報が  $v_{11} \sim v_{19}$  として得られる。静止画像を得る場合はここまでの動作であるが動画像を得る場合はここまでの動作を繰り返す。

10

20

#### 【0092】

本実施例では光電変換素子の  $G$  電極が共通に接続され、この共通の配線を、スイッチ  $SW_s$  とスイッチ  $SW_g$  を介してリフレッシュ用電源  $V_g$  と読み取り用電源  $V_s$  の電位に制御しているため、全光電変換素子を同時にリフレッシュ動作と光電変換動作に切り換えることができる。このため、複雑な制御をすることがなく、1画素あたり1個の  $TFT$  で光出力を得ることができる。

#### 【0093】

本実施例では9個の画素を  $3 \times 3$  に2次元配置し3画素ずつ同時に、3回に分割して転送・出力したがこれに限らず、例えば縦横1mmあたり  $5 \times 5$  個の画素を  $2000 \times 2000$  個の画素を2次元的に配置すれば  $40 \text{ cm} \times 40 \text{ cm}$  の画像入力部が得られる。

30

#### 【0094】

図13、図14に  $2000 \times 2000$  個の画素を持つ画像入出力装置の実装の一例を示す概念図を示す。たとえば  $2000 \times 2000$  個の画素を有する画像入出力装置を構成する場合、図10に示した破線内の素子を縦横に数を増やせばよいが、この場合、制御配線も  $g_{11} \sim g_{12000}$  と  $2000$  本になり、信号配線  $SIG$  も  $sig_{11} \sim sig_{12000}$  と  $2000$  本になる。又、シフトレジスタ  $SR_{11}$  や検出用集積回路  $IC$  も  $2000$  本の制御及び処理をしなければならず大規模となる。これをそれぞれ1チップの素子で行うことは、1チップの規模が非常に大きくなり製造時の歩留りやコストで不利になる。そこで、シフトレジスタ  $SR_{11}$  は、例えば100段毎に1個のチップに形成し、20個 ( $SR_{11-1} \sim SR_{11-20}$ ) を使用すればよい。又、検出用集積回路も100個の処理回路毎に1個のチップに形成し、20個 ( $IC_1 \sim IC_{20}$ ) を使用する。

40

#### 【0095】

図13では、左側 ( $L$ ) に20チップ ( $SR_{11-1} \sim SR_{11-20}$ ) と下側 ( $D$ ) に20チップ実装し、1チップあたり100本の制御配線と信号配線を各々ワイヤーボンディングでチップと接続している。図13中破線部は図10の破線部に相当する。又、外部への接続は省略している。又、 $SW_g$ ,  $SW_s$ ,  $V_g$ ,  $V_s$ ,  $RF$  等も省略している。検出集積回路  $IC_1 \sim IC_{20}$  からは20本の出力 ( $Vout$ ) があるが、これらはスイッチ等を介して1本にまとめたり、20本をそのまま出力して並列処理すればよい。

#### 【0096】

50

図14では更に別の実施例を示す。ここでは左側(L)に10チップ(SR11-1~SR11-10)、右側(R)に10チップ(SR11-11~SR11-20)、上側(U)に10チップ(IC1~10)、下側(D)に10チップ(IC11~20)を実装している。この構成は上下左右側(U, D, L, R)にそれぞれ各配線を1000本ずつに振り分けているため、更に各辺の配線の密度が小さくなり、又、各辺におけるワイヤーボンディングの密度も小さくなり歩留りが一層向上する。配線の振り分けは、左側(L)にg11, g13, g15, ..., g11999、右側(R)にg12, g14, g16, ..., g12000とする。つまり、奇数番目の制御線を左側(L)に、偶数番目の制御線を右側(R)に振り分ける。こうすることにより、各配線は等間隔に引き出され配線されるので、密度の集中がなく歩留りが向上する。又、上側(U)及び下側(D)への配線も同様に奇数番目と偶数番目で振り分ければよい。又、図示してはいないが更に他の実施例として、配線の振り分けは左側(L)にg11~g1100, g1201~g1300, ..., g11801~g11900、右側(R)にg1101~g1200, g1301~g1400, ..., g11901~g12000とする方法がある。つまり、1チップ毎に連続な制御線を振り分け、これを左右側(L, R)交互に振り分ける。こうすることにより、1チップ内は連続的に制御可能となり、装置の駆動タイミングが更に容易にとれるようになり、回路を複雑にする必要がないのでより安価なICチップが使用可能になる。又、上側(U)及び下側(D)への配線も同様に1チップ毎に連続に振り分ければよく、連続な処理が可能となり安価な回路を使用することができる。

10

## 【0097】

又、図13、図14ともに、1枚の基板上に破線部の回路を形成した後、その基板上にチップを実装してもよいし、別の大きな基板上に破線部の回路基板とチップを実装してもよい。又、チップをフレキシブル基板上に実装して、破線部の回路基板に張り付け接続してもよい。

20

## 【0098】

またこのような非常に多くの画素をもつ大面積の画像入力部を複雑な工程を経て形成される光センサを利用して作製することは難しかったが、本発明の画像入力部の作製工程は各素子を共通な膜を利用しているため、各素子に同時に形成することができるため工程数が少なく、簡易的な工程で済み、よって高歩留まりが可能で低コストで大面積・高性能の画像入力部の生産を可能としている。また、コンデンサと光電変換素子とを同じ素子内で構成でき、実質上素子を半減することが可能でさらに歩留まりを向上できる。

30

## 【0099】

以上の説明から明らかなように、本発明の光電変換素子は実施例で示したものに限定するものではない。つまり第一の電極層、ホールおよび電子の移動を阻止する絶縁層、光電変換半導体層、第二の電極層があり、第二の電極層と光電変換半導体層との間に光電変換半導体層へのホールの注入を阻止する注入阻止層があればよく、たとえば半導体と電極の仕事関数の差からできるショットキー・バリア層でもよい。また、以上説明において、ホールと電子とを逆にし構成してもよい。たとえば注入阻止層はp層でもよい。この場合、電圧や電界の印加を逆にし、他の構成部を構成すれば同様の動作となる。さらに光電変換半導体層は光が入射して電子、ホール対を発生する光電変換機能をもっていればよい。層構成も一層でなく多層で構成していてもよく、また連続的に特性が変化していてもよい。

40

## 【0100】

同様にTFETにおいてもゲート電極、ゲート絶縁膜、チャンネル形成が可能な半導体層、オーミックコンタクト層、主電極があればよい。たとえばオーミックコンタクト層はp層でもよく、この場合ゲート電極の制御の電圧を逆にしてホールをキャリアとして使用すればよい。

## 【0101】

またさらに絶縁基板も全て絶縁物である必要はなく、導体もしくは半導体上に絶縁物が堆積されたものでもよい。堆積順も逆でもよい。

## 【0102】

50

また同様にコンデンサにおいても下部電極、絶縁層を含んだ中間層、および上部電極があればよく、たとえば光電変換素子やTFTと特別分離しなくとも各素子の電極部と兼用した構成でも良い。

【0103】

また光電変換素子そのものに電荷を蓄える機能もあるため特別なコンデンサ無しでもある一定期間の光情報の積分値を得ることもできる。

【0104】

もちろん、本発明は上記説明に限定されるものではなく、本発明の主旨の範囲内で適宜変形等可能であることはいうまでもない。

【0105】

【発明の効果】

以上説明したように、本発明によれば、画像表示中に光電変換素子に光が入射しても良好なコンデンサ特性を保ち、保持電位が変化せず、表示画像が乱れないため、遮光のための複雑な構造にする必要もなく、設計の自由度が高く、良好な表示特性と良好な撮像特性を持つ、低コストで生産の安易な固体撮像表示装置を提供することができる効果がある。

【0106】

また本発明の固体撮像表示装置内の光電変換素子は注入阻止層が1カ所のみで光の入射量を検出することができ、プロセスの最適化が容易かつ、歩留まりの向上かつ、製造コストの低減が可能で、SN比の高い低コストの光電変換装置を作成することができる。また、第一の電極層/絶縁層/光電変換半導体層においてトンネル効果や、ショットキーバリアを利用していないため、電極材料は自由に選択でき、絶縁層の厚さやその他の制御も自由度が高い。また同時に形成する薄膜電界効果トランジスタ(TFT)等のスイッチ素子及び/又は容量素子とはマッチングが良く、同一膜構成のため共通な膜として同時に形成可能かつ光電変換素子、TFT共に重量な膜構成は同一真空内で同時に形成可能でありさらに光電変換装置を高SN化、低コスト化することができる。

【0107】

また、本発明の画像入出力装置を、同一面に2次元の画像入力部と2次元の画像出力部の機能を有する装置を配置し、前記画像入力部から入力した画像信号の処理を行う画像処理部を有し、前記2次元の画像入力部と2次元の画像出力部が配置される同一面を保護する為の蓋を備え、前記2次元の画像入力部と2次元の画像出力部が配置される面に対向している前記保護用の蓋の片面に、白色等の記録板等の表示板を配置することで、装置全体をより一層小型化且つ低コスト化できる。

【0108】

また、画像入力面の蓋の片面に、記録板等を配置することで、画像入力面に蓋をする動作を行うことにより、記録板等に記載された文字等が自動的に読み取られ、読み取った画像情報をリアルタイムで画像出力面に表示することが可能となり使い勝手が向上する。

【0109】

又、2次元の画像入力部と2次元の画像出力部を、カラー画像対応にすることにより、記録板等にかかれたカラー画像を、そのまま画像出力面に表示することが可能となり、高性能な画像入出力装置を実現することができる。

【0110】

又、以上の説明から明らかなように光電変換素子とTFTを同一の工程において同時に作製することが可能であるので、画像表示用の液晶ディスプレイを駆動するTFTを光電変換素子と同一の基板上に構成することが可能となる。その為、画像入出力装置全体を更に低コスト化することが可能になる。

【図面の簡単な説明】

【図1】(a)は本発明の画像入出力装置の画像入力部及び画像出力部の一部を説明するための好適な一つの模式的平面図、(b)は本発明の画像入出力装置の好適な一つの模式的断面図である。

【図2】座標入力式画像入出力装置の一例を説明するための概略的斜視図である。

10

20

30

40

50



【図3】本発明の画像入出力装置の好適な一つの概略的回路図である。

【図4】(a)は画像入出力装置の一例を説明するための概略的等価回路図、(b)は(a)の光電変換素子を説明するための模式的断面図である。

【図5】(a)乃至(c)は本発明の画像入力部の素子の模式的エネルギーバンド図である。

【図6】(a)乃至(b)は本発明の画像入力部の素子の模式的エネルギーバンド図である。

【図7】本発明の画像入出力装置の駆動を説明するための好適な一つのタイミングチャートである。

【図8】(a)乃至(c)は本発明の好適な一つの画像入出力装置を説明するための模式的斜視図である。 10

【図9】本発明の画像入出力装置の動作の一例を説明するためのフローチャートである。

【図10】本発明の画像入出力装置の好適な一つの概略的回路図である。

【図11】(a)は本発明の画像入出力装置の画像入力部及び画像出力部の一部を説明するための好適な一つの模式的平面図、(b)は本発明の画像入出力装置の好適な一つの模式的断面図である。

【図12】本発明の画像入出力装置の駆動を説明するための好適な一つのタイミングチャートである。

【図13】本発明の画像入出力装置の全体構成の好適な一例を説明するための模式的平面図である。 20

【図14】本発明の画像入出力装置の全体構成の好適な一例を説明するための模式的平面図である。

【図15】本発明の画像入出力装置を説明するための模式的斜視図である。

【符号の説明】

S 1 1 光電変換素子

D 1 1 液晶表示素子

T 1 1 T F T

S I G 信号配線

g 1 制御配線

1 ガラス基板 30

2 下部電極層

4 i 層

5 n 層

6 上部メタル層

7 S i N 層

8 1 配向層

8 2 液晶層

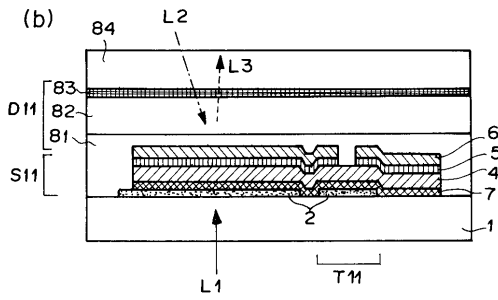
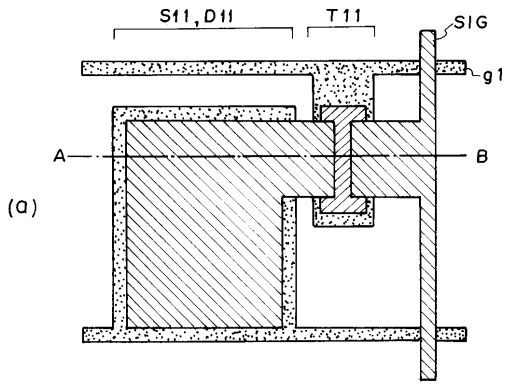
8 3 透明共通電極(対向電極)

8 4 上部ガラス

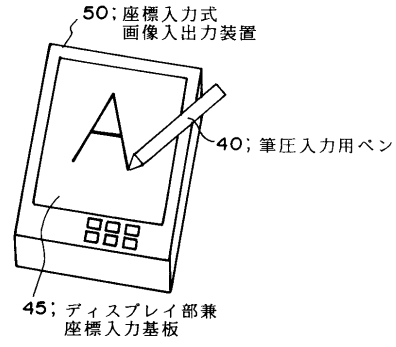
L 2 入射光 40

L 3 反射光

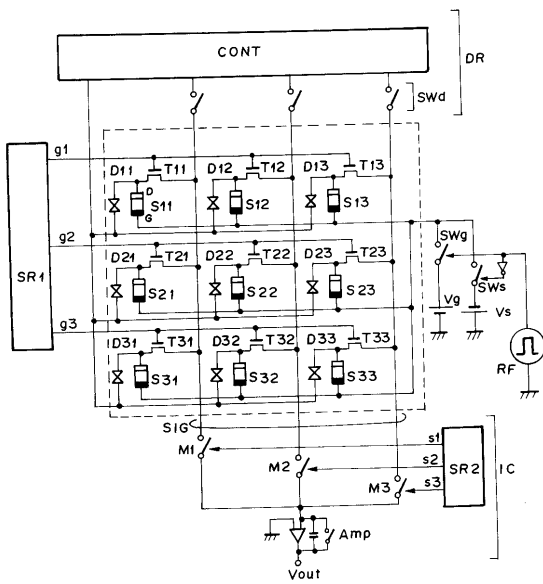
【 図 1 】



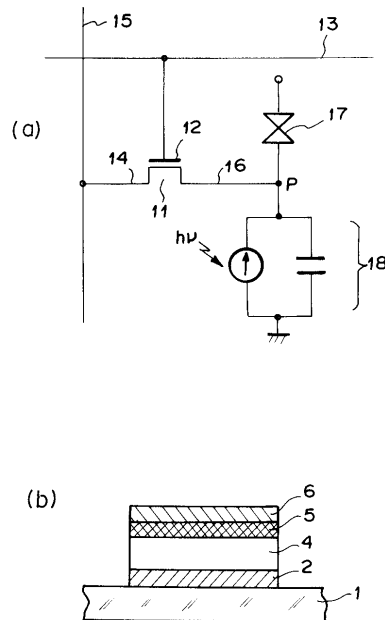
【 図 2 】



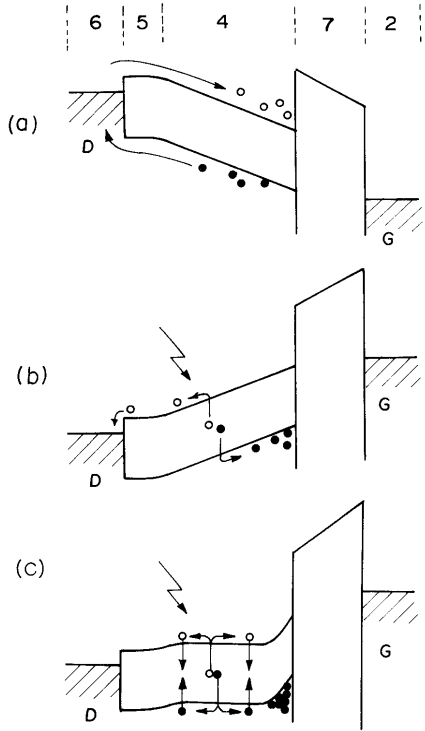
【 図 3 】



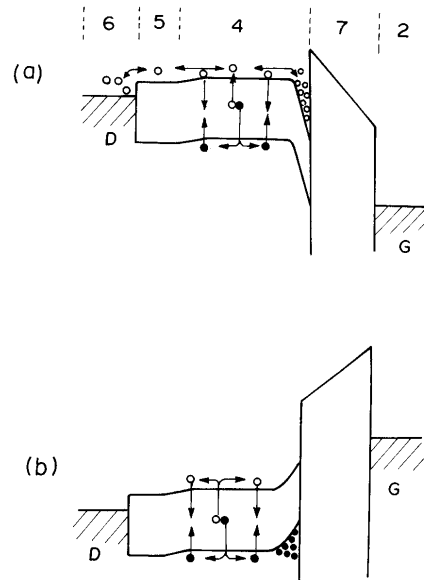
【 図 4 】



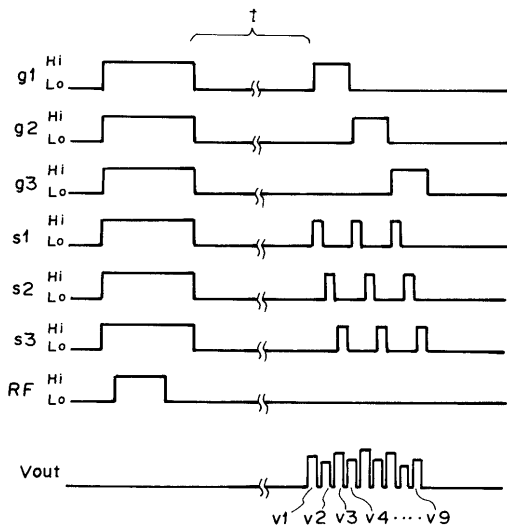
【 図 5 】



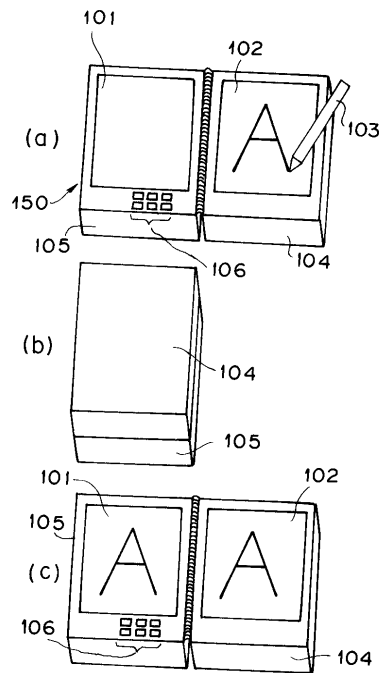
【 図 6 】



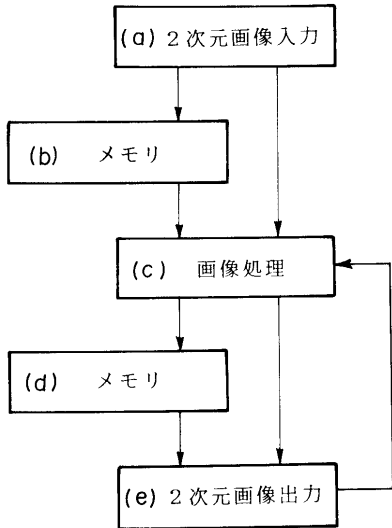
【 図 7 】



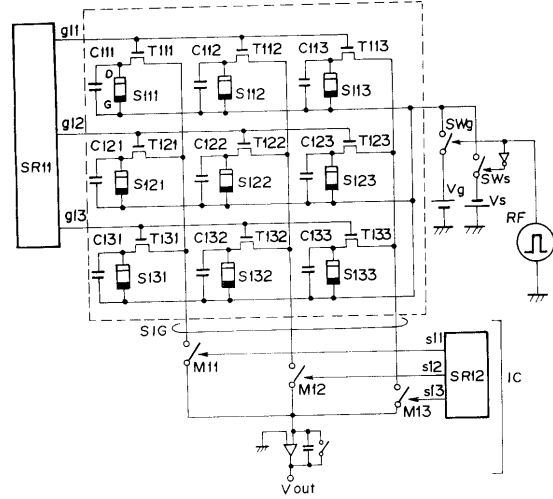
【 図 8 】



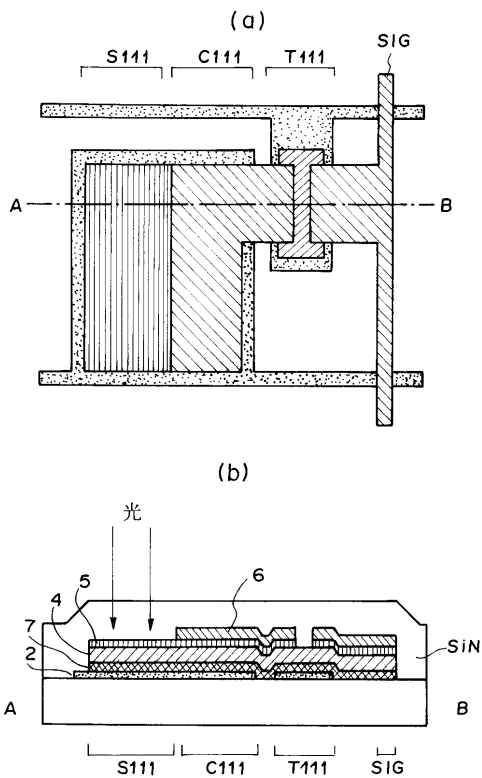
【 図 9 】



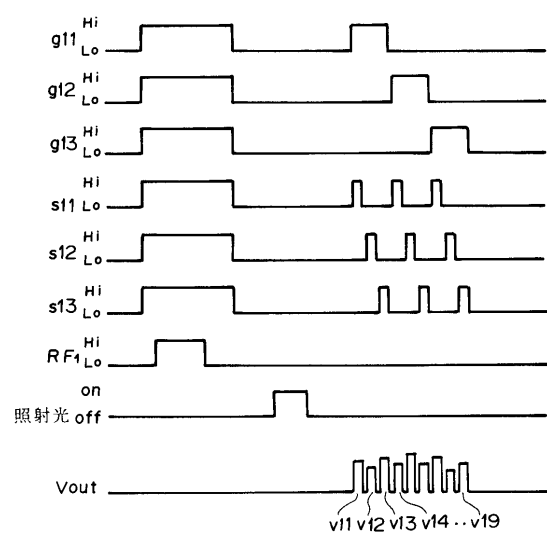
【 図 10 】



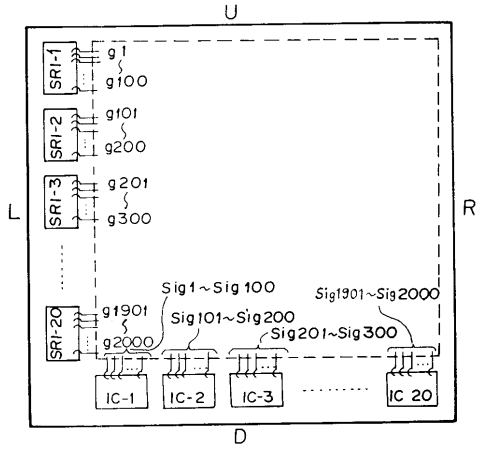
【 図 11 】



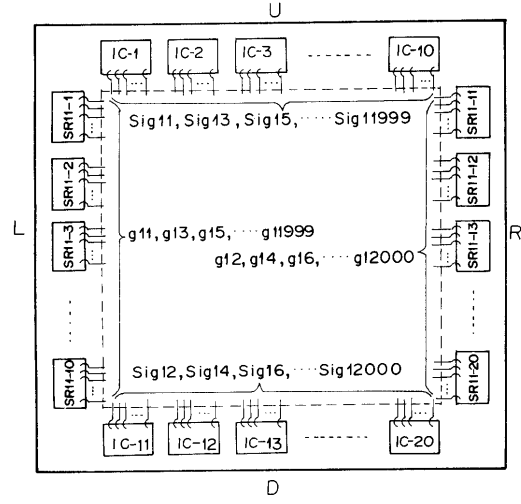
【 図 12 】



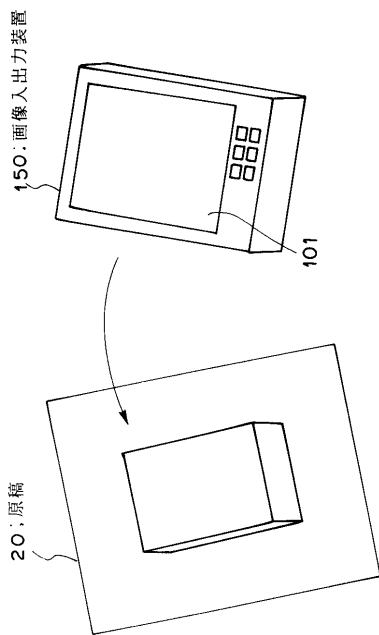
【 図 1 3 】



【 図 1 4 】



【 図 1 5 】



---

フロントページの続き

(72)発明者 水谷 英正  
東京都大田区下丸子3丁目30番2号 キヤノン株式会社内

審査官 恩田 春香

(56)参考文献 特開昭57-141177(JP,A)  
実開平02-008055(JP,U)  
特開昭58-210765(JP,A)  
特開平06-186585(JP,A)  
特開平04-282609(JP,A)

(58)調査した分野(Int.Cl.<sup>7</sup>, DB名)  
H01L 27/14-27/148