



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I517378 B

(45)公告日：中華民國 105 (2016) 年 01 月 11 日

(21)申請案號：103106253

(22)申請日：中華民國 95 (2006) 年 10 月 04 日

(51)Int. Cl. : H01L27/32 (2006.01)

(30)優先權：2005/10/17 日本 2005-302315

(71)申請人：半導體能源研究所股份有限公司(日本) SEMICONDUCTOR ENERGY
LABORATORY CO., LTD. (JP)

日本

(72)發明人：桑原秀明 KUWABARA, HIDEAKI (JP)；大沼英人 OHNUMA, HIDETO (JP)

(74)代理人：林志剛

(56)參考文獻：

CN 1383352A

CN 1588189A

US 2004/0089900A1

US 2005/0218396A1

審查人員：許哲睿

申請專利範圍項數：75 項 圖式數：16 共 94 頁

(54)名稱

半導體裝置及其製造方法

SEMICONDUCTOR DEVICE AND MANUFACTURING METHOD THEREOF

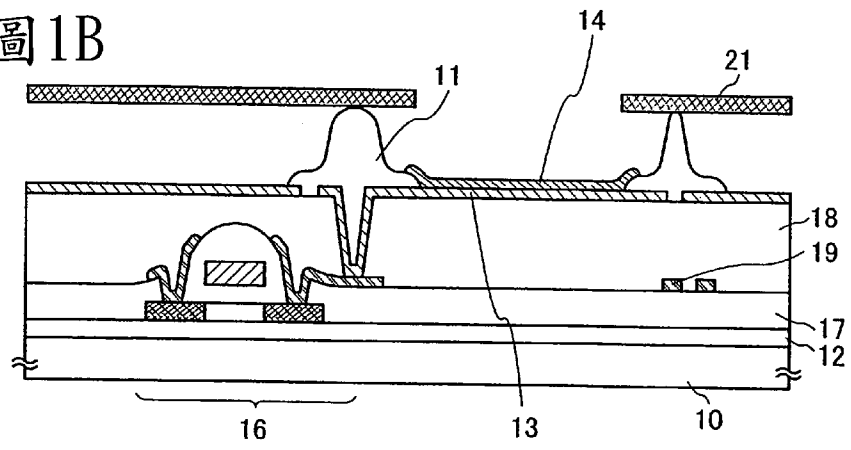
(57)摘要

本發明揭示一種半導體裝置及其製造方法，其目的在於解決如下問題：由於隨著高細緻化而帶來的像素區域的微細化、隨著大面積化而帶來的基板的大型化，由於蒸發時所使用的掩模的精度和撓曲等的原因而產生不良。本發明的技術要點如下：藉由使用設置有由衍射光柵圖形或半透膜構成的具有光強度降低功能的輔助圖案的光掩模或光罩，在顯示區域的像素電極(也被稱為第一電極)上、以及像素電極層周邊，形成具有膜厚不同的部分的隔離壁，而不增加步驟。

As a result of miniaturization of a pixel region associated with an improvement in definition and an increase in a substrate size associated with an increase in area, defects due to precision, bending, and the like of a mask used at the time of evaporation have become issues. A partition including portions with different thicknesses over a pixel electrode (also referred to as a first electrode) in a display region and in the vicinity of a pixel electrode layer is formed, without increasing the number of steps, by using a photomask or a reticle provided with an auxiliary pattern having a light intensity reduction function made of a diffraction grating pattern or a semi-transmissive film.

指定代表圖：

圖 1B



符號簡單說明：

- 10 . . . 基板
- 11 . . . 隔離壁
- 12 . . . 底絕緣膜
- 13 . . . 第一電極
- 14 . . . 包含有機化
合物的層
- 16 . . . TFT
- 17 . . . 疊層
- 18 . . . 絕緣膜
- 19 . . . 佈線
- 21 . . . 蒸發掩模

發明摘要

※申請案號：102106853 (由9513694分割)

※申請日：95.10.4

※IPC分類：H01L 27/32(2006.01)

【發明名稱】(中文/英文)

半導體裝置及其製造方法

Semiconductor device and manufacturing method thereof

● 【中文】

本發明揭示一種半導體裝置及其製造方法，其目的在於解決如下問題：由於隨著高細緻化而帶來的像素區域的微細化、隨著大面積化而帶來的基板的大型化，由於蒸發時所使用的掩模的精度和撓曲等的原因而產生不良。本發明的技術要點如下：藉由使用設置有由衍射光柵圖形或半透膜構成的具有光強度降低功能的輔助圖案的光掩模或光罩，在顯示區域的像素電極（也被稱為第一電極）上、以及像素電極層周邊，形成具有膜厚不同的部分的隔離壁，而不增加步驟。

【 英文 】

As a result of miniaturization of a pixel region associated with an improvement in definition and an increase in a substrate size associated with an increase in area, defects due to precision, bending, and the like of a mask used at the time of evaporation have become issues. A partition including portions with different thicknesses over a pixel electrode (also referred to as a first electrode) in a display region and in the vicinity of a pixel electrode layer is formed, without increasing the number of steps, by using a photomask or a reticle provided with an auxiliary pattern having a light intensity reduction function made of a diffraction grating pattern or a semi-transmissive film.

【代表圖】

【本案指定代表圖】：第(1B)圖。

【本代表圖之符號簡單說明】：

10：基板

11：隔離壁

12：底絕緣膜

13：第一電極

14：包含有機化合物的層

16：TFT

17：疊層

18：絕緣膜

19：佈線

21：蒸發掩模

【本案若有化學式時，請揭示最能顯示發明特徵的化學式】：無

發明專利說明書

(本說明書格式、順序，請勿任意更動)

【發明名稱】(中文/英文)

半導體裝置及其製造方法

Semiconductor device and manufacturing method thereof

【技術領域】

本發明係關於使用發光元件的發光裝置及其製造方法，其中發光元件可以藉由將電場施加到在一對電極之間設置有包含有機化合物的膜（以下稱為“有機化合物層”）的元件中來獲得熒光或磷光。此外，發光裝置是指影像顯示裝置、發光裝置、或光源（包括照明系統）。

【先前技術】

使用有機化合物作為發光體的發光元件的特徵是厚度薄、重量輕、回應快、直流低電壓驅動等，已期望用於下一代平板顯示器的應用中。尤其是，由於寬視角和優良的能見度，將發光元件配置為矩陣形狀的顯示裝置被認為比習知的液晶顯示裝置更有優勢。

發光元件的發光機制如下。也就是，當使一對電極之間夾有有機化合物層並施加電壓時，由陰極注入的電子和由陽極注入的電洞在有機化合物層的發光中心相互複合形成分子激子。然後，當分子激子返回基態時，藉由釋放能量發生發光。在本領域中已知兩種類型的激發態，單重態

激發和三重態激發，並且可以在任何一種狀態中發光。

可以將諸如被動矩陣驅動（單純矩陣類型）和主動矩陣驅動（主動矩陣類型）之類的驅動方法用於如上所述的發光元件配置為矩陣形狀而形成的發光裝置。然而，當像素密度增加時，較佳的採用其中每個像素（或每個點）提供有開關的主動矩陣類型，是由於它可以在低電壓下驅動。

在製造主動矩陣類型發光裝置的情況下，在具有絕緣表面的基板上形成作為開關元件的 TFT，將與該 TFT 電連接的像素電極用作陽極或陰極的 EL 元件配置為矩陣形狀。

另外，當製造主動矩陣類型發光裝置或被動矩陣類型發光裝置時，將用於對相互靠近的像素進行絕緣的隔離壁設置在像素電極的端部。

本發明的申請人提供了如專利文件 1 或專利文件 2 所述的隔離壁。

專利文件 1：日本特開第 2002-164181 號案

專利文件 2：日本特開第 2004-127933 號案

在具備電致發光（以下也記為 EL）元件的顯示裝置中，為了進行彩色顯示，而使用發彩色光的彩色發光元件。為了形成彩色發光元件，在電極上將各種顏色的發光材料形成為微細的圖形是一個重要因素。

為了達到上述目的，一般採用的方法是在使用蒸發法等形成材料時，藉由使用掩模形成為微細圖形。

但是，由於隨著高細緻化而帶來的像素區域的微細化、隨著大面積化而帶來的基板的大型化，由於蒸發時所使用的掩模的精度和撓曲等的原因而產生不良，成為一個問題。

本發明提供防止由於蒸發時所使用的掩模的精度和撓曲等的原因而產生不良的結構，而不增加步驟。

另外，在使用紅、綠、藍的發光顏色的全色平板顯示器中，對高精細化、高開孔率化、或高可靠性的要求越來越高。在隨著發光元件的高精細化（像素數的增加）及小型化而帶來的每個顯示像素間距的微細化中，這種要求是很大的問題。為了使主動矩陣類型發光裝置或被動矩陣類型發光裝置高精細化，還需要縮小隔離壁的上表面形狀以實現高精細化。本發明提供縮小了上表面形狀並可以實現更高精細化了的顯示的隔離壁、以及具備該隔離壁的發光裝置。

在本發明中，藉由使用設置有由衍射光柵圖形或半透膜構成的具有光強度降低功能的輔助圖案的光掩模或光罩，在顯示區域的像素電極（也被稱為第一電極）上、以及像素電極層周邊，形成具有膜厚不同的部分的隔離壁，而不增加步驟。

本發明的隔離壁，以膜厚的厚部分支撐蒸發掩模，來防止由於蒸發掩模的彎曲或撓曲等的原因而使蒸發掩模接觸像素電極表面。因此，在像素電極表面沒有由掩模等導致的破損如傷痕等，不引起像素電極的形狀不良，因此可

以進行高細緻的顯示，並且可以製造高可靠性的顯示裝置。如果可以不使蒸發掩模接觸像素電極表面，則也可以選擇性地形成膜厚較厚的部分的區域。換言之，只要在配置有多個像素的區域內形成一個膜厚較厚的部分即可。

另外，當在像素電極上形成包含有機化合物的層時，在本發明的隔離壁中的膜厚較薄的部分可以抑制在像素電極和隔離壁之間引起覆蓋不良。因此，本發明的隔離壁、尤其是對形成膜厚非常薄的包含有機化合物的層的情況很有效。在隔離壁中的膜厚較薄的部分具有膜厚較厚的部分的至少一半或更小的厚度。

藉由調整設置有由衍射光柵圖形或半透膜構成的具有光強度降低功能的輔助圖案的光掩模或光罩，可以減少膜厚較厚的部分的寬度，將膜厚較薄的部分的寬度包括在內的隔離壁寬度的總和也可以設定為小於 $20\mu\text{m}$ 。另外，在將隔離壁中的膜厚較厚的部分的寬度設定為大約 $5\mu\text{m}$ 的情況下，即使當蒸發時來自蒸發掩模的壓力被施加，也可以確保強度，因為膜厚較薄的部分形成為從兩側支撐膜厚較厚的部分的形態。

【發明內容】

本說明書所揭示的發明的結構如下：一種在具有絕緣表面的基板上具有多個發光元件的發光裝置，該發光元件包括：第一電極；覆蓋該第一電極的端部的隔離壁；形成在該第一電極上的包含有機化合物的層；以及形成在該包

含有機化合物的層上的第二電極，其中，該隔離壁從發光元件上面到基板具有向下面擴展的截面形狀，在隔離壁的側面具有步階。

另外，在上述結構中，該隔離壁的上端部具有圓度。隔離壁的上端部具有圓度是指如下情況：在沿著垂直於基板一面的一面切割的情況下，隔離壁具有根據位於隔離壁的內部的曲率中心被決定的曲面，其曲率半徑為大於等於 $0.2\mu\text{m}$ 至小於等於 $3\mu\text{m}$ 。為了使隔離壁的上端部具有圓度，較佳地，當形成隔離壁時，使用感光樹脂作為隔離壁的材料來選擇性地進行曝光。另外，也可以透過濕蝕刻使隔離壁的上端部具有圓度。另外，在隔離壁的截面形狀中，上端部和下端部的兩個部分具有根據位於隔離壁的內部的曲率中心被決定的兩個曲面，並且在該兩個部分之間具有根據位於隔離壁的外側的曲率中心被決定的一個曲面。

另外，在上述結構中，該具有向下面擴展的截面形狀的隔離壁是單層。因為不是疊層結構，所以隔離壁的製造步驟很簡單。

另外，作為與上述問題的解決方法不同的解決方法，也可以在配置有發光元件的像素部，即，在顯示區域的周圍形成支撐蒸發掩模的結構體。在本說明書中，形成在一個發光元件和其他發光元件之間的保護層被稱為隔離壁。另外，在本說明書中，結構體是指離開像素部中心被配置並位於發光元件外側的絕緣物，並且是指該絕緣物外側

不配置有發光元件的絕緣物。在顯示區域的面積為小的情況下，藉由在顯示區域的周圍形成支撐蒸發掩模的結構體，可以防止由於蒸發掩模的彎曲或撓曲等的原因而接觸像素電極表面。

本發明的其他結構如下：一種在具有絕緣表面的基板上具備具有多個發光元件的像素部的發光裝置，該發光元件包括：第一電極；覆蓋該第一電極的端部的隔離壁；形成在該第一電極上的包含有機化合物的層；以及形成在該包含有機化合物的層上的第二電極，其中，將材料與該隔離壁相同的結構體配置為包圍該像素部的形式，該結構體的膜厚與該隔離壁不相同。

另外，也可以使用與上述具有向下面擴展的截面形狀的隔離壁相同的材料來以同一步驟形成上述結構體，並且，在上述結構中，該隔離壁具有突起部。另外，該隔離壁從發光元件上面到基板具有向下面擴展的截面形狀，在隔離壁的側面具有步階。

另外，在使用相對基板進行發光元件的密封的情況下，也可以使上述結構體保持一對基板的間隔。在上述結構中，該發光裝置具有與該具有絕緣表面的基板相對的基板，該結構體保持該一對基板的間隔。尤其是，在使用透光基板作為相對基板，並使來自發光元件的發光經由該透光基板來進行顯示的情況下，這種結構是很有趣的。由於該結構體可以使一對基板的間隔均勻，所以可以實現高精細的顯示。

另外，在上述結構中，使用樹脂填充被該結構體和一對基板包圍的區域。尤其是，在使用透光基板作為相對基板，並使來自發光元件的發光經由該透光基板來進行顯示的情況下，這種結構是有效的。另外，與以一對基板之間為空間（惰性氣體）的情況相比，藉由使用透明樹脂填充一對基板之間，可以提高整體的透過率。

另外，除了上述結構體或上述隔離壁以外，還可以形成各種結構體，例如，可以使用同一材料並以同一步驟，形成當與密封基板貼合時用於改善貼緊性的凸部等。

另外，用於實現上述結構的發明結構如下：一種發光裝置的製造方法，它包括如下步驟：在具有絕緣表面的基板上形成第一電極；在該第一電極的端部上藉由使用具有衍射光柵圖形或半透光部的光掩模或光罩形成具有膜厚較厚的區域和膜厚比該區域薄的區域的隔離壁；在該第一電極上形成包含有機化合物的層；以及在該包含有機化合物的層上形成第二電極。

另外，在上述製造步驟中，該隔離壁是使用具有衍射光柵圖形或半透光部的光掩模或光罩，選擇性地進行曝光顯影而形成的樹脂。

另外，在上述製造步驟中，採用蒸發法，具體地說，使用蒸發掩模的電阻加熱法作為在該第一電極上形成包含有機化合物的層的步驟的情況是很有效的，因為隔離壁的膜厚較厚的區域可以防止蒸發掩模的撓曲等。另外，關於包含有機化合物的層，不局限於蒸發法，還可以舉出旋轉

塗敷法、噴墨法、浸漬法、電解聚合法等。

另外，關於其他製造方法的發明結構如下：一種在具有絕緣表面的基板上具有多個薄膜電晶體及多個發光元件的發光裝置的製造方法，它包括如下步驟：在具有絕緣表面的第一基板上形成薄膜電晶體，該薄膜電晶體包括具有源極區域、汲極區域、以及在其間的通道形成區域的半導體層、閘極絕緣膜、以及閘極電極；該閘極絕緣膜的上方形成電連接於該源極區域或該汲極區域的第一電極；形成覆蓋該第一電極的端部的隔離壁，並在包圍多個發光元件的位置形成結構體；在該第一電極上形成包含有機化合物的層；在該包含有機化合物的層上形成第二電極；以及藉由使用樹脂材料將第二基板貼合在該第一基板上，來密封該發光元件，使得該結構體保持基板間隔。

另外，在上述製造步驟中，該隔離壁及該結構體是同一材料，並是使用具有衍射光柵圖形、或半透光部的光掩模或光罩，選擇性地進行曝光顯影而形成的樹脂。由於可以以與隔離壁同一的步驟形成該結構體，因此可以不增加步驟地形成該結構體。

另外，本發明不局限於具有開關元件的主動矩陣類型發光裝置，也可以適用於被動類型發光裝置。

此外，本說明書中的發光裝置是指影像顯示裝置、發光裝置、或光源（包括照明系統）。另外，發光裝置還包括如下所有模組：在發光裝置上固定有連接器例如 FPC（撓性印刷電路）、TAB（帶式自動接合）帶、或 TCP

（帶載封裝）的模組；印刷佈線板設置在 TAB 帶或 TCP 的頭部的模組；以及藉由 COG（玻璃上晶片）方式，將 IC（積體電路）直接安裝在發光元件上的模組。

在本發明中，不增加步驟地設置覆蓋第一電極端部的隔離壁、或包圍像素部的結構體，可以防止由於蒸發時所使用的掩模的精度和撓曲等的原因而生不良。

另外，在本發明中，藉由縮小隔離壁的尺寸，尤其是，隔離壁所占的平面面積，來可以實現小尺寸的隔離壁以及具備該隔離壁的發光裝置。特別是，藉由使用該隔離壁使蒸發掩模和第一電極的間隔越近，可以抑制蒸發膜的侵入，並可以提高分別塗上蒸發膜的精度。此外，蒸發膜的侵入是指當使用蒸發掩模進行蒸發沈積時，蒸發膜形成在比蒸發掩模的開口部分的面積寬的區域。藉由實施本發明，可以促進隨著發光裝置的高精細化（像素數目的增加）及小型化而帶來的每個顯示像素間距的微細化。本發明的隔離壁，可以使蒸發掩模和第一電極的間隔為近，並且可以確實防止第一電極和蒸發掩模的接觸。因此，也可以使用厚度設定為更薄的蒸發掩模。

【圖式簡單說明】

圖 1A 至 1C 是表示本發明的步驟橫截面圖。

圖 2A 和 2B 是表示蒸發裝置的一個例圖。

圖 3 是表示本發明的橫截面結構的一個例圖。

圖 4A 和 4B 是表示本發明的橫截面結構的一個例

圖。

圖 5A 至 5C 是表示發光裝置的製造步驟圖。

圖 6A 至 6C 是表示發光裝置的製造步驟圖。

圖 7A 和 7B 是表示發光裝置的製造步驟圖。

圖 8A 至 8C 是表示發光裝置的製造步驟圖。

圖 9A 和 9B 是表示發光裝置的製造步驟圖。

圖 10 是表示主動矩陣類型發光裝置的結構圖。

圖 11 是像素區域的俯視圖的一個例子。

圖 12A 和 12B 是表示適當地使用了本發明的電子設備圖。

圖 13A 和 13B 是表示適當地使用了本發明的電子設備圖。

圖 14 是表示適當地使用了本發明的電子設備圖。

圖 15A 至 15D 是表示適當地使用了本發明的電子設備圖。

圖 16 是表示本發明的橫截面結構的一個例圖。

【實施方式】

以下參照附圖對本發明的實施例模式詳細進行說明。注意，本發明不局限於以下說明，在不脫離本發明宗旨和範圍的條件下可以對其方式和詳細情況進行各種變更，對本領域技術人員來說也是容易理解的。因此，本發明並不限定在以下所示的實施例模式的記載內容進行解釋。在以下本發明的結構中，同一部分或具有同樣功能的部分在不

同的附圖之間共同使用同一標號，並省略對其重復說明。

實施例模式 1

這裏，使用主動矩陣類型發光裝置的例子說明本發明。

另外，以下表示用於獲得圖 1C 所示的結構的製造步驟的一個例子。

首先，在具有絕緣表面的基板 10 上製造 TFT16。作為 TFT16 的底絕緣膜 12 以及包括閘極絕緣膜的絕緣膜的疊層 17，使用可以藉由濺射法、或 PCVD 法而獲得的無機材料（氧化矽、氮化矽、氧氮化矽、SiOF 膜、SiONF 膜等）。另外，用作中間層絕緣膜的絕緣膜 18，可以適當地使用如下材料：可以藉由濺射法、PCVD 法、或塗敷法而獲得的無機材料（氧化矽、氮化矽、氧氮化矽、SiOF 膜、SiONF 膜等）；可以藉由塗敷法而獲得的感光或非感光有機材料（聚醯亞胺、丙烯酸、聚醯胺、聚醯亞胺醯胺、抗蝕劑或苯並環丁烯）；可以藉由塗敷法而獲得的 SOG 膜（具有矽氧烷結構的絕緣膜）；或這些的疊層；等等。至於 TFT16，只要藉由已知的方法製造 n 通道類型 TFT 或 p 通道類型 TFT 即可。

其次，在對絕緣膜 18 進行蝕刻來形成到達 TFT 的電極的開口之後，形成用作陽極的第一電極 13 並使它重疊於 TFT 的電極的一部分。這裏，使用高功函數的導電膜（ITO（氧化銦氧化錫合金）、氧化銦氧化鋅合金

($\text{In}_2\text{O}_3\text{-ZnO}$)、氧化鋅 (ZnO) 等) 作為第一電極 13，並藉由濕蝕刻形成第一電極 13。當選擇性地蝕刻第一電極 13 時，適當地設定蝕刻條件或材料，以便可以在與絕緣膜 18 之間獲得選擇比。

其次，在藉由塗敷法將絕緣膜形成在整個面上之後，藉由使用設置有由衍射光柵圖形或半透膜構成的具有光強度降低功能的輔助圖案的光掩模或光罩，來形成隔離壁 11。隔離壁 11 形成在重疊於到達 TFT 的電極的開口的位置。如果將隔離壁 11 形成在重疊於到達 TFT 的電極的開口的位置，則隔離壁和第一電極之間的貼緊性就提高了，因此是很合適的。這裏，圖 1A 表示如下例子：在將感光樹脂膜 20 形成在整個面上之後，藉由使用設置有由半透膜構成的具有光強度降低功能的輔助圖案的光掩模，來進行曝光。

在圖 1A 中，曝光掩模 400 包括由 Cr 等金屬膜構成的遮光部 401 和設有半透膜的部分 (也被稱為半透光部) 402 作為具有光強度降低功能的輔助圖案。在曝光掩模的橫截面圖中，遮光部 401 的寬度表示為 t_2 ，設有半透膜的部分 402 的寬度表示為 t_1 。在設有半透膜的部分 402 中，重疊於遮光部 401 的部分不透光。這裏，雖然示出了將半透膜用作曝光掩模的一部分的例子，但也可以使用衍射光柵圖案。

如果藉由使用圖 1A 所示的曝光掩模來進行感光樹脂膜 20 的曝光，則形成非曝光區域和曝光區域。當進行曝

光時，藉由光侵入遮光部 401 並透過設有半透膜的部分 402，來形成圖 1A 的虛線所示的曝光區域。然後，藉由去除曝光區域，來形成具有向下面擴展的截面形狀的隔離壁 11。換言之，如圖 1A 所示，隔離壁 11 具有膜厚較厚的部分和膜厚較薄的部分。在隔離壁中的膜厚較薄的部分具有膜厚較厚的部分的至少一半或更小的厚度。注意，膜厚較厚的部分是指基於在絕緣膜 18 中的平整的一面測定而獲得的膜厚較厚的部分。此外，如果隔離壁 11 的高度（即，膜厚較厚的部分的高度）為 $2\mu\text{m}$ 或更高，就容易發生覆蓋不良，因此隔離壁 11 的高度較佳為低（低於 $2\mu\text{m}$ ）。另外，如圖 1A 所示，具有與重疊於到達 TFT 的電極的開口的隔離壁 11 不相同的寬度的隔離壁形成在佈線 19 上方。

另外，這裏雖然示出了使用感光樹脂膜 20 來形成的例子，但是，也可以在將絕緣膜形成在整個面上之後，藉由使用設置有由衍射光柵圖形或半透膜構成的具有光強度降低功能的輔助圖案的光掩模或光罩來形成抗蝕劑掩模，並以抗蝕劑掩模為掩模進行蝕刻，來形成具有向下面擴展的截面形狀的隔離壁 11。

其次，藉由蒸發法，形成包含有機化合物的層 14。在藉由蒸發法形成的情況下，如圖 1B 所示那樣，使用蒸發掩模 21 選擇性地形成包含有機化合物的層 14。此外，圖 1B 將當實際進行蒸發時的上下方向，倒過來進行表示。當進行蒸發時，將基板夾在基板支架和蒸發掩模之

間，由設置在基板支架上的永久磁鐵吸引由金屬構成的蒸發掩模來固定基板，並使蒸發源位於暴露著的第一電極一面的下方，以進行蒸發。

在圖 1B 中，雖然表示包含有機化合物的層 14 作為單層，但是，是層疊電洞注入層（或電洞傳輸層）、發光層、電子注入層（或電子傳輸層）等而成的疊層結構。此外，較佳的，在將要形成包含有機化合物的層 14 之前進行真空加熱（ 100°C 至 250°C ）來進行脫氣，以改善可靠性。例如，在採用蒸發沈積法的情況下，例如，在進行了真空排氣並使真空度為 $5 \times 10^{-3} \text{ Torr} (0.665 \text{ Pa})$ 或更小，較佳為 10^{-4} Pa 至 10^{-6} Pa 的膜形成室中進行蒸發。當進行蒸發時，預先藉由電阻加熱使有機化合物氣化，當蒸發時，打開擋板來向基板的方向飛散。被氣化了的有機化合物向上方飛散，並且，經過形成在蒸發掩模中的開口部來蒸發在基板上。

圖 2A 和 2B 表示蒸發裝置的一個例子。

圖 2A 所示的蒸發裝置具有如下機構：在膜形成室中設置有附著防護屏，以便維持蒸發材料的昇華方向，並且形成有多個開口部，蒸發材料從這些開口部昇華。在附著防護屏的下方，設置有沿著垂直於基板的移動方向（也被稱為傳送方向）的方向可以移動的蒸發源。另外，附著防護屏的寬度 W_b 寬於基板寬度 W_a ，從而改善蒸發膜的膜厚均勻性。以下簡單說明蒸發裝置的機構。

預先給基板 701 和蒸發掩模 702 定位，並且基板在被

定位了的狀態下向箭頭所示的方向（蒸發材料的昇華方向 706）被傳送。基板被傳送，並經過附著防護屏 703a 的上方。附著防護屏 703a 具有開口部 703b，來自蒸發源 704 的蒸發材料從開口部 703b 昇華。為了從開口部 703b 維持蒸發材料的昇華方向 706，加熱附著防護屏 703a，使得不附著於附著防護屏本身。

蒸發源 704 可以設置有多個坩鍋，再者，可以沿著箭頭所示的方向（蒸發源的移動方向 705）移動。採用電阻加熱法作為蒸發法。另外，理想地，蒸發源的移動範圍比基板寬度 W_a 大。另外，藉由還使附著防護屏的寬度 W_b 大於基板寬度 W_a ，可以改善蒸發膜的膜厚均勻性。

此外，在圖 2A 所示的蒸發裝置中，對開口部 703b 的形狀或個數沒有特別的限制。

另外，為了向蒸發源中的坩鍋補充蒸發材料，也可以設置藉由閥門連結於膜形成室的設置室。另外，也可以在一個膜形成室中設置多個蒸發源和附著防護屏。圖 2B 是蒸發裝置的俯視圖，其中設置有具有多個坩鍋的蒸發源、並設置有設定室。沿著蒸發源的移動方向 705 設置設定室 707，當補充蒸發材料時，只要將蒸發源移動到設定室來補充，即可。在蒸發源固定在膜形成室中的情況下，需要使膜形成室內成為大氣壓，以將蒸發材料補充在蒸發源中。因此，為了使膜形成室內成為真空而需要一定時間，以便再次進行蒸發。當設置設定室 707 時，只要僅將設定室內轉換為大氣壓或真空，而原樣保持膜形成室 700 的真

空度，即可。因此，可以在短時間內補充蒸發材料。

另外，這裏表示將一個蒸發源設置在一個膜形成室中的例子，但是，也可以將兩個或更多的蒸發源設置在一個膜形成室中。

另外，當進行蒸發時，在隔離壁 11 中的膜厚較厚的部分，即頂部，具有接觸蒸發掩模來保持間隔的功能。另外，在隔離壁 11 配置為包圍第一電極的形式的情況下，可以防止被蒸發在掩模下方的沒設有開口的區域，例如在旁邊的像素中。此外，隔離壁 11 形成為覆蓋第一電極的端部並接觸絕緣膜 18 上的形式，並且，對第一電極和旁邊的電極進行絕緣，並防止短路。另外，在隔離壁 11 中的膜厚較厚的部分，即頂部與重疊於到達 TFT 的電極的開口的位置重疊。

如果該隔離壁 11 的寬度為大，則開孔率就降低了。因此，較佳的，盡可能縮小隔離壁的上表面形狀，以謀求開孔率的提高和高精細化。另外，藉由將包含有機化合物的層 14 還部分重疊於在隔離壁 11 中的膜厚較薄的部分，可以更有效地防止形成在隔離壁下方的第一電極和之後形成的第二電極形成短路。換言之，在包含有機化合物的層 14 中的重疊於隔離壁 11 的部分，即不貢獻於發光的部分，還用作隔離壁的一部分。

其次，在包含有機化合物的層 14 上，形成用作陰極的第二電極 15。雖然形成第二電極 15 時也使用蒸發掩模，但是在對應於蒸發掩模的開口部的地方是像素部中的

整個區域的情況下，形成在像素部以外的結構體保持在與蒸發掩模之間的間隔。

可以藉由上述步驟獲得圖 1C 所示的結構。另外，作為包含有機化合物的層 14 或第二電極 15 的形成方法，較佳的採用不影響到 TFT16 的電阻加熱法，也可以使用塗敷法（噴墨法或旋轉塗敷法等）。另外，作為包含有機化合物的層 14，可以層疊藉由塗敷法而形成的膜和藉由蒸發法而形成的膜，例如，可以藉由旋轉塗敷法塗敷用作電洞注入層的聚（乙烯二氧噻吩）/聚（苯乙烯磺酸）水溶液（PEDOT/PSS）、或聚苯胺/樟腦磺酸水溶液（PANI/CSA）、PTPDES、Et-PTPDEK、或 PPBA 等，並進行了焙燒之後，藉由蒸發法層疊發光層、電子傳輸層等。

在圖 1C 中，標號 10 表示基板，11 表示隔離壁，12 表示底絕緣膜，13 表示第一電極，14 表示包含有機化合物的層，15 表示第二電極，16 表示 TFT，17 表示包含閘極絕緣膜的絕緣膜的疊層，18 表示絕緣膜，19 表示電源供給線等的佈線。此外，在圖 1C 中，將第一電極 13 用作發光元件的陽極，並將第二電極用作發光元件的陰極，但是不局限於此。如果適當地選擇材料，就可以將第一電極用作陰極，並將第二電極用作陽極。

另外，本發明不局限於圖 1A 所示的 TFT 結構，可以根據需要採用在通道形成區域和汲極區域（或源極區域）之間具有 LDD 區域的低濃度汲極（LDD；輕摻雜汲極）

結構。該結構是如下結構：在通道形成區域和以高濃度添加雜質元素而形成的源極區域或汲極區域的之間，形成有以低濃度添加雜質元素而形成的區域。該區域被稱為 LDD 區域。再者，還可以採用 GOLD（閘極-汲極重疊 LDD）結構，其中，中間夾著閘極絕緣膜地配置了 LDD 區域，並使它重疊於閘極電極。

另外，這裏使用 n 通道類型 TFT 進行說明，但是當然可以使用 p 型雜質元素代替 n 型雜質元素來形成 p 通道類型 TFT。

另外，這裏使用頂閘極類型 TFT 說明一個例子。然而，本發明可以適用於任何 TFT 結構，例如，底閘極類型（反交錯類型）TFT 或順交錯類型 TFT。

另外，在本說明書中，作為用作 TFT 的主動層的半導體層，可以使用以矽為主要成分的半導體膜、以有機材料為主要成分的半導體膜、或以金屬氧化物為主要成分的半導體膜。作為以矽為主要成分的半導體膜，可以使用非晶半導體膜、包含結晶結構的半導體膜、包含非晶結構的化合物半導體膜等。具體地說，可以使用作為以矽為主要成分的半導體膜的非晶矽、微晶矽、多晶矽等。另外，作為以有機材料為主要成分的半導體膜，可以組合其他元素地使用以由定量碳或其同素異形體（除了金剛石）構成的物質為主要成分的半導體膜。具體地說，可舉出並五苯、並四苯、噻吩低聚物衍生物、苯撐衍生物、酞菁化合物、聚乙炔衍生物、聚噻吩衍生物、花青染料等。另外，作為

以金屬氧化物為主要成分的半導體膜，可以使用氧化鋅（ZnO）或鋅、鎵和銦的氧化物（In-Ga-Zn-O）等。

實施例模式 2

在本實施例模式中，將部分具有與實施例模式 1 不相同的結構的例子表示在圖 3 中。

這裏，表示減少了在圖 1A 至 1C 中的一個中間層絕緣膜的結構。具體地說，表示不形成圖 1A 至 1C 所示的絕緣膜 18 的結構。此外，在圖 3 中，使用相同標號表示與圖 1A 至 1C 相同的部分。

如實施例模式 1 所示，在具有絕緣表面的基板 10 上製造 TFT16。其次，在包括閘極絕緣膜的絕緣膜的疊層 17 上，形成用作陽極的第一電極 33。在包括閘極絕緣膜的絕緣膜的疊層 17 上，將第一電極 33 形成為部分接觸並重疊於與 TFT 的源極區域或汲極區域電連接的電極。

其次，在藉由塗敷法將絕緣膜形成在整個面上之後，使用設置有由衍射光柵圖形或半透膜構成的具有光強度降低功能的輔助圖案的光掩模或光罩，形成隔離壁 31。隔離壁 31 具有膜厚較厚的部分和膜厚較薄的部分。另外，隔離壁 31 被形成為接觸包括閘極絕緣膜的疊層 17 上的形式，並在與佈線 19 如電源供給線等接觸的狀態下覆蓋。

其次，藉由蒸發法，形成包含有機化合物的層 34。另外，在圖 1A 至 1C 中，示出了包含有機化合物的層 14 部分重疊於隔離壁 11 中的膜厚較薄的部分的例子。在圖

3 中，示出了包含有機化合物的層 34 還重疊於隔離壁 31 中的膜厚較厚的部分的例子。在沿著垂直於基板一面的一面切割的截面中，使用其遮蔽部寬度小於隔離壁 31 中的膜厚較厚的部分的寬度的蒸發掩模，因此，如圖 3 所示，包含有機化合物的層 34 還重疊於隔離壁 31 中的厚度為厚的部分。在本發明中，蒸發掩模的遮蔽部的寬度可以小於隔離壁的寬度，或者，也可以與隔離壁的寬度相同，或者，也可以大於隔離壁的寬度。另外，藉由將包含有機化合物的層 34 還部分重疊於隔離壁 31 中的膜厚較厚的部分，可以有效地防止形成在隔離壁下方的 TFT 和之後形成的第二電極形成短路。

其次，在包含有機化合物的層 34 上形成用作陰極的第二電極 15。

可以藉由如上所述的步驟獲得圖 3 所示的結構。

如上所述，圖 3 所示的結構可以以比圖 1A 至 1C 少的步驟數來製造發光裝置。

本實施例模式可以與實施例模式 1 自由地組合。

實施例模式 3

本實施例模式表示設置形成在配置有多個發光元件的像素部（也被稱為顯示區域）中的隔離壁和配置為包圍像素部周圍的形式的結構體的例子。

這裏，參照圖 4A 和 4B 表示製造被動矩陣類型發光裝置的例子。

在第一基板 301 上形成第一電極 303，並且覆蓋其端部地形成隔離壁 302。另外，以與隔離壁 302 同一步驟形成結構體 304。隔離壁 302 和結構體 304 厚度互不相同。圖 4A 表示這個階段的橫截面圖。

其次，在第一電極 303 上形成包含有機化合物的層 305，並在其上形成第二電極 307。此外，當藉由蒸發法形成包含有機化合物的層 305 時，結構體 304 可以避免蒸發掩模接觸第一電極 303。另外，還可以避免蒸發掩模接觸隔離壁 302。

然後，藉由粘合層 309 貼合第二基板 308 和第一基板 301，以進行密封。

在使用第二基板 308 進行密封的情況下，如圖 4B 所示，配置在第一基板 301 上並配置為包圍像素部 306 的周圍的形式的結構體 304 可以保持一對基板的間隔。另外，也可以藉由封閉被結構體和一對基板包圍的區域來密封像素部。換言之，結構體 304 可以防止來自外部的雜質和水的侵入。

藉由使用具有衍射光柵圖形或半透光部的光掩模或光罩，以同一步驟形成隔離壁 302 和結構體 304。

另外，在製造主動矩陣類型發光裝置的情況下，如上所述，只要形成設置在配置有多個發光元件的像素部（也被稱為顯示區域）中的隔離壁和配置為包圍像素部的周圍的形式的結構體，即可。

在製造主動矩陣類型發光裝置的情況下，可以以與配

置在像素中的 TFT 同一步驟使用 TFT 形成驅動電路的一部分。在這種情況下，將驅動電路配置在像素部的周圍。另外，還可以將結構體形成在重疊於該驅動電路的位置。

本實施例模式可以與實施例模式 1 或實施例模式 2 自由地組合。

例如，將隔離壁形成為向下面擴展的形狀，並使隔離壁的一部分的厚度與結構體相同，來可以以隔離壁和結構體這兩者保持一對基板的間隔。在設置具有包圍一個像素的上面形狀的隔離壁的情況下，可以使用第二基板和隔離壁封閉一個像素來密封，還可以使用結構體封閉其周圍來密封。如上所述，反復封閉以實現高可靠性的發光裝置。另外，在來自外部的衝擊影響到發光裝置的情況下，可以分散衝擊力，因為以隔離壁和結構體支撐一對基板。因此，可以提供堅固的發光裝置。

實施例模式 4

在本實施例模式中，以下表示在製造 TFT 並將感光樹脂膜形成在整個面上之後，使用設置有由半透膜構成的具有光強度降低功能的輔助圖案的光掩模形成隔離壁直到完成發光裝置的步驟。

首先，作為底膜，在具有絕緣表面的基板 100 上，藉由濺射法、PVD 法（物理汽相沈積）、減壓 CVD 法（LPCVD 法）或者電漿 CVD 法等 CVD 法（化學汽相沈積）等並使用氮氧化矽膜（SiNO），形成 10 至 200nm

(較佳為 50 至 100nm) 的底膜 101a，使用氧氮化矽膜 (SiON)，層疊 50 至 200nm (較佳為 100 至 150nm) 的底膜 101b。在本實施例模式中，使用電漿 CVD 法形成底膜 101a、底膜 101b。作為基板 100，可以使用玻璃基板、石英基板或矽基板、金屬基板或在不銹鋼基板的表面上形成絕緣膜的基板。另外，還可以使用耐本實施例模式的處理溫度的具有耐熱性的塑膠基板，還可以使用諸如膜之類的撓性基板。作為塑膠基板可以使用由 PET (聚對苯二甲酸乙二醇酯)、PEN (聚萘二甲酸乙二醇酯)、PES (聚醚砜) 構成的基板，作為撓性基板，可以使用丙烯酸等合成樹脂。

作為底膜，可以使用氧化矽、氮化矽、氧氮化矽或氮氧化矽等，可以為單層，也可以為兩層、三層的疊層結構。此外，在本說明書中，氧氮化矽指的是氧的組成比比氮的組成比大的物質，也指含有氮的氧化矽。同樣，氮氧化矽指的是氮的組成比比氧的組成比大的物質，也指含有氧的氮化矽。在本實施例模式中，在基板上以 SiH_4 、 NH_3 、 N_2O 、 N_2 及 H_2 作為反應氣體形成膜厚為 50nm 的氮氧化矽膜，以 SiH_4 及 N_2O 作為反應氣體形成膜厚為 100nm 的氧氮化矽膜。另外，還可以使得氮氧化矽膜的膜厚為 140nm，被層疊的氧氮化矽膜的膜厚為 100nm。

其次，在底膜上形成半導體膜。只要藉由已知技術 (濺射法、LPCVD 法或者電漿 CVD 法等) 以 25 至 200nm (較佳為 30 至 150nm) 的厚度形成半導體膜，即

可。在本實施例模式中，較佳的使用對非晶半導體膜進行雷射結晶化而形成的結晶半導體膜。在使用結晶半導體膜的情況下，該結晶半導體膜的製造方法可使用已知方法（雷射結晶化法、熱結晶化法或使用了鎳等促進結晶化的元素的熱結晶化法等）。

藉由使用可連續振盪的固體雷射，照射基波的第二諧波至第四諧波的雷射，從而可獲得大粒徑的結晶。例如，作為代表性的，理想地使用 Nd:YVO₄ 雷射（基波為 1064nm）的第二諧波（532nm）或第三諧波（355nm）。具體地說，由非線性光學元件將連續振盪的 YVO₄ 雷射射出的雷射變換為高次諧波，來獲得輸出為幾 W 或更高的雷射。較佳地，由光學系統在照射面上形成為矩形或橢圓形的雷射，並對半導體膜進行照射。此時的功率密度必須為 0.001 至 100MW/cm² 左右（較佳為 0.1 至 10MW/cm²）。使掃描速度為 0.5 至 2000cm/sec 左右（較佳為 10 至 200cm/sec）進行照射。

雷射的光束形狀較佳形成為線狀。其結果可以提高產率。另外，雷射還可以相對於半導體膜以入射角 θ （ $0 < \theta < 90$ 度）進行照射。這是由於可以防止雷射的干涉。

藉由使這種雷射與半導體膜相對掃描，可進行雷射照射。另外，在雷射照射過程中，為了將光束精度良好地重合，或者，控制雷射照射起始位置和雷射照射結束位置，還可以形成標記。只要將標記與非晶半導體膜同時形成在基板上，即可。

此外，雷射可以使用連續振蕩或脈衝振蕩的氣體雷射、固體雷射、銅蒸氣雷射或金蒸氣雷射等。作為氣體雷射，包括受激準分子雷射、Ar 雷射、Kr 雷射、He-Cd 雷射等，作為固體雷射，可舉出 YAG 雷射、YVO₄ 雷射、YLF 雷射、YAlO₃ 雷射、Y₂O₃ 雷射、玻璃雷射、紅寶石雷射、翠綠寶石雷射、Ti：藍寶石雷射等。

形成半導體膜的材料可以使用如下材料：使用以矽烷或鍺烷為代表的半導體材料氣體藉由汽相生長法或濺射法製造出的非晶半導體（以下也稱為“AS”）；利用光能或熱能使該非晶半導體結晶化而形成的多晶半導體；或者，半結晶（也被稱為微晶“SAS”）半導體等。

另外，可以使脈衝振蕩的雷射的振蕩頻率為 0.5MHz 或更高，並使用比通常使用的幾十 Hz 至幾百 Hz 的頻帶明顯高的頻帶，來進行雷射結晶化。以脈衝振蕩方式將雷射照射到半導體膜後，到半導體膜完全固化的時間被認為是幾十 nsec 至幾百 nsec。因此，藉由使用上述頻帶，在半導體膜因為雷射而熔融到固化的期間，可照射下一個脈衝的雷射。因此，由於在半導體膜中固液介面可連續移動，所以形成具有朝向掃描方向連續生長的晶粒的半導體膜。具體地說，可以形成在被包含的晶粒的掃描方向上的寬度為 10 至 30 μ m，並且垂直於掃描方向的方向上的寬度為 1 至 5 μ m 左右的晶粒的集合。藉由形成沿著該掃描方向延長的單晶晶粒，來可以形成至少在薄膜電晶體的通道方向上幾乎不存在晶界的半導體膜。

另外，還可以在稀有氣體或氦等的惰性氣體氣氛中照射雷射。因此，可以抑制由雷射照射使半導體表面變粗糙，抑制由介面態密度不均而產生的臨界值不均勻。

關於非晶半導體膜的結晶化，也可以組合熱處理和雷射照射的結晶化，也可以單獨進行多次的熱處理或雷射照射。

在本實施例模式中，在底膜 101b 上形成非晶半導體膜，藉由使非晶半導體膜結晶化形成結晶性半導體膜。作為非晶半導體膜，使用由 SiH_4 、 H_2 的反應氣體形成的非晶矽。在本實施例模式中，在同一反應室內維持真空並在 330°C 的同一溫度下，切換反應氣體地連續形成底膜 101a、底膜 101b 和非晶半導體膜。其次，將雷射照射到非晶半導體膜，具體地說，藉由使用從雷射的重復頻率為 10MHz 或更大的雷射振蕩器射出的基波來形成結晶半導體膜。此時，雷射的峰值輸出的範圍為 $1\text{GW}/\text{cm}^2$ 至 $1\text{TW}/\text{cm}^2$ 。圖 5A 表示到這種步驟的橫截面圖。

對於由此所得的結晶半導體膜，為了控制薄膜電晶體的臨界值電壓，還可以摻雜微量雜質元素（硼或磷）。該雜質元素的摻雜可以在結晶化步驟之前對非晶半導體膜實施。在非晶半導體膜的狀態下進行雜質元素的摻雜時，藉由之後為結晶化而實施的加熱處理，還可以進行雜質的活化。另外，還可以改善摻雜時產生的缺陷等。

其次，使用掩模選擇性地蝕刻結晶半導體膜 102。在本實施例模式中，在去除形成在結晶半導體膜 102 上的氧

化膜後，形成新的氧化膜。然後，製作光掩模，並進行使用了光微影法的圖形形成處理，以形成半導體層 103、半導體層 104、半導體層 105、以及半導體層 106。

其次，去除半導體層上的氧化膜，形成覆蓋半導體層 103、半導體層 104、半導體層 105、以及半導體層 106 的閘極絕緣層 107。

藉由電漿 CVD 法或濺射法等，使用包含矽的絕緣膜形成閘極絕緣層 107，其厚度為 10 至 150nm。只要使用以氮化矽、氧化矽、氧氮化矽、氮氧化矽為代表的矽的氧化物材料或氮化物材料等的已知材料形成閘極絕緣層 107，即可。閘極絕緣層 107 可以是疊層或單層。在本實施例模式中，閘極絕緣層使用氮化矽膜、氧化矽膜、氮化矽膜的三層的疊層。另外，除了上述以外，還可以為氧氮化矽膜的單層、由兩層構成的疊層。較佳地，使用具有緻密膜質的氮化矽膜。再者，還可以在半導體層和閘極絕緣層之間形成膜厚為 1 至 100nm，較佳為 1 至 10nm，更佳為 2 至 5nm 的膜厚較薄的氧化矽膜。作為較薄氧化矽膜的形成方法，可以藉由 GRTA 法、LRTA 法等對半導體區域表面進行氧化來形成熱氧化膜，由此形成膜厚薄的氧化矽膜。

其次，在閘極絕緣層 107 上，層疊形成用作閘極電極層的膜厚為 20 至 100nm 的第一導電膜 108 和膜厚為 100 至 400nm 的第二導電膜 109（參照圖 5B）。

第一導電膜 108 和第二導電膜 109 可採用濺射法、蒸

發法、CVD 法等已知方法形成。第一導電膜 108 和第二導電膜 109 可以使用選自鈿 (Ta)、鎢 (W)、鈦 (Ti)、鉬 (Mo)、鋁 (Al)、銅 (Cu)、鉻 (Cr)、釹 (Nd) 的元素、或者以該元素為主要成分的合金材料或者化合物材料來形成。另外，作為第一導電膜 108 和第二導電膜 109，還可以使用以摻雜磷等雜質元素的多晶矽膜為代表的半導體膜或 AgPdCu 合金。另外，並不局限於兩層結構，例如，可以為依次層疊作為第一導電膜的膜厚為 50nm 的鎢膜、作為第二導電膜的膜厚為 500nm 的鋁和矽的合金 (Al-Si) 膜、作為第三導電膜的膜厚為 30nm 的氮化鈦膜而形成的三層結構。另外，在採用三層結構的情況下，還可以使用氮化鎢代替第一導電膜的鎢，使用鋁和鈦的合金膜 (Al-Ti) 代替第二導電膜的鋁和矽的合金 (Al-Si) 膜，使用鈦膜代替第三導電膜的氮化鈦膜。另外，還可以為單層結構。在本實施例模式中，形成膜厚為 30nm 的氮化鈿 (Ta₃N₅) 作為第一導電膜 108，形成膜厚為 370nm 的鎢 (W) 作為第二導電膜 109。

其次，使用設置有由衍射光柵圖形或半透膜構成的具有光強度降低功能的輔助圖案的光掩模或光罩形成抗蝕劑掩模，選擇性地蝕刻第一導電膜 108 及第二導電膜 109，來形成第一閘極電極層、導電層、以及第二閘極電極層，並使它們具有錐形。蝕劑掩模具有膜厚較厚的部分和膜厚較薄的部分，並形成為位於之後形成通道形成區域的部分重疊於抗蝕劑掩模的膜厚較厚的部分的位置。另外，在獲

得了截面形狀為向下面擴展的形狀的電極或佈線之後，去除抗蝕劑掩模。

藉由以上步驟，可以在週邊驅動電路區域 204 中形成由第一閘極電極層 121 和第二閘極電極層 131 構成的閘極電極層 117、由第一閘極電極層 122 和第二閘極電極層 132 構成的閘極電極層 118、在像素區域 206 中形成由第一閘極電極層 124 和第二閘極電極層 134 構成的閘極電極層 127、由第一閘極電極層 125 和第二閘極電極層 135 構成的閘極電極層 128、由第一閘極電極層 126 和第二閘極電極層 136 構成的閘極電極層 129、在連接區域 205 中形成由導電層 123 和導電層 133 構成的導電層 130（參照圖 5C）。在本實施例模式中，採用乾蝕刻以形成閘極電極層，但是也可以採用濕蝕刻。

此外，因為在形成閘極電極層時實施的蝕刻步驟，閘極絕緣層 107 或多或少被蝕刻，存在膜厚減少（所謂膜減少）的情況。

其次，將閘極電極層 117、閘極電極層 118、閘極電極層 127、閘極電極層 128、閘極電極層 129 和導電層 130 作為掩模來添加賦予 n 型的雜質元素 151，以形成第一 n 型雜質區域 140a、第一 n 型雜質區域 140b、第一 n 型雜質區域 141a、第一 n 型雜質區域 141b、第一 n 型雜質區域 142a、第一 n 型雜質區域 142b、第一 n 型雜質區域 142c、第一 n 型雜質區域 143a、第一 n 型雜質區域 143b（參照圖 6A）。這裏，使用磷化氫（ PH_3 ）作為包含

雜質元素的摻雜氣體，添加並使第一 n 型雜質區域 140a、第一 n 型雜質區域 140b、第一 n 型雜質區域 141a、第一 n 型雜質區域 141b、第一 n 型雜質區域 142a、第一 n 型雜質區域 142b、第一 n 型雜質區域 142c、第一 n 型雜質區域 143a、第一 n 型雜質區域 143b 包含濃度為 1×10^{17} 至 $5 \times 10^{18}/\text{cm}^3$ 左右的賦予 n 型的雜質元素。

其次，形成覆蓋半導體層 103、半導體層 105 的一部分、半導體層 106 的掩模 153a、掩模 153b、掩模 153c 以及掩模 153d。將掩模 153a、掩模 153b、掩模 153c、掩模 153d、以及第二閘極電極層 132 作為掩模添加賦予 n 型的雜質元素 152，以形成第二 n 型雜質區域 144a、第二 n 型雜質區域 144b、第三 n 型雜質區域 145a、第三 n 型雜質區域 145b、第二 n 型雜質區域 147a、第二 n 型雜質區域 147b、第二 n 型雜質區域 147c、第三 n 型雜質區域 148a、第三 n 型雜質區域 148b、第三 n 型雜質區域 148c、第三 n 型雜質區域 148d（參照圖 6B）。這裏，添加並使第二 n 型雜質區域 144a、第二 n 型雜質區域 144b 包含濃度為 5×10^{19} 至 $5 \times 10^{20}/\text{cm}^3$ 左右的賦予 n 型的雜質元素。第三 n 型雜質區域 145a、第三 n 型雜質區域 145b 形成為以與第三 n 型雜質區域 148a、第三 n 型雜質區域 148b、第三 n 型雜質區域 148c、第三 n 型雜質區域 148d 相同程度或稍微高的濃度包含賦予 n 型的雜質元素的形式。另外，在半導體層 104 中形成通道形成區域 146、在

半導體層 105 中形成通道形成區域 149a 和通道形成區域 149b。

第二 n 型雜質區域 144a、第二 n 型雜質區域 144b、第二 n 型雜質區域 147a、第二 n 型雜質區域 147b、第二 n 型雜質區域 147c 為高濃度 n 型雜質區域，用作源極、汲極。另一方面，第三 n 型雜質區域 145a、第三 n 型雜質區域 145b、第三 n 型雜質區域 148a、第三 n 型雜質區域 148b、第三 n 型雜質區域 148c、第三 n 型雜質區域 148d 為低濃度雜質區域，成為 LDD（輕摻雜汲極）區域。n 型雜質區域 145a、n 型雜質區域 145b 中間夾著閘極絕緣層 107 地被第一閘極電極層 122 覆蓋，因此為 Lov 區域，可以緩和汲極附近的電場，並抑制由熱載子造成的導通電流劣化。其結果，可以形成能夠高速工作的薄膜電晶體。另一方面，第三 n 型雜質區域 148a、第三 n 型雜質區域 148b、第三 n 型雜質區域 148c、第三 n 型雜質區域 148d 形成在未被閘極電極層 127、閘極電極層 128 覆蓋的 Loff 區域中，因此，藉由緩和汲極附近的電場來防止由於熱載子注入造成的劣化，同時具有降低截止電流的效果。其結果，可以製造高可靠性、低耗電量的半導體裝置。

此外，在本實施例模式中，以雜質區域中間夾著閘極絕緣層地重疊於閘極電極層的區域作為 Lov 區域，而以雜質區域中間不夾著閘極絕緣層地重疊於閘極電極層的區域作為 Loff 區域。

其次，去除掩模 153a、掩模 153b、掩模 153c、掩模 153d，形成覆蓋半導體層 104、半導體層 105 的掩模 155a、掩模 155b。將掩模 155a、掩模 155b、閘極電極層 117 和閘極電極層 129 作為掩模，添加賦予 p 型的雜質元素 154，以形成第一 p 型雜質區域 160a、第一 p 型雜質區域 160b、第一 p 型雜質區域 163a、第一 p 型雜質區域 163b、第二 p 型雜質區域 161a、第二 p 型雜質區域 161b、第二 p 型雜質區域 164a、第二 p 型雜質區域 164b（參照圖 6C）。在本實施例模式中，使用硼（B）作為雜質元素。這裏，添加並使第一 p 型雜質區域 160a、第一 p 型雜質區域 160b、第一 p 型雜質區域 163a、第一 p 型雜質區域 163b、第二 p 型雜質區域 161a、第二 p 型雜質區域 161b、第二 p 型雜質區域 164a、第二 p 型雜質區域 164b 包含濃度為 1×10^{20} 至 $5 \times 10^{21}/\text{cm}^3$ 左右的賦予 p 型的雜質元素。在本實施例模式中，第二 p 型雜質區域 161a、第二 p 型雜質區域 161b、第二 p 型雜質區域 164a、第二 p 型雜質區域 164b 形成為如下形式：反映閘極電極層 117 和閘極電極層 129 的形狀，並其濃度以自對準方式低於第一 p 型雜質區域 160a、第一 p 型雜質區域 160b、第一 p 型雜質區域 163a、第一 p 型雜質區域 163b。另外，在半導體層 103 中形成通道形成區域 162、在半導體層 106 中形成通道形成區域 165。

其次，藉由 O_2 灰化或抗蝕劑剝離液，去除掩模 155a、掩模 155b，還去除氧化膜。

此外，為了對雜質元素進行活化，而進行加熱處理、強光照射或雷射照射。在活化的同時可以恢復由電漿破壞的閘極絕緣層、或由電漿破壞的閘極絕緣層和半導體層之間的介面。

其次，形成覆蓋閘極電極層、閘極絕緣層的中間層絕緣層。在本實施例模式中，形成絕緣膜 167 和絕緣膜 168 的疊層結構（參照圖 7A）。形成膜厚為 200nm 的氮氧化矽膜作為絕緣膜 167，形成膜厚為 800nm 的氧氮化矽絕緣膜作為絕緣膜 168，以形成疊層結構。另外，還可以覆蓋閘極電極層、閘極絕緣層地形成膜厚為 30nm 的氧氮化矽膜、膜厚為 140nm 的氮氧化矽膜，膜厚為 800nm 的氧氮化矽膜，以形成三層的疊層結構。在本實施例模式中，絕緣膜 167 和絕緣膜 168 如底膜那樣採用電漿 CVD 法連續形成。絕緣膜 167 和絕緣膜 168 不局限於氮化矽膜，還可以是使用了濺射法或電漿 CVD 法的氮氧化矽膜、氧氮化矽膜、氧化矽膜，還可以使用其他含矽的絕緣膜並使它作為單層或三層或更多的疊層結構。

其次，在氮氣氛中，在 300 至 550°C 下進行 1 至 12 小時的熱處理，來對半導體層進行氫化步驟。較佳的，在 400 至 500°C 下進行。該步驟是利用作為中間層絕緣層的絕緣膜 167 中所包含的氫來使半導體層的懸浮鍵處於終端的步驟。在本實施例模式中，在 410°C 下進行加熱處理。

其次，使用由抗蝕劑構成的掩模在絕緣膜 167、絕緣膜 168、閘極絕緣層 107 中形成到達半導體層的接觸孔

(開口部)。根據所使用的材料的選擇比，可以進行一次或多次的蝕刻。

其次，覆蓋開口部地形成導電膜，並對導電膜進行蝕刻，以形成分別電連接於各源極區域或汲極區域的一部分的源極電極層或汲極電極層 169a、源極電極層或汲極電極層 169b、源極電極層或汲極電極層 170a、源極電極層或汲極電極層 170b、源極電極層或汲極電極層 171a、源極電極層或汲極電極層 171b、源極電極層或汲極電極層 172a、源極電極層或汲極電極層 172b、佈線層 156。可以藉由 PVD 法、CVD 法、蒸發法等形成導電膜後，將它蝕刻為所希望的形狀，以形成源極電極層或汲極電極層。另外，還可以藉由液滴噴出法、印刷法、電鍍法等將導電膜選擇性地形成在預定的地方。再者，還可以採用軟焊法、金屬鑲嵌法。源極電極層或汲極電極層的材料使用 Ag、Au、Cu、Ni、Pt、Pd、Ir、Rh、W、Al、Ta、Mo、Cd、Zn、Fe、Ti、Zr、Ba 等金屬或其合金，或者使用其金屬氮化物來形成。另外，也可以使用包含 Si、Ge 的導電材料。另外，還可以採用這些的疊層結構。在本實施例模式中，形成膜厚為 100nm 的鈦 (Ti)、膜厚為 700nm 的鋁和矽的合金 (Al-Si)，膜厚為 200nm 的鈦 (Ti)，並選擇性地進行蝕刻來將它們形成為所希望的形狀。

藉由以上步驟，可以製造主動矩陣基板，其中，在週邊驅動電路區域 204，包括在 Lov 區域具有 p 型雜質區域的 p 通道類型薄膜電晶體 173、以及在 Lov 區域具有 n 型

雜質區域的 n 通道類型薄膜電晶體 174；在連接區域，包括導電層 177；在像素區域 206，包括在 Loff 區域具有 n 型雜質區域的多通道類型 n 通道類型薄膜電晶體 175、以及在 Lov 區域具有 p 型雜質區域的 p 通道類型薄膜電晶體 176（參照圖 7B）。

其次，形成絕緣膜 180 和絕緣膜 181 作為第二中間層絕緣層（參照圖 8A）。圖 8A 至 8C 表示顯示裝置的製造步驟，其中包括用於透過劃線進行分離的分離區域 201、作為 FPC 的貼上部分的外部端子連接區域 202、作為週邊部分的引導佈線區域的佈線區域 203、週邊驅動電路區域 204、連接區域 205、像素區域 206。在佈線區域 203 設置有佈線 179a 和佈線 179b，而在外部端子連接區域 202 設置有與外部端子連接的端子電極層 178。

作為絕緣膜 180、絕緣膜 181，可以是使用選自如下的材料而形成的：氧化矽、氮化矽、氧氮化矽、氮氧化矽、氮化鋁（AlN）、氧氮化鋁（AlON）、氮含量比氧含量高的氮氧化鋁（AlNO）或氧化鋁、類金剛石碳（DLC）、含氮碳膜（CN）、PSG（磷玻璃）、BPSG（磷硼玻璃）、鋁氧膜、聚矽氮烷、其他包含無機絕緣材料的物質。另外，還可以使用矽氧烷樹脂。其中，所謂矽氧烷樹脂相當於包含 Si-O-Si 鍵的樹脂。矽氧烷由矽（Si）和氧（O）的鍵構成骨架結構。作為取代基使用至少含氮的有機基（例如烷基、芳烴）。作為取代基，還可以使用氟基團。或者，作為取代基，還可以使用至少含氮

的有機基和氟基團。另外，還可以使用有機絕緣材料，作為有機材料可以為感光性的，也可以為非感光性的，可以使用聚醯亞胺、丙烯酸、聚醯胺、聚醯亞胺醯胺、抗蝕劑、苯並環丁烯、低介電常數有機絕緣材料。

其次，如圖 8B 所示，在作為第二中間層絕緣層的絕緣膜 180 及絕緣膜 181 中形成開口部 182 及 183。絕緣膜 180 和絕緣膜 181 在連接區域 205、佈線區域 203、外部端子連接區域 202、分離區域 201 等需要大面積的蝕刻。但是，在像素區域 206，開口面積與連接區域 205 等的開口面積相比非常小，形成為微細的。因此，分別進行為了形成像素區域的開口部而進行的光微影步驟和為了形成連接區域的開口部而進行的光微影步驟。

然後，如圖 8C 所示，在像素區域 206 的絕緣膜 180 和絕緣膜 181 中形成微細的開口部 184，即接觸孔。

在本實施例模式中，說明了如下情況：使用覆蓋連接區域 205、佈線區域 203、外部端子連接區域 202、分離區域 201、週邊驅動電路區域 204，並在像素區域 206 形成有預定的開口部的掩模，來蝕刻絕緣膜 180 和絕緣膜 181。但是，本發明不局限於此。例如，連接區域 205 的開口部的面積為大，因此蝕刻量為多。這種大面積的開口部可以進行多次的蝕刻。

其次，如圖 9A 所示，形成第一電極層 185（也被稱為像素電極層）並使它接觸源極電極層或汲極電極層 172a。第一電極層用作陽極或陰極，只要使用以選自 Ti、

Ni、W、Cr、Pt、Zn、Sn、In 或 Mo 中的元素、TiN、 $TiSi_xN_y$ 、 WSi_x 、 WN_x 、 WSi_xN_y 、NbN、或以該元素為主要成分的合金材料或化合物材料為主要成分的膜或這些的疊層膜，即可。其總膜厚為 100nm 至 800nm 的範圍。

在本實施例模式中，採用了使用發光元件作為顯示元件，並將來自發光元件的光從第一電極層 185 一側獲取的結構，因此第一電極層 185 具有透光性。作為第一電極層 185，可以藉由形成透明導電膜，並蝕刻成所希望的形狀來形成第一電極層 185。作為在本發明中使用的的第一電極層 185，可以使用含氧化矽的氧化銮錫（也被稱為含氧化矽的銮錫氧化物，以下被稱為“ITSO”）、氧化鋅、氧化錫、氧化銮等。除了上述以外，還可以使用在氧化銮中混合了 2 至 20wt% 的氧化鋅（ZnO）的氧化銮氧化鋅合金等的透明導電膜。作為第一電極層 185，除了上述透明導電膜以外，還可以使用氮化鈦膜或鈦膜。在這種情況下，在形成了透明導電膜後，以可透過光的膜厚（較佳為 5nm 至 30nm 左右）形成氮化鈦膜或鈦膜。在本實施例模式中，作為第一電極層 185，採用使用了氧化銮錫和氧化矽的 ITSO。

圖 11 表示在形成了第一電極層 185 的階段上的像素區域的俯視圖的一個例子。在圖 11 中，一個像素由 TFT501、TFT502、電容元件 504、第一電極層 185、閘極佈線層 506、源極佈線層及汲極佈線層 505、電源線 507 構成。

其次，在形成了第一電極層 185 後，還可以進行加熱處理。藉由該加熱處理，可釋放出包含在第一電極層 185 中的水分。因此，由於第一電極層 185 不發生脫氣現象等，所以，即使在第一電極層上形成容易由水分引起劣化的發光材料，發光材料也不劣化，可以製造可靠性高的顯示裝置。在本實施例模式中，由於在第一電極層 185 中使用了 ITSO，因此即使進行焙燒，也不會如 ITO（氧化銻氧化錫合金）那樣發生結晶化，而仍然保持非晶狀態。因此，ITSO 具有比 ITO 高的平整性，即使包含有機化合物的層變薄，也不容易與陰極發生短路。

其次，形成覆蓋第一電極層 185 的端部、源極電極層或汲極電極層的、由絕緣材料構成的隔離壁 186（參照圖 9B）。藉由使用設置有由衍射光柵圖形或半透膜構成的具有光強度降低功能的輔助圖案的光掩模或光罩，來形成隔離壁 186。另外，隔離壁 186 具有包括多個膜厚較厚的部分的截面形狀，並且，在隔離壁的側面具有步階。該隔離壁 186 的製造方法可以是按照實施例模式 1 而獲得的。

為了進行全色顯示，在第一電極層上形成場致發光層時，必須分別製造進行 RGB 發光的場致發光層。由此，在形成其他顏色的場致發光層時，某個像素電極層（第一電極層）被蒸發掩模覆蓋。作為蒸發掩模，可以採用由金屬材料等構成的膜狀的方式。此時，蒸發掩模被設置在隔離壁 186 上，並被隔離壁 186 的厚度為厚的部分支撐。藉由設置該隔離壁 186 的厚度為厚的部分，可以防止掩模給

第一電極層帶來形狀不良的負面影響，並可以提供高可靠性且高影像品質的顯示裝置，而不使第一電極層引起發光不良或顯示不良。

另外，以與隔離壁 186 同一步驟，在外部端子連接區域 202 形成絕緣物（絕緣層）187a、絕緣物（絕緣層）187b。

另外，在連續區域 205 中，隔離壁 186 形成為覆蓋開口部 182 側面的絕緣膜 180 及絕緣膜 181 的端部的形式。絕緣膜 180 及絕緣膜 181 的端部藉由選擇性地進行蝕刻的處理加工為具有步階的形式，該步階的高度差異很大，因此層疊在其上的第二電極層 189 的覆蓋性變差。因此，如本發明所示，由隔離壁 186 覆蓋開口部周邊的步階，並使步階變平緩，來可以改善要層疊的第二電極層 189 的覆蓋性。在連續區域 205 中，以與第二電極層相同的步驟、相同材料形成的佈線層與佈線層 156 電連接。在本實施例模式中，第二電極層 189 與佈線層 156 接觸並實現電連接，但是也可以藉由其他佈線實現電連接。

其次，在第一電極層 185 上形成場致發光層 188。此外，儘管在圖 10 中僅示出了一個像素，但是在本實施例模式中分別形成與 R（紅）、G（綠）、B（藍）的各種顏色相對應的場致發光層。在本實施例模式中，分別藉由使用了蒸發掩模的蒸發法等選擇性地形成呈現紅色（R）、綠色（G）、藍色（B）發光的材料作為場致發光層 188。

其次，在場致發光層 188 上，形成由導電膜構成的第

二電極層 189。作為第二電極層 189，可以使用低功函數的材料（Al、Ag、Li、Ca 或這些材料的合金或化合物、MgAg、MgIn、AlLi、CaF₂ 或氮化鈣）。由此形成由第一電極層 185、場致發光層 188 和第二電極層 189 構成的發光元件 190。

在圖 10 所示的本實施例模式的顯示裝置中，發光元件 190 所發的光從第一電極層 185 一側且沿著在圖 10 中的箭頭所示的方向透過而射出。

以覆蓋第二電極層 189 的方式設置鈍化膜 191 是很有效的。作為鈍化膜 191，由包含氮化矽、氧化矽、氧氮化矽（SiON）、氮氧化矽（SiNO）、氮化鋁（AlN）、氧氮化鋁（AlON）、氮含量比氧含量多的氮氧化鋁（AlNO）或氧化鋁、類金剛石碳（DLC）、含氮碳膜（CN）的絕緣膜構成，可以使用該絕緣膜的單層或組合而成的疊層膜。另外，還可以使用矽氧烷樹脂材料。

然後，藉由密封劑 192 固定而接合形成有發光元件 190 的基板 100 和密封基板 195，以密封發光元件（參照圖 10）。

此外，可以在密封劑所包圍的區域中填充填充材料或粘合帶，還可以藉由在氮氣氛下進行密封，來封入氮等。本實施例模式為下面射出型，因此填充材料無需具有透光性，但是，當採用光透過填充材料而取出的結構的情況下，填充材料需要具有透光性。代表性地，可以使用可見光固化、紫外線固化或熱固性環氧樹脂。在以上的步驟

中，完成了在本實施例模式中的使用了發光元件的具有顯示功能的顯示裝置。另外，填充材料還可以以液態狀態滴下，並填充到顯示裝置中。

另外，還可以在面板中設置乾燥劑，以防止由水分引起的發光元件的劣化。

其次，在外部端子連接區域 202 中，藉由各向異性導電層 196，將 FPC194 連接到端子電極層 178，來與外部進行電連接。

另外，在本發明的顯示裝置中，對螢幕顯示的驅動方法沒有特別的限制，例如可以使用點順序驅動方法、或線順序驅動方法、或面順序驅動方法等。代表性地，採用線順序驅動方法，只要適當地使用時間分割灰度驅動方法或面積灰度驅動方法，即可。另外，向顯示裝置的源極線輸入的影像訊號可以為類比訊號，也可以為數位訊號，只要根據影像訊號適當地設計驅動電路等，即可。

再者，在視頻訊號為數位訊號的顯示裝置中，存在著向像素輸入的視頻訊號為恆定電壓（CV）的情況和恆定電流（CC）的情況。在視頻訊號為恆定電壓的（CV）情況中，存在著施加到發光元件的電壓為一定的（CVCV）情況，以及施加到發光元件的電流值為一定的（CVCC）情況。另外，在視頻訊號為恆定電流的（CC）情況中，存在著施加到發光元件的電壓值恆定的（CCCV）情況，以及施加到發光元件的電流值恆定的（CCCC）情況。

藉由實施本發明，可以以簡化了的步驟製造可靠性高

的顯示裝置。由此，可以以較低的成本高成品率地製造高精細、高影像品質的顯示裝置。

本實施例模式可以與實施例模式 1 至 3 中的任何一個自由地組合。

實施例模式 5

藉由採用根據本發明形成的發光裝置，可以實現電視裝置。具有如下情況：在顯示面板上僅形成像素部，並且藉由 TAB 方式或 COG 方式安裝掃描線側驅動電路和訊號線側驅動電路，形成 TFT，在基板上一體化形成像素部和掃描線側驅動電路，而分別安裝訊號線側驅動電路作為驅動 IC；在基板上一體化形成像素部、訊號線側驅動電路和掃描線側驅動電路，等等，可以採用任何一種方式。

作為其他外部電路的結構，影像訊號的輸入側由以下電路構成，即：在由調諧器接收的訊號中，放大影像訊號的影像訊號放大電路、將其輸出的訊號變換為對應於與紅、綠、藍的各種顏色的顏色訊號的影像訊號處理電路、以及將其影像訊號變換為驅動 IC 的輸入規格的控制電路等。控制電路向掃描線側和訊號線側分別輸出訊號。在為數位驅動的情況下，其結構也可以是在訊號線側設置訊號分割電路，將輸入數位訊號分割為 m 個進行提供。

在由調諧器接收的訊號中，聲音訊號被送到聲音訊號放大電路，其輸出經過聲音訊號處理電路提供到揚聲器。控制電路從輸入部接受接收站（接收頻率）或音量的控制

資訊，並將訊號送出到調諧器或者聲音訊號處理電路。

顯示模組如圖 12A 和 12B 所示，組裝在框體中，可以實現電視裝置。還安裝有 FPC 的顯示面板也被稱為顯示模組。由顯示模組形成主螢幕 2003，作為其他附屬設備還具有揚聲器部 2009、操作開關等。如上所述，可以藉由本發明實現電視裝置。

另外，也可以使用相位差板或者偏振板，以阻隔從外部入射的光的反射光。另外，如果為上面放射型顯示裝置，則可以將作為隔離壁的絕緣層進行著色並作為黑色矩陣使用。該隔離壁也可以藉由液滴噴出法等形成，還可以向顏料類黑色樹脂或聚醯亞胺等樹脂材料中混合碳黑等，還可以為其疊層。也可以藉由液滴噴出法在相同區域中反復噴出不同材料，以形成隔離壁。作為相位差板，使用 $\lambda/4$ 板、 $\lambda/2$ 板，只要設計為可以控制光的形式，即可。作為其結構，按順序形成為 TFT 元件基板、發光元件、密封基板（密封材料）、相位差板（ $\lambda/4$ 板）、相位差板（ $\lambda/2$ 板）、偏振板，從發光元件放射的光經過上述結構來從偏振板一側放射到外部。該相位差板和偏振板可設置在光放射的一側，如果為兩面放射的兩面放射型顯示裝置，則還可以設置在兩面上。另外，偏振板的外側也可以具有抗反射膜。由此，可以更高細緻地顯示精密影像。

如圖 12A 所示，在框體 2001 中組裝利用了顯示元件的顯示面板 2002，由接收機 2005 進行一般電視廣播的接收，並藉由數據機 2004 與有線或無線方式的通信網路連

接，由此還可以進行單向（由發送者到接收者）或雙向（在發送者和接收者之間，或者在接收者之間）資訊通信。電視裝置的操作還可以由組裝在框體中的開關或其他遙控單元 2006 來進行，該遙控單元還可以設置有顯示輸出資訊的顯示部 2007。

另外，電視裝置還可以附加有如下結構：除了主螢幕 2003 以外，使用第二顯示用面板形成輔助螢幕 2008，並顯示頻道或音量等。在這種結構中，也可以採用視野角優異的 EL 顯示用面板形成主螢幕 2003，採用能夠以低耗電量進行顯示的液晶顯示用面板來形成輔助螢幕。另外，為了使低耗電量優先，可以採用如下結構：使用液晶顯示用面板來形成主螢幕 2003，使用 EL 顯示用面板形成輔助螢幕，並且輔助螢幕能夠閃爍。即使使用這種大型基板，並使用很多 TFT 或電子部件，也可以藉由實施本發明來形成為可靠性高的顯示裝置。

圖 12B 為例如具有 20 至 80 英寸的大型顯示部的電視裝置，包括框體 2010、作為操作部的鍵盤部 2012、顯示部 2011、揚聲器部 2013 等。本發明適用於顯示部 2011 的製造。圖 12B 的顯示部使用了可彎曲的物質，因此形成為顯示部彎曲了的電視裝置。由於如上所述，可以自由地設計顯示部的形狀，所以可以製造所希望的形狀的電視裝置。

藉由本發明，可以以簡單步驟形成顯示裝置，因此還可以降低成本。由此，採用了本發明的電視裝置，即使具

有較大螢幕的顯示部也可以以較低的成本進行形成。由此，可以高成品率地製造高性能、高可靠性的電視裝置。

當然，本發明不局限於電視裝置，還可以適用於個人電腦的監視器、鐵路的車站或飛機場等中的資訊顯示幕、街頭的廣告顯示幕等大面積顯示媒體的各種用途中。

本實施例模式可以與實施例模式 1 至 4 中的任何一個自由地組合。

實施例模式 6

參照圖 13A 和 13B 說明本實施例模式。本實施例模式示出使用了具有在實施例模式 1 至 4 中製造的顯示裝置的面板的模組的例子。

在圖 13A 所示的資訊終端模組中，在印刷線路板 946 上安裝了控制器 901、中央處理裝置（CPU）902、記憶體 911、電源電路 903、聲音處理電路 929 以及收發電路 904，並且還安裝了電阻器、緩衝器、電容元件等的元件。另外，面板 900 藉由撓性線路板（FPC）908 連接到印刷線路板 946。

在面板 900 上設置有在各像素上設置了發光元件的像素部 905、選擇該像素部 905 所具有的像素的第一掃描線驅動電路 906a、第二掃描線驅動電路 906b、以及對被選擇了的像素供給視頻訊號的訊號線驅動電路 907。

藉由印刷線路板 946 所具備的介面（I/F）部 909，進行各種控制訊號的輸入輸出。另外，將用於收發與天線之

間的訊號的天線用埠 910，設置在印刷線路板 946 上。

在本實施方式中，雖然印刷線路板 946 藉由 FPC908 連接於面板 900，但是不局限於這種結構。還可以採用 COG（玻璃上晶片）方式將控制器 901、聲音處理電路 929、記憶體 911、CPU902 或電源電路 903 直接安裝到面板 900 上。另外，在印刷線路板 946 上設置有電容元件、緩衝器等各種元件，來防止在電源電壓或訊號中增加了噪音，或者使訊號的上升變緩。

圖 13B 表示圖 13A 所示的模組的方塊圖。該模組 999 包括作為記憶體 911 的 VRAM932、DRAM925、快閃記憶體 926 等。在 VRAM932 中儲存了顯示在面板上的影像資料，在 DRAM925 中儲存了影像資料或聲音資料，在快閃記憶體 926 中儲存了各種程式。

在電源電路 903 中，產生提供給面板 900、控制器 901、CPU902、聲音處理電路 929、記憶體 911、收發電路 931 的電源電壓。另外，根據面板的規格，電源電路 903 會具備電流源。

CPU902 具有控制訊號產生電路 920、解碼器 921、暫存器 922、運算電路 923、RAM924、CPU 用介面 935 等。藉由介面 935 向 CPU902 輸入的各種訊號，被首先保持在暫存器 922 中後，再輸入到運算電路 923、解碼器 921 等中。在運算電路 923 中，基於被輸入了的訊號進行運算，並指定將各種命令送達的地方。另一方面，輸入到解碼器 921 中的訊號被解碼，並輸入到控制訊號產生電路

920 中。控制訊號產生電路 920 基於被輸入了的訊號產生包括各種命令的訊號，並發送到運算電路 923 中指定的地方，具體為記憶體 911、收發電路 931、聲音處理電路 929、控制器 901 等中。

記憶體 911、收發電路 931、聲音處理電路 929、控制器 901 根據各自接受的命令進行工作。以下對該工作進行簡單說明。

從輸入單元 934 輸入的訊號，藉由介面 909 發送到安裝在印刷線路板 946 上的 CPU902 中。根據從指示裝置或鍵盤等的輸入單元 934 送出的訊號，控制訊號產生電路 920 將儲存在 VRAM932 中的影像資料變換為預定的格式，並發送到控制器 901 中。

根據面板的規格，控制器 901 對從 CPU902 送出的包含影像資料的訊號進行資料處理，並提供給面板 900。另外，根據從電源電路 903 輸入的電源電壓或者從 CPU902 輸入的各種訊號，控制器 901 產生 Hsync 訊號、Vsync 訊號、時鐘訊號 CLK、交流電壓（AC Cont）、切換訊號 L/R，並提供給面板 900。

在收發電路 904 中，在天線 933 中作為電波收發的訊號被處理，具體地說，包括隔離器、帶通濾波器、VCO（壓控振蕩器）、LPF（低通濾波器）、耦合器、平衡-不平衡變換器等的高頻電路。在收發電路 904 中被收發的訊號中，包含聲音資訊的訊號根據 CPU902 發出的命令送出到聲音處理電路 929 中。

根據 CPU902 的命令被送出的包含聲音資訊的訊號，在聲音處理電路 929 中被解調為聲音訊號，並傳送到揚聲器 928 中。另外，從微音器 927 送出的聲音訊號在聲音處理電路 929 中被調制，並根據 CPU902 發出的命令發送到收發電路 904 中。

可以安裝控制器 901、CPU902、電源電路 903、聲音處理電路 929、記憶體 911 作為本實施例模式的元件。只要是除了隔離器、帶通濾波器、VCO（壓控振蕩器）、LPF（低通濾波器）、耦合器、平衡-不平衡變換器等的高頻電路以外，本實施例模式就可以應用於任何電路中。

顯示面板 900 在像素電極上或在覆蓋像素電極周圍的絕緣物上具備間隔物。因此，具備該顯示面板 900 的模組可以防止損傷像素電極，發揮出高影像品質顯示和高可靠性的效果，因為支撐並不使當形成場致發光層時使用的掩模與像素電極接觸。

實施例模式 7

參照圖 14 說明本實施例模式。圖 14 示出了包括在實施例模式 6 中製造的模組並採用了無線的可手持移動的小型電話機（行動電話）的一種方式。顯示面板 900 以自由裝卸的方式組裝在外殼 1001 上，並可以容易固定於模組 999。外殼 1001 可以根據組裝的電子設備適當地變更其形狀和尺寸。

將固定了顯示面板 900 的外殼 1001 嵌在印刷線路板

946 中，並作為模組被組成。印刷線路板 946 安裝有控制器、CPU、記憶體、電源電路，並還安裝有電阻器、緩衝器、電容元件等。再者，還具備包括微音器 994 以及揚聲器 995 的聲音處理電路、收發電路等的訊號處理電路 993。面板 900 藉由 FPC908 連接於印刷線路板 946。

如上所述的模組 999、輸入單元 998、電池 997 容納在框體 996 中。顯示面板 900 的像素部配置為從形成在框體 996 中的開口窗可以視覺確認的形式。

顯示面板 900 在像素電極上或在覆蓋像素電極周圍的絕緣物上具備間隔物。因此，具備該顯示面板 900 的模組可以防止損傷像素電極，發揮出高影像品質顯示和高可靠性的效果，因為支撐並不使當形成場致發光層時使用的掩模與像素電極接觸。

圖 14 所示的框體 996 示出了電話機的外觀形狀作為一個例子。但是，本實施例模式的電子設備可以根據其功能和用途變換為各種方式。藉由以下所示的實施例模式，對其方式的一個例子進行說明。

實施例模式 8

藉由應用本發明，可以製造各種顯示裝置。換言之，本發明可以適用於在顯示部組裝有這些顯示裝置的各種電子設備。

作為這種電子設備，可以舉出影像拍攝裝置如視頻相機或數位相機等、投影儀、頭部安裝型顯示器（護目鏡型

顯示器)、汽車導航系統、汽車立體音響、個人電腦、遊戲機、便攜資訊終端(可移動電腦、行動電話或電子書等)、具有記錄媒體的影像再生裝置(具體為對數位通用光碟(DVD)等記錄媒體進行再生,並具備可顯示其影像的顯示器的裝置)等。圖 15A 至 15D 中示出了這些例子。

圖 15A 為電腦,包括本體 2101、框體 2102、顯示部 2103、鍵盤 2104、外部連接埠 2105、指示滑鼠 2106 等。如果使用本發明,即使小型化且像素微細化,也可以完成可靠性高、並顯示高品質影像的電腦。

圖 15B 為具有記錄媒體的影像再生裝置(具體為 DVD 再生裝置),包括本體 2201、框體 2202、顯示部 A2203、顯示部 B2204、記錄媒體(DVD 等)讀取部 2205、操作鍵 2206、揚聲器部 2207 等。顯示部 A2203 主要顯示影像資訊,顯示部 B2204 主要顯示文字資訊。如果使用本發明,即使小型化且像素微細化,也可以完成可靠性高、並顯示高品質影像的影像再生裝置。

圖 15C 為行動電話,包括本體 2301、聲音輸出部 2302、聲音輸入部 2303、顯示部 2304、操作開關 2305、天線 2306 等。如果使用本發明,即使小型化且像素微細化,也可以完成可靠性高、並顯示高品質影像的行動電話。

圖 15D 為視頻相機,包括本體 2401、顯示部 2402、框體 2403、外部連接埠 2404、遙控接收部 2405、影像接

收部 2406、電池 2407、聲音輸入部 2408、取景器 2409、操作鍵 2410 等。如果使用本發明，即使小型化且像素微細化，也可以完成可靠性高、並能夠顯示高品質影像的視頻相機。

本實施例模式可以與上述實施例模式 1 至 4 中的任何一個自由地組合。

實施例模式 9

這裏，作為電連接於發光元件的 TFT，圖 16 表示將非晶矽用作主動層的 TFT 的例子。

在圖 16 中，標號 1910 表示基板，1911 表示隔離壁，1913 表示第一電極，1914 表示包含有機化合物的層，1915 表示第二電極，1916 表示非晶矽 TFT，1917 表示閘極絕緣膜，1918 表示絕緣膜。另外，標號 1919 表示電源供給線等的佈線。

作為非晶矽 TFT1916 的製造步驟，可以採用已知技術。首先，在基板 1910 上形成閘極電極之後，形成閘極絕緣膜 1917。接著，依次順序層疊非晶矽膜（主動層）、包含磷的非晶矽膜（ n^+ 層）、金屬膜。接著，將非晶矽蝕刻為所希望的元件形狀之後，在重疊於閘極電極的區域，選擇性地蝕刻並暴露非晶矽的一部分，來形成通道。接著，在以絕緣膜 1918 覆蓋整個面上之後，形成接觸孔、源極佈線、汲極佈線。

此外，非晶矽 TFT1916 表示通道蝕刻類型 TFT，但

是，也可以是通道阻止類型 TFT。

作為形成非晶矽 TFT 之後的製造步驟，如實施例模式 1 所述，形成第一電極 1913，並形成具有向下面擴展的截面形狀的隔離壁 1911。

其次，藉由蒸發法、噴墨法、或塗敷法形成包含有機化合物的層。其次，藉由蒸發法或濺射法形成第二電極 1915。

關於非晶矽 TFT，高熱步驟很少，這是對大量生產很合適的步驟，並且可以降低在發光裝置的製造中的成本。

另外，在本實施例模式中，示出了使用非晶矽 TFT 的例子，因此僅將像素部形成在基板上並由 IC 構成驅動電路，而不在同一基板上製造像素部和驅動電路。

本實施例模式可以與上述實施例模式 1 至 8 中的任何一個自由地組合。

【符號說明】

10：基板

16：TFT

12：底絕緣膜

17：疊層

18：絕緣膜

13：第一電極

11：隔離壁

20：感光樹脂膜

- 400：曝光掩模
- 401：遮光部
- 402：半透光部
- 14：包含有機化合物的層
- 21：蒸發掩模
- 701：基板
- 702：蒸發掩模
- 706：昇華方向
- 703a：防護層
- 703b：開口部
- 704：蒸發源
- 705：移動方向
- 707：設定室
- 700：膜形成室
- 15：第二電極
- 19：佈線
- 33：第一電極
- 31：隔離壁
- 34：包含有機化合物的層
- 301：第一基板
- 302：隔離壁
- 303：第一電極
- 304：結構體
- 305：包含有機化合物的層

- 306 : 像素部
- 307 : 第二電極
- 308 : 第二基板
- 309 : 黏合層
- 100 : 基板
- 101a : 底膜
- 101b : 底膜
- 102 : 結晶半導體膜
- 103 : 半導體層
- 104 : 半導體層
- 105 : 半導體層
- 106 : 半導體層
- 107 : 閘極絕緣層
- 108 : 第一導電膜
- 109 : 第二導電膜
- 117 : 閘極絕緣層
- 118 : 閘極絕緣層
- 121 : 第一閘極電極層
- 131 : 第二閘極電極層
- 122 : 第一閘極電極層
- 132 : 第二閘極電極層
- 204 : 週邊驅動電路區域
- 127 : 閘極電極層
- 124 : 第一閘極電極層

134 : 第二閘極電極層

128 : 閘極電極層

125 : 第一閘極電極層

135 : 第二閘極電極層

129 : 閘極電極層

126 : 第一閘極電極層

136 : 第二閘極電極層

206 : 像素區

130 : 導電層

123 : 導電層

133 : 導電層

205 : 連接區

151 : 雜質元素

140a , 140b : 第一 n 型雜質區域

141a , 141b : 第一 n 型雜質區域

142a , 142b : 第一 n 型雜質區域

143a , 143b : 第一 n 型雜質區域

153a , 153b , 153c : 掩模

152 : 雜質元素

144a , 144b : 第二 n 型雜質區域

145a , 145b : 第三 n 型雜質區域

147a , 147b , 147c : 第二 n 型雜質區域

148a , 148b , 148c , 138d : 第三 n 型雜質區域

146 : 通道形成區域

- 149a , 149b : 通道形成區域
- 155a , 155b : 掩模
- 154 : 雜質元素
- 160a , 160b : 第一 p 型雜質區域
- 163a , 163b : 第一 p 型雜質區域
- 161a , 161b : 第二 p 型雜質區域
- 164a , 164b : 第二 p 型雜質區域
- 162 : 通道形成區域
- 165 : 通道形成區域
- 167 : 絕緣膜
- 168 : 絕緣膜
- 169a , 169b : 源或汲極電極層
- 170a , 170b : 源或汲極電極層
- 171a , 171b : 源或汲極電極層
- 172a , 172b : 源或汲極電極層
- 156 : 佈線層
- 173 : p 通道薄膜電晶體
- 174 : n 通道薄膜電晶體
- 177 : 導電層
- 175 : n 通道薄膜電晶體
- 176 : p 通道薄膜電晶體
- 180 : 絕緣膜
- 181 : 絕緣膜
- 201 : 分離區域

202 : 外部端子連接區域

203 : 佈線區域

179a , 179b : 佈線

178 : 端子電極層

182 : 開口部

183 : 開口部

184 : 細微的開口部

185 : 第一電極層

501 : TFT

502 : TFT

504 : 電容元件

506 : 閘極佈線層

505 : 源極和汲極佈線層

507 : 電源線

186 : 隔離壁

187a , 187b : 絕緣物

189 : 第二電極層

188 : 場致發光層

190 : 發光元件

191 : 鈍化膜

192 : 密封劑

195 : 密封基板

194 : FPC

196 : 各向異性導電層

- 2003 : 主螢幕
- 2009 : 揚聲器部
- 2001 : 框體
- 2002 : 顯示面板
- 2004 : 數據機
- 2005 : 接收機
- 2006 : 遙控單元
- 2007 : 顯示部
- 2008 : 輔助螢幕
- 2010 : 框體
- 2011 : 顯示部
- 2012 : 鍵盤部
- 2013 : 揚聲器部
- 900 : 面板
- 901 : 控制器
- 902 : CPU
- 903 : 電源電路
- 946 : 印刷線路板
- 911 : 記憶體
- 929 : 聲音處理電路
- 904 : 收發電路
- 908 : 捲性線路板
- 905 : 像素部
- 906a : 第一掃描線驅動電路

906b : 第二掃描線驅動電路

907 : 訊號線驅動電路

909 : 介面部

910 : 天線用埠

999 : 模組

932 : VRAM

925 : DRAM

926 : 快閃記憶體

920 : 控制訊號產生電路

921 : 解碼器

922 : 暫存器

923 : 運算電路

924 : RAM

935 : 介面

934 : 輸入單元

933 : 天線

928 : 揚聲器

927 : 微音器

1001 : 外殼

994 : 微音器

995 : 揚聲器

998 : 輸入單元

997 : 電池

996 : 框體

- 2101 : 本體
- 2102 : 框體
- 2103 : 顯示部
- 2104 : 鍵盤
- 2105 : 外部連接埠
- 2106 : 指示滑鼠
- 2201 : 本體
- 2202 : 框體
- 2203 : 顯示部 A
- 2204 : 顯示部 B
- 2205 : 記錄媒體讀取部
- 2206 : 操作鍵
- 2207 : 揚聲器部
- 2301 : 本體
- 2302 : 聲音輸出部
- 2303 : 聲音輸入部
- 2304 : 顯示部
- 2305 : 操作開關
- 2306 : 天線
- 2401 : 本體
- 2402 : 顯示部
- 2403 : 框體
- 2404 : 外部連接埠
- 2405 : 搖控接收部

- 2406 : 影像接收部
- 2407 : 電池
- 2408 : 聲音輸入部
- 2409 : 取景器
- 2410 : 操作鍵
- 1910 : 基板
- 1911 : 隔離壁
- 1913 : 第一電極
- 1914 : 包含有機化合物的層
- 1915 : 第二電極
- 1916 : 非晶矽 TFT
- 1917 : 閘極絕緣膜
- 1918 : 絕緣膜
- 1919 : 佈線

申請專利範圍

1. 一種發光裝置，包括：

第一電極；

覆蓋該第一電極的端部的隔離壁；

在該第一電極上的包含有機化合物的層；以及

在該包含有機化合物的層上的第二電極；

其中該隔離壁包含突起部，

其中該隔離壁是單層，

其中該隔離壁在其側面具有步階，

其中該步階具有第一曲面，

其中該包含有機化合物的層覆蓋該第一曲面的一部分，

其中該隔離壁的最高部分為彎曲的，

其中該隔離壁更包含根據位於該隔離壁外側的曲率中心被決定的第二曲面，

其中該第二曲面設置於該步階與該最高部分間，以及

其中該突起部的厚度大於位於該第一電極端部的隔離壁的厚度。

2. 如申請專利範圍第 1 項的發光裝置，其中該隔離壁的上端部具有圓度。

3. 如申請專利範圍第 1 項的發光裝置，更包含：

像素部，

其中與該隔離壁以相同材料製成的結構體配置為包圍該像素部，以及

其中，該結構體的厚度與該隔離壁的厚度不相同。

4. 如申請專利範圍第 3 項的發光裝置，

其中該第一電極在具有絕緣表面之第一基板上，

其中該發光裝置包含相對於該第一基板的第二基板，

以及

其中該結構維持了該第一基板及該第二基板間的距離。

5. 如申請專利範圍第 3 項的發光裝置，

其中該第一電極在具有絕緣表面之第一基板上，

其中該發光裝置包含相對於該第一基板的第二基板，

以及

其中發自該包含該有機化合物的層的光透過該第二基底發射。

6. 如申請專利範圍第 4 項的發光裝置，其中由該結構、該第一基底及該第二基底包圍的區域係充填樹脂。

7. 如申請專利範圍第 5 項的發光裝置，其中由該結構、該第一基底及該第二基底包圍的區域係充填樹脂。

8. 如申請專利範圍第 1 項的發光裝置，其中該步驟係與該第二電極接觸。

9. 如申請專利範圍第 1 項的發光裝置，其中該隔離壁的該最高部分高於包含該有機化合物的層。

10. 如申請專利範圍第 1 項的發光裝置，其中該突起部具有彎曲的上表面。

11. 如申請專利範圍第 1 項的發光裝置，其中該隔離

壁係於邊緣彎曲。

12. 如申請專利範圍第 1 項的發光裝置，更包括接觸孔，於其中充填隔離壁。

13. 如申請專利範圍第 1 項的發光裝置，其中該隔離壁之材料係感光樹脂。

14. 如申請專利範圍第 1 項的發光裝置，
其中該第一曲面係根據位於該隔離壁內側的曲率中心
被決定。

15. 一種發光裝置，包括：

第一電極；

覆蓋該第一電極的端部的隔離壁；

在該第一電極上的包含有機化合物的層；以及

在該包含有機化合物的層上的第二電極；

其中該隔離壁包含突起部，

其中該隔離壁是單層，

其中該隔離壁在其側面具有步階，

其中該步階具有第一曲面，

其中該包含有機化合物的層覆蓋該第一曲面的一部分，

其中該隔離壁的最高部分具有彎曲的上表面，

其中該隔離壁更包含根據位於該隔離壁外側的曲率中心被決定的第二曲面，

其中該第二曲面設置於該步階與該最高部分間，以及

其中該突起部的厚度大於位於該第一電極端部的隔離

壁的厚度。

16. 如申請專利範圍第 15 項的發光裝置，其中該隔離壁的該最高部分高於包含該有機化合物的層。

17. 如申請專利範圍第 15 項的發光裝置，更包括接觸孔，於其中充填隔離壁。

18. 如申請專利範圍第 15 項的發光裝置，其中該隔離壁之材料係感光樹脂。

19. 如申請專利範圍第 15 項的發光裝置，
其中該第一曲面係根據位於該隔離壁內側的曲率中心被決定，以及

其中該彎曲的上表面係根據位於該隔離壁內側的曲率中心被決定。

20. 一種發光裝置，包括：

第一電極；

覆蓋該第一電極的端部的絕緣膜；

在該第一電極上的包含有機化合物的層；以及

在該包含有機化合物的層上的第二電極；

其中該絕緣膜是單層，

其中該絕緣膜包含第一區域及包圍該第一區域的第二區域，

其中該第一區域的最高部分為彎曲的，

其中該第二區域包含第一曲面，

其中該絕緣膜包含根據位於該絕緣膜外側的曲率中心被決定的第二曲面，

其中該第二曲面係設置於該第一區域及該第二區域之間，以及

其中該第一區域的厚度大於位於該第一電極端部的絕緣膜的厚度。

21. 如申請專利範圍第 20 項的發光裝置，其中該絕緣膜的該最高部分高於包含該有機化合物的層。

22. 如申請專利範圍第 20 項的發光裝置，其中該第一區域的厚度大於該第二區域的厚度，以及其中該包含該有機化合物的層覆蓋該第二區域的端部。

23. 如申請專利範圍第 20 項的發光裝置，其中該第一區域包含突起部。

24. 如申請專利範圍第 23 項的發光裝置，其中該突起部包含尖峰點。

25. 如申請專利範圍第 20 項的發光裝置，其中該絕緣膜係為隔離壁。

26. 如申請專利範圍第 20 項的發光裝置，其中該絕緣膜係為感光樹脂膜。

27. 如申請專利範圍第 20 項的發光裝置，更包括接觸孔，於其中充填絕緣膜。

28. 如申請專利範圍第 20 項的發光裝置，其中該第一曲面係根據位於該絕緣膜內側的曲率中心被決定。

29. 一種發光裝置，包括：

第一電極；

覆蓋該第一電極的端部的絕緣膜；

在該第一電極上的包含有機化合物的層；以及

在該包含有機化合物的層上的第二電極，

其中該絕緣膜是單層，

其中該絕緣膜包含第一區域及包圍該第一區域的第二區域，

其中該第一區域的上表面為彎曲的，

其中該第二區域包含第一曲面，

其中該絕緣膜包含根據位於該絕緣膜外側的曲率中心被決定的第二曲面，

其中該第二曲面係設置於該第一區域及該第二區域之間，以及

其中該第一區域的厚度大於位於該第一電極端部的絕緣膜的厚度。

30. 如申請專利範圍第 29 項的發光裝置，其中該絕緣膜的該最高部分高於包含該有機化合物的層。

31. 如申請專利範圍第 29 項的發光裝置，其中該第一區域的厚度大於該第二區域的厚度，以及其中該包含該有機化合物的層覆蓋該第二區域的端部。

32. 如申請專利範圍第 29 項的發光裝置，其中該第一區域包含突起部。

33. 如申請專利範圍第 32 項的發光裝置，其中該突

起部包含尖峰點。

34. 如申請專利範圍第 29 項的發光裝置，其中該絕緣膜係為隔離壁。

35. 如申請專利範圍第 29 項的發光裝置，其中該絕緣膜係為感光樹脂膜。

36. 如申請專利範圍第 29 項的發光裝置，更包括接觸孔，於其中充填絕緣膜。

37. 如申請專利範圍第 29 項的發光裝置，其中該第一曲面係根據位於該絕緣膜內側的曲率中心被決定。

38. 一種發光裝置，包括：

第一電極；

覆蓋該第一電極的端部的絕緣膜；

在該第一電極上的包含有機化合物的層；以及

在該包含有機化合物的層上的第二電極，

其中該絕緣膜是單層，

其中該絕緣膜包含第一區域及包圍該第一區域的第二區域，

其中該第一區域包含突起部，

其中該突起部包含第一曲面，

其中該第二區域包含第二曲面，

其中該絕緣膜包含根據位於該絕緣膜外側的第一曲率中心被決定的第三曲面，

其中該第三曲面係設置於該第一曲面及該第二曲面之

間，以及

其中該突起部的厚度大於位於該第一電極端部的絕緣膜的厚度。

39. 如申請專利範圍第 38 項的發光裝置，其中該絕緣膜的該最高部分高於包含該有機化合物的層。

40. 如申請專利範圍第 38 項的發光裝置，其中該第一區域的厚度大於該第二區域的厚度，以及其中該包含該有機化合物的層覆蓋該第二區域的端部。

41. 如申請專利範圍第 38 項的發光裝置，其中該突起部包含尖峰點。

42. 如申請專利範圍第 38 項的發光裝置，其中該絕緣膜係為隔離壁。

43. 如申請專利範圍第 38 項的發光裝置，其中該絕緣膜係為感光樹脂膜。

44. 如申請專利範圍第 38 項的發光裝置，其中該包含該有機化合物的層覆蓋該第二區域的一部分。

45. 如申請專利範圍第 38 項的發光裝置，更包括接觸孔，於其中充填絕緣膜。

46. 如申請專利範圍第 38 項的發光裝置，其中該第一曲面係根據位於該絕緣膜內側的第二曲率中心被決定，以及

其中該第二曲面係根據位於該絕緣膜內側的第三曲率中心被決定。

47. 如申請專利範圍第 46 項的發光裝置，

其中該第一曲率中心係設置於該第二曲率中心及該第三曲率中心之間。

48. 一種發光裝置，包括：

第一電極；

覆蓋該第一電極的端部的絕緣膜；

在該第一電極上的包含第一有機化合物的第一層；以

及

在該第一層上的第二電極，

其中該絕緣膜是單層，

其中該絕緣膜具有截面形狀，

其中該截面形狀包含第一曲線、第二曲線及夾於該第一曲線及第二曲線間的第三曲線，

其中該第三曲線係根據位於該截面形狀外側的第一曲率中心被決定，

其中該絕緣膜包含突起部，

其中該突起部包含該第一曲線，以及

其中該突起部的厚度大於位於該第一電極端部的絕緣膜的厚度。

49. 如申請專利範圍第 48 項的發光裝置，其中該絕緣膜的該最高部分高於包含該第一有機化合物的該第一層。

50. 如申請專利範圍第 48 項的發光裝置，其中包含該第一曲線部分的厚度大於包含該第二曲線部分的厚度。

51. 如申請專利範圍第 48 項的發光裝置，其中該絕緣膜係為隔離壁。

52. 如申請專利範圍第 48 項的發光裝置，其中該絕緣膜係為感光樹脂膜。

53. 如申請專利範圍第 48 項的發光裝置，其中該突起部包含尖峰點。

54. 如申請專利範圍第 48 項的發光裝置，更包括：
包含第二有機化合物的第二層，
其中該第一層覆蓋該絕緣膜的一部分，以及
其中該第二層覆蓋該絕緣膜的一部分。

55. 如申請專利範圍第 48 項的發光裝置，更包括接觸孔，於其中充填絕緣膜。

56. 如申請專利範圍第 48 項的發光裝置，
其中該第一曲線係根據位於該絕緣膜內側的第二曲率中心被決定，以及

其中該第二曲線係根據位於該絕緣膜內側的第三曲率中心被決定。

57. 如申請專利範圍第 56 項的發光裝置，
其中該第一曲率中心係設置於該第二曲率中心及該第三曲率中心之間。

58. 如申請專利範圍第 48 項的發光裝置，
其中該第一曲線係根據位於該第一曲線下的第二曲率中心被決定，以及

其中該第二曲線係根據位於該第二曲線下的第三曲率

中心被決定。

59. 如申請專利範圍第 58 項的發光裝置，

其中該第一曲率中心係設置於該第二曲率中心及該第三曲率中心之間。

60. 一種發光裝置，包括：

第一電極；

覆蓋該第一電極的端部的絕緣膜；

在該第一電極上的包含第一有機化合物的第一層；以及

在該第一層上的第二電極，

其中該絕緣膜是單層，

其中該絕緣膜包含第一部分、第二部分及插於該第一部分及該第二部分間的第三部分，

其中該第三部分的最高部分是彎曲的，

其中每一該第一部分及該第二部分包含第一曲面，

其中該絕緣膜包含根據位於該絕緣膜外側的曲率中心被決定的第二曲面，

其中該第二曲面設置於該第一部分及該第三部分之間，以及

其中該第三部分的厚度大於位於該第一電極端部的絕緣膜的厚度。

61. 如申請專利範圍第 60 項的發光裝置，更包括：

包含第二有機化合物的第二層，

其中該第一層覆蓋該第一部分的一部分，以及

其中該第二層覆蓋該第二部分的一部分。

62. 如申請專利範圍第 60 項的發光裝置，更包括接觸孔，於其中充填絕緣膜。

63. 如申請專利範圍第 60 項的發光裝置，其中該絕緣膜之材料係感光樹脂膜。

64. 如申請專利範圍第 60 項的發光裝置，
其中該第一曲面係根據位於該絕緣膜內側的曲率中心被決定。

65. 一種發光裝置，包括：

第一電極；

覆蓋該第一電極的端部的絕緣膜；

在該第一電極上的包含第一有機化合物的第一層；以及

在該第一層上的第二電極，

其中該絕緣膜是單層，

其中該絕緣膜包含第一部分、第二部分及插於該第一部分及該第二部分間的第三部分，

其中該第三部分的上表面是彎曲的，

其中每一該第一部分及該第二部分包含第一曲面，

其中該絕緣膜包含根據位於該絕緣膜外側的曲率中心被決定的第二曲面，

其中該第二曲面設置於該第一部分及該第三部分之間，以及

其中該第三部分的厚度大於位於該第一電極端部的絕

緣膜的厚度。

66. 如申請專利範圍第 65 項的發光裝置，更包括：

包含第二有機化合物的第二層，

其中該第一層覆蓋該第一部分的一部分，以及

其中該第二層覆蓋該第二部分的一部分。

67. 如申請專利範圍第 65 項的發光裝置，更包括接觸孔，於其中充填絕緣膜。

68. 如申請專利範圍第 65 項的發光裝置，其中該絕緣膜之材料係感光樹脂膜。

69. 如申請專利範圍第 65 項的發光裝置，

其中該第一曲面係根據位於該絕緣膜內側的曲率中心被決定。

70. 一種發光裝置，包括：

第一電極；

覆蓋該第一電極的端部的絕緣膜；

在該第一電極上的包含第一有機化合物的第一層；以及

在該第一層上的第二電極，

其中該絕緣膜是單層，

其中該絕緣膜包含第一區域、第二區域及插於該第一區域及該第二區域間的第三區域，

其中該第三區域包含突起部，

其中該突起部包含第一曲面，

其中每一該第一區域及該第二區域包含第二曲面，

其中該絕緣膜包含根據位於該絕緣膜外側的第一曲率中心被決定的第三曲面，

其中該第三曲面設置於該第一曲面及該第二曲面之間，以及

其中該突起部的厚度大於位於該第一電極端部的絕緣膜的厚度。

71. 如申請專利範圍第 70 項的發光裝置，更包括：

包含第二有機化合物的第二層，

其中該第一層覆蓋該第一區域的一部分，以及

其中該第二層覆蓋該第二區域的一部分。

72. 如申請專利範圍第 70 項的發光裝置，更包括接觸孔，於其中充填絕緣膜。

73. 如申請專利範圍第 70 項的發光裝置，其中該絕緣膜之材料係感光樹脂膜。

74. 如申請專利範圍第 70 項的發光裝置，

其中該第一曲面係根據位於該絕緣膜內側的第二曲率中心被決定，以及

其中該第二曲面係根據位於該絕緣膜內側的第三曲率中心被決定。

75. 如申請專利範圍第 74 項的發光裝置，

其中該第一曲率中心係設置於該第二曲率中心及該第三曲率中心之間。

圖式

圖 1A

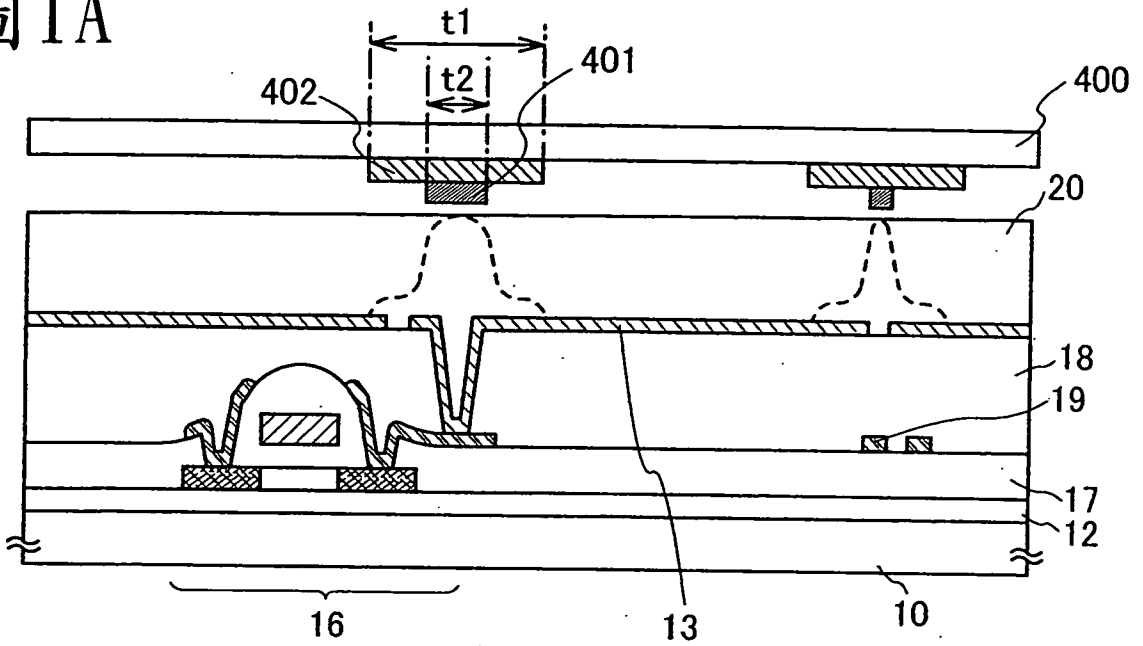


圖 1B

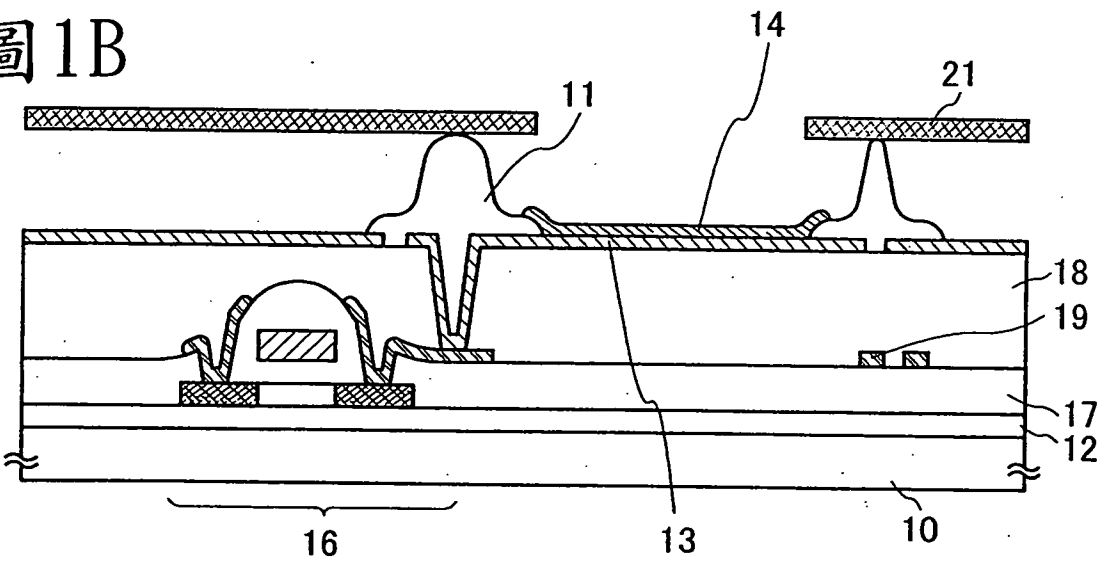


圖 1C

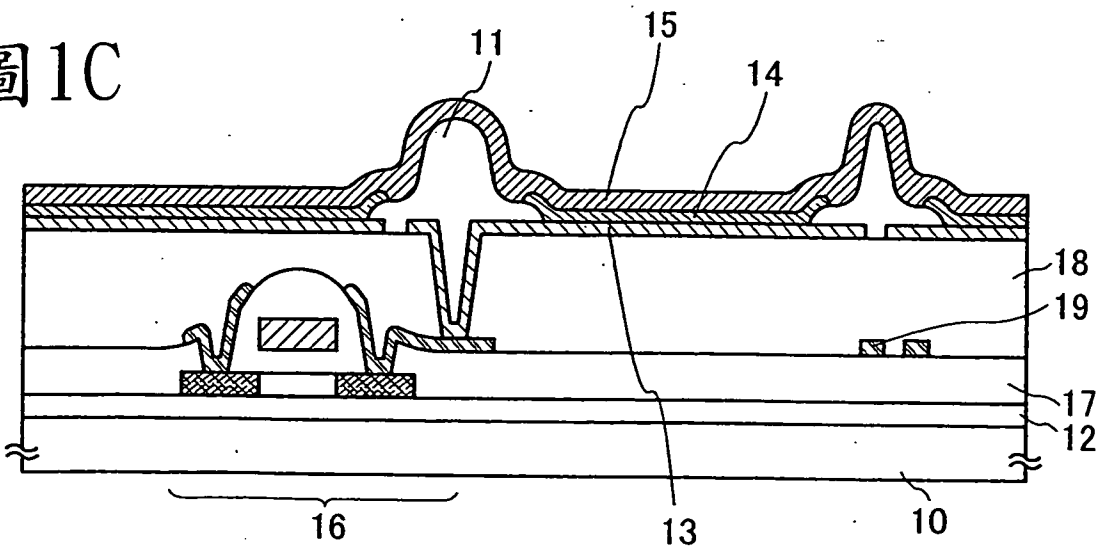


圖 2A

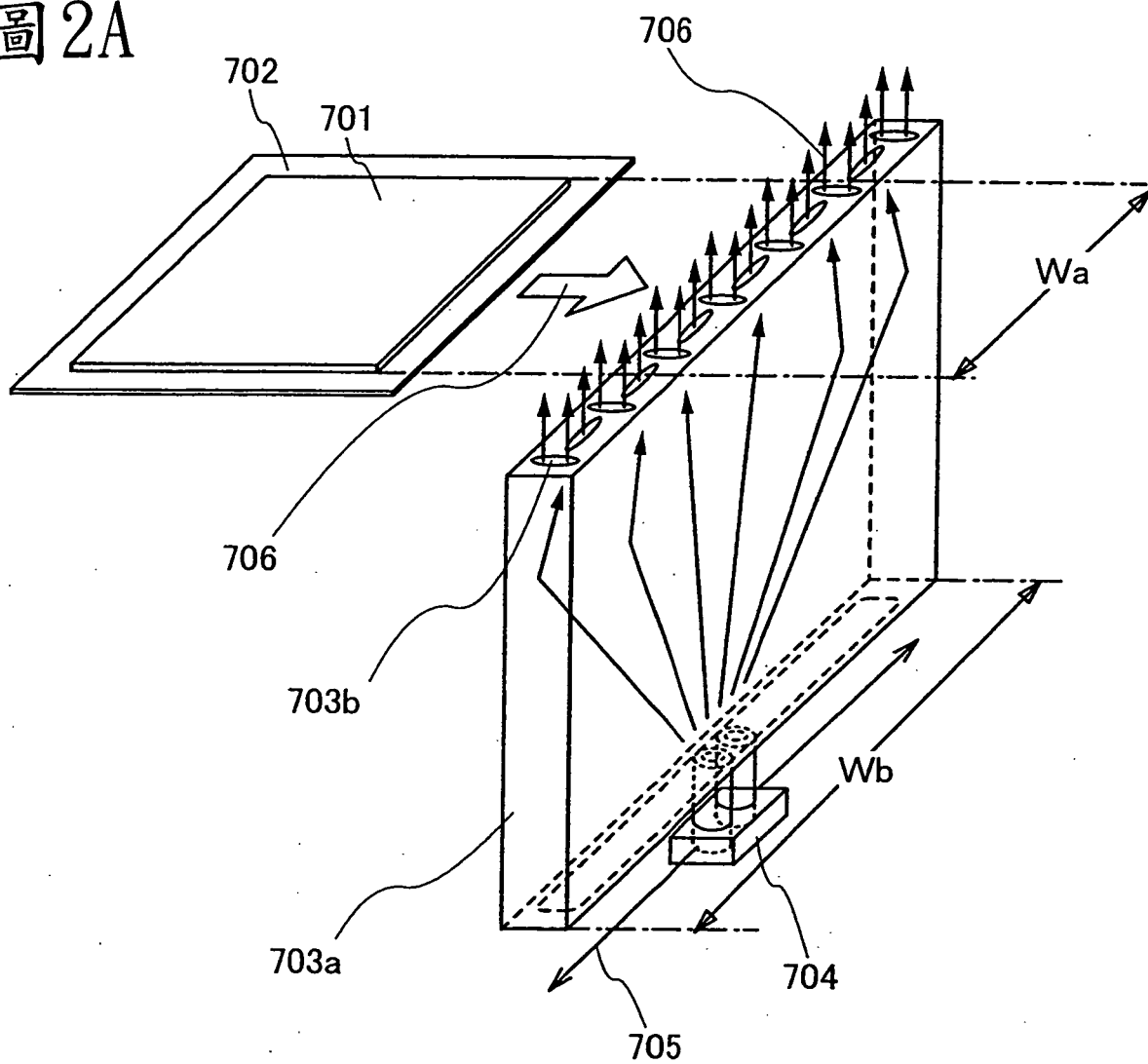


圖 2B

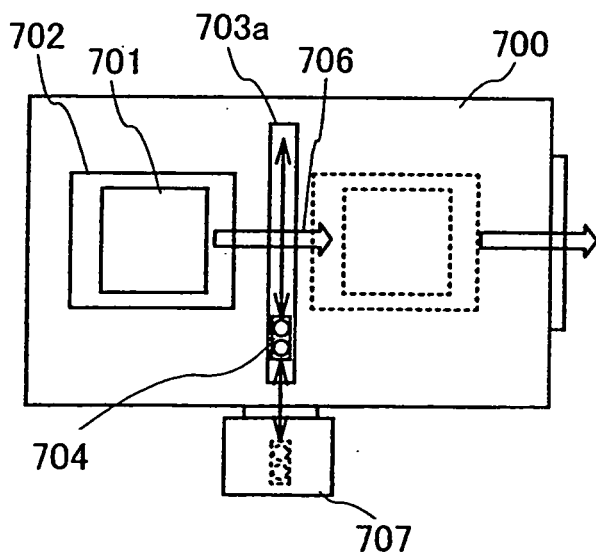


圖3

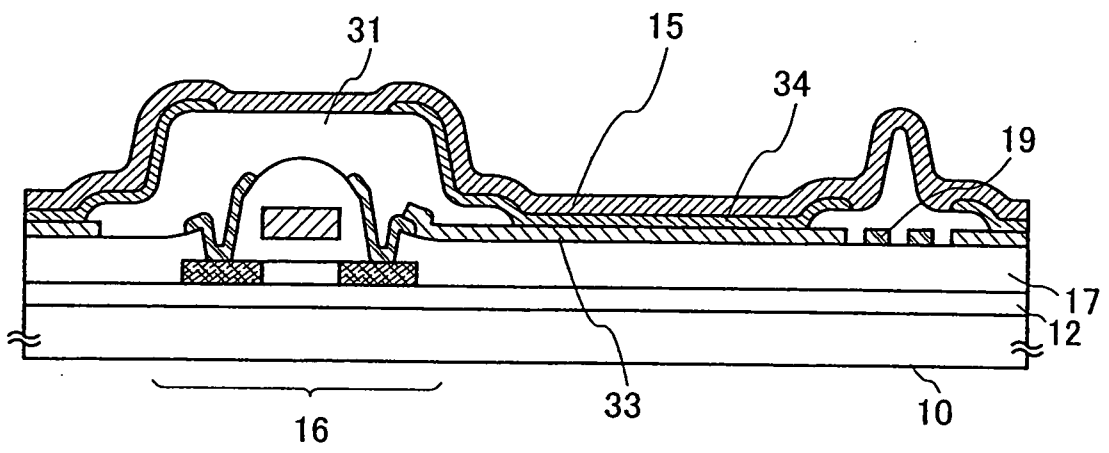


圖 4A

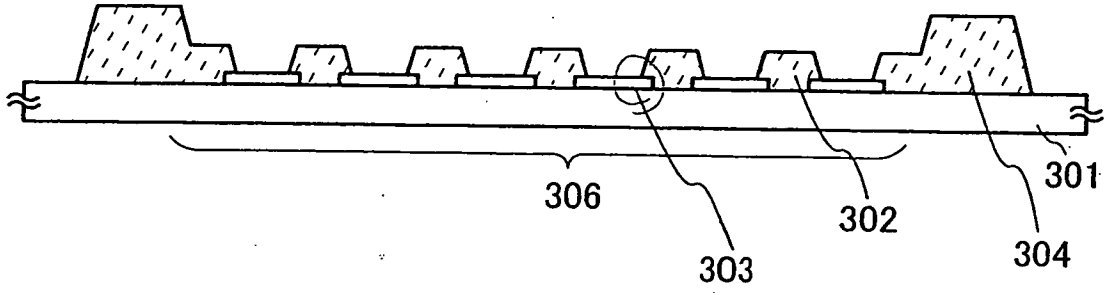


圖 4B

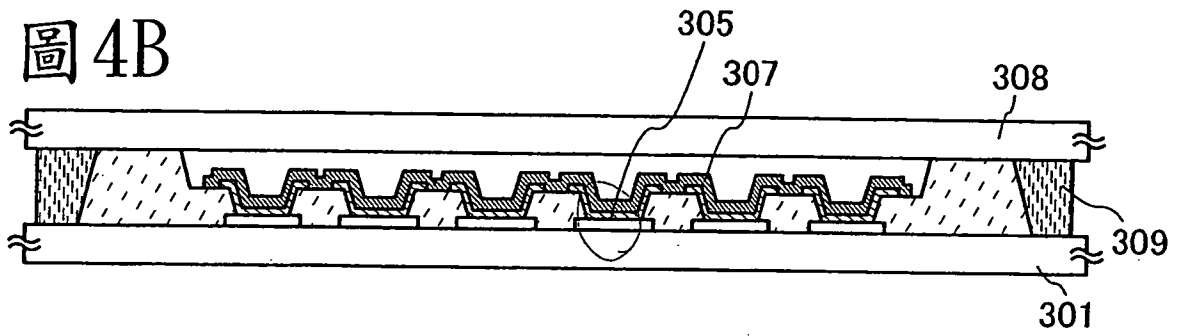


圖5A

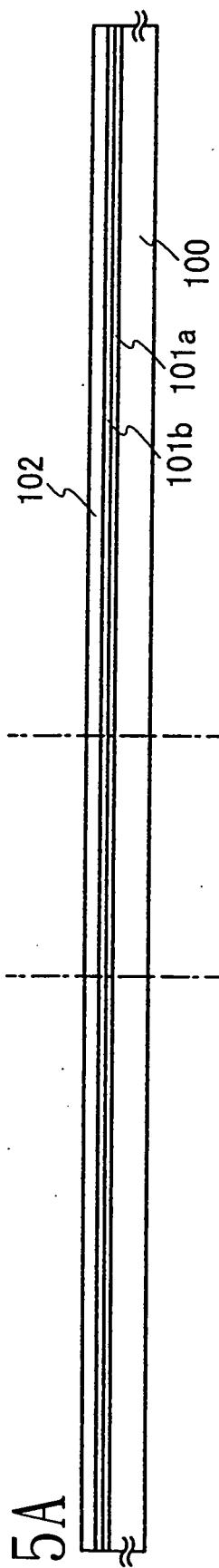


圖5B

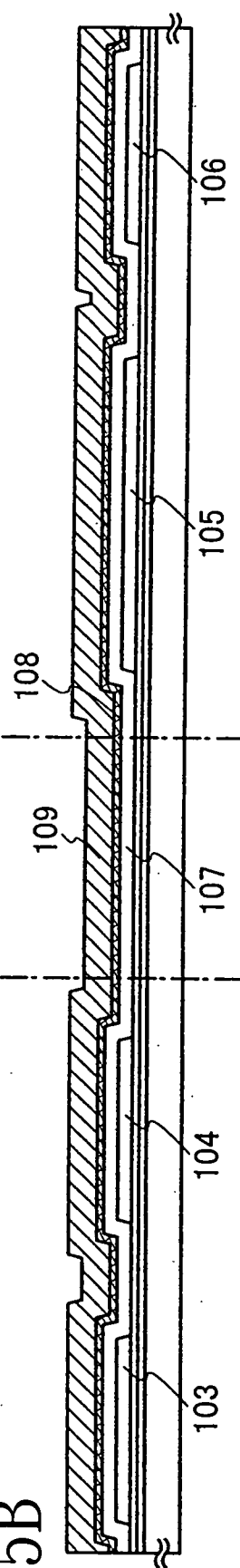
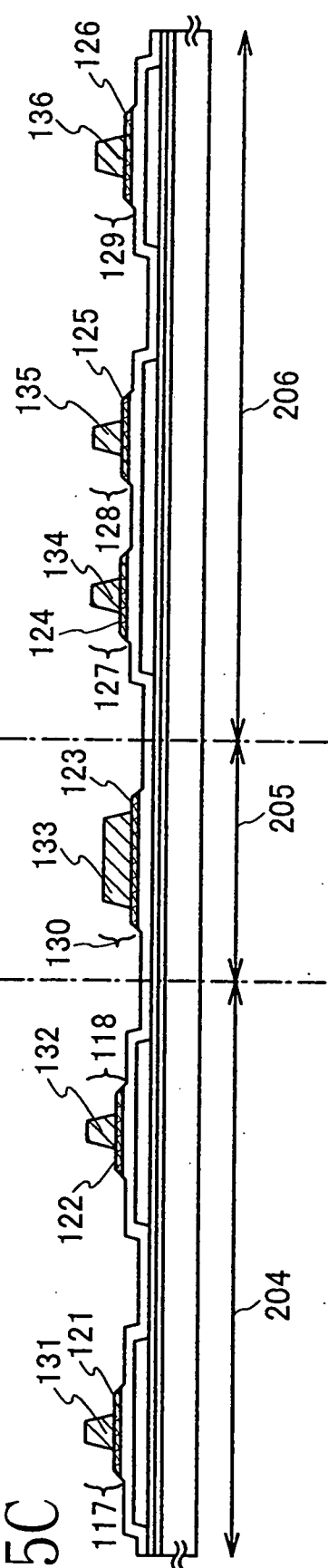
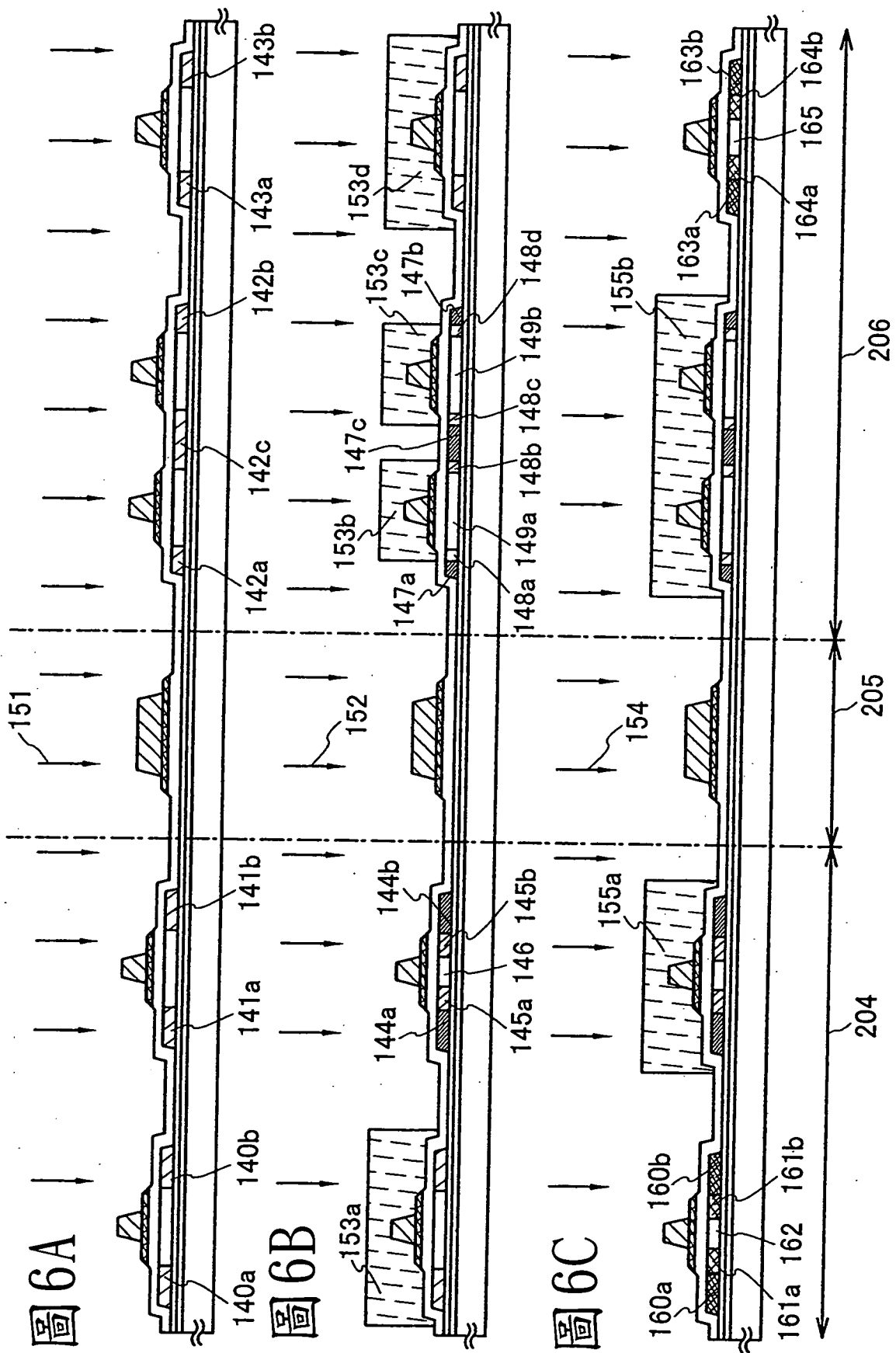
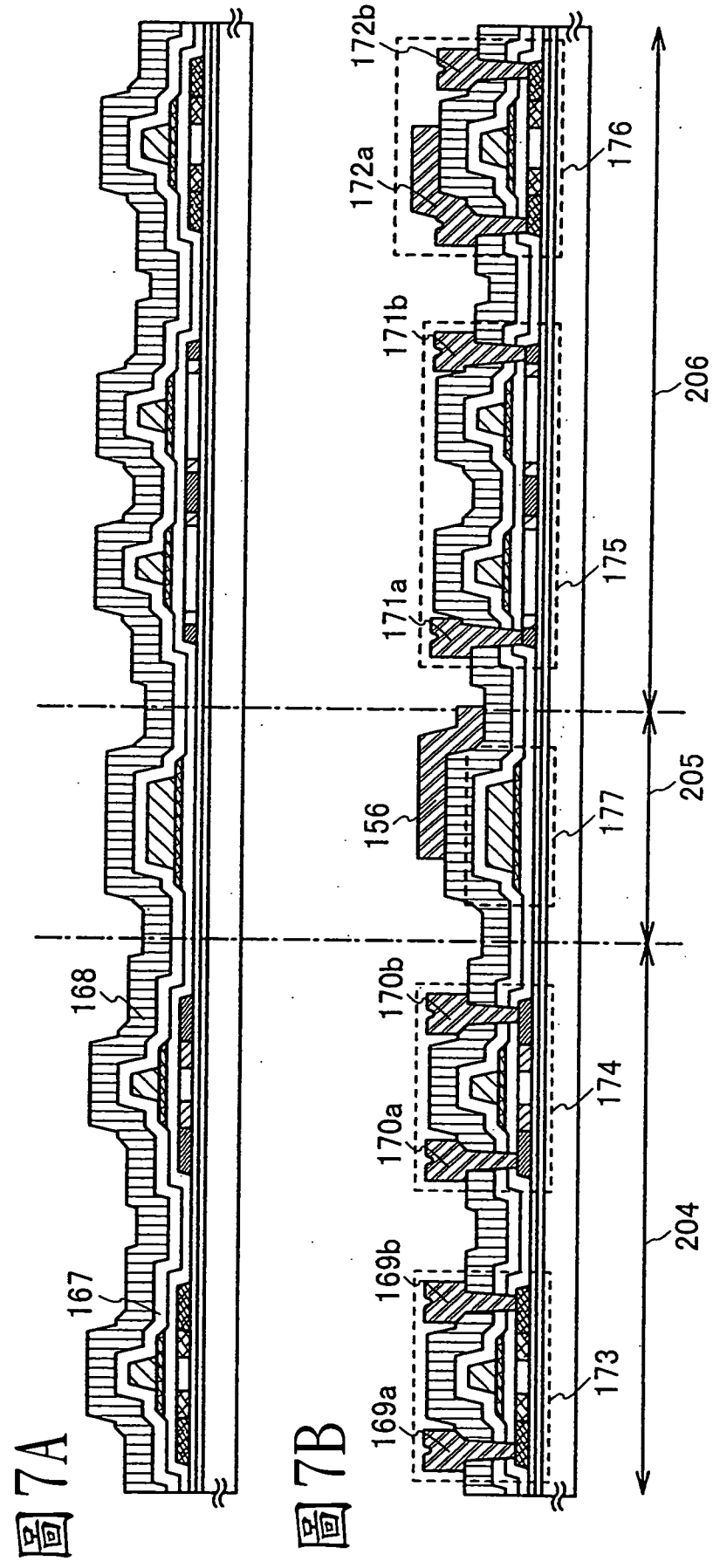


圖5C







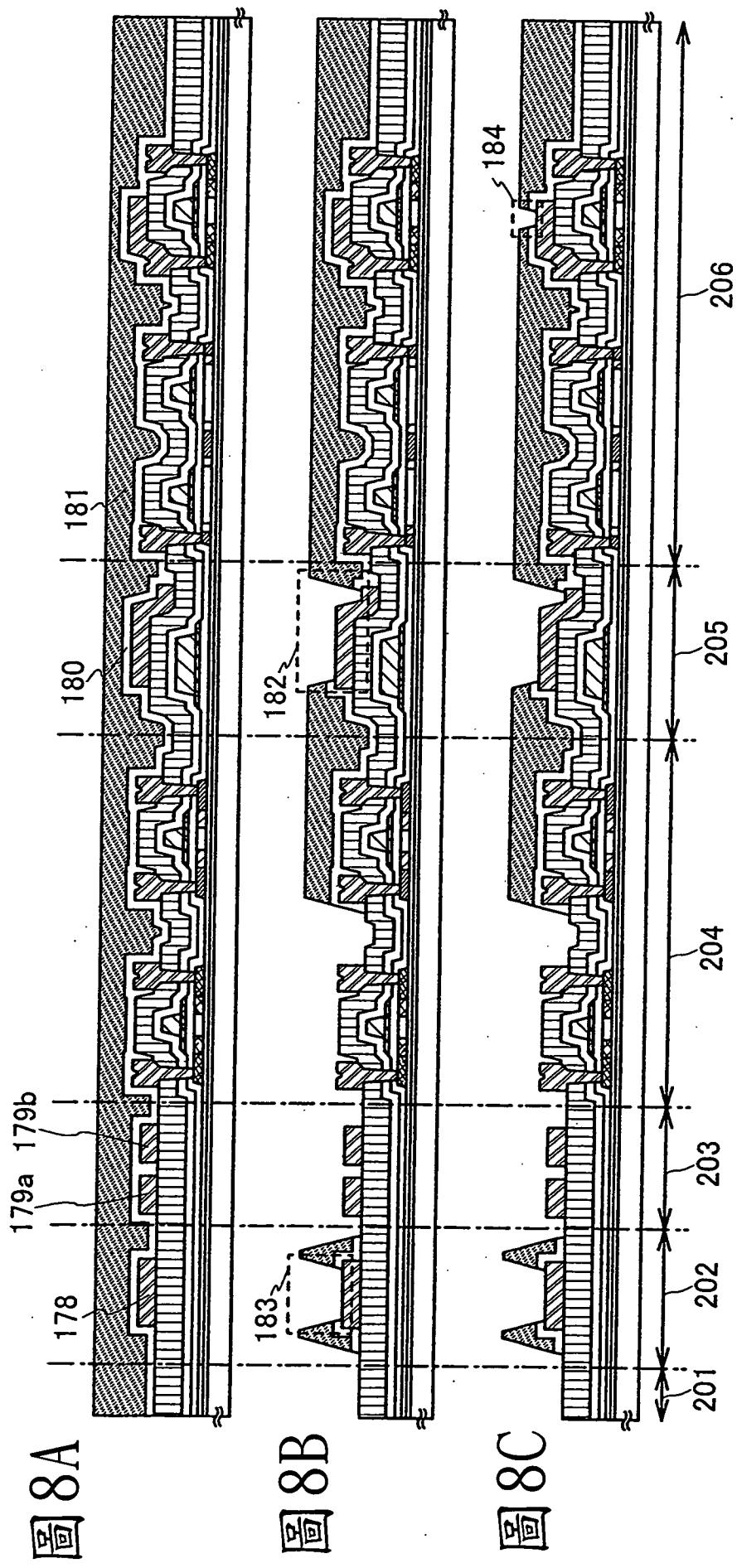


圖 8A

圖 8B

圖 8C

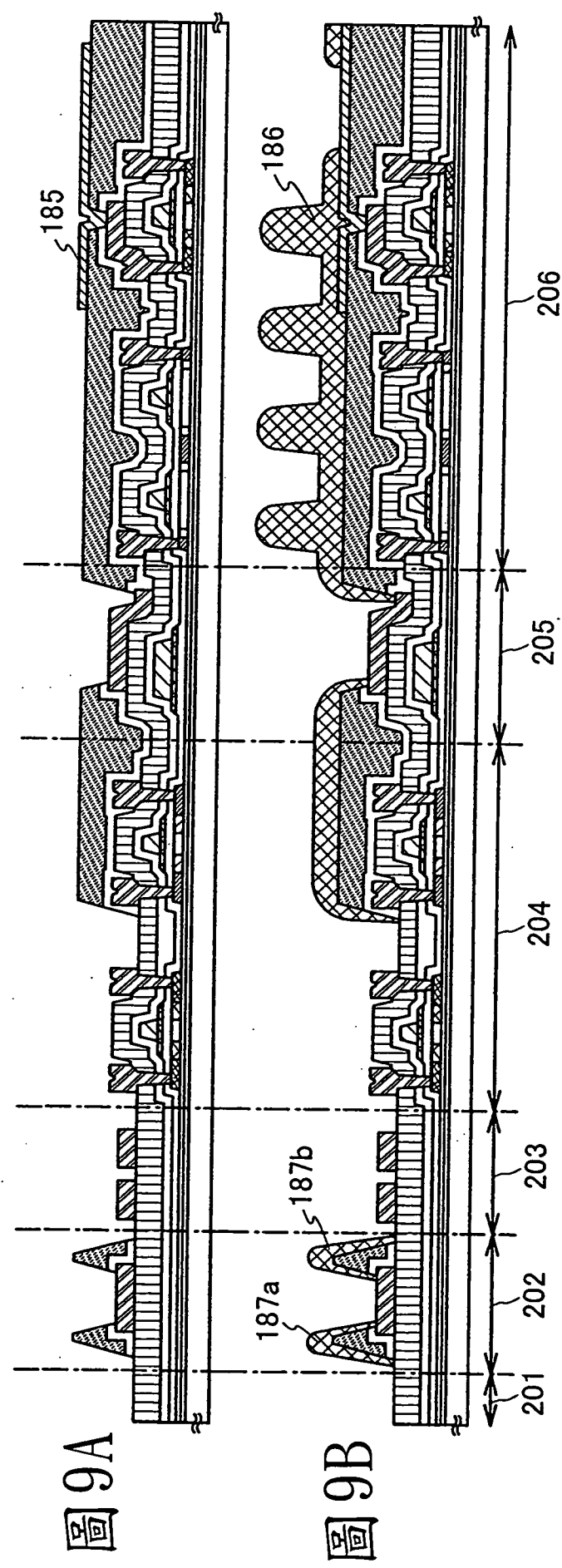


圖9A

圖9B

圖10

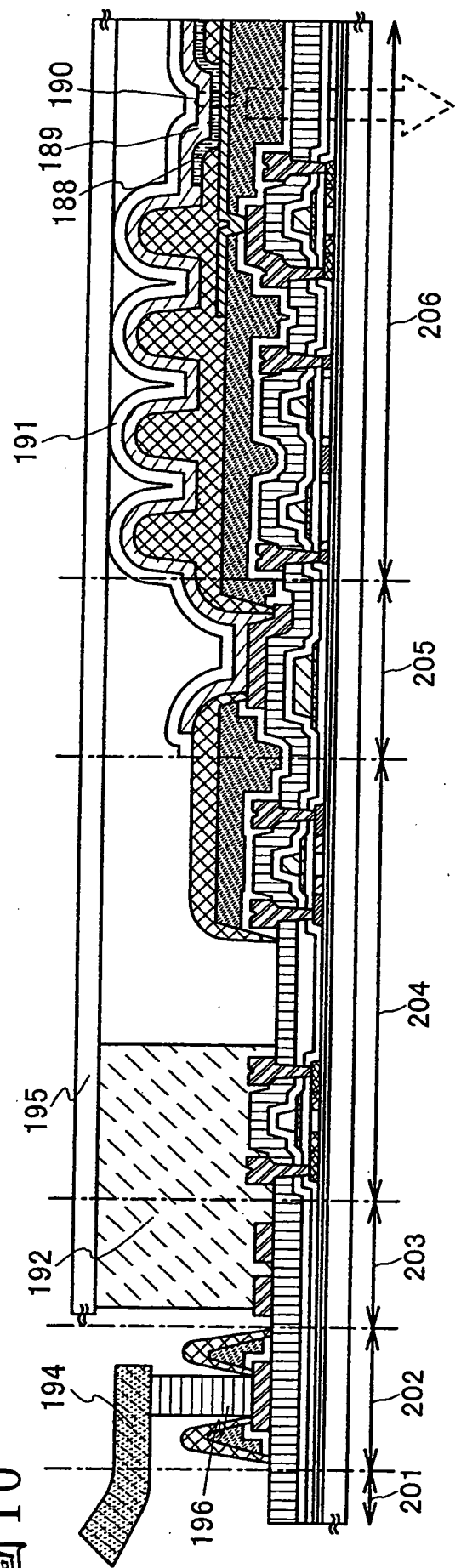


圖 11

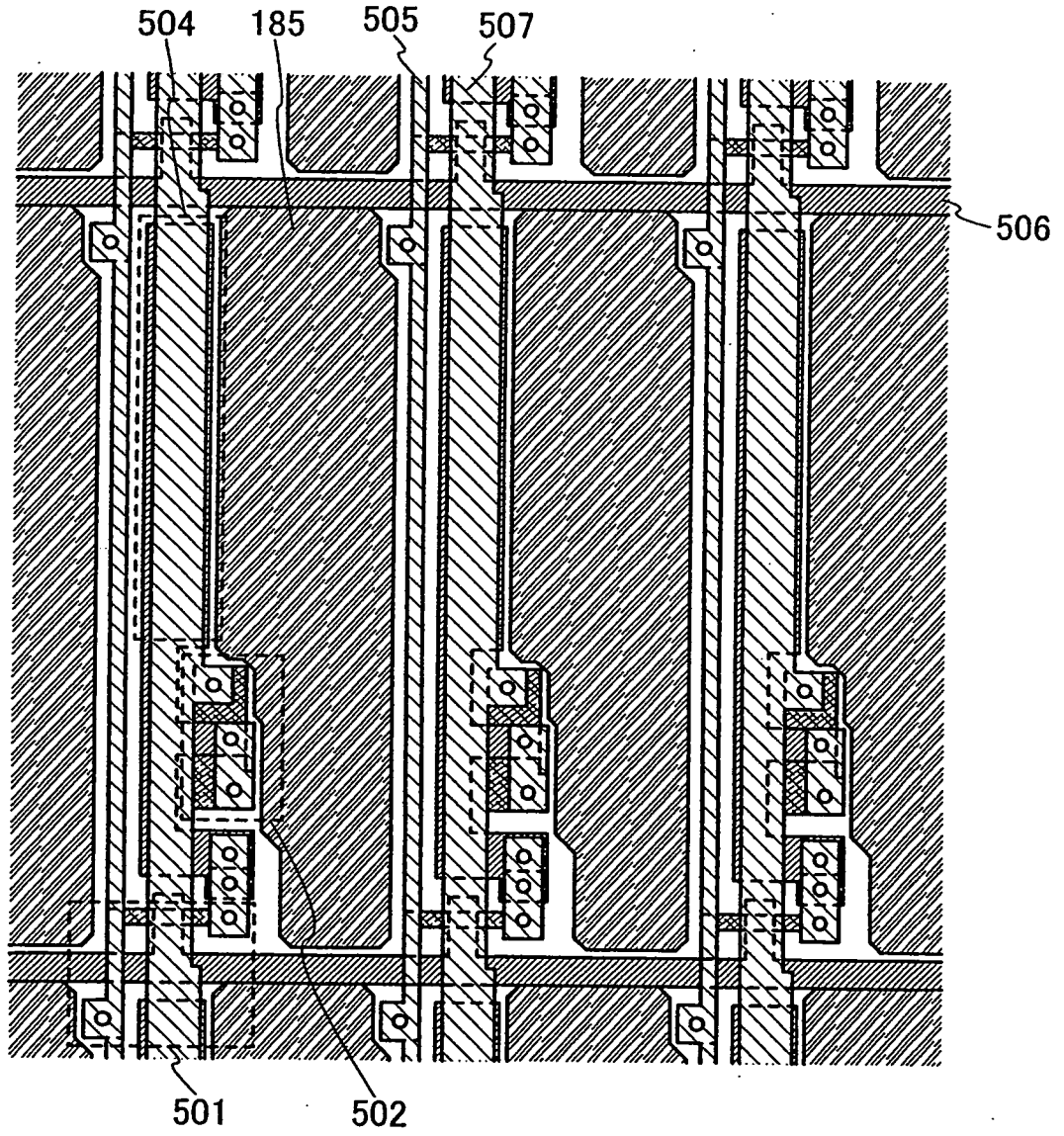


圖 12A

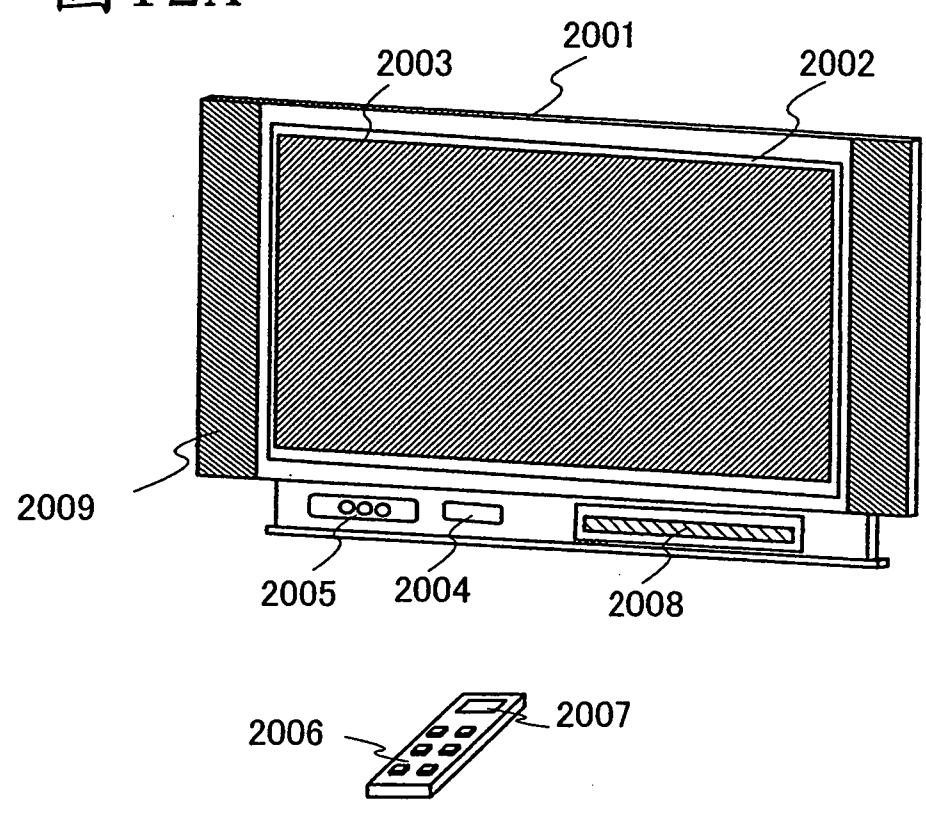


圖 12B

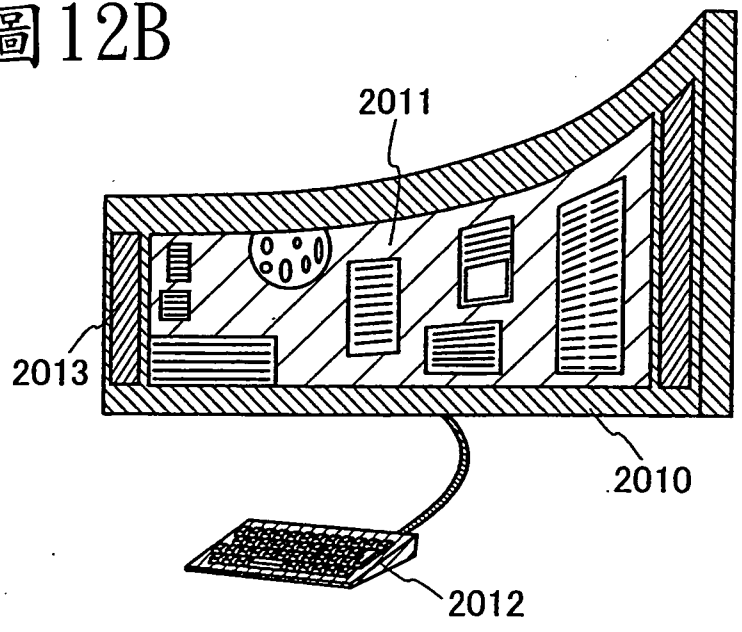


圖 13A

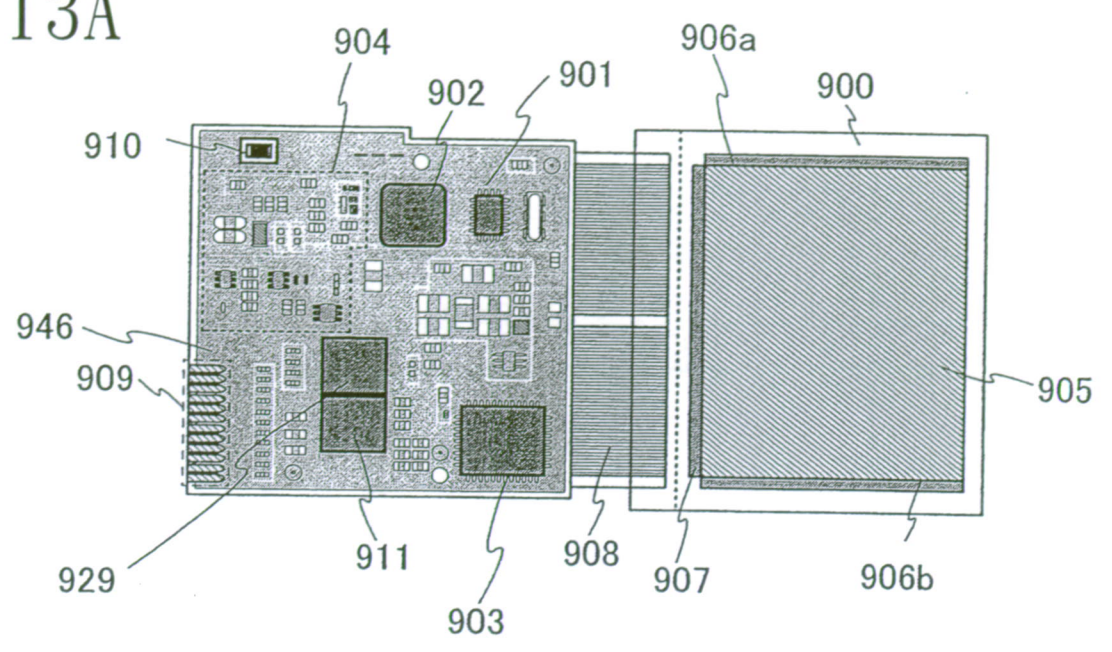


圖 13B

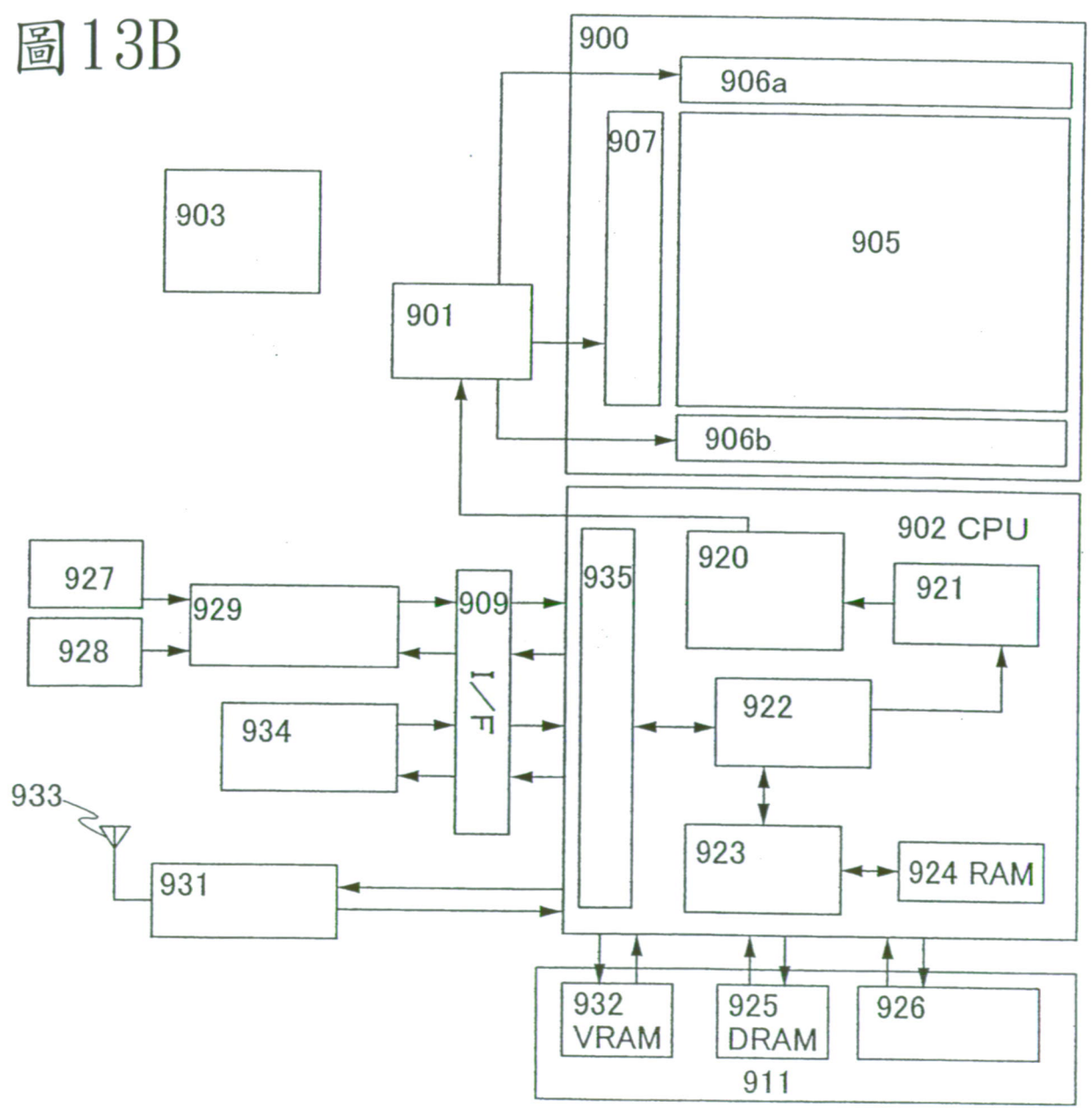


圖 14

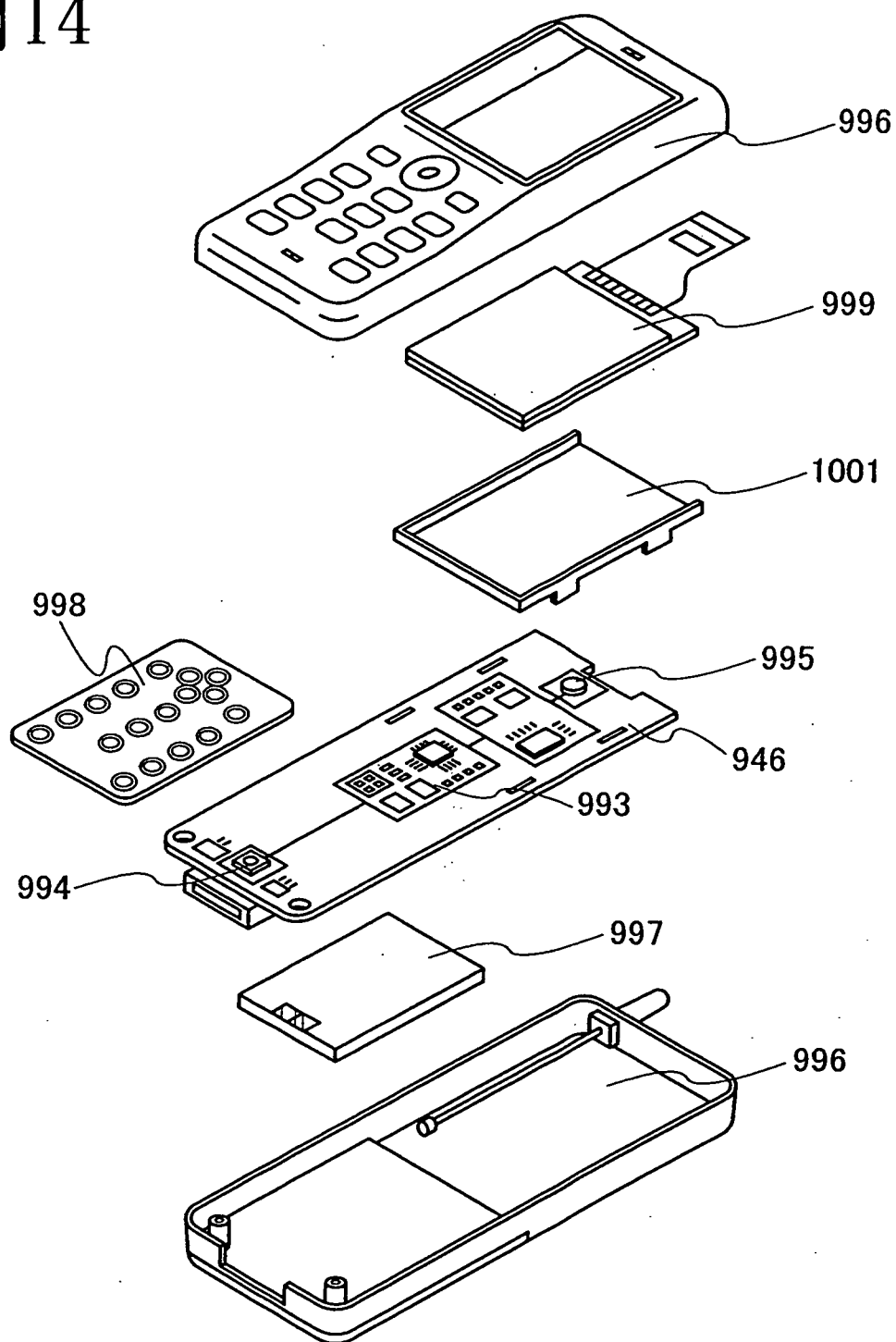


圖 15A

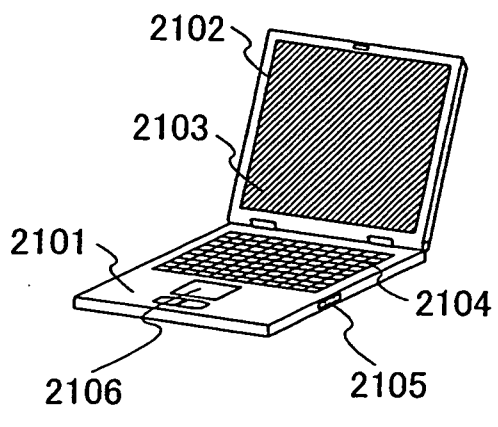


圖 15B

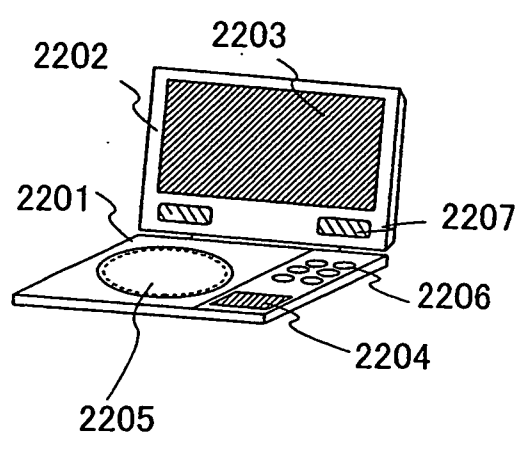


圖 15C

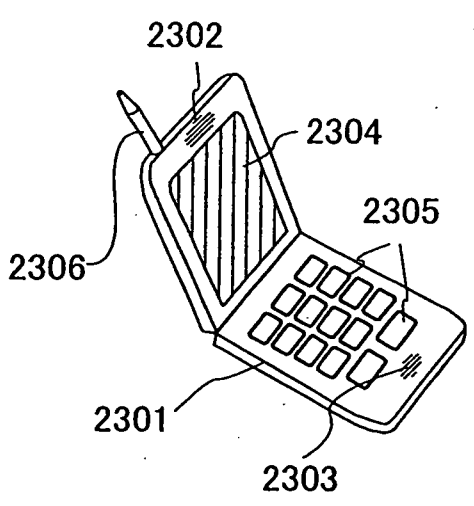


圖 15D

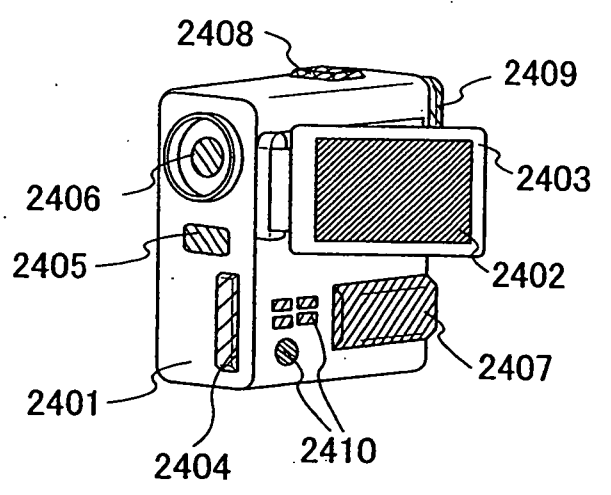


圖 16

