

【公報種別】特許法第 17 条の 2 の規定による補正の掲載
 【部門区分】第 7 部門第 4 区分
 【発行日】平成 27 年 12 月 3 日 (2015.12.3)

【公表番号】特表 2014-528688 (P2014-528688A)
 【公表日】平成 26 年 10 月 27 日 (2014.10.27)
 【年通号数】公開・登録公報 2014-059
 【出願番号】特願 2014-534889 (P2014-534889)
 【国際特許分類】

H 0 2 M 3/28 (2006.01)

H 0 2 M 7/12 (2006.01)

【 F I 】

H 0 2 M 3/28 Q

H 0 2 M 3/28 C

H 0 2 M 3/28 U

H 0 2 M 7/12 6 0 1 A

【手続補正書】

【提出日】平成 27 年 10 月 14 日 (2015.10.14)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

直列「LC」回路を介して負荷に接続されたトランジスタ (T2) を備える FET を有し、定電流源を介して供給電圧に接続され、共振コントローラを更に含む E 級増幅器。

【請求項 2】

前記共振コントローラは、AC アプリケーションの電力制御を提供し、電源によって供給される入力インダクタの共振トラッキングシステムを含み、前記共振トラッキングシステムは、直列に 2 つの検出抵抗負荷を有する抵抗共振検出器を使用する請求項 1 に記載の E 級増幅器。

【請求項 3】

前記共振コントローラは、構成要素、基準電圧、共振センサおよび第 1 の入力電流センサを含む請求項 2 に記載の E 級増幅器。

【請求項 4】

前記共振コントローラは、接地への第 1 および第 2 の検出抵抗 R5 および R11 である検出抵抗負荷を含み、第 1 の検出抵抗 R5 が接地に至り、第 2 の検出抵抗 R11 が基準電圧の入力と比較して出力制御ドライブ信号を提供するように比較器に供給する 2 つの検出抵抗負荷の間で受信される入力インダクタ L2 のフィードバックを有する請求項 2 または 3 に記載の E 級増幅器。

【請求項 5】

前記共振コントローラは、2 つのそれぞれの信号の電圧加算ノードを形成する前記第 1 および第 2 の検出抵抗負荷の配列を含み、接地への前記第 1 の検出抵抗 R5 は、入力 DC 変動を検出し、比較器に供給する前記第 2 の検出抵抗 R11 は、AC 変動を検出する請求項 4 に記載の E 級増幅器。

【請求項 6】

前記共振コントローラは、システム電力が制御されるような L2 の望ましい電流を追跡するための主要な役割を有する第 1 の検出抵抗 R5 を含む請求項 1 ~ 5 のいずれか 1 項に

記載の E 級増幅器。

【請求項 7】

前記共振コントローラは、L 2 のリップル電流により、前記検出抵抗負荷 R 5 におけるリップル情報の使用を含む請求項 4 に記載の E 級増幅器。

【請求項 8】

前記共振コントローラは、整流された AC 波形によりシステムに課される大きい電圧範囲にわたり、十分な信号強度を確保するためにリップル成分を増幅するために、R 1 1 と組み合わせて第 1 の検出抵抗負荷 R 5 を含む請求項 4 に記載の E 級増幅器。

【請求項 9】

前記共振コントローラは、システム力率の制御を可能にするために選択された R 1 1 および R 5 の比を含む請求項 8 に記載の E 級増幅器。

【請求項 10】

前記共振コントローラは、AC 信号が十分になると、システム共振周波数をデジタルシステム待ち時間と一致させることを含む請求項 4 に記載の E 級増幅器。

【請求項 11】

前記 AC 信号が十分になるとシステム共振周波数をデジタルシステム待ち時間と一致させることは、オプションの位相遅れ RC フィルタを追加することによって達成される請求項 10 に記載の E 級増幅器。

【請求項 12】

前記比較器の出力において前記システム共振周波数を前記デジタルシステム待ち時間と一致させることは、デジタルセクションで実行される請求項 11 に記載の E 級増幅器。

【請求項 13】

システム共振制御は、1 つの本線電圧半サイクルにわたる正確および定期的な動作 1 5 を良好に保証し、システムが、高速、低損失の動作に優先するゼロ電圧スイッチ (ZVS) を行うことを可能とする請求項 4 に記載の E 級増幅器。

【請求項 14】

電流のオーバーシュートにより抵抗負荷経路のフローが可能で、これによって過電流に対する停止手段またはブレーキが提供されるように、前記ブレーキ要素が前記ブレーキ回路の FET をオフにするような入力インダクタ供給のフィードバックの決定にしたがった、増幅器の FET の出力および増幅器の FET の入力のためのフィードバック回路における FET および抵抗負荷 R 3 およびトランジスタ T 3 の配置によって備えられるブレーキ要素を有する、ブレーキ回路を更に備える請求項 1 ~ 13 のいずれか 1 項に記載の E 級増幅器。

【請求項 15】

ブレーキ回路スイッチングは、その他の信号制御を電源オフにした後にしか行われないので、過電流の可能性を回避する請求項 14 に記載の E 級増幅器。