

(19) 世界知的所有権機関  
国際事務局



(43) 国際公開日  
2009年3月12日 (12.03.2009)

PCT

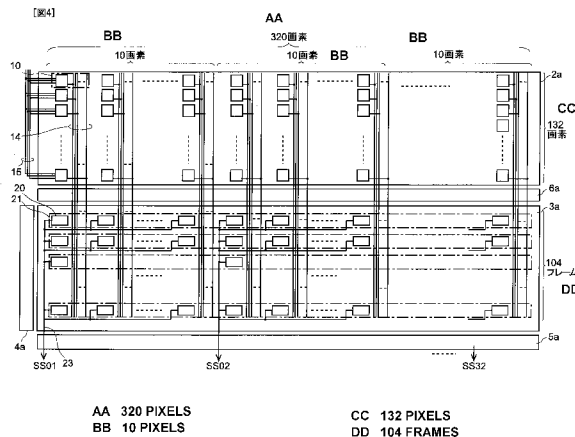
(10) 国際公開番号  
WO 2009/031302 A1

- (51) 国際特許分類:  
H04N 5/335 (2006.01) H04N 5/225 (2006.01)
- (21) 国際出願番号: PCT/JP2008/002426
- (22) 国際出願日: 2008年9月4日 (04.09.2008)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:  
特願2007-230179 2007年9月5日 (05.09.2007) JP
- (71) 出願人 (米国を除く全ての指定国について): 国立  
大学法人東北大学 (TOHOKU UNIVERSITY) [JP/JP]; 〒9808577 宮城県仙台市青葉区片平二丁目1番1号 Miyagi (JP). 株式会社島津製作所 (SHIMADZU CORPORATION) [JP/JP]; 〒6048511 京都府京都市中京区西ノ京桑原町1番地 Kyoto (JP).
- (72) 発明者; および
- (73) 発明者/出願人 (米国についてのみ): 須川成利 (SUGAWA, Shigetoshi) [JP/JP]; 〒9808577 宮城県仙台市青葉区片平二丁目1番1号国立大学法人東北大学内 Miyagi (JP). 近藤泰志 (KONDO, Yasushi) [JP/JP]; 〒6048511 京都府京都市中京区西ノ京桑原町1番地株式会社島津製作所内 Kyoto (JP). 富永秀樹 (TOMINAGA, Hideki) [JP/JP]; 〒6048511 京都府京都市中京区西ノ京桑原町1番地株式会社島津製作所内 Kyoto (JP).
- (74) 代理人: 小林良平, 外 (KOBAYASHI, Ryohei et al.); 〒6008091 京都府京都市下京区東洞院通四条下元悪王子町37番地 豊元四条烏丸ビル7階 小林特許商標事務所 Kyoto (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG,

[ 続葉有 ]

(54) Title: SOLID STATE IMAGING ELEMENT AND ITS DRIVE METHOD

(54) 発明の名称: 固体撮像素子及びその駆動方法



(57) Abstract: An independent pixel output line (14) is arranged for each of pixels (10) arranged two-dimensionally in a pixel region (2a) and a plurality of storage units are connected to the respective pixel output lines (14). In a continuous read-out mode, all the pixels simultaneously execute photo charge accumulation and the storage units simultaneously capture signals in the storage units from the respective pixels (10) via the pixel output lines (14), after which the signals held in the respective storage units are successively read out and outputted. On the other hand, in a burst read-out mode, the process that all the pixels (10) simultaneously execute photo charge accumulation and the storage units simultaneously capture signals from the respective pixels (10) via the pixel output lines (14) is successively executed on the storage units so as to hold signals of a plurality of frames. Upon reception of an imaging stop instruction, capturing of a new signal is stopped and the image signals of the frames held in the storage units at the moment are successively read out. Thus, it is possible to perform a high-speed imaging although the number of frames is limited or a reduced-speed imaging without limiting the number of frames.

(57) 要約: 画素領域 (2a) 内に二次元状に配列された画素 (10) 毎に独立した画素出力線 (14) を設け、各画素出力線 (14) に複数の記憶部を接続する。連続読み出しモードでは、全画素で同時に光電荷蓄積を実行し、各画素 (10) から画素出力線 (14) を通

[ 続葉有 ]

WO 2009/031302 A1



BH, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY,

KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MT, NL, NO, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告書

---

して記憶部に一齐に信号を保持した後に、各記憶部に保持した信号を逐次読み出して出力する。一方、バースト読み出しモードでは、全画素（10）で同時に光電荷蓄積を実行し、各画素（10）から画素出力線（14）を通して記憶部に一齐に信号を保持させる、という動作を複数の記憶部に対して順番に実行することで複数フレームの信号を保持する。撮影停止の指示を受けて新たな信号の保持を停止し、その時点で記憶部に保持されている複数フレーム分の画像信号を逐次読み出し出力する。これにより、フレーム数は限られるものの非常に高速である撮影とこれより速度は下がるもののフレーム数の制約のない撮影とを行うことができる。

## 明 細 書

### 固体撮像素子及びその駆動方法

#### 技術分野

[0001] 本発明は固体撮像素子及びその駆動方法に関し、さらに詳しくは、破壊、爆発、燃焼などの高速の現象を撮影するために好適な高速動作可能な固体撮像素子、及びその駆動方法に関する。

#### 背景技術

[0002] 例えば爆発、破壊、燃焼、衝突、放電などの高速の現象を、短時間だけ連続的に撮影するための高速撮影装置（高速ビデオカメラ）が従来より開発されている（非特許文献1など参照）。こうした高速撮影装置では、100万フレーム/秒程度以上もの、きわめて高速度の撮影が必要である。そのため、従来一般的にビデオカメラやデジタルカメラなどに利用されている撮像素子とは異なる、特殊な構造を有する高速動作可能な固体撮像素子が利用されている。

[0003] こうした固体撮像素子として、従来、特許文献1などに記載のものが利用されている。これは画素周辺記録型撮像素子（IS-CCD）と呼ばれるものである。この撮像素子について概略的に説明する。即ち、受光部であるフォトダイオード毎にそれぞれ記録枚数（フレーム数）分の転送を兼ねた蓄積用CCDを備え、撮影中には、フォトダイオードで光電変換された画素信号を蓄積用CCDに順次転送する。そして、撮影終了後に蓄積用CCDに記憶してある記録フレーム数分の画素信号をまとめて読み出し、撮像素子の外部で記録フレーム数分の画像を再現する。撮影中に記録フレーム数分を越えた画素信号は古い順に廃棄され、常に最新の所定フレーム数分の画素信号が蓄積用CCDに保持される。そのため、撮影の終了時に蓄積用CCDへの画素信号の転送を中止すれば、その時点から記録フレーム数分だけ時間的に遡った時点以降の最新の画像が得られる。

[0004] このように画素周辺記録型撮像素子では、1フレーム分の画像信号が得ら

れる毎にそれを外部に取り出す必要がある一般的な撮像素子とは異なり、非常に高速に複数フレームの連続画像を得ることができるという特徴を有している。しかしながら、半導体チップ面積や消費電力など様々な制約により、1個の素子に搭載可能な蓄積用CCDの数には限界がある。そのため、上述のように高速撮影可能なフレーム数は限られており、例えば非特許文献1に記載の装置ではそのフレーム数は100程度である。この程度のフレーム数で十分な用途もあるが、撮影対象の現象や被写体などによっては、それほど（例えば100万フレーム/秒程度もの）高速性は要求されないものの、もっと長い時間に亘る或いは多数のフレーム数に亘る撮影を行いたいような場合もある。しかしながら、上記画素周辺記録型撮像素子では、そうした撮影の要求に応えることは難しい。

[0005] そのため、連続記録フレーム数は限られるものの超高速である撮影と、高速性では劣るものの記録フレーム数に制限のない撮影との両方に対応するには、上述のようなCCD方式による画素周辺記録型撮像素子と周知の例えばCMOS方式による撮像素子とを併用する必要がある。そのため、こうした撮像装置はコストが高いものとなる。

[0006] また、上述のような高速撮影では観察対象の現象の発生タイミングに同期した撮影を行うことが重要であり、外部からトリガ信号が与えられるとそれに応じて撮影の終了や撮影の開始を行う制御が行われている。こうしたトリガ信号を生成するために、例えば接触センサ、位置センサ、振動センサ、圧力センサなどの別のセンサを用いることが一般に行われている。しかしながら、被写体とこうしたセンサとの距離を近づけることが困難である場合や被写体の自発的な変化を捉えて撮影を行う場合、或いは、顕微鏡の下での微小な物体の撮影を行う場合などにおいては、上記方法では適切なトリガ信号を得ることが困難であることが多い。

[0007] こうした課題に対し、特許文献2に記載の撮影装置では、撮像レンズの後方にビームスプリッタやハーフミラーなどの光分割手段を設け、入射光を複数に分割してそれぞれ異なる撮像装置に導入し、一方の撮像装置を画像の急

激な変化を検出するためのモニタリング専用とし、それによって得られたトリガ信号に応じて他方の撮像装置で得られた画像信号の記憶を制御するようにしている。しかしながら、こうした従来の撮影装置では、撮影対象物から到来する入射光を複数に分割するための光学系部品が必要になるとともに撮像装置（撮像素子）も複数用意する必要があるため、装置が大掛かりとなり、コストを引き下げることが難しく、装置を小型化・軽量化するのも困難である。

[0008] 特許文献1：特開2001-345441号公報

特許文献2：特開平5-336420号公報

非特許文献1：近藤ほか5名、「高速度ビデオカメラHyperVision HPV-1の開発」、島津評論、島津評論編集部、2005年9月30日発行、第62巻、第1・2号、p. 79-86

## 発明の開示

### 発明が解決しようとする課題

[0009] 本発明は上記課題に鑑みて成されたものであり、その第1の目的は、記録フレーム数は限られるものの超高速である撮影と、高速性では劣るものの記録フレーム数に制限のない撮影との両方を行うことが可能な固体撮像素子及びその駆動方法を提供することにある。

[0010] また本発明の第2の目的は、連続的な撮影で得られる画像中の被写体の変化や観測対象の現象の生起などを捉えて、高速撮影の開始や停止などを的確に制御するのに好適な固体撮像素子及びその駆動方法を提供することにある。

### 課題を解決するための手段

[0011] 上記課題を解決するために成された本発明に係る固体撮像素子の駆動方法は、光を受光して光電荷を生成する光電変換素子と、前記光電変換素子で生成された光電荷を検出ノードへ転送する転送素子と、前記検出ノードから画素出力線に信号を送出するバッファ素子とを少なくとも含む画素が二次元のレイ状に複数配列され、前記画素出力線は画素毎に独立して設けられ、画

素出力線を通して各画素から出力される信号を保持する記憶部を各画素に対して1つ以上有して成る固体撮像素子の駆動方法であって、

各画素における光電荷の蓄積動作及び画素出力線を通して画素から出力された信号を前記記憶部の1つに保持する動作を全画素で一斉に行い、それに引き続いてその1フレーム分の信号を各画素に対応した記憶部から逐次読み出して出力するように各画素及び各記憶部を動作させる第1の駆動モードと

、  
各画素における光電荷の蓄積動作及び画素出力線を通して画素から出力された信号を前記記憶部の1つに保持する動作を全画素で一斉に、且つ信号を保持させる記憶部を順番に指定しながら繰り返し行い、複数フレーム分の信号が各記憶部に保持された後にその複数フレーム分の信号を各画素に対応した記憶部から逐次読み出して出力するように各画素及び各記憶部を動作させる第2の駆動モードと、

の少なくとも一方を実行することを特徴としている。

[0012] ここで本発明に係る固体撮像素子の駆動方法の好ましい一態様として、前記記憶部は各画素に対して複数設けられ、第1の駆動モードと第2の駆動モードとを選択的に又は並行的に実行するとよい。

[0013] また上記課題を解決するために成された本発明に係る固体撮像素子は、上記駆動方法を実施するための固体撮像素子であり、

a) 光を受光して光電荷を生成する光電変換素子と、前記光電変換素子で生成された光電荷を検出ノードへ転送する転送素子と、前記検出ノードから後記画素出力線に信号を送出するバッファ素子とを少なくとも含み、二次元のアレイ状に配列された複数の画素と、

b) 画素毎に独立して設けられた画素出力線と、

c) 前記画素出力線を通して各画素から出力される信号を保持するために各画素に対して複数設けられた記憶部と、

d) 各画素における光電荷の蓄積動作及び画素出力線を通して画素から出力された信号を複数の記憶部の1つに保持する動作を全画素で一斉に行い、そ

れに引き続いてその1フレーム分の信号を各画素に対応した記憶部から逐次読み出して出力するように各画素及び各記憶部を動作させる第1の駆動モードと、各画素における光電荷の蓄積動作及び画素出力線を通して画素から出力された信号を複数の記憶部の1つに保持する動作を全画素で一斉に、且つ信号を保持させる記憶部を順番に指定しながら繰り返し行い、複数フレーム分の信号が各記憶部に保持された後にその複数フレーム分の信号を各画素に対応した記憶部から逐次読み出して出力するように各画素及び各記憶部を動作させる第2の駆動モードと、を実行する駆動制御手段と、

を備えることを特徴としている。

[0014] 各画素が備える光電変換素子は例えばフォトダイオードであり、検出ノードは例えばフローティングディフュージョン（フローティング領域）であり、転送素子は例えばトランジスタ（MOSトランジスタ）であり、バッファ素子は例えば複数のトランジスタから構成されるソースフォロアアンプであり、記憶部（及び記憶単位）は例えばキャパシタとトランジスタ等のスイッチとの組み合わせであるものとすることができる。

[0015] 本発明に係る固体撮像素子及びその駆動方法において、第2の駆動モードでは、複数フレームの連続的な撮影の途中にその撮影で取得した信号（画素信号）を素子外部に読み出す必要がないので、きわめて高速に連続撮影を行うことができる。各画素から記憶部への信号の転送はきわめて短時間で行えるから、1フレームの撮影に要する時間の殆どは、光電変換素子で光を受光して光電荷を検出ノードなどに蓄積する時間で決まる。但し、第2の駆動モードでは、後で素子外部に読み出すことができる画像のフレーム数は各画素当たりに用意された記憶部の数により制約を受ける。つまり、1画素当たり100個の記憶部が設けられていれば、100フレームの連続した画像の取得が可能となる。

[0016] これに対し、第1の駆動モードでは、1フレーム撮影毎にその撮影で得られた画素信号を素子外部に読み出す必要があるため、この読み出し時間で繰り返し撮影が律速される。従って、第2の駆動モードほど高速の撮影は行え

ないものの、撮影フレーム数は各画素あたりに用意された記憶部の数の制約を受けない。従って、本発明に係る固体撮像素子及びその駆動方法によれば、撮影目的等に応じて第1の駆動モードと第2の駆動モードとを適宜に切り替えることにより、例えば100万フレーム/秒以上ものきわめて高速の撮影と、それよりも撮影速度は下がるものの長時間に亘る撮影とを1個の固体撮像素子で以て実現することができる。これを利用することにより、比較的低廉なコストで利用分野が広い、又は利用価値の高い撮像装置を提供することが可能となる。

[0017] また、例えば第1の駆動モードで固体撮像素子を動作させ、これにより出力される画素信号に基づいて撮影対象の現象の生起や被写体の変化などを捉え、これによりトリガ信号を生成して前記トリガ信号により第2の駆動モードへの切り替えを行う等、両駆動モードの動作をリンクさせた制御が可能となる。これにより、従来、振動センサなどの別のセンサで捉えることができない被写体の変化に対しても、或いはそうしたセンサを設けることが物理的にできない場合であっても、目的とする高速の現象を的確に撮影することができるようになる。また、そうした撮影を行うために、別の撮像装置を用意する必要もないので、高速撮影システムのコストの引き下げにも寄与する。

[0018] 本発明に係る固体撮像素子及びその駆動方法の一態様として、好ましくは、1画素に対応した1つの記憶部はノイズ信号を保持する記憶単位と光電荷に応じた信号を保持する記憶単位とを少なくとも含み、各画素における光電荷の蓄積動作及び画素出力線を通して画素から出力された信号を複数の記憶部の1つに保持させる際に、ノイズ信号を全画素一斉に保持させる動作と光電荷に応じた信号を全画素一斉に保持させる動作とを異なるタイミングで行い、記憶部からの信号の逐次読み出し時に、各記憶単位からノイズ信号と光電荷に応じた信号とを並行して読み出して出力するものとするよい。

[0019] ノイズ信号には例えばバッファ素子を構成するトランジスタの閾値電圧のばらつきなどの固定パターンノイズやフローティングディフュージョンなどの検出ノードで発生するランダムノイズなどが含まれ、こうしたノイズ成分

は光電荷に応じた信号にも重畳される。上記態様によれば、記憶部からの信号の逐次読み出しの際に、光電荷に応じた信号からノイズ信号を差し引くようなアナログ演算を行うことで、ノイズの影響を軽減した画素信号を得ることができる。これにより、撮影画像のS/Nを向上させることができる。

[0020] また本発明に係る固体撮像素子及びその駆動方法の一態様として、好ましくは、各画素は、光電荷の蓄積動作時に前記光電変換素子から前記転送素子を通してオーバーフローした又は前記検出ノードからオーバーフローした光電荷を蓄積する電荷蓄積素子を少なくとも1つ含むとともに、1画素に対応した1つの記憶部は4つの記憶単位を有し、各画素における光電荷の蓄積動作及び画素出力線を通して画素から出力された信号を複数の記憶部の1つに保持させる際に、オーバーフロー前のノイズ信号、オーバーフロー後のノイズ信号、オーバーフロー前の電荷に応じた信号、オーバーフロー後の電荷に応じた信号をそれぞれ画素信号線を通して前記4つの記憶単位に順番に保持させる動作を全画素一斉に行い、記憶部からの信号の逐次読み出し時に、各記憶単位からオーバーフロー前のノイズ信号、オーバーフロー後のノイズ信号、オーバーフロー前の電荷に応じた信号、及びオーバーフロー後の電荷に応じた信号を並行して読み出して出力するものとするよ。

[0021] ここで電荷蓄積素子は例えばダブルポリシリコン構造やスタック構造のキャパシタなどを用いることができる。

[0022] 各画素において光電変換ゲインを上げるためには、フローティングディフュージョンなどの検出ノードの容量を小さくすることが望ましいが、そうすると強い光が入射して多量の光電荷が発生したときに検出ノードが飽和してしまうおそれがある。これに対し上記態様では、光電変換素子で発生して例えば検出ノードから溢れ出た（オーバーフローした）光電荷を電荷蓄積素子に蓄積する。これにより、強い光が入射して多量の光電荷が発生したときにも光電荷を無駄にすることがなく信号に反映させることができる。一方、入射光が弱く光電荷の発生量が少ない場合には、低容量の検出ノードに蓄積される信号のみが利用される。従って、上記態様によれば、ダイナミックレン

ジを拡大することができる。

- [0023] また本発明に係る固体撮像素子及びその駆動方法にあって、第2の駆動モードにおいては、各画素に対応する複数の記憶部の全てに信号を保持した次に、時間的に最も古い信号を保持している記憶部をリセットして新たな信号を保持するように、複数の記憶部を循環的に用いた信号保持動作を行い、停止指示に応じて記憶部への新たな信号の保持動作を停止するとよい。停止指示が与えられてから、適宜遅延して、実際に記憶部への保持動作を停止することができるようにするとよく、好ましくは、その遅延時間やフレーム数が外部から設定可能であるようにするとよい。
- [0024] これによれば、第2の駆動モードにおいて、画素信号を素子外部に読み出すことなく高速撮影を繰り返し、例えば外部からトリガ信号が与えられたタイミングで、その前後の撮影画像を取得することができる。これにより、被写体の変化等の何らかの状態が生じた瞬間に、それ以降のみならず、それ以前の撮影画像も得ることが可能となる。
- [0025] また第1の駆動モードと第2の駆動モードとの利用の仕方として、例えば、第1の駆動モードを実行することにより出力される1フレーム分又は複数フレーム分の全体又はその中の一部の画像情報に基づいて特定のイベントを検知し、その検知結果に応じて第2の駆動モードを実行するようにすることができる。これは、特定のイベントの検知により上記トリガ信号が生成されるものであるとみなすことができる。
- [0026] これによれば、例えば被写体に何らかの変化の兆候が生じた時点から、その被写体の高速な変化の様子を的確に撮影することが可能となる。
- [0027] また本発明に係る固体撮像素子及びその駆動方法にあっては、第1の駆動モードと第2の駆動モードとを任意の回数又は任意の時間毎に交互に実行するようにしてもよい。
- [0028] これによれば、第1の駆動モードで読み出された画素信号に基づいて被写体に何らかの変化が生じたことが検知されたときに、記憶部にはその直前の第2の駆動モードで撮影された信号が未だ残っているので、これを読み出す

ことにより、被写体の変化が検知されるよりも時間的に前の画像も得ることができる。

[0029] また本発明に係る固体撮像素子及びその駆動方法においては、その一態様として、第1の駆動モードの動作時に第2の駆動モードのための前記記憶部の一部を利用することができる。

[0030] これによれば、用意された記憶部を第2の駆動モードにおいて全て利用することができるので、連続撮影可能フレーム数をそれだけ増やすことができる。

[0031] また本発明に係る固体撮像素子及びその駆動方法においては、別の態様として、第1の駆動モードのための前記記憶部と第2の駆動モードのための記憶部とを独立して設けるようにしてもよい。

[0032] また本発明に係る固体撮像素子及びその駆動方法では、記憶部からの信号の逐次読み出しに際して、二次元のアレイ状に複数配列された画素の中の特定の画素に対応した信号を選択的に逐次読み出して出力するようにしてもよい。

[0033] 具体的には、例えば二次元アレイ状に配列された画素の中で水平方向や垂直方向に1個おき、2個おきなど適宜の数だけ間引いて（飛ばして）信号を読み出すようにするとよい。これにより画像の解像度は下がるが、被写体の概略的な観察には十分である場合も多く、読み出し信号の数を減らすことで第1の駆動モードにおける撮影のフレームレートを上げることができる。また、画像全体でなく特定の一部分にのみ被写体の変化が生じることが既知である場合に、その一部分の画像信号だけを読み出すようにすれば、画像の解像度を下げずにフレームレートを上げることができる。

[0034] また本発明に係る固体撮像素子及びその駆動方法では、二次元のアレイ状に複数配列された画素の中の隣接する又は近接する画素に対応した信号を記憶部から同時に読み出してアナログ的な加算処理又は平均化処理を行うようにしてもよい。

[0035] 例えば各記憶部でスイッチ（トランジスタ）のオン・オフにより同一の出

力線に選択的にキャパシタから信号を出力する構成では、複数のスイッチを同時にオンして複数のキャパシタから信号を出力することにより、その出力線上でアナログ的な信号加算が行える。この場合、上述の間引き読み出しとは異なり信号を無駄にせずに利用できるため、間引き読み出しよりもS/Nを改善することができる。また、間引いた部分に被写体の重要な変化が生じていると上記態様では検知できないが、この態様ではそうした変化も反映されるので被写体の変化を確実に捉え易くなる。

[0036] また、この場合、アナログ的な加算処理又は平均化処理を行う際の複数の画素の組み合わせを、二次元のアレイ状の配列において水平方向及び垂直方向で互い違いに選択することで、それをしない場合に比べて視覚上の解像度の低下が抑えられる。

[0037] また本発明に係る固体撮像素子及びその駆動方法では、時間的に隣接する又は近接する異なるフレーム中で空間的に同一位置の1乃至複数の画素に対応した信号を記憶部から同時に読み出してアナログ的な加算処理又は平均化処理を行うようにしてもよい。

### 発明の効果

[0038] 本発明に係る固体撮像素子及びその駆動方法によれば、1個の素子で、例えば100万フレーム/秒以上ものきわめて高速の撮影と、それよりも撮影速度は下がるものの長時間に亘る撮影とを実現することができる。これにより、比較的低廉なコストで、利用分野が広い又は利用価値の高い撮像装置を提供することが可能となる。

[0039] また、第1の駆動モードと第2の駆動モードとを適宜に使い分けることにより、例えば、被写体に変化が生じたり観察対象の現象が起こったりしたときにこれを迅速に検知し、その時点以降、或いはその時点前後の高速撮影を行うことができる。これにより、高速撮影の開始や終了のためのトリガ信号を得るために、振動センサなどの別のセンサによる検知信号や他の撮像装置による撮影画像が不要になるので、高速撮影システムのコストを抑えることができる。また、振動センサ等のセンサで捉えられないような変化がある場

合やそうしたセンサの設置が困難であるような条件の下でも、撮影対象を的確に捉えて画像として残すことができる。

### 図面の簡単な説明

- [0040] [図1]本発明の一実施例である固体撮像素子の半導体チップ上のレイアウトを示す概略平面図。
- [図2]本実施例の固体撮像素子において画素領域内の1個の画素のレイアウトを示す概略平面図。
- [図3]本実施例の固体撮像素子における画素領域及び記憶領域の概略構成を示す平面図。
- [図4]本実施例の固体撮像素子における半導体チップの略半分の要部のブロック構成図。
- [図5]本実施例の固体撮像素子における1個の画素の回路構成図。
- [図6]本実施例の固体撮像素子において1個の画素における光電変換領域のレイアウトを示す概略平面図。
- [図7]図6中のA-A'矢視線縦断面における概略ポテンシャル図。
- [図8]本実施例の固体撮像素子において垂直方向に配列された132個の画素に対応する1個の記憶部ユニットの概略構成図。
- [図9]本実施例の固体撮像素子における1個の記憶部の回路構成図。
- [図10]本実施例の固体撮像素子における1個の記憶部のレイアウトを示す概略平面図。
- [図11]本実施例の固体撮像素子において各記憶部に保持されている信号を出力線を通して読み出すための概略構成を示すブロック図。
- [図12]本実施例の固体撮像素子において連続読み出しモードとバースト読み出しモードの概略タイムチャート。
- [図13]本実施例の固体撮像素子において光電荷蓄積時間が短い場合の動作モードの駆動タイミング図。
- [図14]図13に示した動作における画素内の概略ポテンシャル図。
- [図15]本実施例の固体撮像素子において光電荷蓄積時間が相対的に長い場合

の駆動タイミング図。

[図16] 図15に示した動作における画素内の概略ポテンシャル図。

[図17] 本実施例の固体撮像素子において連続読み出しモードでの1フレーム分の逐次読み出しの動作タイミング図。

[図18] 本実施例の固体撮像素子においてバースト読み出しモードでの逐次読み出しの動作タイミング図。

[図19] 各記憶部での読み出し順序を示す模式図。

[図20] 本実施例の固体撮像素子を用いた撮影動作の一形態を示す概略タイミング図。

[図21] 本実施例の固体撮像素子を用いた撮影動作の一形態を示す概略タイミング図。

[図22] 本実施例の固体撮像素子における間引き読み出しの際に選択される画素の例を示す図。

[図23] 本実施例の固体撮像素子における加算読み出しの際に選択される画素の例を示す図。

## 符号の説明

- [0041] 1…半導体基板  
2、2 a、2 b…画素領域  
3 a、3 b…記憶領域  
4 a、4 b…垂直走査回路領域  
5 a、5 b…水平走査回路領域  
6 a、6 b…電流源領域  
1 0…画素  
1 1…光電変換領域  
1 2…画素回路領域  
1 3…配線領域  
1 4、1 4 1…画素出力線  
1 5…駆動ライン

20…記憶部ユニット  
21…記憶部ユニット行  
22…記憶部  
23、23a、23b、23c、23d…出力線  
24、24a、24b、24c、24d…記憶素子  
25、25a、25b、25c、25d…キャパシタ  
26、26a、26b、26c、26d…サンプリングトランジスタ  
27、27a、27b、27c、27d…読み出しトランジスタ  
31…フォトダイオード  
32…転送トランジスタ  
33、331、332…フローティングディフュージョン  
333…金属配線  
34…蓄積トランジスタ  
35…リセットトランジスタ  
36…蓄積キャパシタ  
37、40…トランジスタ  
38、41…選択トランジスタ  
39…電流源  
43…ソースフォロアアンプ  
50…記憶部ユニットブロック  
VSR1…垂直シフトレジスタ  
HSR1…水平シフトレジスタ

### 発明を実施するための最良の形態

[0042] 以下、本発明の一実施例である固体撮像素子及びその駆動方法について図面を参照して説明する。

[0043] まず本実施例による固体撮像素子の全体の構成・構造について説明する。  
図1は本実施例の固体撮像素子の半導体チップ上の全体のレイアウトを示す概略平面図、図3は本実施例の固体撮像素子における画素領域及び記憶領域

の概略構成を示す平面図、図4は本実施例の固体撮像素子における略半分の要部のブロック構成図である。

- [0044] 図1に示すように、この固体撮像素子においては、光を受光して画素毎の信号を生成するための画素領域2(2a、2b)と、前記信号を所定フレーム数分保持するための記憶領域3a、3bとが、半導体基板1上で混在せず完全に分離され、それぞれまとまった領域として設けられている。略矩形形状の画素領域2内には、N行、M列の合計 $N \times M$ 個の画素10が二次元アレイ状に配置され、この画素領域2はそれぞれ $(N/2) \times M$ 個の画素10が配置された第1画素領域2a、第2画素領域2bの2つに分割されている。
- [0045] 第1画素領域2aの下側には、小面積の第1電流源領域6aを挟んで第1記憶領域3aが配置され、第2画素領域2bの上側には、同じく小面積の第2電流源領域6bを挟んで第2記憶領域3bが配置されている。第1及び第2記憶領域3a、3bにはそれぞれ、記憶領域3a、3bからの信号の読み出しを制御するためのシフトレジスタやデコーダなどの回路を設けた、第1及び第2垂直走査回路領域4a、4bと、第1及び第2水平走査回路領域5a、5bとが設けられている。図3に示すように、各記憶領域3a、3bからは、素子の外部に信号を読み出すための出力束線SS01~SS64が上下に32組ずつ、合計64組配設されている。
- [0046] 本実施例の固体撮像素子は、画素領域2の略中央を上下の2つに区画する水平線を境界として、ほぼ上下対称の構造となっている。この上半分及び下半分の構造や動作は同じであるため、以下の説明では、下方の第1画素領域2a、第1記憶領域3a、第1垂直走査回路領域4a、第1水平走査回路領域5aの構造及び動作を中心に述べる。
- [0047] 画素数、つまり上記N、Mの値はそれぞれ任意に決めることができ、これらの値を大きくすれば画像の解像度は上がるが、その反面、全体のチップ面積が大きくなるか、或いは1画素当たりのチップ面積が小さくなる。この例では、 $N=264$ 、 $M=320$ としている。従って、第1、第2画素領域2a、2bにそれぞれ配置される画素数は、図3、図4中に記載したように、

水平方向が320画素、垂直方向が132画素の42240画素である。

[0048] 図2は、画素領域2(2a、2b)中の1個の画素10の概略レイアウトを示す平面図である。1個の画素10が占める領域はほぼ正方形であり、この内部は3つの領域、即ち、光電変換領域11、画素回路領域12、及び配線領域13に大別される。配線領域13には、 $(M/2) + \alpha$ 本の画素出力線14が垂直方向に延伸するようにかためて配設されている。ここで $\alpha$ は0でもよく、その場合、本例では1つの配線領域13を通る画素出力線の本数は132本となる。但し、一般に、このように平行に延伸する配線(例えばA1等の金属配線)を多数形成する場合に、両端の配線の幅や寄生容量が異なるものとなり易い。そこで、実際に信号を通す132本の画素出力線を挟んで両端に、1本ずつダミーの配線を設ける。その場合、 $\alpha = 2$ であって、1つの配線領域13を通る配線の本数は134本となる。

[0049] 図5は図2に示した1個の画素10の回路構成図である。各画素10は、光を受光して光電荷を生成するフォトダイオード(本発明における光電変換素子に相当)31と、フォトダイオード31に近接して設けられた光電荷を転送するための転送トランジスタ(本発明における転送素子に相当)32と、転送トランジスタ32を介してフォトダイオード31に接続され、光電荷を一時的に蓄積するとともに電圧信号に変換するフローティングディフュージョンFD(本発明における検出ノードに相当)33と、光電荷の蓄積動作時にフォトダイオード31から転送トランジスタ32を介して溢れ出る、つまりオーバーフローする電荷を蓄積するための蓄積トランジスタ34及び蓄積キャパシタ(本発明における電荷蓄積素子に相当)36と、フローティングディフュージョン33及び蓄積キャパシタ36に蓄積された電荷を排出するためのリセットトランジスタ35と、フローティングディフュージョン33に蓄積された電荷又はフローティングディフュージョン33及び蓄積キャパシタ36の両方に蓄積された電荷を電圧信号として出力するための、従属接続された2個のPMOS型のトランジスタ37、38、同じく従属接続された2個のNMOS型のトランジスタ40、41の2段構成であるソースフ

オロアンプ（本発明におけるバッファ素子に相当）43と、ソースフォロアンプ43の初段の2個のトランジスタ37、38に電流を供給するための定電流トランジスタなどによる電流源39と、を含む。

[0050] 転送トランジスタ32、蓄積トランジスタ34、リセットトランジスタ35、及び、ソースフォロアンプ43の選択トランジスタ38、41のゲート端子には、それぞれ $\phi T$ 、 $\phi C$ 、 $\phi R$ 、 $\phi X$ なる制御信号を供給するための駆動ライン15が接続される。図4に示すように、これら駆動ラインは画素領域2内の全ての画素に共通である。これにより、全ての画素での同時駆動が可能である。

[0051] ソースフォロアンプ43の2段目の低電圧側のトランジスタ41の出力42が、上述した配線領域13に配設される132本の画素出力線14のうちの1本（図5では符号141で示す画素出力線）に接続される。この画素出力線141は画素10毎にそれぞれ1本ずつ、つまり各画素10に対応して独立に設けられている。それ故に、この固体撮像素子では、画素数と同数の、つまり84480本の画素出力線が設けられている。

[0052] ソースフォロアンプ43は、画素出力線141を高速で駆動するための電流バッファの機能を持つ。各画素出力線141は、図4に示したように、画素領域2aから記憶領域3aまで延伸されているため、或る程度大きな容量性負荷となり、これを高速で駆動するためには大きな電流を流すことが可能な、大きなサイズのトランジスタが必要である。しかしながら、画素10内で検出感度を高めるべく光電変換ゲインを上げるためには、光電荷を電圧に変換するためのフローティングディフュージョン33の容量はできるだけ小さいほうがよい。フローティングディフュージョン33に接続されるトランジスタのゲート端子の寄生容量はフローティングディフュージョン33の容量を実効的に増加させるため、上記理由により、このトランジスタ37はゲート入力容量が小さな小型のトランジスタであることが望ましい。そこで、出力側での大電流の供給と入力側での低容量とを共に満たすために、ここではソースフォロアンプ43を2段構成とし、初段のトランジスタ37を

小型のトランジスタとすることにより入力ゲート容量を抑え、後段のトランジスタ 40、41 は大きなトランジスタを使用して大きな出力電流を確保できるようにしている。

[0053] また、ソースフォロアアンプ 43 において、初段の選択トランジスタ 38 は基本的な動作を行う上でなくても構わないものであるが、後段の選択トランジスタ 41 がオフ状態であるときに同時に選択トランジスタ 38 もオフすることにより、電流源 39 からトランジスタ 37 に電流が流れないようにして、その分だけ電流消費を抑えることができる。

[0054] 図 6 は 1 個の画素 10 における光電変換領域 11 のレイアウトを示す概略平面図、図 7 は図 6 中の A-A' 矢視線縦断面における概略ポテンシャル図である。

[0055] 上面視で略矩形形状の受光面を有するフォトダイオード 31 は埋め込みフォトダイオード構造である。高速撮影では露光時間が極端に短いため、適切な露出を確保するには各画素 10 のフォトダイオードの受光面の面積をできるだけ広くして、入射（受光）する光量をできるだけ増やす必要がある。しかしながら、一般的に、フォトダイオードの受光面の面積を広くすると、特にその周辺側で生成された光電荷が検出ノードであるフローティングディフュージョンに到達するまでに掛かる時間が問題となり、高速撮影の短い 1 サイクル期間中に転送できない光電荷が無駄になったり残像現象を起こす原因となったりする。そこで、本実施例の固体撮像素子では、次のような特殊な構造を採用することで電荷転送の速度向上を図っている。

[0056] 通常、フローティングディフュージョンはフォトダイオードの側方に配置されるが、この固体撮像素子では、図 6 に示すように、フォトダイオード 31 のほぼ中央部に小面積のフローティングディフュージョン 331 が形成され、そのフローティングディフュージョン 331 を取り囲むように環状に転送トランジスタ 32 のゲートが設けられている。このようにフォトダイオード 31 の中央にフローティングディフュージョン 331 を配置することにより、フォトダイオード 31 の周辺部からフローティングディフュージョン 3

3 1までの光電荷の移動距離が平均的に短くなり、フォトダイオード3 1の周辺部のどの位置で発生した光電荷もフローティングディフュージョン3 3 1に到達し易くなる。

[0057] さらに、フォトダイオード3 1を形成する際に、複数のフォトマスクを使用して不純物の打ち込み（ドーピング）量（又は打ち込み深さ）を複数段階に変化させることにより、フォトダイオード3 1の周辺部から中央（つまりフローティングディフュージョン3 3 1）に向かって不純物ドーピング量（又は打ち込み深さ）の勾配又は階段状のステップを設けている。そのため、フォトダイオード3 1のPN接合に適宜のバイアス電圧が印加されると、図7（a）に示すように、フォトダイオード3 1の周辺部から中央に向かって下傾するポテンシャル勾配が形成される。この作り込みの、つまりプロセス上の工夫で形成されるポテンシャル勾配によって、受光によりフォトダイオード3 1で生成された光電荷はその周辺部で生成したものほど大きく加速され中央側に進行する。

[0058] このとき、転送トランジスタ3 2がオフ状態であれば、図7（a）に示したように転送トランジスタ3 2の環状のゲート直下に形成されるポテンシャル障壁の周囲に光電荷が集積される。そして、転送トランジスタ3 2がオンすればすぐに、図7（b）に示したように、集積されていた光電荷は転送トランジスタ3 2を経てフローティングディフュージョン3 3 1に落ち込む。一方、光が入射している期間中に転送トランジスタ3 2がオン状態を維持する場合には、ポテンシャル勾配に沿って中央に集まってきた光電荷はそのまま転送トランジスタ3 2を経てフローティングディフュージョン3 3 1に落ち込む。いずれにしても、フォトダイオード3 1で生成された光電荷を高い確率で且つ迅速にフローティングディフュージョン3 3 1に転送することができる。

[0059] フォトダイオード3 1の中央部にフローティングディフュージョン3 3 1を設けることで上述のような大きな利点がある。しかしながら、オーバーフローした光電荷を蓄積する蓄積キャパシタ3 6などをそのフローティングデ

ィフュージョン331に近接して配置すると、開口率が低下するという問題が生じる。そこでここでは、上記のように光電荷が直接流れ込むフローティングディフュージョン（以下、第1フローティングディフュージョンという）331とは別に画素回路領域12中に第2フローティングディフュージョン332を拡散層として形成し、第1フローティングディフュージョン331と第2フローティングディフュージョン332との間をアルミニウム等による金属配線333で接続することにより両者が同電位となるようにしている。つまり、ここでは、第1フローティングディフュージョン331及び第2フローティングディフュージョン332が一体となって、電荷信号を電圧信号に変換する検出ノードとしてのフローティングディフュージョン33として機能する。

[0060] 次に、第1及び第2記憶領域3a、3bの内部の構成の詳細について説明する。図4に示すように第1及び第2記憶領域3a、3b内には、画素領域2a、2b内の垂直方向に並べられた132個の画素10に対してそれぞれ接続された132本の画素出力線14の延伸方向に沿って、蓄積フレーム数L分の記憶部ユニット20が配列されている。この例では、蓄積フレーム数Lつまり連続撮影フレーム数は104であり、垂直方向に104個の記憶部ユニット20が配列され、さらにこれが水平方向に320個並んでいる。従って、第1記憶領域3aには $104 \times 320$ 個=33280個の記憶部ユニット20が配設されている。第2記憶領域3bにも同数の記憶部ユニット20が配設されている。

[0061] 図8は1個の記憶部ユニット20の内部構成を示す概略図である。1個の記憶部ユニット20内には、水平方向に11個、垂直方向に12個の、合計132個の記憶部22が配設されており、各記憶部22はそれぞれ異なる1本ずつの画素出力線141に接続されている。画素出力線141を介して、各記憶部22はそれぞれ画素領域2a内の画素10に一対一に対応しており、1個の記憶部ユニット20内の132個の記憶部22には、画素領域2a内の垂直方向の132個の画素10の信号がそれぞれ保持される。従って、

図4において水平方向の1行に並べられた320個の記憶部ユニット20（図4中で符号21で示した記憶部ユニット行）に、132×320画素（ピクセル）から成る1フレームの下半分の画素信号が保持される。図3に示した上側の第2記憶領域3bでも同様に、水平方向の1行に並べられた320個の記憶部ユニットに132×320画素から成る1フレームの上半分の画素信号が保持され、両方で1フレームの画像となる。記憶部ユニット行21が垂直方向に104個配列されていることで、104フレーム分の画素信号の保持が可能である。

[0062] 図8に示すように、各記憶部ユニット20において132個の記憶部22の全ての出力は接続されて1本の出力線23となっている。さらに図4に示すように、水平方向に並べられた記憶部ユニット20は隣接する10個ずつがまとめられて1組となっており、水平方向に32組の記憶部ユニット20の組が存在し、組毎に10個の記憶部ユニット20の出力線23は接続されて1本となっている。さらにまた、垂直方向に配列された104個の記憶部ユニット20の出力線23も接続されて1本になっている。従って、記憶領域3aにおいて、水平方向に10個、垂直方向に104個の合計1040個の記憶部ユニット20、さらに各記憶部ユニット20に含まれる記憶部22の数で言うと、137280個の記憶部22の出力が接続されて1本の出力線23となっている。図3では、同一の出力線23を有する記憶部ユニット20のかたまりである記憶部ユニットブロックを符号50で示している。上記構成により、第1記憶領域3aからの出力線23の数は32本であり、第2記憶領域3bからも同数の出力線が取り出される。これら出力線23上の信号をSS01～SS64として示している。

[0063] 図9は1個の記憶部22の回路構成を示す図、図10は1個の記憶部22のレイアウトを示す概略平面図である。1個の記憶部22は4個の記憶単位を有する。即ち、1本の画素出力線141に接続されたサンプリングトランジスタ26（26a～26d）と、サンプリングトランジスタ26を介して画素出力線141に接続されるキャパシタ25（25a～25d）と、キャ

パシタ 25 に保持されたアナログ電圧信号を読み出すための読み出しトランジスタ 27 (27 a ~ 27 d) と、から記憶単位である記憶素子 24 (24 a ~ 24 d) が構成される。1 個の記憶部 22 は 4 個の記憶素子 24 a ~ 24 d が 1 組になって構成される。従って、1 個の記憶部 22 には、同一の画素から同一の画素出力線 141 を通して出力される 4 つの異なるアナログ電圧信号を保持することが可能である。4 個の読み出しトランジスタ 27 a ~ 27 d を通した出力線 23 a ~ 23 d はそれぞれ独立に設けられているから、図 3、図 4、図 8 に示した出力線 23 は実際には 4 本存在し、4 本独立に出力される。或いは、素子内で差分などのアナログ的な演算処理が行われ、最終的には 1 本の出力線 23 として素子の外部に出力されるように構成してもよい。

[0064] 上述のように 1 個の記憶部 22 が 4 個の記憶素子 24 a ~ 24 d から成るのは、後述するようなダイナミックレンジ拡大処理、及びノイズ除去処理を行うために、オーバーフロー前の電荷に応じた信号、オーバーフロー後の電荷に応じた信号、オーバーフロー前の電荷に応じた信号に含まれるノイズ信号、オーバーフロー後の電荷に応じた信号に含まれるノイズ信号、の 4 つのアナログ電圧信号を独立に保持することが本来の目的である。但し、必ずしもそうした目的に拘泥することなく、他の動作態様で各記憶素子 24 a ~ 24 d を利用することもできる。例えば、各画素 10 の蓄積キャパシタ 36 を利用しないのであれば、オーバーフロー後の電荷に応じた信号やオーバーフロー後の電荷に応じた信号に含まれるノイズ信号は考慮する必要がなく、その分だけ連続撮影のフレーム数を増やすのに記憶素子 24 を利用することができる。これにより、2 倍の 208 フレームの連続撮影が可能となる。また、ノイズ除去も行わないのであれば、さらに 2 倍の 416 フレームの連続撮影が可能となる。

[0065] キャパシタ 25 a ~ 25 d は各画素 10 内の蓄積キャパシタ 36 と同様に、例えばダブルポリシリコンゲート構造やスタック構造により形成することができる。CCD 構造を利用した電荷保持を行う場合、熱励起等による暗電

荷に由来する偽信号が光信号に加算されるという問題があるが、ダブルポリシリコンゲート構造やスタック構造のキャパシタ 25 a ~ 25 d ではそうした暗電荷の発生がないので偽信号が加算されることがなく、外部に読み出す信号の S/N を高くすることができる。

[0066] 図 1 1 は、記憶領域 3 a 内の各記憶部に保持されている信号を上述したような出力線 2 3 を通して読み出すための概略構成を示すブロック図である。2次元アレイ状に配置された記憶部ユニット 20 (20-01 ~ 20-10) の垂直方向の 1列毎に水平シフトレジスタ HSR 1 ~ HSR 320 が配置され、水平方向の 1行毎に垂直シフトレジスタ VSR 1 ~ VSR 104 が配置されている。逐次読み出しの際には、水平シフトレジスタ HSR 1 ~ HSR 320 と垂直シフトレジスタ VSR 1 ~ VSR 104 との組み合わせにより記憶部ユニット 20 が選択され、選択された記憶部ユニット 20 の中で順番に記憶部 22 が選択されて画素信号が読み出されるようになっている。但し、出力線 2 3 が分かれている異なる記憶部ユニットブロック 50 では同時並行的な動作が可能であるから、読み出し動作としては 1 個の記憶部ユニットブロック 50 の内部のみを考えればよい。

[0067] 続いて、本実施例の固体撮像素子の駆動方法と動作について説明する。この実施例の固体撮像素子は、大別して、連続読み出しとバースト読み出しと呼ばれる 2 つの駆動モードを有する。連続読み出しモードは本発明における第 1 の駆動モードに相当し、バースト読み出しモードは第 2 の駆動モードに相当する。まず、この両駆動モードの概略的な動作について図 1 2 により説明する。図 1 2 は連続読み出しモードとバースト読み出しモードの概略タイムチャートである。

[0068] (A) 連続読み出しモード

連続読み出しモードの基本は図 1 2 (a) に示すように、画素領域 2 (2 a、2 b) の各画素において 1 フレーム分の光電荷蓄積を実行した後に、全画素で一斉にそれぞれの画素出力線を通して信号を出力し、記憶部 22 のキャパシタ 25 に信号電荷を保持させる。これにより、1 フレーム分の画素信

号が記憶領域 3 a、3 b の記憶部 2 2 に揃うから、引き続いて、上述のように水平シフトレジスタ、垂直シフトレジスタを駆動することにより、1 フレームの画素信号を順番に読み出して外部へ出力する。このとき、記憶領域 3 a の中の最も上の 1 行の 3 2 0 個の記憶部ユニット 2 0 を使用するだけでよい。

[0069] 水平及び垂直シフトレジスタを駆動させるクロック信号の周波数を 5 0 M H z とした場合、1 画素信号当たりの読み出し時間は 0. 0 2  $\mu$  秒である。1 個の記憶部ユニットブロック 5 0 の最も上の行には、1 3 2  $\times$  1 0 = 1 3 2 0 個の記憶部 2 2 が存在するから、これに要する総読み出し時間は 2 6. 4  $\mu$  秒となる。上述のように異なる記憶部ユニットブロック 5 0 では同時に読み出しが行われるため、2 6. 4  $\mu$  秒で 1 フレーム分の画素信号の読み出しが行える。換言すれば、光電荷の蓄積時間をこの時間まで延ばすことができるから、後述するバースト読み出しモードに比べれば光電荷の蓄積時間設定の自由度が大きい。

[0070] 図 1 2 ( a ) は 1 フレーム分だけの例であるが、画素領域 2 a、2 b と記憶領域 3 a、3 b とでは画素出力線 1 4 を通した信号のやりとりのとき以外は独立に動作可能であるため、記憶領域 3 a、3 b から画素信号の逐次読み出しを行っているときに、画素領域 2 a、2 b では光電荷の蓄積が可能である。従って、図 1 2 ( b ) に示すように、ほぼ連続的に撮影を繰り返し行うことができる。

[0071] ( B ) バースト読み出しモードの場合

バースト読み出しモードでは、図 1 2 ( c ) に示すように、画素信号の逐次読み出しを行うことなしに、各画素において 1 フレーム分の光電荷蓄積を実行した後に、全画素で一斉にそれぞれの画素出力線を通して信号を出力し、記憶部 2 2 のキャパシタ 2 5 に信号電荷を保持させる、という動作を繰り返す。このとき、1 フレームずつ順番に、1 0 4 フレーム分用意された記憶部 2 2 に順番に信号を保持させる。そうして、その所定フレーム数分の画素信号を逐次的に読み出して外部へ出力する。このバースト読み出しモードで

は撮影中に外部への信号読み出しを行わないため、上述のような読み出しのためのクロックの周波数の上限に起因するフレームレートの制約は受けず、非常に短いサイクルでの連続撮影が可能である。実施可能な最大のフレームレートは、主としてフォトダイオード31内で発生した光電荷を集積してフローティングディフュージョン33へ転送するまでの時間によって律速される。この実施例の固体撮像素子では、上述のように光電荷の蓄積時の光量が減ることを考慮してフォトダイオード31の構造設計などが為されているため、従来の画素周辺記録型撮像素子で実現されている100万フレーム/秒よりも高いフレームレートでの高速撮影が可能である。

[0072] 次に、本実施例の固体撮像素子の詳細な駆動方法として、まず各画素10における光電変換動作とこれにより生成される信号を1個の記憶部22に格納するまでの動作について、図13～図16により説明する。

[0073] 本実施例の固体撮像素子では、光電荷蓄積時間が短い場合と光電荷蓄積時間が相対的に長い場合とで異なる2つの動作モードを選択し得る。目安として、前者は光電荷蓄積時間が $10\mu\text{s}$ 乃至 $100\mu\text{s}$ 以下の場合であり、100万フレーム/秒以上もの高速撮影を行う場合に、つまり通常、バースト読み出しモードを実行する場合にはこの動作モードを採用することが好ましい。

[0074] (A) 光電荷蓄積時間が短い場合の動作モード

図13は光電荷蓄積時間が短い場合の動作モードの駆動タイミング図、図14はこの動作における画素10内の概略ポテンシャル図である。なお、図14（後述の図16も同様）で $C_{PD}$ 、 $C_{FD}$ 、 $C_{CS}$ はそれぞれフォトダイオード31、フローティングディフュージョン33、蓄積キャパシタ36に蓄積された容量を示し、 $C_{FD} + C_{CS}$ はフローティングディフュージョン33と蓄積キャパシタ36との合成容量を示す。

[0075] 各画素10に供給する共通の制御信号である $\phi_X$ をハイレベルとし、ソースフォロアアンプ43内の選択トランジスタ38、41を共にオン状態に維持する。そして、光電荷蓄積を行う前に、同じく共通の制御信号である $\phi_T$

、 $\phi C$ 、 $\phi R$ をハイレベルとし、転送トランジスタ32、蓄積トランジスタ34、及びリセットトランジスタ35を共にオンする（時刻 $t_0$ ）。これにより、フローティングディフュージョン33及び蓄積キャパシタ36はリセット（初期化）される。またこのとき、フォトダイオード31は完全に空乏化された状態にある。このときのポテンシャルが図14（a）である。

[0076] 次に $\phi R$ をローレベルにしてリセットトランジスタ35をオフすると、フローティングディフュージョン33にはこのフローティングディフュージョン33と蓄積キャパシタ36で発生するランダムノイズと、ソースフォロアアンプ43のトランジスタ37の閾値電圧のばらつきに起因する固定パターンノイズを等価的に含むノイズ信号 $N_2$ が生じ（図14（b）参照）、このノイズ信号 $N_2$ に対応した出力が画素出力線141に現れる。そこで、このタイミング（時刻 $t_1$ ）で記憶部22にサンプリングパルス $\phi N_2$ を与えてサンプリングトランジスタ26dをオンすることにより、画素出力線141を通して出力されたノイズ信号 $N_2$ を取り込んでキャパシタ25dに保持する。

[0077] 次に、 $\phi C$ をローレベルにして蓄積トランジスタ34をオフすると、その時点でフローティングディフュージョン33及び蓄積キャパシタ36に蓄積されていた信号は、フローティングディフュージョン33と蓄積キャパシタ36とのそれぞれの容量 $C_{FD}$ 、 $C_{CS}$ の比に応じて配分される（図14（c）参照）。このときフローティングディフュージョン33には $\phi C$ をオフしたときに発生するランダムノイズとソースフォロアアンプ43のトランジスタ37の閾値電圧のばらつきに起因する固定パターンノイズを等価的に含むノイズ信号 $N_1$ が生じ、このノイズ信号 $N_1$ に対応した出力が画素出力線141に現れる。そこで、このタイミング（時刻 $t_2$ ）で記憶部22にサンプリングパルス $\phi N_1$ を与えてサンプリングトランジスタ26cをオンすることにより、画素出力線141を通して出力されたノイズ信号 $N_1$ を取り込んでキャパシタ25cに保持する。

[0078] 転送トランジスタ32はオン状態に維持されるので、フォトダイオード3

1に入射した光により発生した光電荷は転送トランジスタ32を通して（図7（b）に示した状態）フローティングディフュージョン33に流れ込み、ノイズ信号N1に重畳してフローティングディフュージョン33に蓄積される（時刻t3）。仮に強い光が入射してフォトダイオード31で多量の光電荷が発生しフローティングディフュージョン33が飽和した場合には、オーバーフローした電荷が蓄積トランジスタ34を介して蓄積キャパシタ36に蓄積される（図14（d）参照）。蓄積トランジスタ34の閾値電圧を適宜に低く設定しておくことにより、フローティングディフュージョン33から蓄積キャパシタ36に効率良く電荷を転送することができる。これにより、フローティングディフュージョン33の容量 $C_{FD}$ が小さく、そこに蓄積可能な最大飽和電荷量が少なくても、飽和した電荷を廃棄することなく有効に利用できる。このようにして、フローティングディフュージョン33での電荷飽和（オーバーフロー）前及び電荷飽和（オーバーフロー）後のいずれに発生した電荷も、出力に反映させることができる。

[0079] 所定の光電荷蓄積時間（露光時間）が経過したならば、蓄積トランジスタ34をオフした状態で記憶部22にサンプリングパルス $\phi S1$ を与えることでサンプリングトランジスタ26aをオンすることにより、その時点（時刻t4）でフローティングディフュージョン33に蓄積されている電荷に応じた信号を画素出力線141を通して取り込んでキャパシタ25aに保持する（図14（e）参照）。このときにフローティングディフュージョン33に蓄積されている信号はノイズ信号N1にオーバーフロー前の電荷に応じた信号S1が重畳されたものであるから、キャパシタ25aに保持されるのは、蓄積キャパシタ36に蓄積されている電荷の量を反映しない $S1+N1$ である。

[0080] その直後に $\phi C$ をハイレベルにして蓄積トランジスタ34をオンすると、その時点でフローティングディフュージョン33に保持されていた電荷と蓄積キャパシタ36に保持されていた電荷は混合される（図14（f）参照）。その状態で記憶部22にサンプリングパルス $\phi S2$ を与えることでサンプ

リングトランジスタ 26 b をオンすることにより（時刻 t 5）、フローティングディフュージョン 33 及び蓄積キャパシタ 36 に蓄積されていた電荷に応じた信号、つまりノイズ信号 N 2 にオーバーフロー後の電荷に応じた信号 S 2 が重畳された信号を画素出力線 141 を通して取り込んでキャパシタ 25 b に保持する。従って、キャパシタ 25 b に保持されるのは、蓄積キャパシタ 36 に蓄積されている電荷の量を反映した S 2 + N 2 である。

[0081] 以上のようにして、1 個の記憶部 22 に含まれる 4 個のキャパシタ 25 a、25 b、25 c、25 d にそれぞれ、信号 S 1 + N 1、S 2 + N 2、N 1、N 2 を保持し、これを以て 1 サイクルの画像信号の取り込みを終了する。上述のようにランダムノイズや固定パターンノイズを含むノイズ信号 N 1、N 2 が、これらノイズ信号を含む信号とは別に求まる。そこで、それぞれの信号をキャパシタ 25 a、25 b、25 c、25 d から読み出した後に図示しないアナログ演算回路により減算処理することで、ノイズ信号 N 1、N 2 の影響を除去した高い S / N の画像信号を得ることができる。また、フローティングディフュージョン 33 からオーバーフローした電荷も廃棄することなく利用できるため、強い光が入射した際にも飽和が起こりにくく、その光を反映した信号を得ることができ、広いダイナミックレンジを確保することができる。なお、こうしたダイナミックレンジの拡大が可能であることについての詳しい説明は、例えば特開 2006-245522 号公報などの文献に記載されているので、ここでは説明を省略する。

[0082] (B) 露光電荷蓄積時間が相対的に長い場合の動作モード

次に、光電荷蓄積時間が相対的に長い場合の動作について説明する。図 15 は光電荷蓄積時間が相対的に長い場合の駆動タイミング図、図 16 はこの動作における画素内の概略ポテンシャル図である。

[0083] 光電荷蓄積時間が短い場合と最も大きく異なる点は、光電荷蓄積期間中に転送トランジスタ 32 をオフし、フォトダイオード 31 で発生した光電荷を空乏層に蓄積することである。また、光電荷蓄積時間が長いため、消費電力を抑えるべくソースフォロアアンプ 43 の選択トランジスタ 38、41 を所

定時間オフするようにしている。

- [0084] 光電荷蓄積を行う前には $\phi T$ 、 $\phi C$ 、 $\phi R$ をハイレベルとし、転送トランジスタ32、蓄積トランジスタ34及びリセットトランジスタ35を共にオンする（時刻 $t_{10}$ ）。これにより、フローティングディフュージョン33及び蓄積キャパシタ36はリセット（初期化）される。このとき、フォトダイオード31は完全に空乏化された状態にある。このときのポテンシャルの状態が図16（a）である。
- [0085] 次に $\phi R$ をローレベルにしてリセットトランジスタ35をオフすると、フローティングディフュージョン33にはこのフローティングディフュージョン33と蓄積キャパシタ36で発生するランダムノイズと、ソースフォロアンプ43のトランジスタ37の閾値電圧のばらつきに起因する固定パターンノイズを等価的に含むノイズ信号 $N_2$ が生じ（図16（b）参照）、このノイズ信号 $N_2$ に対応した出力が画素出力線141に現れる。そこで、このタイミング（時刻 $t_{11}$ ）で記憶部22にサンプリングパルス $\phi N_2$ を与えてサンプリングトランジスタ26dをオンすることにより、画素出力線141を通してノイズ信号 $N_2$ を取り込んでキャパシタ25dに保持する。ここまでの動作は上記の光電荷蓄積時間が短い場合の動作モードと同じである。
- [0086] 次に、 $\phi C$ をローレベルにして蓄積トランジスタ34をオフすると、その時点でフローティングディフュージョン33及び蓄積キャパシタ36に蓄積されていた電荷は、フローティングディフュージョン33と蓄積キャパシタ36とのそれぞれの容量 $C_{FD}$ 、 $C_{CS}$ の比に応じて配分される。さらに $\phi T$ をローレベルにして転送トランジスタ32をオフし、 $\phi X$ もローレベルにしてソースフォロアンプ43の2個の選択トランジスタ38、41もオフにする（時刻 $t_{12}$ ）。これにより、フォトダイオード31とフローティングディフュージョン33との間にはポテンシャル障壁が形成され、フォトダイオード31での光電荷の蓄積が可能な状態となる（図16（c）参照）。
- [0087] フォトダイオード31に入射した光により発生した光電荷はフォトダイオード31に蓄積されるが、フォトダイオード31で電荷飽和が生じるとそれ

以上の過剰な電荷はオーバーフローし転送トランジスタ 32 を介して、上述のように配分されたノイズ信号に重畳してフローティングディフュージョン 33 に蓄積される。さらに強い光が入射してフローティングディフュージョン 33 で飽和が生じると、オーバーフローした電荷が蓄積トランジスタ 34 を介して蓄積キャパシタ 36 に蓄積される（図 16（d）参照）。

[0088] 蓄積トランジスタ 34 の閾値電圧を転送トランジスタ 32 の閾値電圧よりも適宜に低く設定しておくことにより、フローティングディフュージョン 33 で飽和した電荷をフォトダイオード 31 側に戻すことなく蓄積キャパシタ 36 に効率良く転送することができる。これにより、フローティングディフュージョン 33 の容量  $C_{FD}$  が小さく、そこに蓄積可能な電荷量が少なくても、オーバーフローした電荷を廃棄することなく有効に利用できる。このようにして、フローティングディフュージョン 33 でのオーバーフロー前及びオーバーフロー後のいずれに発生した電荷も出力に反映させることができる。

[0089] 所定の光電荷蓄積時間が経過したならば、 $\phi X$  をハイレベルにして選択トランジスタ 38、41 をオンした後に、記憶部 22 にサンプリングパルス  $\phi N1$  を与えることでサンプリングトランジスタ 26c をオンすることにより、その時点（時刻  $t13$ ）でフローティングディフュージョン 33 に蓄積されている信号電荷に対応したノイズ信号  $N1$  を画素出力線 141 を通して取り込んでキャパシタ 25c に保持する。このときのノイズ信号  $N1$  にはソースフォロアアンプ 43 のトランジスタ 37 の閾値電圧のばらつきに起因する固定パターンノイズが含まれる。なお、このときにはノイズのみならず光電変換により生起された光電荷の一部も含まれるが、ここではこれもノイズとみなしている。

[0090] 次に、 $\phi T$  をハイレベルにして転送トランジスタ 32 をオンさせ、フォトダイオード 31 に蓄積されていた光電荷をフローティングディフュージョン 33 に完全に転送する（図 16（e）参照）。その直後に（時刻  $t14$ ）、記憶部 22 にサンプリングパルス  $\phi S1$  を与えることでサンプリングトランジスタ 26a をオンすることにより、フローティングディフュージョン 33

に蓄積されている電荷に応じた信号を画素出力線 141 を通して取り込んでキャパシタ 25a に保持する。このときの信号は先のノイズ信号 N1 にフォトダイオード 31 に蓄積されていた電荷による信号、つまりオーバーフロー前の信号 S1 が重畳したものであるから、 $S1 + N1$  である。

[0091] 続いて、 $\phi C$  をハイレベルにして蓄積トランジスタ 34 をオンすると、その時点でフローティングディフュージョン 33 に保持されていた電荷と蓄積キャパシタ 36 に保持されていた電荷は混合される（図 16 (f) 参照）。その状態で（時刻 t15）記憶部 22 にサンプリングパルス  $\phi S2$  を与えることでサンプリングトランジスタ 26b をオンすることにより、フローティングディフュージョン 33 及び蓄積キャパシタ 36 に蓄積されていた電荷に応じた信号を画素出力線 141 を通して取り込んでキャパシタ 25b に保持する。このときの信号は  $S2 + N2$  となる。

[0092] 以上のようにして、1 個の記憶部 22 に含まれる 4 個のキャパシタ 25a、25b、25c、25d にそれぞれ、信号  $S1 + N1$ 、 $S2 + N2$ 、 $N1$ 、 $N2$  を保持し、これを以て 1 サイクルの画像信号の取り込みを終了する。光電荷蓄積時間が短い場合の動作モードと同様に、ランダムノイズや固定パターンノイズを含むノイズ信号  $N1$ 、 $N2$  が、これらノイズ信号を含む信号とは別に求まる。そこで、それぞれの信号をキャパシタ 25a、25b、25c、25d から読み出した後に減算等のアナログ演算処理することで、ノイズ信号  $N1$ 、 $N2$  の影響を除去した高い  $S/N$  の画像信号を得ることができる。また、フローティングディフュージョン 33 からオーバーフローした電荷も廃棄することなく利用できるため、強い光が入射した際にも飽和が起りにくく、その光を反映した信号を得ることができ、広いダイナミックレンジを確保することができる。

[0093] 上述のように各画素 10 に供給される制御信号  $\phi X$ 、 $\phi T$ 、 $\phi R$ 、 $\phi C$  は全画素共通であるため、全ての画素 10 で同時に上記のような光電荷蓄積動作、及び各画素 10 から記憶部 22 への信号の転送動作が行われる。つまり、上記 1 サイクルで 1 フレーム分の画像信号が、図 3、図 4 中の記憶部ユニ

ット行 2 1 内の記憶部 2 2 に保持される。バースト読み出しモードでは、この動作が 1 0 4 回繰り返されることで、全ての記憶部ユニット行 2 1 内の記憶部 2 2 に画素信号が保持される。1 0 5 回目以降は再び 1 番上の記憶部ユニット行 2 1 中の各記憶部 2 2 に信号が書き込まれるというように循環的に保持動作が実行される。例えば、このような動作を外部から撮影停止の指示信号が与えられるまで繰り返す。撮影停止の指示信号が与えられて撮影が中止されると、その時点で最新の 1 0 4 フレーム分の画素信号が記憶領域 3 a、3 b に保持されている。これを逐次読み出しすることで 1 0 4 フレームの連続した画像信号を得ることができる。

[0094] なお、各記憶部 2 2 において上述のように既に何らかの信号が保持されているキャパシタに新たな信号を保持する際には、それ以前の信号を廃棄するべくリセットを実行する必要がある。そのため、図示しないものの、各画素出力線 1 4 1 にはそれぞれリセット用のトランジスタが接続されており、或る記憶部のキャパシタをリセットする際にはその記憶部のサンプリングトランジスタがオンされるとともに対応する画素出力線に接続されているリセット用トランジスタがオンされ、キャパシタに蓄積されている信号はサンプリングトランジスタ、画素出力線を通してリセットされる。こうしたリセットが実行された後に、新たな信号がキャパシタに保持される。

[0095] 次に、記憶領域 3 a、3 b からの信号の逐次読み出しの動作について説明する。図 1 7 は連続読み出しモードにおける 1 フレーム分の逐次読み出しの動作タイミング図、図 1 8 はバースト読み出しモードにおける逐次読み出しの動作タイミング図、図 1 9 は各記憶部 2 2 の読み出し順序を示す模式図である。

[0096] 各記憶部 2 2 のキャパシタ 2 5 に保持された信号は、同一の出力線 2 3 に接続された読み出しトランジスタ 2 7 を順番にオンすることにより読み出される。同一の記憶部 2 2 の 4 個の読み出しトランジスタ 2 7 a ~ 2 7 d はそれぞれ異なる出力線 2 3 a ~ 2 3 d に接続されているから、同一の記憶部 2 2 内の 4 個のキャパシタ 2 5 a ~ 2 5 d にそれぞれ保持されている信号を同

時に読み出すことができる。そして、素子の外部又は内部に設けられた図示しない減算回路で  $(S_1 + N_1) - N_1$ 、 $(S_2 + N_2) - N_2$  の減算処理を行うことにより、ランダムノイズや固定パターンノイズを除去した  $S_1$ 、 $S_2$  信号を取り出すことができる。なお、画素信号として  $S_1$  と  $S_2$  のいずれを使用するかは、 $S_1$  の飽和信号量以下の適当な信号レベルを基準として、それ以上か又はそれ未満かによってそれぞれ  $S_1$ 、 $S_2$  を選択する。飽和信号量以下でこの切り替えを実施することによって、 $S_1$  の飽和ばらつきの影響を回避することができる。

[0097] 一例として、図 11 に示した 1 フレーム目の 320 個の記憶部ユニット 200 の中で、左端側の記憶部ユニットブロック 50 における読み出し順序を説明する。まず左端の記憶部ユニット 20-01 において、図 8 に示す水平方向の 1 行目の記憶部 22 の画素信号を左から右に向かって順に 11 画素分読み出す。この記憶部ユニット 20-01 は、水平シフトレジスタ HSR1 と垂直シフトレジスタ VSR1 とが能動化されることで選択され、水平方向の読み出しクロック H-CLK により、水平方向の左から右方向へ 1 個ずつ記憶部 22 の読み出しトランジスタ 27 をオンするパルス信号が移動する。こうして 1 行分の読み出しが終わると、垂直方向への読み出しを進めるクロック V-CLK が与えられ、これにより次の 2 行目の記憶部 22 に移り、同様にこれを左から右に向かって 11 画素分読み出す。この繰り返しにより、12 行目の終わりまで画素信号の読み出しを行う。

[0098] その後に、水平シフトレジスタ HSR2 と垂直シフトレジスタ VSR1 とが能動化されることで、右隣の記憶部ユニット 20-02 が選択され、図 18、図 19 に示すように、読み出し対象がこの記憶部ユニット 20-02 へ移る。そうして先と同様に、行→列の順に 1 画素分ずつ各記憶部の読み出しトランジスタ 27 をオンすることにより信号を読み出す。こうして順に記憶部ユニットの選択を記憶部ユニット 20-10 まで進め、前記記憶部ユニット 20-10 の 12 行目の記憶部 22 の読み出しを終了すると、1 フレーム分の読み出しが完了する。別の記憶部ユニットブロック 50 でも上記と並行

して、対応する記憶部ユニットの記憶部からの信号の読み出しが実行される。  
。

[0099] バースト読み出しモードにおける逐次読み出しの際には、上述のようにして1フレーム目の全ての画素信号の読み出しが終了した後に、引き続き、2フレーム目の画素信号の読み出しが開始される。即ち、図18に示すように、水平シフトレジスタHSR1と垂直シフトレジスタVSR2とが能動化されることで、図11に示した2行目の記憶部ユニットの中の左端のものが選択されるから、1フレーム目と同様の順序で読み出しが実行され、これを繰り返すことで104フレームまでの読み出しが完了する。

[0100] 但し、読み出しの手順はこれに限定されるものではなく、適宜に変更することができる。例えば、バースト読み出しモードにおいては、一番上の水平方向に並んだ記憶部ユニット20に保持されている画素信号が時間的に最も古いものであるとは限らない。何故なら、上から下に向かって順番に各フレーム毎に信号の書き込みを行い、どのフレームで書き込み停止が為されるかは決まっていないためである。従って、好ましくは、最後に書き込みを行った行のその次の行から順番に逐次読み出しを行うようにすれば、時系列順に画像信号を取得することができる。

[0101] この固体撮像素子では、連続読み出しモードとバースト読み出しモードとでは各画素に供給する制御信号や、記憶部を制御する水平シフトレジスタ、垂直シフトレジスタの駆動信号などが相違するだけであるので、簡単に且つ迅速に外部からの制御指令に応じて切り替えることができる。次に、この切り替えを利用した、本実施例の固体撮像素子を用いた撮影動作の形態について説明する。図20、図21は、それぞれ本固体撮像素子を用いた撮影動作の一形態を示す概略タイミング図である。

[0102] 図20に示した例では、上述した連続読み出しモードにより1フレームずつ読み出された画像信号を、固体撮像素子の外部の画像処理回路（可能であれば固体撮像素子に内蔵してもよい）で処理することで目的とする被写体の動きや変化を検知する。このときの処理には、例えば複数のフレーム間の画

像信号の差を利用する等、従来知られている各種の動き検知処理技術を利用することができる。また、その際には画像全体でなく、ユーザーにより指定される画像中の特定の範囲内の変化や動きを検知するようにしてもよい。そうした処理の結果、被写体に動きや変化があったことが認識されると、それに応じてトリガ信号が生成される。このトリガ信号が与えられることにより、連続読み出しモードからバースト読み出しモードへと移行して104フレーム（又は指定された適宜のフレーム数）の高速撮影を実行し、バースト読み出しモードで素子外部に読み出された画素信号は外部のフレームメモリに格納される。そして、固体撮像素子では104フレーム（又は指定された適宜のフレーム数）分のバースト読み出しを終えると再び連続読み出しモードに戻る。

[0103] 一方、図21に示した例では、基本的にはバースト読み出しモードにおける繰り返し速度での光電荷蓄積及び各画素から記憶部への信号転送を繰り返し、それを所定のフレーム数繰り返す毎に連続読み出しモードにおける光電荷蓄積とそれにより取得した画素信号の外部への逐次読み出しとを実行する。この逐次読み出しの際には同時に、バースト読み出しモードにおける繰り返し速度での光電荷蓄積及び各画素から記憶部への信号転送を行うことができる。逐次読み出しにより読み出された画素信号に基づき上記例と同様に、外部の画像処理回路で被写体の動きや変化を検知し、その検知結果に基づいてトリガ信号を生成する。トリガ信号が与えられるとバースト読み出しモードにおける各画素から記憶部への信号転送を停止するが、その際に、トリガ信号の生成時点から所定時間又は所定フレーム数の遅延を与えて信号の書き込みを停止するようにしてもよい。

[0104] この例の場合、記憶領域3a、3bの記憶部22には常に過去の104フレーム分の画素信号が保持されているので、トリガ信号の発生以降だけでなくトリガ信号の発生時点から過去に遡った画像を取得することができる。図21に示したタイミング図では、連続読み出しモードで読み出される信号に対応した光電荷の蓄積を行う際に露光時間が長くしてあるが、これをバース

ト読み出しモードの光電荷蓄積における露光時間と同一にしてもよい。これにより、トリガ信号発生時点よりも過去の画像を得たい場合に、画像が得られない期間を短くすることができる。

[0105] また、本実施例の固体撮像素子では、各画素 10 でソースフォロアアンプ 43 を通してアナログ電圧信号を各画素出力線に出力しているので、バースト読み出し用に用意された記憶部と連続読み出し用に用意された記憶部とで同時にサンプリングを行ってそれぞれのキャパシタに信号を保持することも可能である。これにより、連続読み出しを途中で行ってもバースト読み出しを途中で途切れさせることがなく、連続的な高速撮影画像を得ることができる。

[0106] 上記説明では、連続読み出しモードにおいて全ての画素信号を読み出すようにしていたが、例えばこの画像に基づいて被写体の変化の有無を監視しトリガ信号を生成するような目的であれば、空間的な解像度が多少劣化しても構わない場合が多い。そこで、例えば画素領域上で水平方向に 1 個おき又は 2 個おき、垂直方向に 1 個おき又は 2 個おきなど、間引き読み出しを行うことにより、1 フレームに対して読み出す画素信号の数を減らし読み出し時間を短縮することができる。

[0107] 図 22 (a) は、画素領域 2 (2 a、2 b) 上で水平方向及び垂直方向にそれぞれ 1 個おきの間引き読み出しを実行したときに、読み出される画素 10 を示す模式図である。この図では、読み出される画素を斜線で示している。この場合には、読み出される画素信号の数は全体の  $1/4$  となるので、総読み出し時間は約  $6.6 \mu$  秒で済む。図 22 (b) は、画素領域 2 (2 a、2 b) 上で水平方向にのみ 1 個おきの間引き読み出しを実行したときに、読み出される画素 10 を示す模式図である。この場合には、読み出される画素信号の数は全体の  $1/2$  となるので、総読み出し時間は約  $13.2 \mu$  秒となる。

[0108] また、上記のような単純な間引き読み出しでは利用できる信号が減ってしまうが、画素領域 2 (2 a、2 b) 上で隣接する複数の画素の信号を加算し

て読み出すこともできる。即ち、上述したように記憶部ユニットブロック50毎に出力線23は共通であるから、異なる記憶部22内の読み出しトランジスタ27を同時にオンしてキャパシタ25の保持電圧を出力すれば、その電圧信号は出力線23上でアナログ的に加算される。従って、例えば図23(a)に示すように水平方向、垂直方向に隣接する2画素ずつの合計4画素の画素信号を加算して出力することにより、総読み出し時間は上記間引き読み出し時と同じ約6.6 $\mu$ 秒で済む。また、信号が無駄にならないので、上記のような間引き読み出しに比べてS/Nを向上させることができる。

[0109] また、加算する複数の画素を選択する際に、上記のように画素領域2(2a、2b)内の水平方向、垂直方向で同じように画素を区切るのではなく、図23(b)に示すように、水平方向、垂直方向で隣接する画素の集合の区切りが互い違いになるように、同時にオンさせる読み出しトランジスタの選択を行うようにしてもよい。これにより、複数画素の画素信号をまとめてしまったことによる見た目の解像度の低下を、或る程度抑えることができる。

[0110] なお、上述の間引き読み出しや複数画素の加算処理なども、記憶領域3a、3b内の各記憶部22を駆動する垂直シフトレジスタ回路、水平シフトレジスタ回路の制御の切り替えで行うことができ、画素領域2(2a、2b)内の各画素10の構成などには全く影響を与えない。従って、上記のように画素信号の読み出し方法を変更する場合にも自由度が高い。

[0111] なお、上記実施例は本発明に係る固体撮像素子及びその駆動方法の一例であり、本発明の趣旨の範囲で適宜変形や修正、追加を行っても本願請求の範囲に包含されることは当然である。

## 請求の範囲

- [1] 光を受光して光電荷を生成する光電変換素子と、前記光電変換素子で生成された光電荷を検出ノードへ転送する転送素子と、前記検出ノードから画素出力線に信号を送出するバッファ素子とを少なくとも含む画素が二次元のアレイ状に複数配列され、前記画素出力線は画素毎に独立して設けられ、画素出力線を通して各画素から出力される信号を保持する記憶部を各画素に対して1つ以上有して成る固体撮像素子の駆動方法であって、

各画素における光電荷の蓄積動作及び画素出力線を通して画素から出力された信号を前記記憶部の1つに保持する動作を全画素で一斉に行い、それに引き続いてその1フレーム分の信号を各画素に対応した記憶部から逐次読み出して出力するように各画素及び各記憶部を動作させる第1の駆動モードと

、

各画素における光電荷の蓄積動作及び画素出力線を通して画素から出力された信号を前記記憶部の1つに保持する動作を全画素で一斉に、且つ信号を保持させる記憶部を順番に指定しながら繰り返し行い、複数フレーム分の信号が各記憶部に保持された後にその複数フレーム分の信号を各画素に対応した記憶部から逐次読み出して出力するように各画素及び各記憶部を動作させる第2の駆動モードと、

の少なくとも一方を実行することを特徴とする固体撮像素子の駆動方法。

- [2] 請求項1に記載の固体撮像素子の駆動方法であって、

前記記憶部は各画素に対して複数設けられ、第1の駆動モードと第2の駆動モードとを選択的に又は並行的に実行することを特徴とする固体撮像素子の駆動方法。

- [3] 請求項2に記載の固体撮像素子の駆動方法であって、

1画素に対応した1つの記憶部はノイズ信号を保持する記憶単位と光電荷に応じた信号を保持する記憶単位とを少なくとも含み、

各画素における光電荷の蓄積動作及び画素出力線を通して画素から出力された信号を複数の記憶部の1つに保持させる際に、ノイズ信号を全画素一斉

に保持させる動作と光電荷に応じた信号を全画素一斉に保持させる動作とを異なるタイミングで行い、記憶部からの信号の逐次読み出し時に、各記憶単位からノイズ信号と光電荷に応じた信号とを並行して読み出して出力することを特徴とする固体撮像素子の駆動方法。

[4] 請求項 2 に記載の固体撮像素子の駆動方法であって、

各画素は、光電荷の蓄積動作時に前記光電変換素子から前記転送素子を通してオーバーフローした又は前記検出ノードからオーバーフローした光電荷を蓄積する電荷蓄積素子を少なくとも 1 つ含むとともに、1 画素に対応した 1 つの記憶部は 4 つの記憶単位を有し、

各画素における光電荷の蓄積動作及び画素出力線を通して画素から出力された信号を複数の記憶部の 1 つに保持させる際に、オーバーフロー前のノイズ信号、オーバーフロー後のノイズ信号、オーバーフロー前の電荷に応じた信号、オーバーフロー後の電荷に応じた信号をそれぞれ画素信号線を通して前記 4 つの記憶単位に順番に保持させる動作を全画素一斉に行い、記憶部からの信号の逐次読み出し時に、各記憶単位からオーバーフロー前のノイズ信号、オーバーフロー後のノイズ信号、オーバーフロー前の電荷に応じた信号、及びオーバーフロー後の電荷に応じた信号を並行して読み出して出力することを特徴とする固体撮像素子の駆動方法。

[5] 請求項 2 に記載の固体撮像素子の駆動方法であって、

第 2 の駆動モードにおいては、各画素に対応する複数の記憶部の全てに信号を保持した次に、時間的に最も古い信号を保持している記憶部をリセットして新たな信号を保持するように、複数の記憶部を循環的に用いた信号保持動作を行い、停止指示に応じて記憶部への新たな信号の保持動作を停止することを特徴とする固体撮像素子の駆動方法。

[6] 請求項 5 に記載の固体撮像素子の駆動方法であって、

第 1 の駆動モードを実行することにより出力される 1 フレーム分又は複数フレーム分の全体又はその中の一部の画像情報に基づいて特定のイベントを検知し、その検知結果に応じて第 2 の駆動モードを実行することを特徴とす

る固体撮像素子の駆動方法。

- [7] 請求項 5 に記載の固体撮像素子の駆動方法であって、  
第 1 の駆動モードと第 2 の駆動モードとを任意の回数又は時間毎に交互に実行することを特徴とする固体撮像素子の駆動方法。
- [8] 請求項 2 に記載の固体撮像素子の駆動方法であって、  
第 1 の駆動モードの動作時に第 2 の駆動モードのための前記記憶部の一部を利用することを特徴とする固体撮像素子の駆動方法。
- [9] 請求項 2 に記載の固体撮像素子の駆動方法であって、  
第 1 の駆動モードのための記憶部と第 2 の駆動モードのための記憶部とを独立して設けたことを特徴とする固体撮像素子の駆動方法。
- [10] 請求項 1 ～ 9 のいずれかに記載の固体撮像素子の駆動方法であって、  
記憶部からの信号の逐次読み出しに際して、二次元のアレイ状に複数配列された画素の中の特定の画素に対応した信号を選択的に逐次読み出して出力することを特徴とする固体撮像素子の駆動方法。
- [11] 請求項 1 ～ 9 のいずれかに記載の固体撮像素子の駆動方法であって、  
二次元のアレイ状に複数配列された画素の中の隣接する又は近接する画素に対応した信号を記憶部から同時に読み出してアナログ的な加算処理又は平均化処理を行うことを特徴とする固体撮像素子の駆動方法。
- [12] 請求項 11 に記載の固体撮像素子の駆動方法であって、  
前記アナログ的な加算処理又は平均化処理を行う際の複数の画素の組み合わせを、二次元のアレイ状の配列において水平方向及び垂直方向で互い違いに選択することを特徴とする固体撮像素子の駆動方法。
- [13] 請求項 1 ～ 9 のいずれかに記載の固体撮像素子の駆動方法であって、  
時間的に隣接する又は近接する異なるフレーム中で空間的に同一位置の 1 乃至複数の画素に対応した信号を記憶部から同時に読み出してアナログ的な加算処理又は平均化処理を行うことを特徴とする固体撮像素子の駆動方法。
- [14] a) 光を受光して光電荷を生成する光電変換素子と、前記光電変換素子で生成された光電荷を検出ノードへ転送する転送素子と、前記検出ノードから後

記画素出力線に信号を送出するバッファ素子とを少なくとも含み、二次元の  
アレイ状に配列された複数の画素と、

b)画素毎に独立して設けられた画素出力線と、

c)前記画素出力線を通して各画素から出力される信号を保持するために各  
画素に対して複数設けられた記憶部と、

d)各画素における光電荷の蓄積動作及び画素出力線を通して画素から出力  
された信号を複数の記憶部の1つに保持する動作を全画素で一斉に行い、そ  
れに引き続いてその1フレーム分の信号を各画素に対応した記憶部から逐次  
読み出して出力するように各画素及び各記憶部を動作させる第1の駆動モー  
ドと、各画素における光電荷の蓄積動作及び画素出力線を通して画素から出  
力された信号を複数の記憶部の1つに保持する動作を全画素で一斉に、且つ  
信号を保持させる記憶部を順番に指定しながら繰り返し行い、複数フレー  
ム分の信号が各記憶部に保持された後にその複数フレーム分の信号を各画素  
に対応した記憶部から逐次読み出して出力するように各画素及び各記憶部を動  
作させる第2の駆動モードと、を実行する駆動制御手段と、

を備えることを特徴とする固体撮像素子。

[15] 請求項14に記載の固体撮像素子であって、

1画素に対応した1つの記憶部はノイズ信号を保持する記憶単位と光電荷  
に応じた信号を保持する記憶単位とを少なくとも含み、

前記駆動制御手段は、各画素における光電荷の蓄積動作及び画素出力線  
を通して画素から出力された信号を複数の記憶部の1つに保持させる際に、ノ  
イズ信号を全画素一斉に保持させる動作と光電荷に応じた信号を全画素一  
斉に保持させる動作とを異なるタイミングで行い、記憶部からの信号の逐次  
読み出し時に、各記憶単位からノイズ信号と光電荷に応じた信号とを並行  
して読み出して出力することを特徴とする固体撮像素子。

[16] 請求項14に記載の固体撮像素子であって、

各画素は、光電荷の蓄積動作時に前記光電変換素子から前記転送素子を通  
してオーバーフローした又は前記検出ノードからオーバーフローした光電荷

を蓄積する電荷蓄積素子を少なくとも1つ含むとともに、1画素に対応した1つの記憶部は4つの記憶単位を有し、

前記駆動制御手段は、各画素における光電荷の蓄積動作及び画素出力線を通して画素から出力された信号を複数の記憶部の1つに保持させる際に、オーバーフロー前のノイズ信号、オーバーフロー後のノイズ信号、オーバーフロー前の電荷に応じた信号、オーバーフロー後の電荷に応じた信号をそれぞれ画素信号線を通して前記4つの記憶単位に順番に保持させる動作を全画素一斉に行い、記憶部からの信号の逐次読み出し時に、各記憶単位からオーバーフロー前のノイズ信号、オーバーフロー後のノイズ信号、オーバーフロー前の電荷に応じた信号、及びオーバーフロー後の電荷に応じた信号を並行して読み出して出力することを特徴とする固体撮像素子。

[17] 請求項14に記載の固体撮像素子であって、

前記駆動制御手段は、第2の駆動モードにおいては、各画素に対応する複数の記憶部の全てに信号を保持した次に、時間的に最も古い信号を保持している記憶部をリセットして新たな信号を保持するように、複数の記憶部を循環的に用いた信号保持動作を行い、停止指示に応じて記憶部への新たな信号の保持動作を停止することを特徴とする固体撮像素子。

[18] 請求項17に記載の固体撮像素子であって、

第1の駆動モードを実行することにより出力される1フレーム分又は複数フレーム分の全体又はその中の一部の画像情報に基づいて特定のイベントを検知するイベント検知手段を備え、前記駆動制御手段は、前記イベント検知手段による検知に応じて第2の駆動モードを実行することを特徴とする固体撮像素子。

[19] 請求項17に記載の固体撮像素子であって、

前記駆動制御手段は、第1の駆動モードと第2の駆動モードとを任意の回数又は時間毎に交互に実行することを特徴とする固体撮像素子。

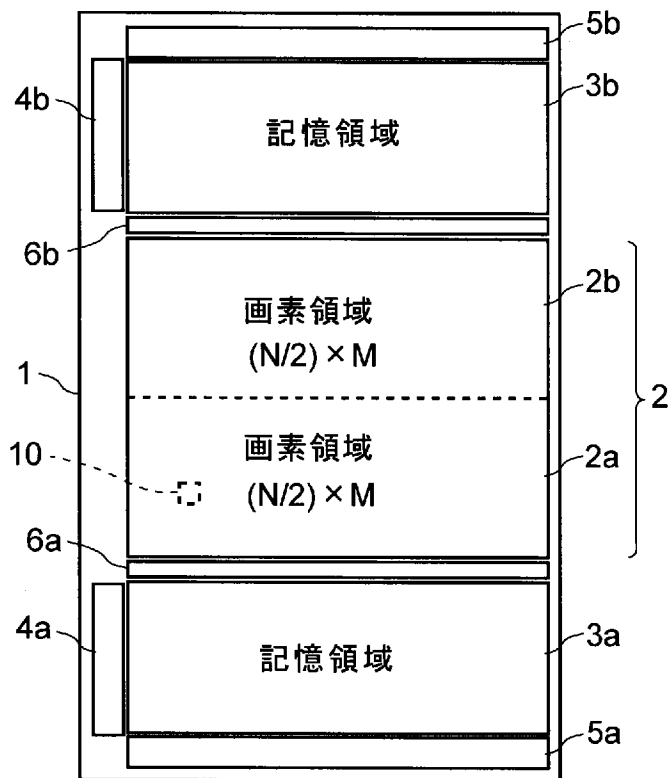
[20] 請求項14に記載の固体撮像素子であって、

第1の駆動モードの動作時に第2の駆動モードのための前記記憶部の一部

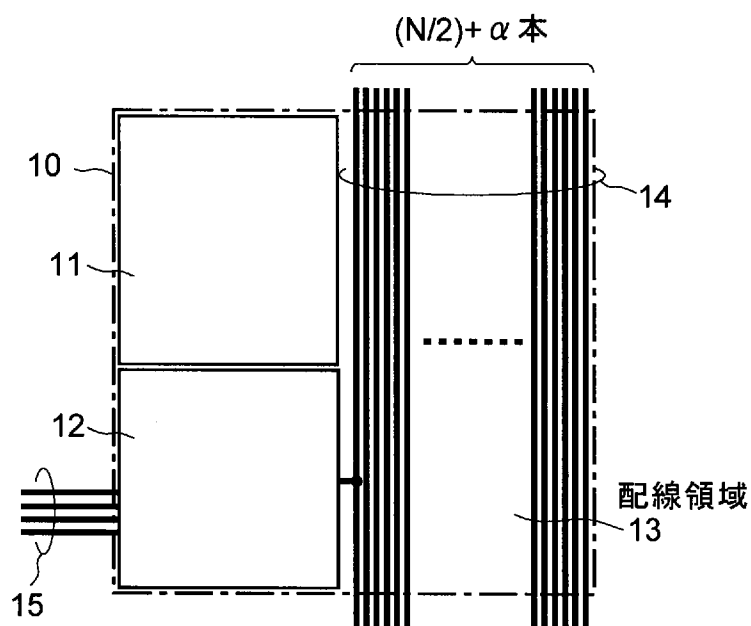
を利用することを特徴とする固体撮像素子。

- [21] 請求項 1 4 に記載の固体撮像素子であって、  
第 1 の駆動モードのための前記記憶部と第 2 の駆動モードのための前記記憶部とを独立して設けたことを特徴とする固体撮像素子。
- [22] 請求項 1 4 ~ 2 1 のいずれかに記載の固体撮像素子であって、  
前記駆動制御手段は、記憶部からの信号の逐次読み出しに際して、二次元のアレイ状に複数配列された画素の中の特定の画素に対応した信号を選択的に逐次読み出して出力することを特徴とする固体撮像素子。
- [23] 請求項 1 4 ~ 2 1 のいずれかに記載の固体撮像素子であって、  
前記駆動制御手段は、二次元のアレイ状に複数配列された画素の中の隣接する又は近接する画素に対応した信号を記憶部から同時に読み出し、アナログ的な加算処理又は平均化処理を行うことを特徴とする固体撮像素子。
- [24] 請求項 2 3 に記載の固体撮像素子であって、  
前記アナログ的な加算処理又は平均化処理を行う際の複数の画素の組み合わせを、二次元のアレイ状の配列において水平方向及び垂直方向で互い違いに選択することを特徴とする固体撮像素子。
- [25] 請求項 1 4 ~ 2 1 のいずれかに記載の固体撮像素子であって、  
前記駆動制御手段は、時間的に隣接する又は近接する異なるフレーム中で空間的に同一位置の 1 乃至複数の画素に対応した信号を記憶部から同時に読み出し、アナログ的な加算処理又は平均化処理を行うことを特徴とする固体撮像素子。

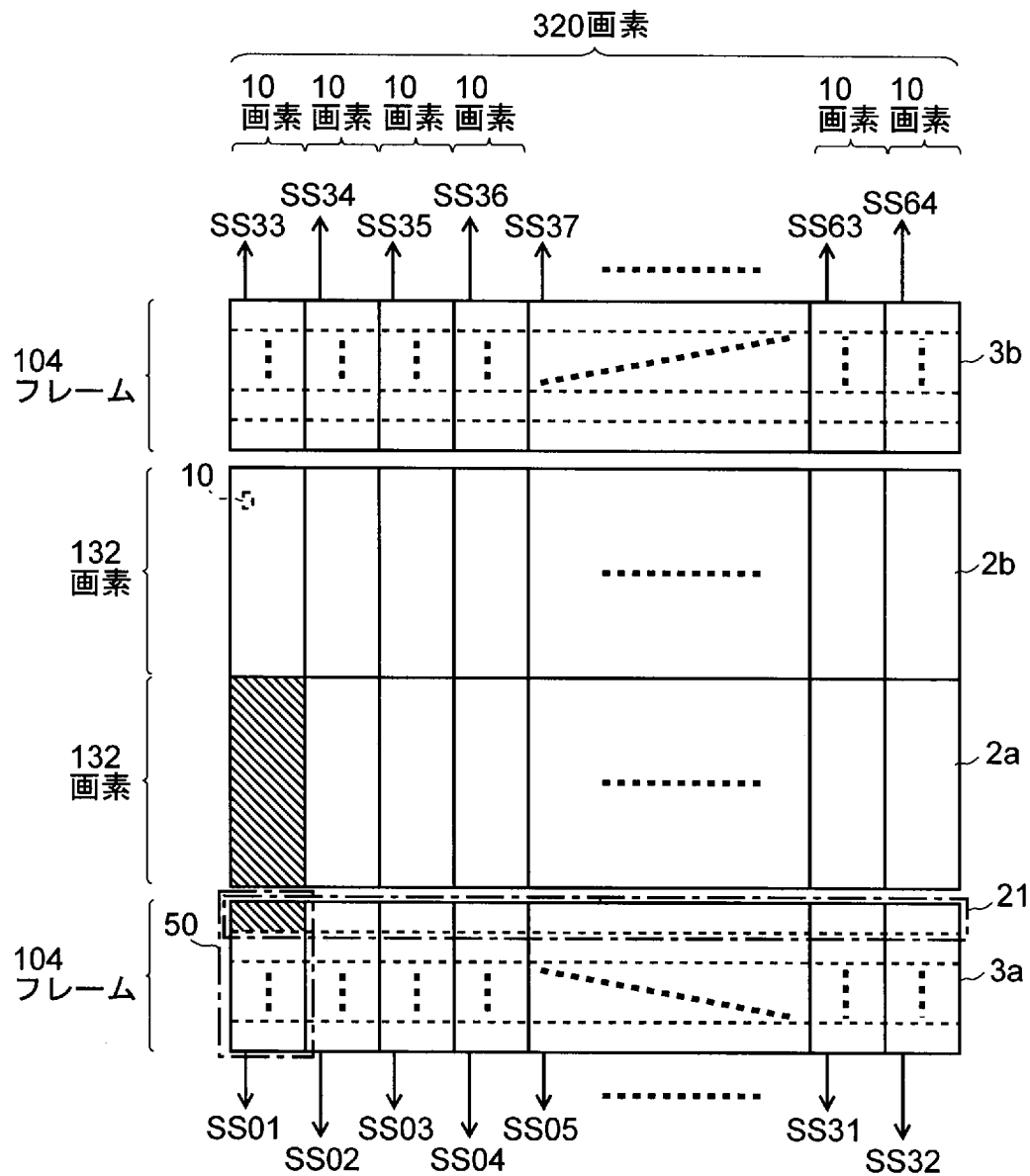
[図1]



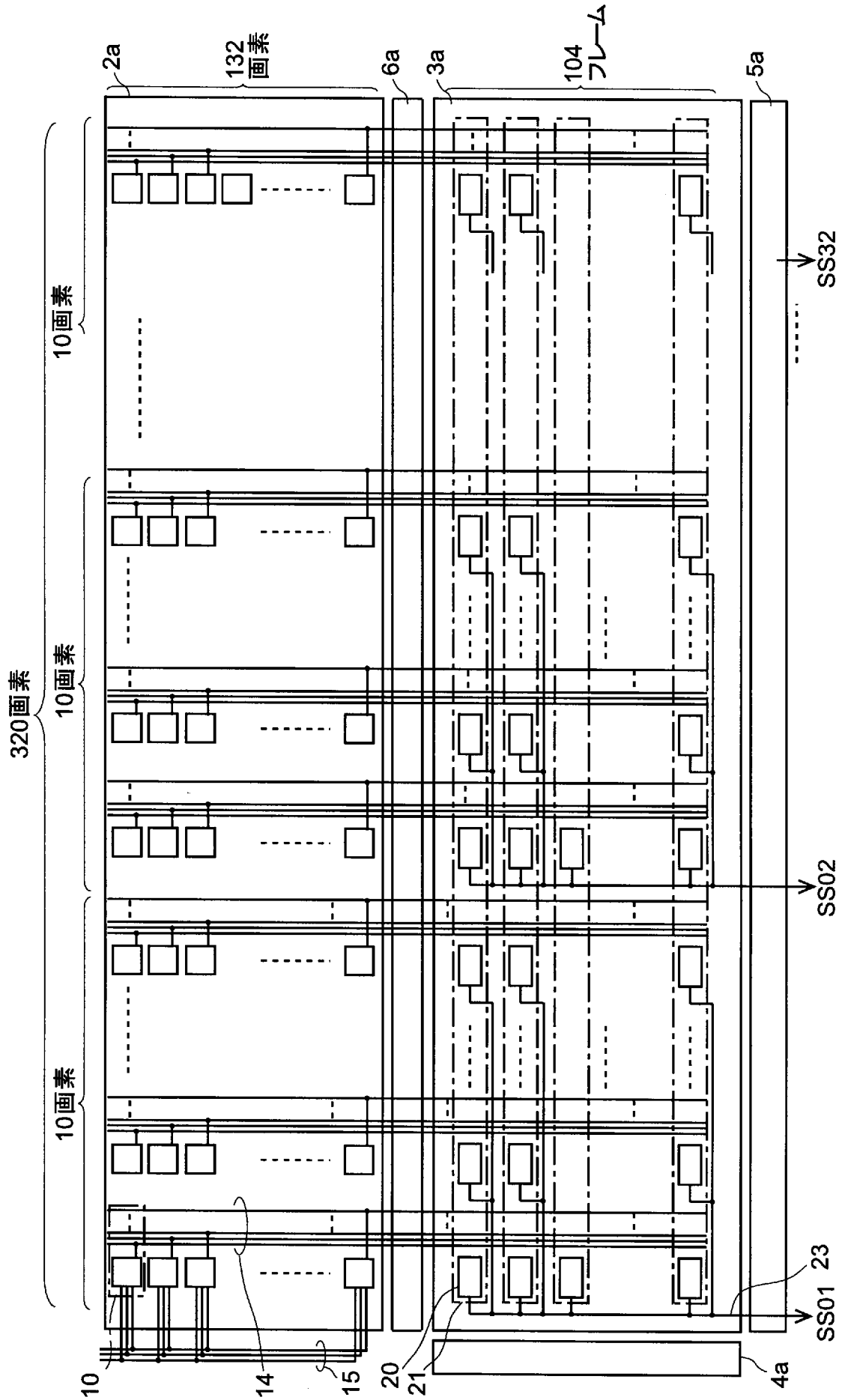
[図2]



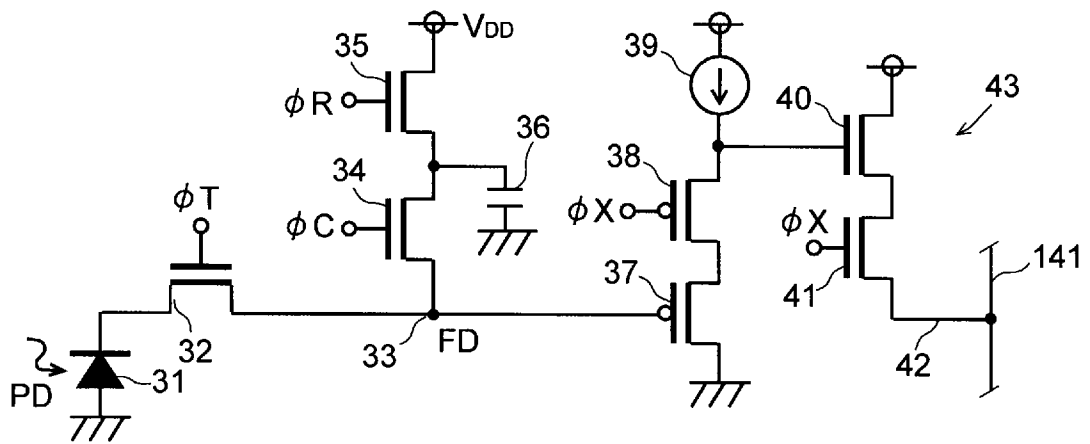
[図3]



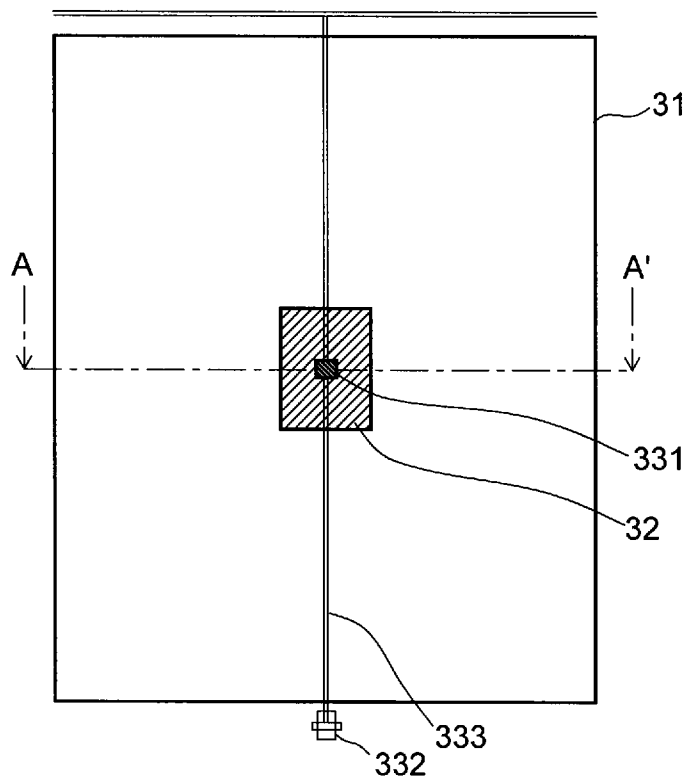
[図4]



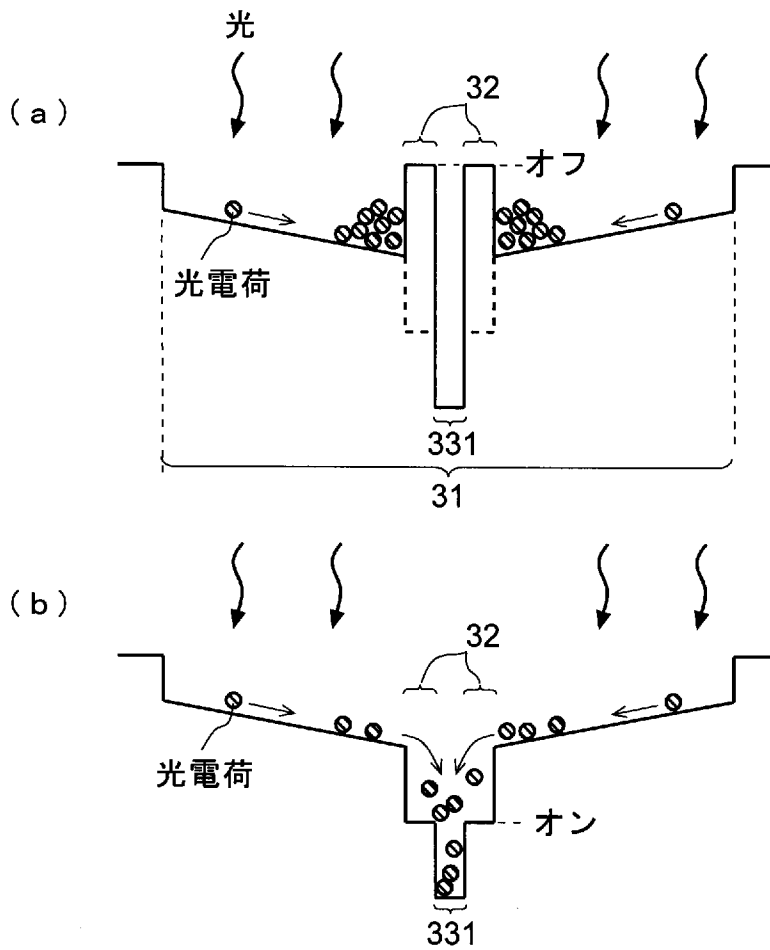
[図5]



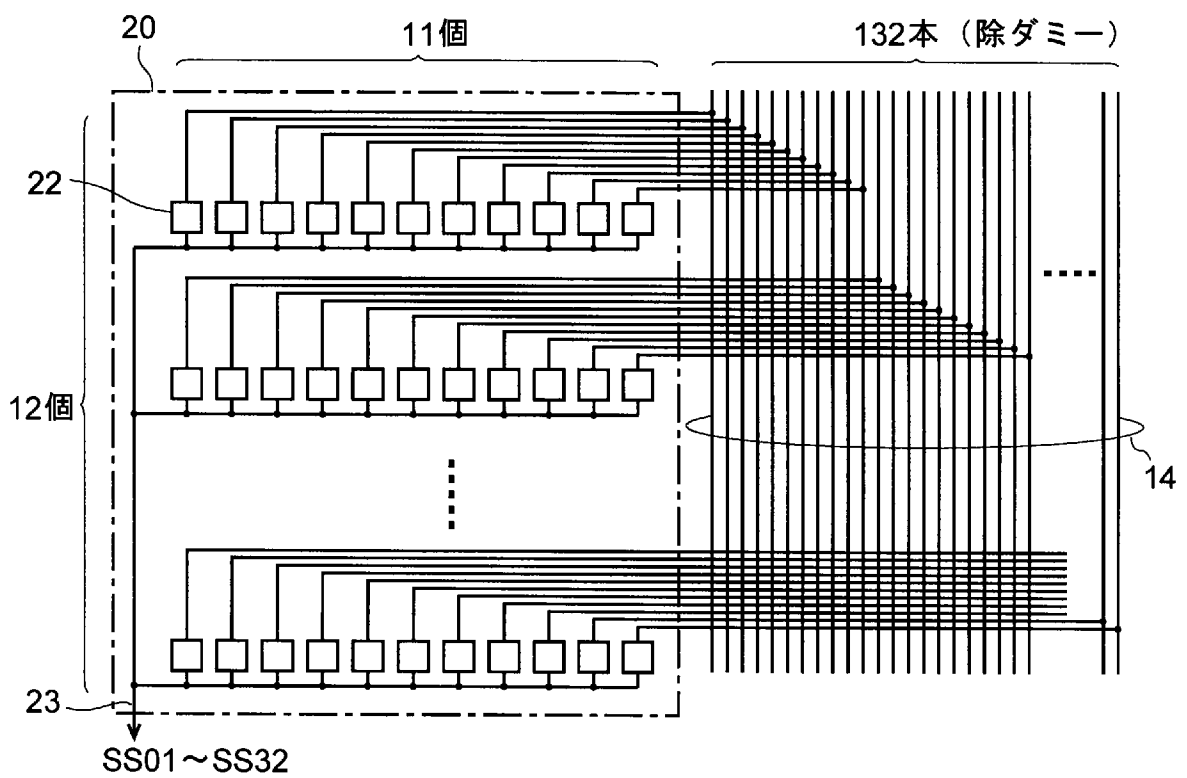
[図6]



[図7]

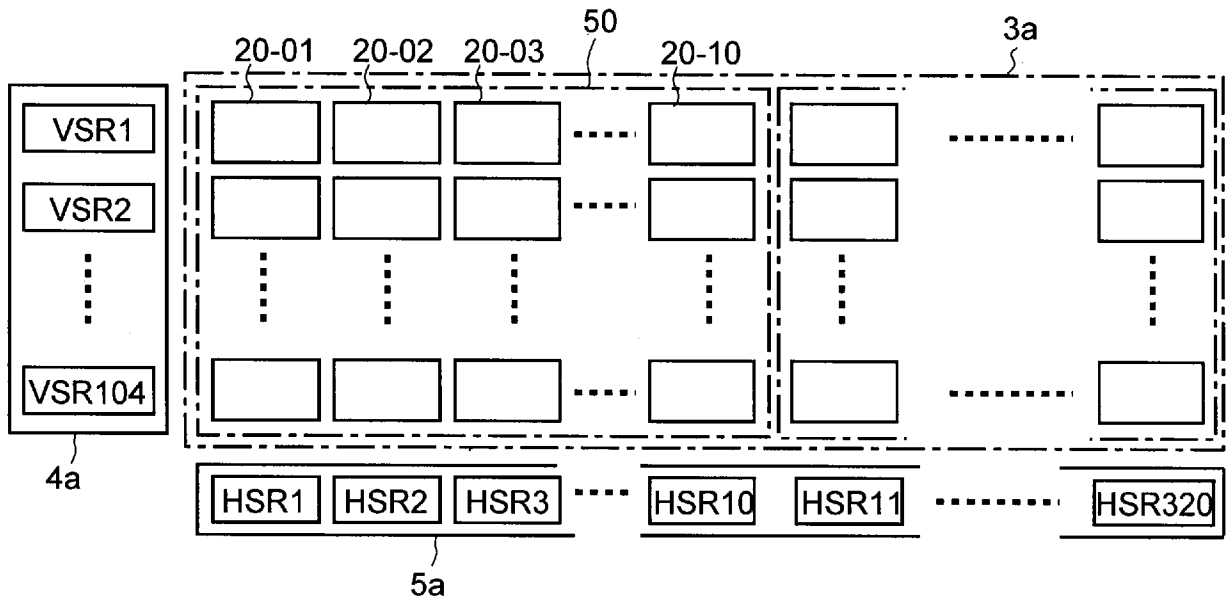


[図8]



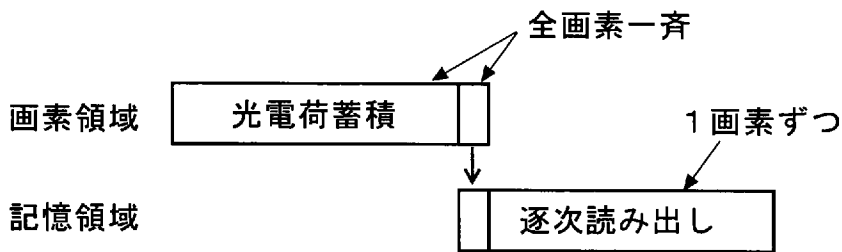


[図11]

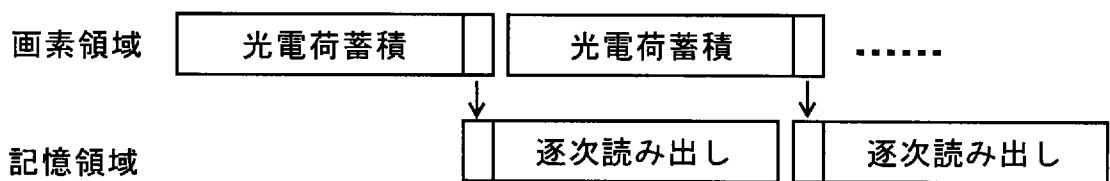


[図12]

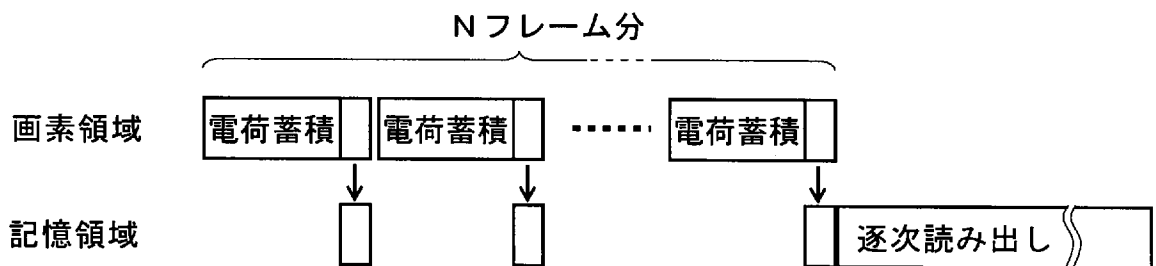
(a) 連続読み出しモード (1フレームのみ)



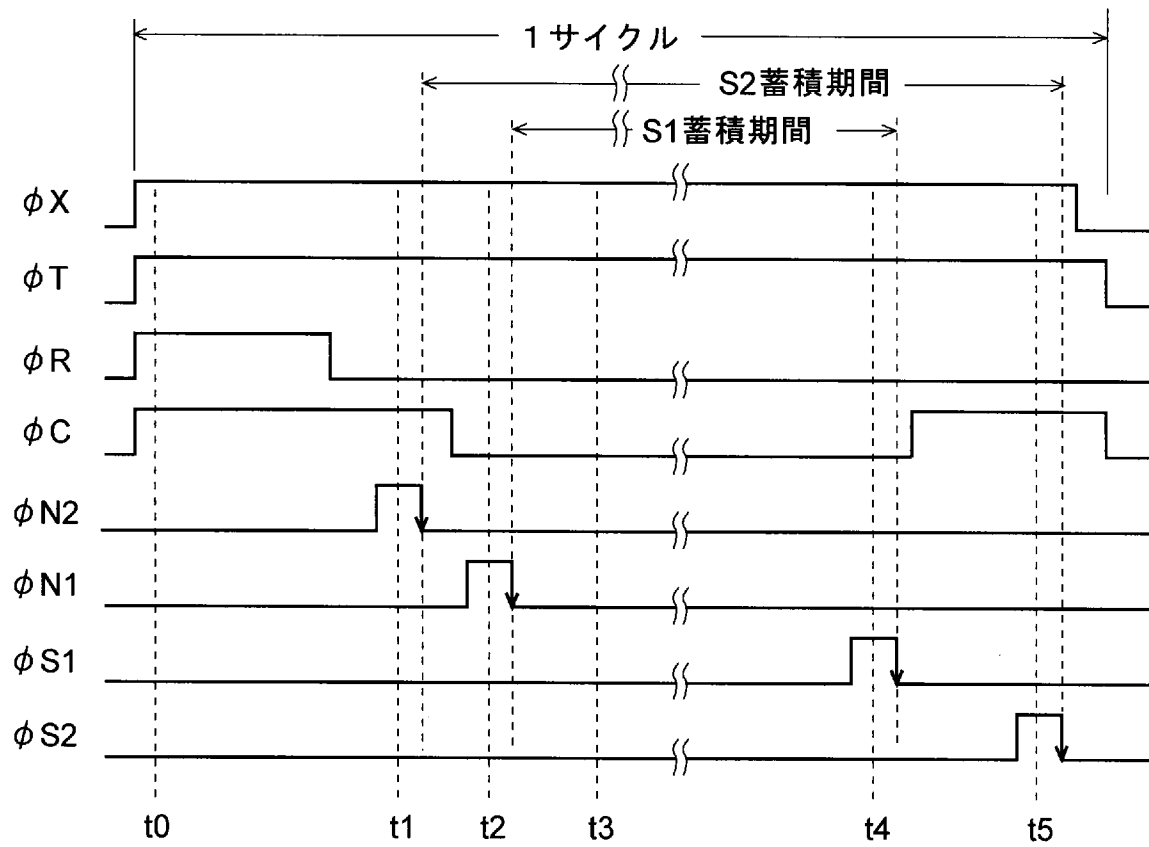
(b) 連続読み出しモード (繰り返し)



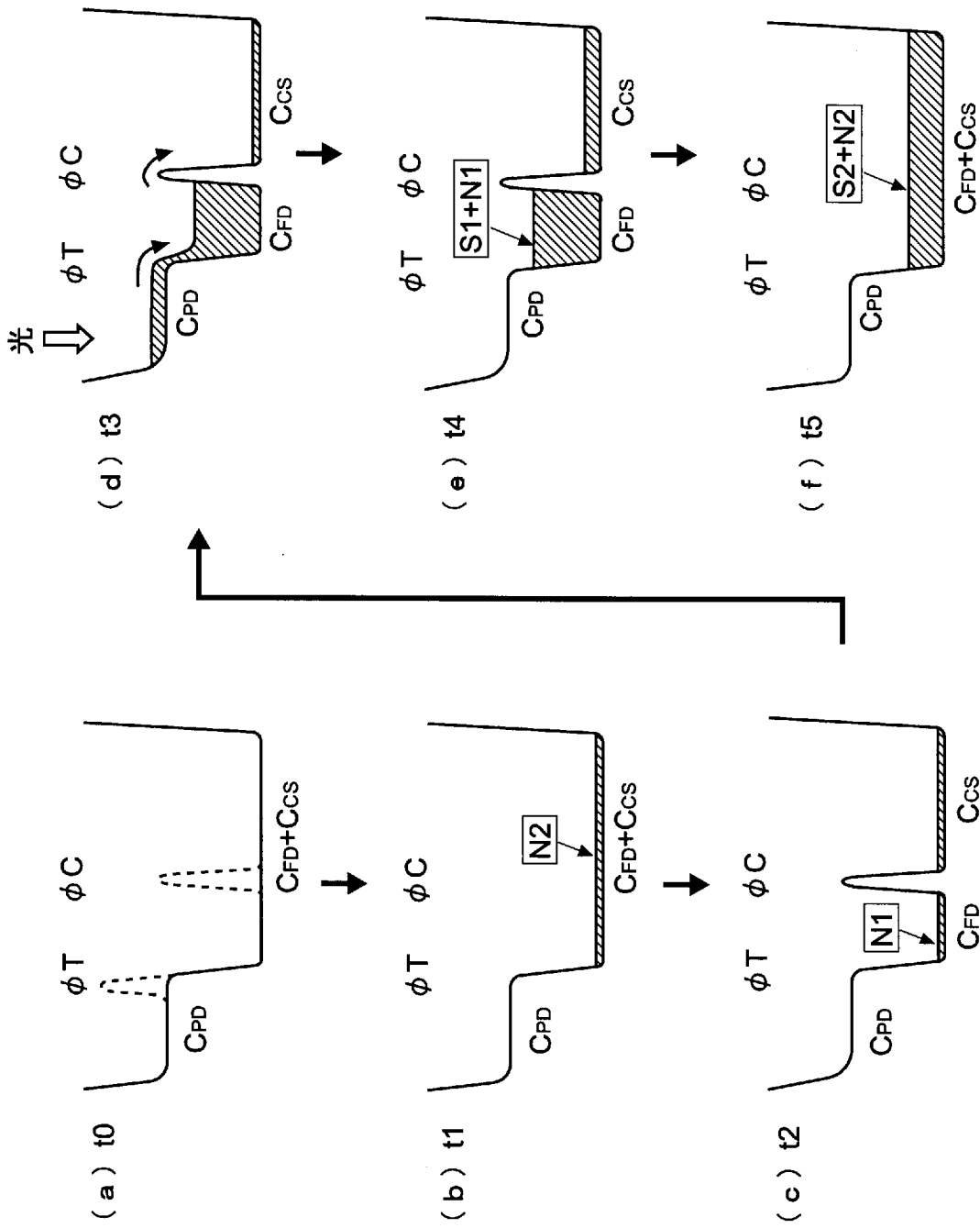
(c) バースト読み出しモード



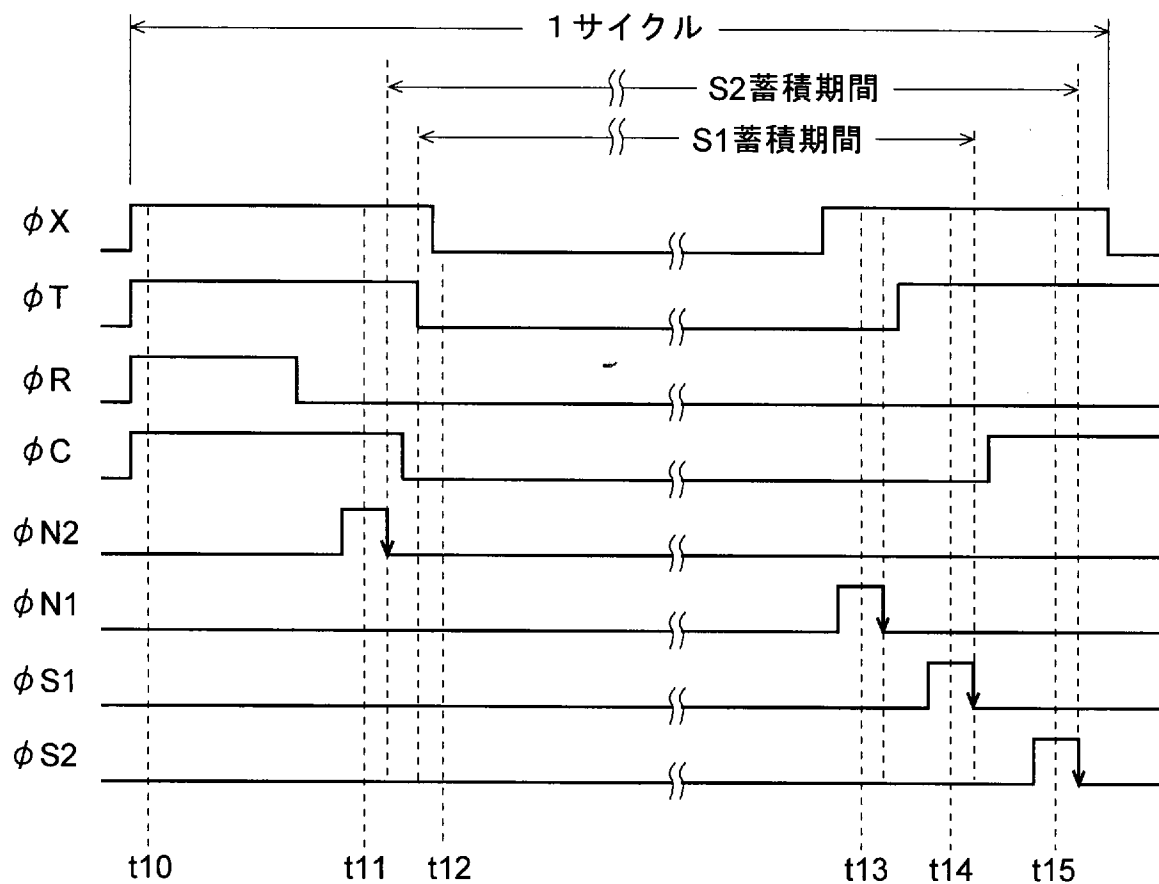
[図13]



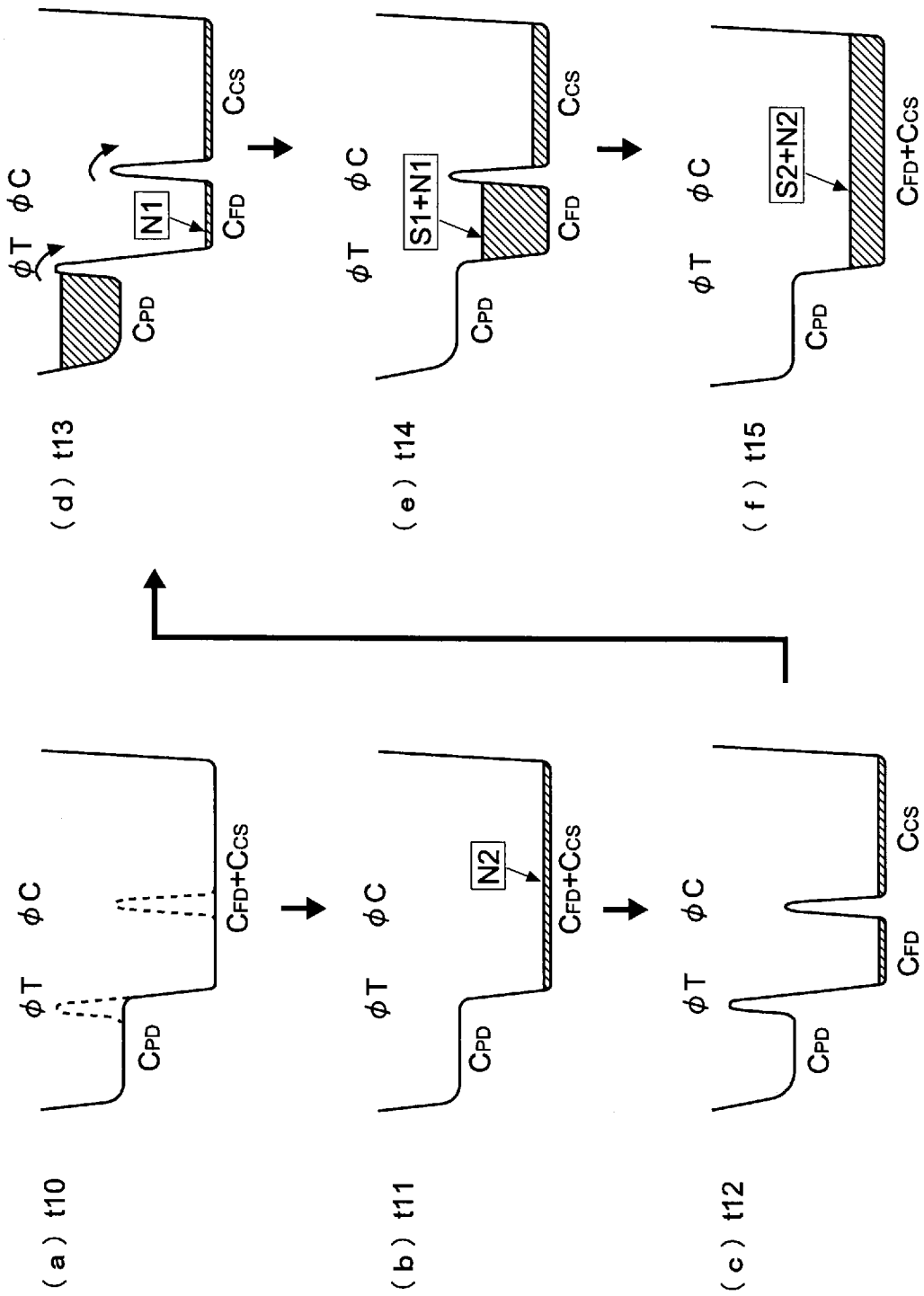
[図14]



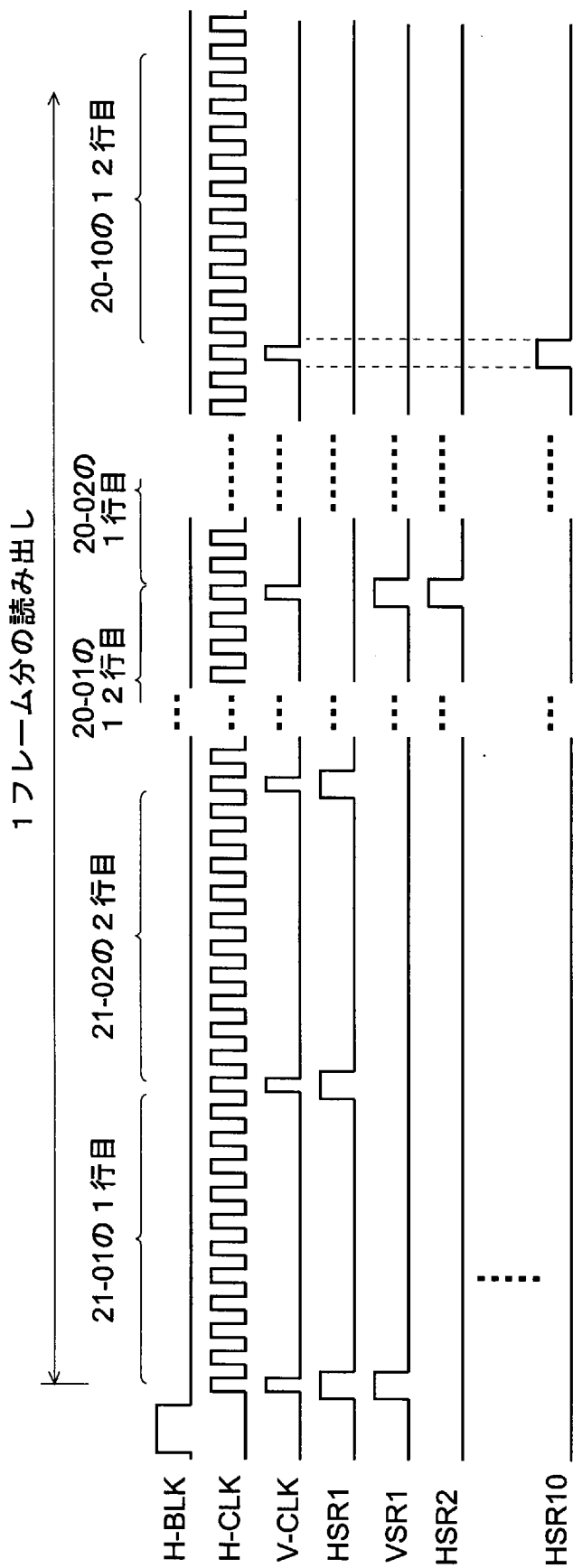
[図15]



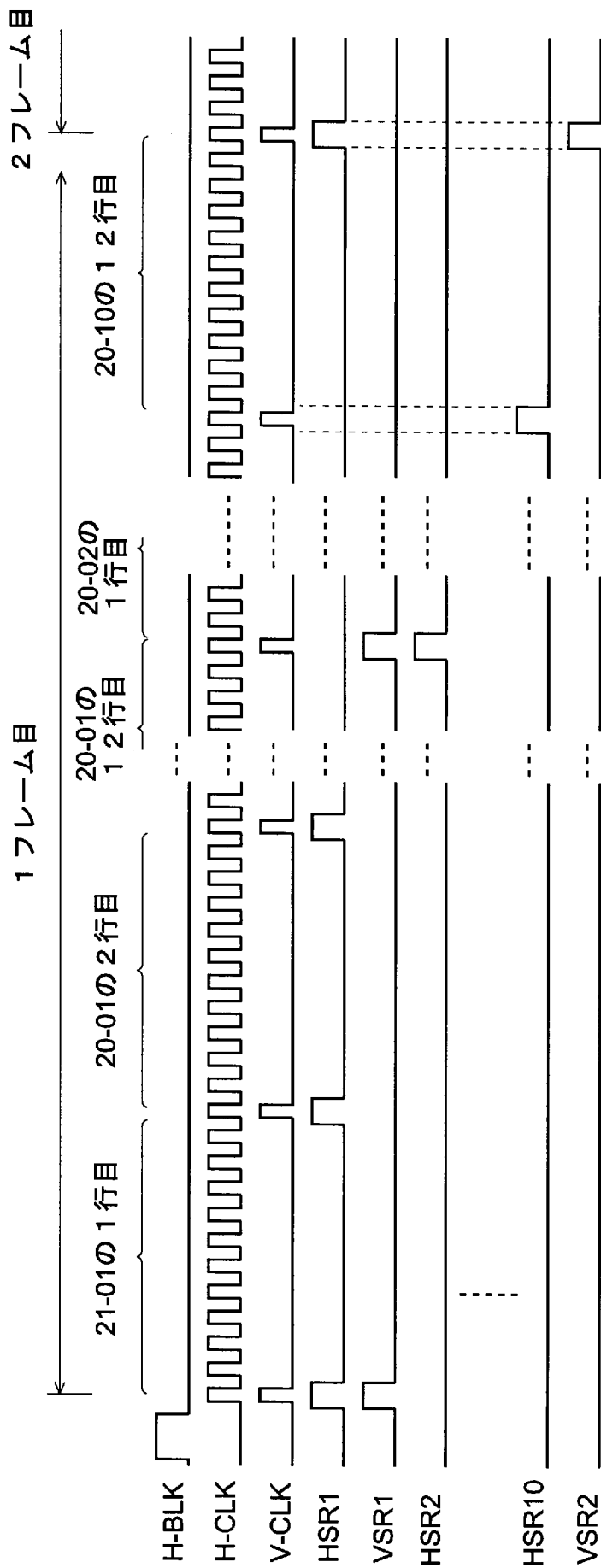
[16]



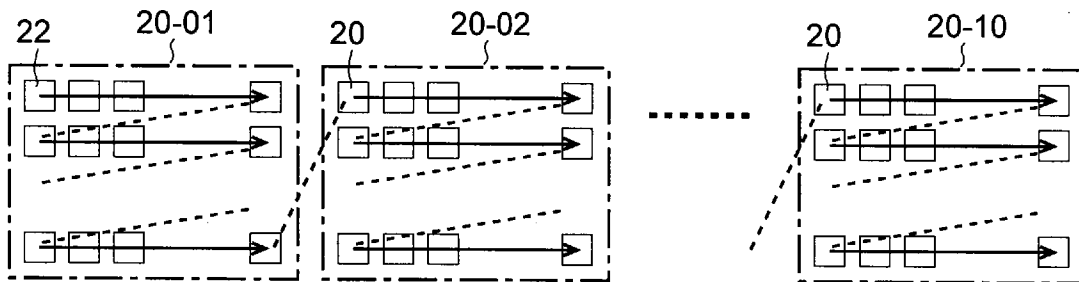
[図17]



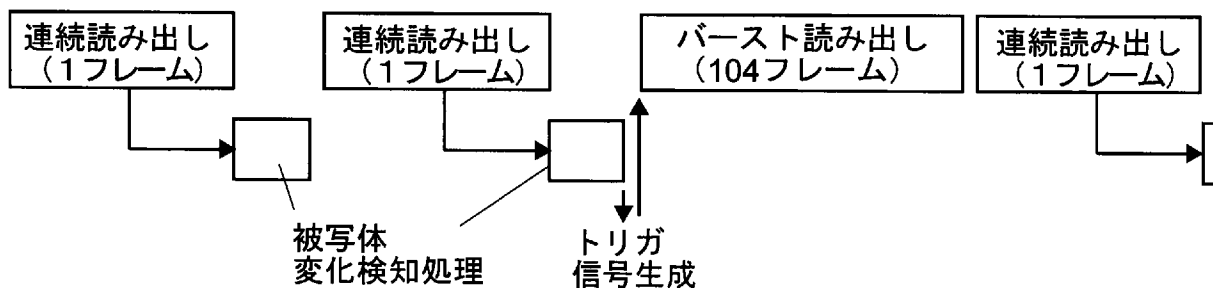
[図18]



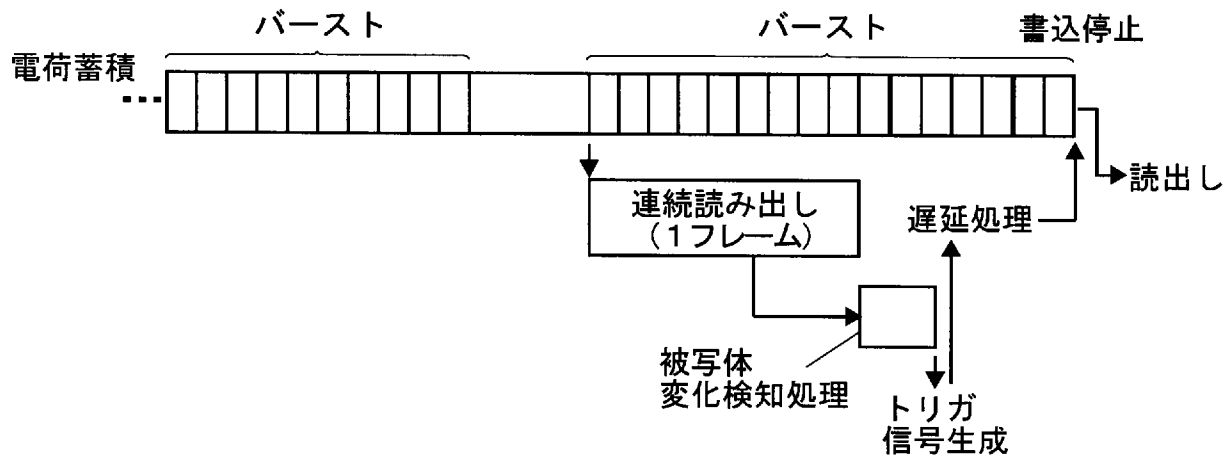
[図19]



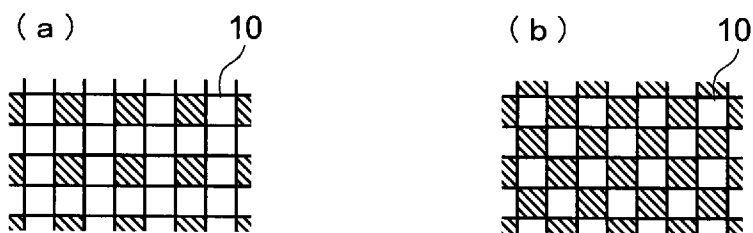
[図20]



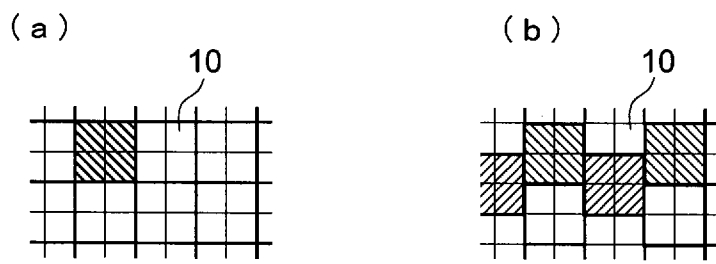
[図21]



[図22]



[図23]



## INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2008/002426

A. CLASSIFICATION OF SUBJECT MATTER H04N5/335(2006.01) i, H04N5/225(2006.01) i		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED		
Minimum documentation searched (classification system followed by classification symbols) H04N5/335, H04N5/225		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2008 Kokai Jitsuyo Shinan Koho 1971-2008 Toroku Jitsuyo Shinan Koho 1994-2008		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2000-165750 A (Goji ETO), 16 June, 2000 (16.06.00), Par. Nos. [0129] to [0154]; Figs. 18 to 22 & US 6972795 B1 & EP 1041637 A1 & WO 2000/017930 A1	1-25
A	JP 63-174356 A (Director General, Agency of Industrial Science and Technology), 18 July, 1988 (18.07.88), Full text; Figs. 1 to 3 & EP 290544 A & WO 1988/003590 A1 & FR 2606813 A & FR 2616469 A & IT 8722586 A & IT 1223094 B & IT 8722586 A0	1-25
<input checked="" type="checkbox"/> Further documents are listed in the continuation of Box C. <input type="checkbox"/> See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search 26 November, 2008 (26.11.08)		Date of mailing of the international search report 09 December, 2008 (09.12.08)
Name and mailing address of the ISA/ Japanese Patent Office		Authorized officer
Facsimile No.		Telephone No.

**INTERNATIONAL SEARCH REPORT**

International application No.

PCT/JP2008/002426

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2003-116056 A (Hewlett-Packard Co.), 18 April, 2003 (18.04.03), Full text; Figs. 2, 4 & US 2003/0052983 A1	1-25
A	JP 62-190753 A (Director General, Agency of Industrial Science and Technology), 20 August, 1987 (20.08.87), Full text; Figs. 1 to 3 (Family: none)	1-25

A. 発明の属する分野の分類 (国際特許分類 (IPC)) Int.Cl. H04N5/335(2006.01)i, H04N5/225(2006.01)i		
B. 調査を行った分野 調査を行った最小限資料 (国際特許分類 (IPC)) Int.Cl. H04N5/335, H04N5/225		
最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2008年 日本国実用新案登録公報 1996-2008年 日本国登録実用新案公報 1994-2008年		
国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	JP 2000-165750 A (江藤剛治) 2000.06.16, 段落[0129]-[0154]、図18-22 & US 6972795 B1 & EP 1041637 A1 & WO 2000/017930 A1	1-25
A	JP 63-174356 A (工業技術院長) 1988.07.18, 全文、第1-3図 & EP 290544 A & WO 1988/003590 A1 & FR 2606813 A & FR 2616469 A & IT 8722586 A & IT 1223094 B & IT 8722586 A0	1-25
A	JP 2003-116056 A (ヒューレット・パッカー・カンパニー) 2003.04.18, 全文、図2,4 & US 2003/0052983 A1	1-25
<input checked="" type="checkbox"/> C欄の続きにも文献が列挙されている。 <input type="checkbox"/> パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー 「A」 特に関連のある文献ではなく、一般的技術水準を示すもの 「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す) 「O」 口頭による開示、使用、展示等に言及する文献 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願日の後に公表された文献 「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」 同一パテントファミリー文献		
国際調査を完了した日 26.11.2008	国際調査報告の発送日 09.12.2008	
国際調査機関の名称及びあて先 日本国特許庁 (ISA/J P) 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号	特許庁審査官 (権限のある職員) ▲徳▼田 賢二 電話番号 03-3581-1101 内線 3581	5 P 9654

C (続き) . 関連すると認められる文献		
引用文献の カテゴリ*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	JP 62-190753 A (工業技術院長) 1987.08.20, 全文、第 1-3 図 (ファミリーなし)	1-25