



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU

K AUTORSKÉMU OSVĚDČENÍ

199 839

(11)

(B1)

(61)

(23) Výstavní priorita
(22) Přihlášeno 11 11 75
(21) PV 7579-75

(51) Int. Cl.³ H 03 K 21/10

(40) Zveřejněno 30 11 79
(45) Vydáno 01 11 82

(75)
Autor vynálezu BOCEK KAREL ing.CSc., BYSTRICE NAD OLŠÍ

(54) Zapojení pro výběr signálů

1

Vynález se týká zapojení s logickými obvody pro výběr signálů, zejména signálů impulsních. Jsou známa zapojení, například zapojení klopných obvodů v kaskádě za sebou v čítačovém, registrovém a podobném zapojení, která umožňují prosté čítání impulsů, reversibilní čítání impulsů, střídání impulsů, posuv impulsů apod.

V aplikaci na praktická měření se projevují nevýhody těchto zapojení v tom, že v oblasti odměřování času, počítání počtu kusů se vyznačují malou přizpůsobivostí nejrozličnějším požadavkům provozního měření se zvláštními požadavky na možnosti průběžných změn pracovního režimu.

Tyto nevýhody odstraňuje zapojení pro výběr signálů podle vynálezu, složené ze dvou čítačů, z hradla a z paměťového obvodu jehož podstata spočívá v tom, že výstup prvního čítače je spojen s mazacím vstupem paměťového obvodu, jehož záznamový vstup je spojen s výstupem druhého čítače, jehož vstup je připojen na výstup hradla a řídicí vstup tohoto hradla je spojen s výstupem paměťového obvodu, přičemž vstup prvního čítače představuje zároveň první vstup zapojení a vstup hradla představuje zároveň druhý vstup zapojení, zatímco výstup hradla představuje zároveň první výstup zapojení, a výstup druhého čítače představuje zároveň druhý výstup zapojení.

Předností zapojení podle vynálezu je skutečnost, že umožňuje provádět přesně definovaný výběr signálů podle předem nebo průběžně stanovených podmínek tohoto výběru, týkající-

199 839

cích se pořadí a počtu signálů, zejména signálů impulsních, a to na základě vstupních signálů s časově pevnou, popřípadě zcela proměnlivou frekvencí.

Zapojení podle vynálezu je v příkladném provedení znázorněno na přiloženém výkrese.

Obr. 1 znázorňuje základní spojení prvního čítače, druhého čítače, hradla a paměťového obvodu, obr. 2 znázorňuje odvozené spojení s použitím hradla s řídicím vstupem a s přídavným řídicím vstupem, obr. 3 znázorňuje další odvozené spojení s kombinovaným propojením výstupu druhého čítače se vstupy použitých prvků s použitím přídavného časového obvodu, a posléze obr. 4 znázorňuje toto další odvozené spojení provedené přímo bez přídavného časového obvodu.

Na obr. 1 je znázorněn první vstup S_1 , druhý vstup S_2 , první výstup X_1 , druhý výstup X_2 zapojení. První vstup S_1 zapojení je spojen se vstupem n_1 prvního čítače N_1 , jehož výstup $\langle N_1 \rangle$ je spojen s mazacím vstupem 2_p paměťového obvodu P .

Druhý vstup S_2 zapojení je spojen se vstupem h hradla H , jehož výstup $\langle H \rangle$ je spojen s prvním výstupem X_1 .

Řídicí vstup $\mathcal{K}$ hradla H je spojen s výstupem $\langle P \rangle$ paměťového obvodu P . Výstup $\langle H \rangle$ hradla H je dále spojen se vstupem n_2 druhého čítače N_2 , jehož výstup $\langle N_2 \rangle$ je spojen s druhým výstupem X_2 zapojení a dále se záznamovým vstupem 1_p paměťového obvodu P .

První čítač N_1 představuje čítač impulsů, složený například z klopných obvodů spojených v kaskádě za sebou, s pevnou, popřípadě proměnlivou čítací kapacitou, řešenou jako předvolba koncového stavu čítače, popřípadě jako předvolba počátečního stavu tohoto čítače.

Paměťový obvod P představuje dvojkovou paměť, klopný obvod a podobně se záznamovým vstupem 1_p a mazacím vstupem 2_p .

Hradlo H představuje kombinační logický obvod, například obvod s funkcí logického součinu, vztaženo na vstup h a na řídicí vstup $\mathcal{K}$ a podobně.

Druhý čítač N_2 představuje čítač impulsů složený například z klopných obvodů spojených v kaskádě za sebou, s pevnou, popřípadě proměnlivou čítací kapacitou řešenou jako předvolba koncového stavu čítače, popřípadě jako předvolba počátečního stavu tohoto čítače.

Funkce zapojení pro výběr signálů v příkladném provedení podle obr. 1 je taková, že první čítač N_1 sčítává impulsy, které přicházejí na první vstup S_1 zapojení, popřípadě na vstup n_1 tohoto prvního čítače N_1 . V okamžiku zaplnění čítací kapacity tohoto čítače N_1 vzniká signál na jeho výstupu $\langle N_1 \rangle$. Tak například pro čítací kapacitu 8 prvního čítače N_1 vzniká při příchodu osmého impulsu na první vstup S_1 vyhodnocení stavu tohoto čítače N_1 , což se projeví jako signál na jeho výstupu $\langle N_1 \rangle$.

Signál na výstupu $\langle N_1 \rangle$ prvního čítače N_1 přechází na mazací vstup 2_p paměťového obvodu P a způsobuje zánik signálu na jeho výstupu $\langle P \rangle$, a tedy zároveň zánik signálu na řídicím vstupu $\mathcal{K}$ hradla H .

Nulový logický signál na řídicím vstupu $\mathcal{K}$ hradla H otevírá jeho průchod ze vstupu h na výstup $\langle H \rangle$. Impulsy, které přicházejí na druhý vstup S_2 zapojení přecházejí tedy na vstup n_2 druhého čítače N_2 .

Přes hradlo H a dále až na první výstup X_1 zapojení přecházejí ty impulsy z druhého vstupu S_2 zapojení, které přišly po předchozím zaplnění čítací kapacity prvního čítače N_1 .

Druhý čítač N_2 sčítává impulsy, které přicházejí na druhý vstup S_2 zapojení po dříve uvedeném předchozím zaplnění čítací kapacity prvního čítače N_1 až do okamžiku zaplnění čítací kapacity tohoto druhého čítače N_2 . V okamžiku zaplnění čítací kapacity druhého čítače N_2 vzniká signál na jeho výstupu $\langle N_2 \rangle$. Tak například pro čítací kapacitu 27 druhého čítače N_2 vzniká po příchodu 27 impulsů na jeho vstup n_2 vyhodnocení stavu tohoto čítače N_2 , což způsobuje vznik signálu na jeho výstupu $\langle N_2 \rangle$ a zároveň na druhém výstupu X_2 zapojení. Signál na výstupu $\langle N_2 \rangle$ druhého čítače N_2 přechází zároveň na záznamový vstup I_p paměťového obvodu P a způsobuje jeho překlopení do takového stavu, že na jeho výstupu $\langle P \rangle$ je vybuzen signál, který přechází na řídicí vstup $\mathcal{R}$ hradla H a uzavírá jeho průchod pro další impulsy z druhého vstupu S_2 zapojení ze vstupu h tohoto hradla H na jeho výstup $\langle H \rangle$.

Souhrnně funkce zapojení pro výběr signálů podle obr. 1 je taková, že po předchozím zaplnění čítací kapacity prvního čítače N_1 přechází z druhého vstupu S_2 zapojení na první výstup X_1 zapojení signál, který představuje časovou posloupnost impulsů o celkovém počtu určeném čítací kapacitou druhého čítače N_2 .

Při zaplnění čítací kapacity druhého čítače N_2 přechází na druhý výstup X_2 zapojení druhý signál, který se skládá z jednoho impulsního signálu.

V praktické aplikaci, zejména v oblasti složitých řídicích systémů ve výrobních linkách se zapojení pro výběr signálů podle vynálezu uplatňuje tak, že pomocí předvolby čítací kapacity prvního čítače N_1 se zvolí poloha, časový okamžik a podobně se shodným pořadovým číslem, načež počínaje časovým okamžikem příchodu dalšího impulsu na druhý vstup S_2 zapojení se přesně odměřuje čas trvání libovolného děje určeného vzorkovacími impulsy o celkovém počtu určeném předvolbou druhého čítače N_2 .

Čas trvání tohoto děje je takto určen délkou trvání časové posloupnosti impulsů na druhém výstupu X_2 zapojení o celkovém počtu určeném čítací kapacitou druhého čítače N_2 .

Jiné vymezení času trvání tohoto děje je prvním impulsem na jednom výstupu X_1 zapojení a impulsem na výstupu X_2 zapojení v časovém okamžiku zaplnění čítací kapacity druhého čítače N_2 .

Další příkladné provedení je znázorněno na obr. 2.

Řídicí vstup $\mathcal{R}$ hradla H je vícenásobný a skládá se ze vstupu $1\mathcal{R}$ a z přídavného řídicího vstupu $2\mathcal{R}$. Zapojení těchto elementárních vstupů $1\mathcal{R}$, $2\mathcal{R}$ je takové, že výstup $\langle P \rangle$ paměťového obvodu P je spojen s řídicím vstupem $1\mathcal{R}$ a výstup $\langle N_2 \rangle$ druhého čítače N_2 je dále spojen s přídavným řídicím vstupem $2\mathcal{R}$.

Funkce tohoto zapojení je taková, že při součtové logické funkci elementárních řídicích vstupů $1\mathcal{R}$, $2\mathcal{R}$ uzavírá průchod hradla H již přímo signál vybuzený na výstupu $\langle N_2 \rangle$ druhého čítače N_2 , a to i při případném selhání překlopení paměťového obvodu P .

Další provedení zapojení pro výběr signálů podle vynálezu záleží v tom, že výstup $\langle N_2 \rangle$ druhého čítače N_2 je dále spojen přímo popřípadě přes časový člen T s mazacím vstupem r_1 jednoho čítače N_1 , s mazacím vstupem r_2 druhého čítače N_2 , popřípadě se záznamovým

vstupem $\underline{1_p}$ paměťového obvodu $\underline{P}$, obr. 3. Jako mazací vstup $\underline{r_1}$ prvního čítače $\underline{N_1}$, popřípadě mazací vstup $\underline{r_2}$ druhého čítače $\underline{N_2}$ se rozumí přednostně nulovací vstup čítače, kde signál přivedený na tento vstup způsobuje postavení celého čítače do nulového stavu, tj. vynulování všech stupňů tohoto čítače.

Uvedené provedení platí i pro případ, že jako mazací vstup se považuje vstup čítače pro předvolbu počátečního stavu, kde signál přivedený na tento vstup způsobuje postavení celého čítače do komplementárního stavu, vztaženo na číslo předvolby.

Při dříve uvedeném kombinovaném spojení výstupu $\langle \underline{N_2} \rangle$ druhého čítače $\underline{N_2}$ se vstupy použitých prvků přes časový člen $\underline{T}$ je výstup $\langle \underline{N_2} \rangle$ druhého čítače $\underline{N_2}$ spojen se vstupem $\underline{t}$ tohoto časového členu $\underline{T}$, a výstup $\langle \underline{T} \rangle$ tohoto časového členu je spojen s mazacím vstupem $\underline{r_1}$ prvního čítače $\underline{N_1}$, s mazacím vstupem $\underline{r_2}$ druhého čítače $\underline{N_2}$, popřípadě se záznamovým vstupem $\underline{1_p}$ paměťového obvodu $\underline{P}$ tak, že tento záznamový vstup $\underline{1_p}$ je vícenásobný a skládá se z prvního elementárního záznamového vstupu $\underline{1_{p_1}}$ označovaného v dalším jako záznamový vstup $\underline{1_{p_1}}$, a který je spojen s výstupem $\langle \underline{N_1} \rangle$ prvního čítače $\underline{N_1}$, a z druhého elementárního záznamového vstupu $\underline{1_{p_2}}$, označovaného v dalším jako přídavný záznamový vstup $\underline{1_{p_2}}$, a který je spojen s výstupem $\langle \underline{T} \rangle$ časového členu $\underline{T}$.

Pro jednoduchost se předpokládá součtová logická funkce těchto elementárních záznamových vstupů $\underline{1_{p_1}}$, $\underline{1_{p_2}}$ paměťového obvodu $\underline{P}$. Obdobné výhodné obvodové vlastnosti vznikají při součinové logické funkci těchto elementárních vstupů $\underline{1_{p_1}}$, $\underline{1_{p_2}}$ a jsou již zřejmé z názvu této logické funkce.

Funkčně spočívá zvýšení účinků zapojení pro výběr signálů podle vynálezu dalším spojením výstupu $\langle \underline{N_2} \rangle$ druhého čítače $\underline{N_2}$ s mazacími vstupy $\underline{r_1}$, $\underline{r_2}$ obou čítačů $\underline{N_1}$, $\underline{N_2}$ v uvedení těchto čítačů do výchozího stavu při vzniku signálu na výstup $\langle \underline{N_2} \rangle$ druhého čítače. Význam nepřímého spojení přes člen $\underline{T}$ je zejména ke vztahu k spínacím vlastnostem reálných logických prvků vyznačujících se konečnou spínací rychlostí.

Při použití časového členu $\underline{T}$ s vícenásobným vstupem $\underline{t}$ složeným aspoň ze dvou elementárních vstupů lze přivedením signálu na další elementární vstup tohoto vstupu $\underline{t}$ uvést zapojení do výchozího, zpravidla vynulovaného stavu.

Jako časový člen $\underline{T}$ se uvažuje časový obvod, který při působení logického signálu na vstup $\underline{t}$ vybudí impulsní signál na výstupu $\underline{T}$, zpravidla i s větší zatížitelností, než je signál na vstupu $\underline{t}$, tj. s možností připojení většího počtu vstupů dalších logických prvků.

Spojení výstupu $\langle \underline{T} \rangle$ tohoto časového členu $\underline{T}$ se záznamovým vstupem $\underline{1_p}$ paměťového obvodu $\underline{P}$ způsobuje bezpečné překlopení tohoto paměťového obvodu $\underline{P}$ a případné držení v tomto překlopeném stavu i při selhání překlopení přímo od signálu na výstup $\langle \underline{N_2} \rangle$ druhého čítače $\underline{N_2}$.

V reálných zapojeních je toto pojištění překlopení velmi významné, neboť představuje znásobení účinků okamžitého překlopení od signálu na výstup $\langle \underline{N_2} \rangle$ tohoto druhého čítače $\underline{N_2}$ a bezpečného překlopení signálem na výstup $\langle \underline{T} \rangle$ časového členu $\underline{T}$.

Přednostní zapojení pro výběr signálů podle vynálezu je tedy skutečnost, že umožňuje po předchozím předem nebo průběžně zvoleném jednom časovém okamžiku přesné odměřování časového trvání předem zvoleného druhého počtu impulsů.

V praktické aplikaci se jedná o čas trvání libovolného děje, jehož časový průběh je iden-

tifikován časovou posloupností vzorkovacích impulsů. Tak například při proměřování časového průběhu rychlosti otáčivého pohybu periodicky pracujících pohonů nebo výrobních agregátů, jako rotačních nůžek ve výrobních linkách lze tuto rychlost proměřovat v libovolných fázích tohoto otáčivého pohybu pomocí stabilního zapojení snímačů, a jednoduchého vyhodnocovacího zařízení.

Další předností je skutečnost, že tuto rychlost lze proměřovat během libovolně proměnného oblouku jako čas trvání příslušného zvoleného počtu vzorkovacích impulsů, popřípadě lze měřítko vyjádření výsledné obvodové rychlosti přizpůsobit běžným zvyklostem, například jako obvodová rychlost vyjádřena v m/s rotačních nůžek.

Zapojení pro výběr signálů podle vynálezu nachází široké uplatnění při řešení složitých obvodů v jednodúčelových řídicích soustavách, přednostně výrobních zapojení, s vyššími nároky na přesnost měření. Zcela konkrétní využití nachází při měření rychlosti rotačního pohybu periodicky pracujících strojů, například rotačních nůžek ve výrobních linkách válcoven.

PŘEDMĚT VYNÁLEZU

1. Zapojení pro výběr signálů, zejména signálů impulsních, složené ze dvou čítačů, z hradla a paměťového obvodu, vyznačené tím, že výstup ($<N_1>$) prvního čítače (N_1) je spojen s mazacím vstupem (2p) paměťového obvodu (P), jehož záznamový vstup (1p) je spojen s výstupem ($<N_2>$) druhého čítače (N_2), jehož vstup (n_2) je připojen na výstup ($<H>$) hradla (H) a řídicí vstup tohoto hradla (H) je spojen s výstupem ($<P>$) paměťového obvodu (P), přičemž vstup (n_1) prvního čítače (N_1) představuje zároveň první vstup (S_1) zapojení, a vstup (h) hradla (H) představuje zároveň druhý vstup (S_2) zapojení, zatímco vstup ($<H>$) hradla (H) představuje zároveň první výstup (X_1) zapojení, a výstup ($<N_2>$) druhého čítače představuje zároveň druhý výstup (X_2) zapojení.

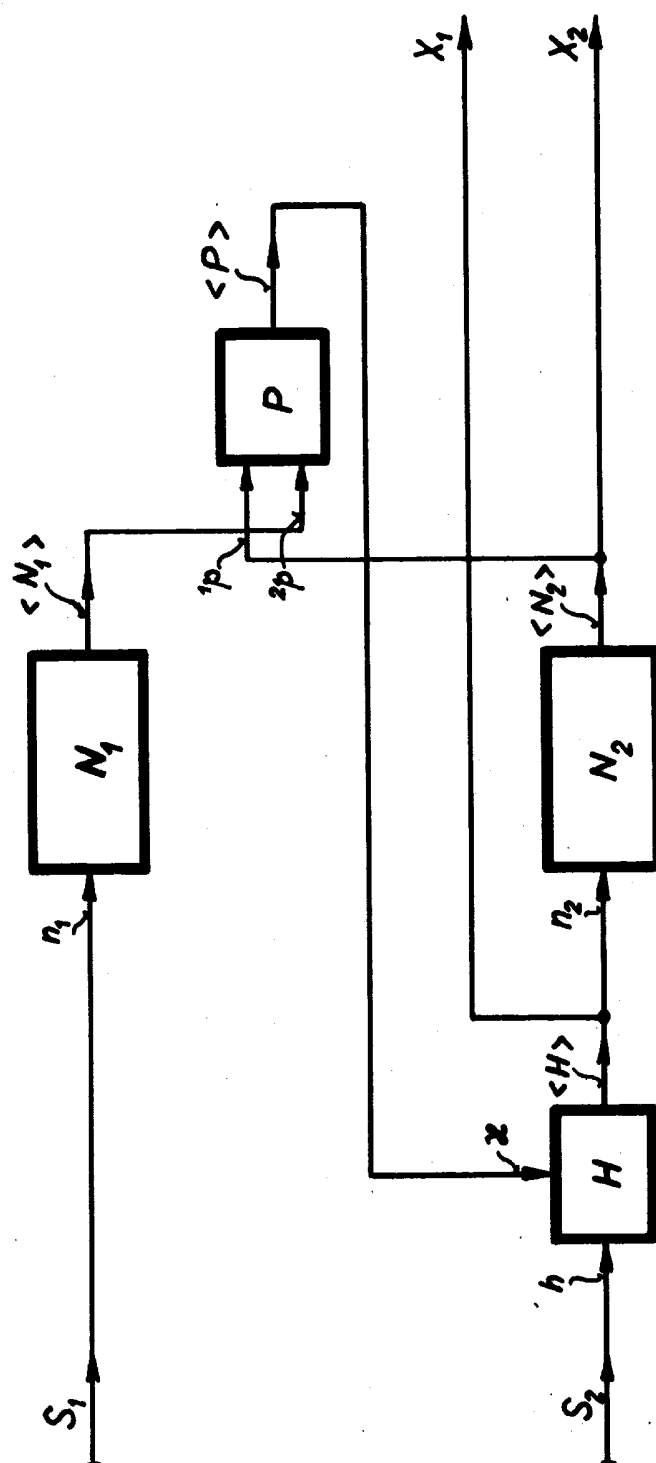
2. Zapojení podle bodu 1, vyznačené tím, že výstup ($<N_2>$) druhého čítače (N_2) je spojen s přídavným řídicím vstupem ($^2\mathcal{K}$) hradla (H).

3. Zapojení podle bodu 1, vyznačené tím, že výstup ($<N_2>$) druhého čítače (N_2) je spojen s mazacím vstupem (r_1) prvního čítače (N_1) a s mazacím vstupem (r_2) druhého čítače (N_2).

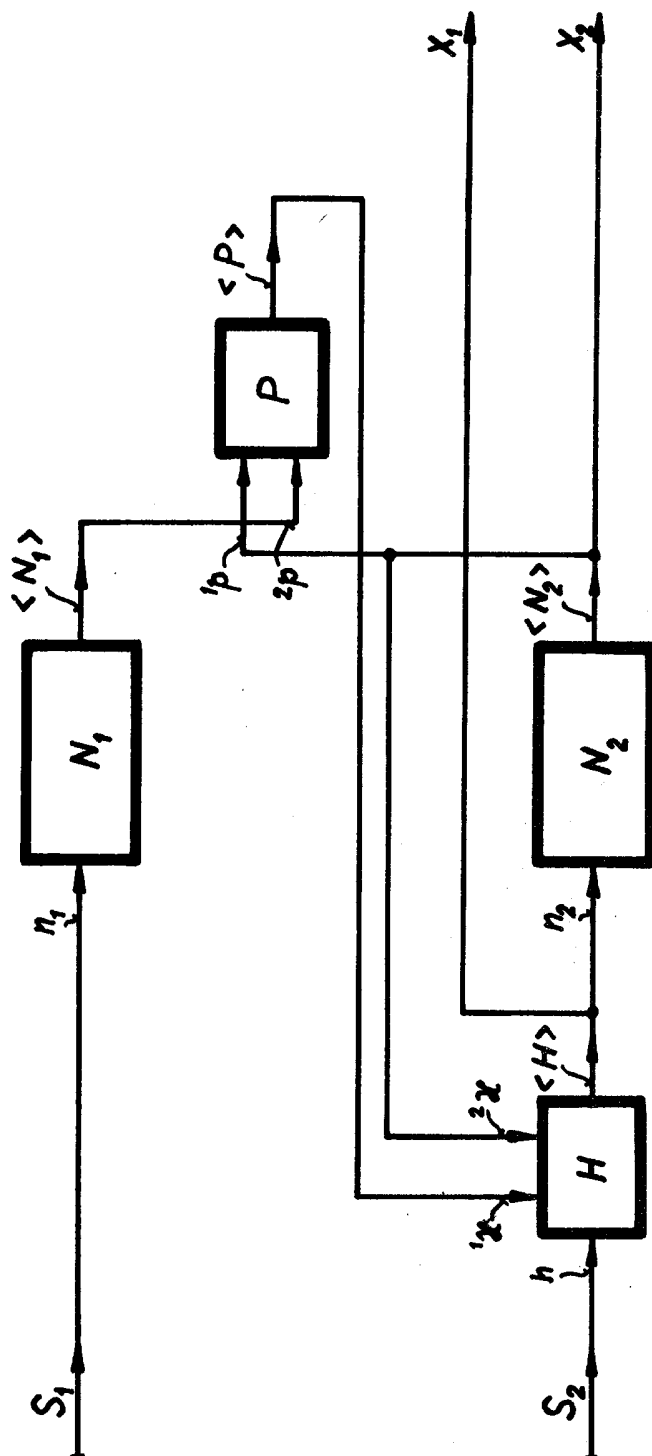
4. Zapojení podle bodu 1, vyznačené tím, že výstup ($<N_2>$) druhého čítače (N_2) je spojen s přídavným záznamovým vstupem (1p_2) paměťového obvodu (P).

5. Zapojení podle bodu 1, vyznačené tím, že výstup ($<N_2>$) druhého čítače (N_2) je spojen se vstupem (t) časového členu (T), jehož výstup ($<T>$) je spojen s mazacím vstupem (r_1) prvního čítače (N_1) a s mazacím vstupem (r_2) druhého čítače (N_2).

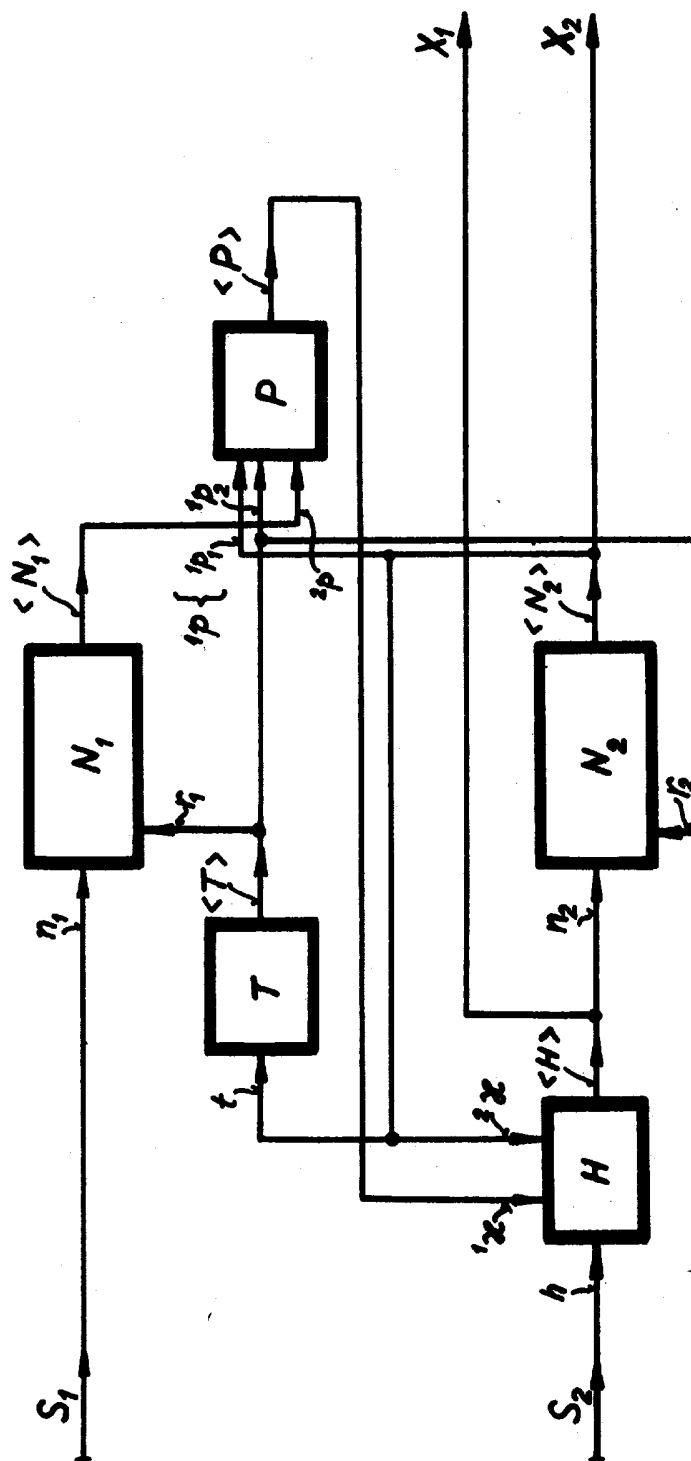
6. Zapojení podle bodů 1 až 5, vyznačené tím, že výstup ($<T>$) časového členu (T) je spojen s přídavným záznamovým vstupem (1p_2) paměťového obvodu (P).



Obr. 1



Obr. 2



Obr. 3