

[19] 中华人民共和国国家知识产权局

[51] Int. Cl⁷

H01L 23/48

H01L 23/28 H01L 23/12

H01L 21/50 H01L 21/60



[12] 发明专利申请公开说明书

[21] 申请号 02159839.8

[43] 公开日 2003 年 7 月 30 日

[11] 公开号 CN 1433070A

[22] 申请日 2002.12.27 [21] 申请号 02159839.8

[30] 优先权

[32] 2001.12.27 [33] KR [31] 86345/2001

[71] 申请人 三星电机株式会社

地址 韩国京畿道

[72] 发明人 安纹锋 吴邦元 赵珖喆

[74] 专利代理机构 中原信达知识产权代理有限责
任公司

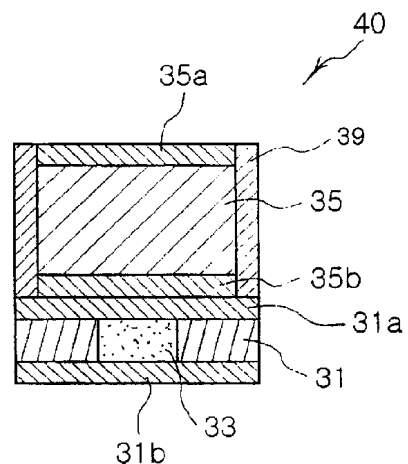
代理人 谢丽娜 谷惠敏

权利要求书 4 页 说明书 9 页 附图 7 页

[54] 发明名称 芯片封装及其制造方法

[57] 摘要

芯片封装包括芯片，该芯片具有带有第一端子的第一表面以及带有至少一个第二端子的第二表面，第二表面与第一表面相对，在芯片的第一表面上形成第一导电层，在芯片的第二表面上形成第二导电层，而且该芯片封装还包括贴附在芯片的第二表面上并包括连接到芯片的第二端子的至少一个导电通孔的衬底。并且本发明提供一种包括芯片封装的芯片封装组装部件。另外，提供一种制造芯片封装以及包括该芯片封装的组装部件的方法。芯片封装不使用接合线以及另外的导电焊盘，从而减小封装的大小以及简化制造过程。



ISSN 1008-4274

1. 一种芯片封装，包括：

5 芯片，具有带有第一端子的第一表面、带有至少一个第二端子的第二表面以及放在第一和第二表面间的侧壁，其中第二表面与第一表面相对；

在所述芯片的第一表面上形成的第一导电层；

在所述芯片的第二表面上形成的第二导电层；以及

10 贴附在所述芯片的第二表面上的衬底，该衬底包括连接到芯片的所述第二端子上的至少一个导电通孔。

2. 如权利要求 1 所述的芯片封装，进一步包括沿安装在衬底上的所述芯片的侧壁形成的树脂模塑件。

15 3. 如权利要求 1 所述的芯片封装，其中在所述衬底的上表面和下表面上形成导电层，以及通过所述导电通孔使上导电层和下导电层相互连接。

20 4. 如权利要求 1 所述的芯片封装，其中所述衬底用印刷电路板制成。

5. 如权利要求 1 所述的芯片封装，所述芯片封装具有六面体形状。

25 6. 如权利要求 1 所述的芯片封装，其中在衬底的至少一个侧面上以近似半圆形的形状形成所述衬底的所述导电通孔。

7. 如权利要求 1 所述的芯片封装，其中在衬底的至少一个角上以近似 $1/4$ 圆的形状形成所述衬底的所述导电通孔。

30

8. 如权利要求 1 所述的芯片封装，其中所述芯片是二极管元件，而且其中芯片的所述第二表面包括一个第二端子，并且所述衬底包括一个导电通孔。

5 9. 如权利要求 1 所述的芯片封装，其中所述芯片是晶体管元件，而且其中芯片的所述第二表面包括两个第二端子，并且所述衬底包括两个导电通孔。

10. 一种芯片封装组装部件，包括：

10 芯片封装，包括：

 芯片，具有带有第一端子的第一导电层、带有至少一个第二端子的第二导电层以及放在第一表面和第二表面间的侧壁，第二导电层与第一导电层相对；以及

15 衬底，贴附在所述芯片的第二导电层上并包括连接到芯片的所述第二端子的至少一个导电通孔；以及

 印刷电路板，包括：

 在印刷电路板的上表面上形成的并连接到芯片封装的所述端子的多个信号模式；以及

20 用于将所述第一导电层和所述导电通孔连接到所述信号模式的多个导体，

 其中所述芯片封装垂直安装在所述印刷电路板的上表面上以便所述第一导电层和所述衬底的外表面变为侧面。

25 11. 如权利要求 10 所述的芯片封装组装部件，进一步包括沿安装在衬底上的所述芯片的侧壁形成的树脂模塑件。

 12. 如权利要求 10 所述的芯片封装，其中在所述衬底的上表面和下表面上形成导电层，以及通过所述导电通孔使上导电层和下导电层相互连接。

30

13. 如权利要求 10 所述的芯片封装组装部件，其中所述衬底用印刷电路板制成。

5 14. 如权利要求 10 所述的芯片封装组装部件，所述芯片封装具有六面体形状。

15 15. 如权利要求 10 所述的芯片封装组装部件，其中在衬底的至少一个侧面上以近似半圆形的形状形成所述衬底的所述导电通孔。

10 16. 如权利要求 10 所述的芯片封装组装部件，其中在衬底的至少一角上以近似 $1/4$ 圆的形状形成所述衬底的所述导电通孔。

15 17. 如权利要求 10 所述的芯片封装组装部件，其中所述芯片是二极管元件，以及其中芯片的所述第二表面包括一个第二端子，而且所述衬底包括一个导电通孔。

20 18. 如权利要求 10 所述的芯片封装组装部件，其中所述芯片是晶体管元件，以及其中芯片的所述第二表面包括两个第二端子，而且所述衬底包括两个导电通孔。

25 19. 一种制造多个芯片封装的方法，所述方法包括步骤：
准备具有由指定间隔分隔的多个芯片的晶片；
准备具有由与芯片相同的间隔分隔的多个通孔的衬底；
将所述晶片贴附在所述衬底的上表面上以便将在芯片的下表面上形成的端子连接到衬底的导电通孔上；以及
将芯片组装部件切锯成多个单元芯片封装。

30 20. 如权利要求 19 所述的芯片封装的制造方法，其中在所述衬底的上表面和下表面上形成导电层，以及上导电层和下导电层通过所述导电通孔相互连接。

21. 如权利要求 19 所述的芯片封装的制造方法，其中将所述晶片贴附在所述衬底的上表面上的所述步骤包括子步骤：

5 在衬底的导电通孔的上表面上涂上导电粘合剂；以及
将晶片的下表面压在衬底的上表面上。

22. 如权利要求 19 所述的芯片封装的制造方法，其中将芯片组装部件切锯成多个单元芯片封装的所述步骤包括子步骤：

10 将所述晶片切锯成多个芯片的第一切锯步骤；
用树脂填充相邻芯片间的空间；以及
将所述芯片组装部件切锯成多个芯片封装的第二切锯步骤。

23. 如权利要求 22 所述的芯片封装的制造方法，其中用指定刀片完成所述第一切锯步骤以及所述第二切锯步骤的每一个，并且用在第一切锯步骤中的刀片的厚度小于用在第二切锯步骤中的刀片的厚度。

24. 如权利要求 19 所述的芯片封装的制造方法，其中所述芯片是二极管元件。

20

25. 如权利要求 19 所述的芯片封装的制造方法，其中所述芯片是晶体管元件，以及其中在芯片的第一和第二表面的任一个上形成两个端子，并且在衬底上形成两个导电通孔以便与两个端子相对应。

芯片封装及其制造方法

5 技术领域

本发明涉及半导体制造领域，更具体地说，涉及一种芯片封装和制造该芯片封装的方法，通过在芯片的两个表面上形成导电层以及将具有导电通孔的衬底贴附到这些表面的一个上来使该芯片封装微型化以及更容易制造。

10

背景技术

15

如本领域的技术人员所公知的，封装半导体元件如二极管或晶体管，然后将这些封装元件安装在印刷电路板上。在结构上，该封装容易将半导体的端子连接到印刷电路板的相应的信号模式（signal pattern）上并用来保护半导体芯片不受外部应力，从而提高该封装的稳定性。

20

为满足近来半导体产品微型化的趋势，也已经使半导体芯片封装微型化。因此，已经引入了芯片尺寸封装。图 1 是常规的芯片尺寸封装的示意性剖视图。图 1 的芯片尺寸封装 10 的结构采用陶瓷衬底 1 并应用于具有两个端子的二极管。

25

参考图 1，在陶瓷衬底 1 上形成两个通孔，即第一通孔 2a 和第二通孔 2b。用导电材料填充第一和第二通孔 2a、2b 以便电连接第一和第二通孔 2a、2b 的上表面和下表面。然后，在第一和第二通孔 2a、2b 的上表面分别形成第一和第二上导电焊盘。在第一和第二通孔 2a、2b 的下表面上分别形成第一和第二下导电焊盘 4a、4b。将第二上导电焊盘 3b 直接连接到在二极管 5 的下表面，即在印刷电路板上的二极管 5 的安装面上形成的端子上，以及将第一上导电焊盘 3a 连接到由导线 7 在二极管 5 的上表面上形成的另一端子上。在包括二极管 5 的陶瓷衬

30

底 1 的上表面上形成使用常规树脂的模塑件 9 以便保护二极管 5 不受外部应力。从而完成封装 10 的制造。

图 2 是常规的芯片封装阵列的示意性透视图。

5

如图 2 所示，通过回流焊接法将制造的芯片封装 10 安装到印刷电路板 20 上。通过将封装 10 的上导电焊盘 3a、3b 和下导电焊盘 4a、4b 排列在印刷电路板 20 的相应的信号模式上，然后通过将上导电焊盘 3a、3b 和下导电焊盘 4a、4b 连接到具有焊料 15 的信号模式上来将二极管封装 10 电和机械连接到印刷电路板 20 上。

10

如图 1 和 2 所示，由于二极管通常在其两个相对面上具有端子，因此应当通过导线使这些端子相互连接。然而，这些导线需要芯片的上表面的相当大的空间，从而增加了整个封装的高度。另外，由于在陶瓷衬底上形成与芯片端子的数量一致的两个或三个通孔，另外需要与通孔的总的直径一样大的区域。此外，为了不使在通孔的上表面和下表面上形成的导电焊盘相互连接，以指定间隔将导电焊盘彼此分开。因此，衬底的尺寸在微型化封装方面受到了限制。

15

因此，要求一种能最小化封装的尺寸以及简化其制造过程的封装技术。

20

发明内容

因此，鉴于上述问题，提出了本发明，本发明的一个目的是提供一种稳定的芯片封装，通过在芯片的一个表面上形成导电层以及将具有导电通孔的衬底贴附在芯片的另一表面上来使该芯片阵列微型化、更容易制造以及提高其可靠性。

25

本发明的另一目的是提供一种芯片封装组装部件，根据芯片封装的结构，通过创新方法将该芯片封装组装部件安装在印刷电路板上。

30

本发明的另一目的是提供一种制造该芯片封装的方法。

5 根据本发明的一个方法，通过提供包括具有第一表面和第二表面的芯片、在芯片的第一表面上形成的第一导电层、在芯片的第二表面上形成的第二导电层以及连在芯片的第二表面上并包括连接到芯片的第二端子的至少一个导电通孔的衬底的芯片封装来实现上述和其他目的，该第一表面具有第一端子，第二表面具有至少一个第二端子，第二表面在第一表面的对面。

10

优选地，可进一步包括沿安装在衬底上的芯片的外壁形成的树脂模塑件。另外，优选地，在衬底的上表面和下表面形成导电层以及通过导电通孔使上表面和下表面相互连接。衬底可以是印刷电路板。

15

另外，优选地，可在约半圆形的衬底的至少一侧上或在约四分之一圆形中的衬底的至少一个角上形成衬底的导电通孔。

20

此外，优选地，可将芯片封装应用到具有两个端子的二极管元件以及具有三个端子的晶体管元件上。在晶体管元件情况下，芯片的第二表面可包括两个第二端子并且衬底可包括两个导电通孔。

25

根据本发明的另一方面，提供包括芯片封装和印刷电路板的芯片封装组装部件。芯片封装包括具有第一端子的第一导电层和具有至少一个第二端子的第二导电层的芯片和贴附在芯片的第二导电层上并包括至少一个连接到芯片的第二端子的导电通孔的衬底，第二导电层在第一导电层的对面。印刷电路板包括多个在印刷电路板的上表面上形成的并连接到芯片封装的端子的信号模式以及用于将第一导电层和导电通孔连接到信号模式的多个导体。在这里，芯片封装垂直安装在印刷电路板的上表面上以便第一导电层和衬底的外表面变为侧面。

30

优选地，导体用焊料制成。

5 根据本发明的另一方面，提供一种制造多个芯片封装的方法。该方法包括步骤：准备具有按指定间隔分隔的多个芯片的晶片；准备具有按与芯片相同间隔分隔的多个通孔的衬底；将晶片贴附在衬底的上表面上以便将在芯片的下表面上形成的端子连接到衬底的导电通孔，以及将芯片组装部件切锯成多个单元芯片封装（unit chip package）。

10 优选地，在衬底的上表面和下表面形成导电层，以及通过导电通孔使上表面和下表面相互连接。

15 另外，优选地，将晶片连接到衬底的上表面的步骤包括子步骤：用导电粘合剂涂覆衬底的导电通孔的上表面，以及将晶片的下表面压在衬底的上表面上。

20 此外，优选地，将芯片组装部件切锯成多个单元芯片封装的步骤包括子步骤：将晶片切锯成多个芯片的第一次切锯步骤，用树脂填充相邻芯片间的空间，以及将芯片组装部件切锯成多个芯片封装的第二次切锯步骤。在这里，用指定的刀片来执行第一次切锯步骤以及第二次切锯步骤的每一个。用在第一次切锯步骤中的刀片的厚度小于用在第二次切锯步骤中的刀片的厚度。

附图说明

25 本发明的上述和其他目的、特征和其他优点通过理解下述的结合附图的详细的说明将变得更清楚，其中：

图 1 是常规芯片封装的剖视图；

图 2 是常规芯片封装阵列的示意性透视图；

图 3 是根据本发明的实施例的芯片封装的透视图；

图 4 是根据本发明的实施例的芯片封装阵列的示意性透视图；

30 图 5 是根据本发明的另一实施例的芯片封装阵列的示意性透视图

图；

图 6a 到 6e 是描述制造本发明的芯片封装的方法的剖视图；

图 7a 和 7b 是示意图，每个描述根据本发明的另一实施例的不同形状的通孔以及具有通孔的衬底。

5

具体实施方式

图 3 是根据本发明的实施例的芯片封装的透视图。

10 参考图 3，封装 40 包括芯片 35 和在芯片 35 的下表面上形成的衬底 31。芯片 35 包括在上表面上形成的第一端子（未示出）和在下表面上形成的第二端子（未示出）。通常第一端子和第二端子彼此相对。在具有第一端子的芯片 35 的上表面上形成上导电层 35a 以及在具有第二端子的芯片 35 的下表面上形成下导电层 35b。

15 将芯片 35 贴附到衬底 31 的上表面上。在衬底 31 上形成导电通孔 33。通过衬底 31 的导电通孔 33 将在芯片 35 的下表面上形成的下导电层 35b 电连接到外部设备。下导电层 35b 用来更容易地将芯片 35 的端子连接到衬底 31 上。通过调整导电通孔 33 的位置和大小来实现端子的更准确连接。在这里，用导电材料填充导电通孔 33 以便将通孔 33 的上表面电连接到通孔 33 的下表面。

20

用相同的方法，优选地，在衬底 31 的上表面上形成上导电层 31a 以及在衬底 31 的下表面上形成下导电层 31b。衬底 31 的上导电层和下导电层 31a、31b 用来在将包括芯片 35 的封装安装到印刷电路板中容易地将芯片的端子连接到印刷电路板的信号模式上，以及有效地将

25 芯片 35 的端子连接到衬底 31 的导电通孔 33。

在图 3 的芯片封装结构中，通过导电通孔 33，将芯片 35 的端子电连接到外部设备。导电通孔 33 的位置没有限制，并将在图 7 中更详细地描述。

30

封装 40 进一步包括树脂模塑件 39，用于保护芯片 35 的侧面不受外部应力。在这里，用作树脂模塑件 39 的树脂（如环氧树脂等等）与常规封装的模塑件的树脂相同。

5

本发明的该实施例的封装 40 不需要任何需要大面积的导线。另外，由于不必在单个陶瓷衬底上形成至少两个通孔和至少两个导电焊盘，因此不需要用于分隔导电焊盘的区域，从而实现几乎与芯片的大小相同的小型封装。

10

通过将芯片封装安装在印刷电路板上，本发明的芯片封装的这些特性更显而易见。图 4 是根据本发明的实施例的芯片封装阵列 70 的示意性透视图。将芯片封装 60 安装在印刷电路板 61 上。在这里，芯片封装组装部件指的是包括芯片封装以及在其上安装有芯片封装的印刷电路板的组装部件。

15

不同于常规的安装方法，其中具有端子的芯片封装的上表面和下表面水平于印刷电路板，旋转 90 度本发明的芯片封装 60，然后将该旋转后的芯片封装 60 安装在印刷电路板 61 上。即，如图 4 所示，为通过导电通孔 53 和衬底 51 的上表面和下表面导电层 51a,51b 以及芯片 55 的上导电层 551 将芯片 55 的端子电连接到印刷电路板 61 的信号模式上，将芯片封装 60 垂直安装在印刷电路板 61 上以便衬底 51 的外表面以及芯片 55 的上导电层 55a 成为侧面。

20

25

在这里，在印刷电路板 61 上形成用于将与每个端子相对应的信号模式连接到衬底 51 的下导电层 51b 的焊接部件 65。

通过焊接部件 65 在芯片封装 60 内将印刷电路板 61 的信号模式连接到芯片 35 的端子上。

30

在图 4 的芯片封装组装部件中，为获得适合于信号模式的间隔的芯片封装 60 的合适的尺寸，通过调整贴附在芯片封装 60 的下表面的衬底 51 的厚度可改变芯片封装 60 的尺寸。因此，在不改变和修改印刷电路板的信号模式的情况下可使用本发明的芯片封装 60。

5

图 5 是根据本发明的另一实施例的芯片封装阵列的示意性透视图。本发明的该实施例的芯片封装阵列是通过封装晶体管以及将封装的晶体管安装在印刷电路板 91 上形成的晶体管封装阵列。在晶体管 85 的上表面上形成一个端子以及在晶体管 85 的下表面上形成两个端子。因此，通过上导电层 85a 用焊接部件 94 将晶体管 85 的上表面的一个上端子连接到印刷电路板 91 的信号模式上。另一方面，由于在晶体管 85 的下表面上形成两个下端子，需要另一方法将两个下端子连接到印刷电路板 91 上。

10

15

将具有两个单独的下端子的晶体管 85 的下表面贴附在具有用于连接衬底 81 的上表面和下表面的两个导电通孔 83b、83c 的衬底 81 上。在具有两个导电通孔 83b、83c 的衬底 81 的上表面和下表面上形成导电层。在导电通孔 83b、83c 间的衬底 81 的上表面和下表面上形成非导电区 A，从而将晶体管 85 的两个单独的下端子连接到印刷电路板上。通过衬底 81 的下表面的导电层 81b、81c 用焊接部件 95b、95c 将两个导电通孔 83b、83c 连接到印刷电路板 91 的布线电路。

20

图 6a 至 6e 是描述一种制造本发明的芯片封装的方法的剖视图。

25

如图 6a 所示，准备衬底 101。在衬底 101 上形成多个导电通孔 103 并用指定间隔分隔。导电通孔 103 的间隔与在晶片上形成的芯片的间隔相同。

30

在衬底 101 的上表面形成上导电层 101a 以及在衬底 101 的下表面形成下导电层 101b。上导电层 101a 用来方便将芯片的下表面的端

子连接到导电通孔，以及下导电层 101b 用来方便将导电通孔连接到印刷电路板的信号模式上。

5 如图 6b 所示，通过粘合剂将包括多个芯片的晶片 105 连在衬底 101 的上表面上。导电粘合剂可用作该粘合剂。在使用导电粘合剂时，可省略在衬底 101 的上表面上形成导电层，即上导电层 101a。因此，导电粘合剂用来机械地将芯片晶片 105 固定到衬底 101 上以及将芯片晶片 105 电连接到衬底 101 的导电通孔 103 上。

10 然后，如图 6c 所示，将芯片晶片 105 切锯成和切割成多个单个的芯片 110'。优选地，仅切锯芯片晶片 105。即，不切锯贴附在芯片晶片 105 的下表面上的衬底 101。如图 6d 所示，用树脂 109 填充芯片 110' 间的空间。填充芯片 110' 间的空间的这种树脂 109 形成用于保护最终封装的芯片的侧面的树脂模塑件。

15 然后，如图 6e 所示，将制造的组装部件切锯成和切割成多个芯片封装，从而获得最终的芯片封装。这时，彻底地切锯包括上表面和下表面层 101a 和 110b 的衬底 101。在这里，切锯的宽度很薄以便树脂 109 的指定厚度仍然包围芯片的侧面。因此，用在图 6e 的步骤中的切锯刀片的厚度小于用在图 6c 的步骤中的切锯刀片的厚度。

20

如上所述，使用具有导电通孔的衬底可以容易地制造本发明的多个芯片封装。

25 在本发明的芯片封装中，通过焊接，导电通孔充当了将芯片端子电连接到印刷电路板的信号模式上的角色。该导电通孔在形状方面没有限制，而可以多种形状。

30 图 7a 和 7b 表示通孔的各种形状以及使用通孔的衬底，可用在本发明的芯片封装 210、220 上。

5 如图 7a 所示, 常规通孔 213 形成在衬底 211 的每个角上。通过在起始衬底 211' 上形成起始通孔 213' 过程中, 在起始衬底 211' 的划线的交叉区形成起始通孔 213' 来获得这些导电通孔 213。在将图 7a 的起始衬底 211' 切锯成多个单元衬底 211 后, 在单个衬底 211 的每个角上形成 4 个 $1/4$ 的圆形通孔 213。在衬底 211 的相同侧的两个角上形成两个 $1/4$ 圆形通孔 213 而且可将该具有两个 $1/4$ 圆形导电通孔 213 的一侧安装在印刷电路板上。

10 如图 7b 所示, 在衬底 221 的两个相对端上形成导电通孔 223。在起始衬底 221' 上形成起始通孔 223' 的过程中, 通过在起始衬底 221' 的划线的中心区域上形成起始通孔 223' 来获得这些导电通孔 223。在将图 7b 的起始衬底 221' 切锯成多个单元衬底 221 后, 在单个衬底 221 的两个相对端上形成 2 个半圆形通孔 223。可在衬底 221 的一个侧面上形成 15 一个半圆形通孔 223 而且具有半圆形导电通孔 223 的该侧可安装在印刷电路板上。

20 在使用图 7a 和 7b 的导电通孔时, 当以 90 度角旋转制造的芯片封装并且将旋转后的芯片封装安装在印刷电路板上时, 导电通孔可接近于印刷电路板的表面, 从而通过焊接步骤更容易将图 7a 和 7b 的这些导电通孔连接到印刷电路板的信号模式上。

25 从上面的描述可以看出, 根据本发明, 通过在芯片的一个表面上形成导电层以及将具有导电通孔的衬底贴附在芯片的另一个表面上, 使芯片封装更微型化, 而且使制造芯片封装的方法更简化。另外, 能提高芯片封装的可靠性, 从而制造更稳定的封装。

30 尽管为说明目的已经公开了本发明的优选实施例, 本领域的普通技术人员将意识到在不脱离由附加权利要求公开的本发明的范围和精神的情况下, 许多改变、补充和代替是可能的。

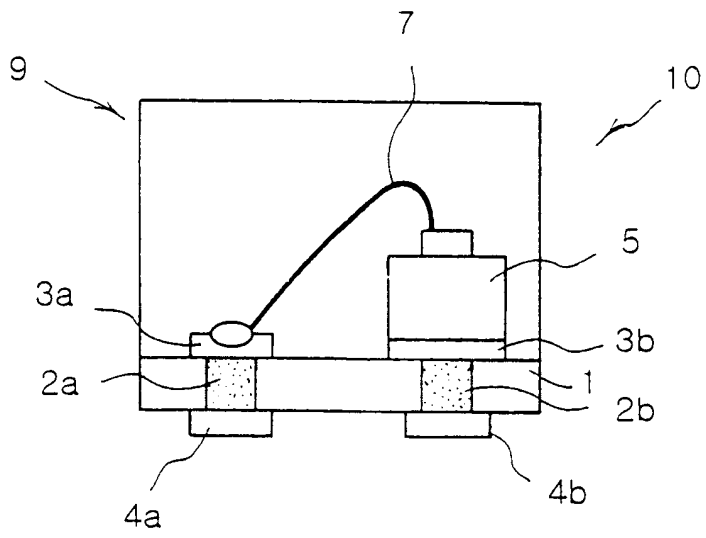


图1

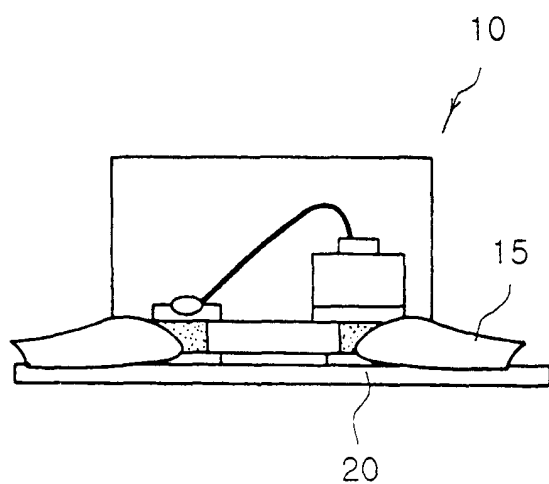


图2

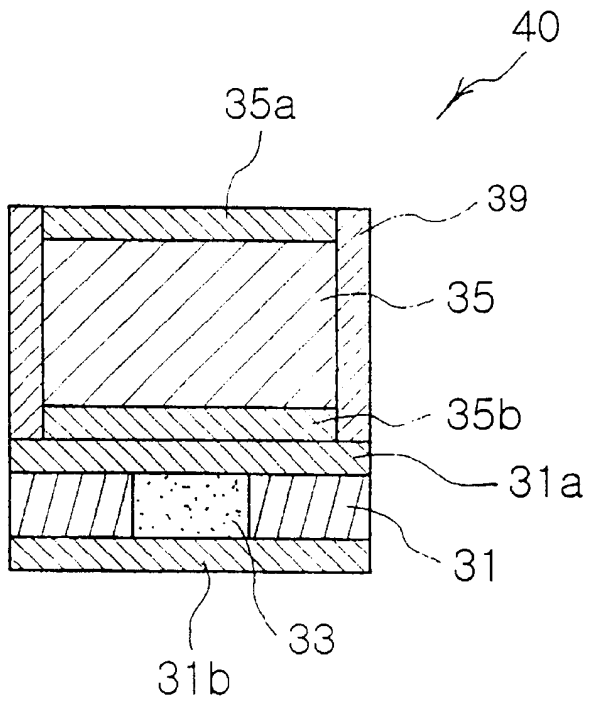


图3

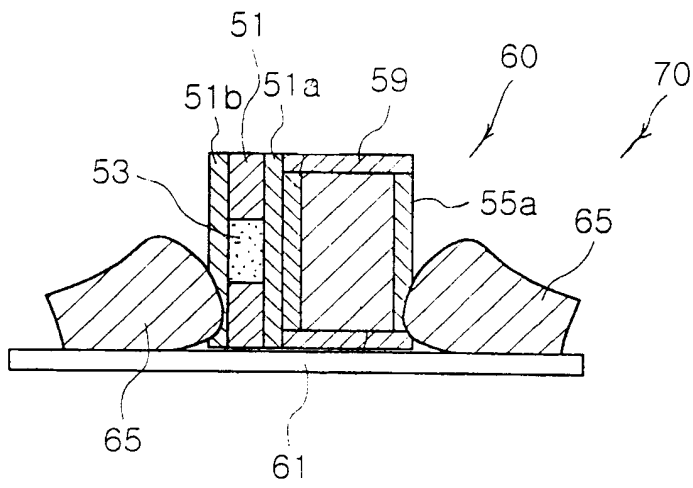


图4

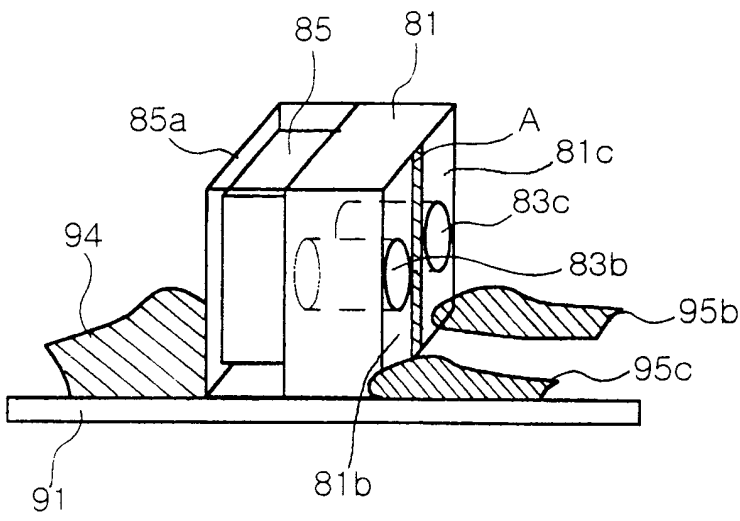


图5

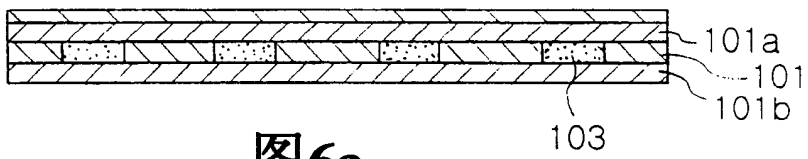


图6a

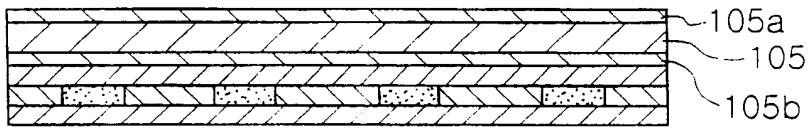


图6b

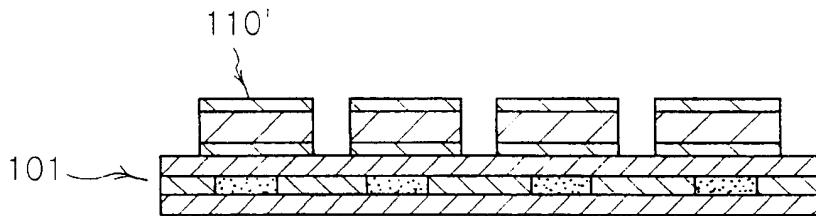


图6c

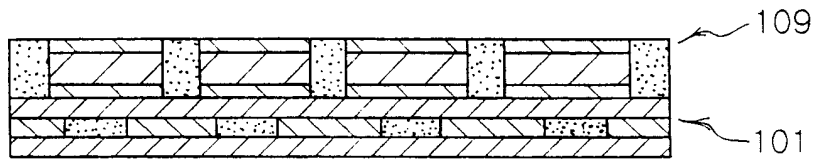


图6d

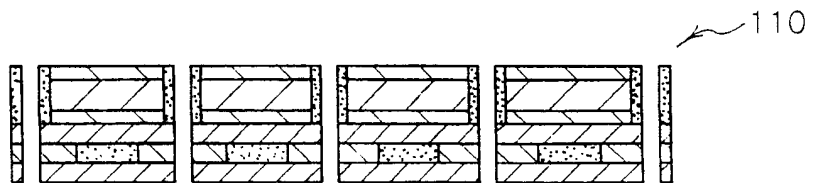


图6e

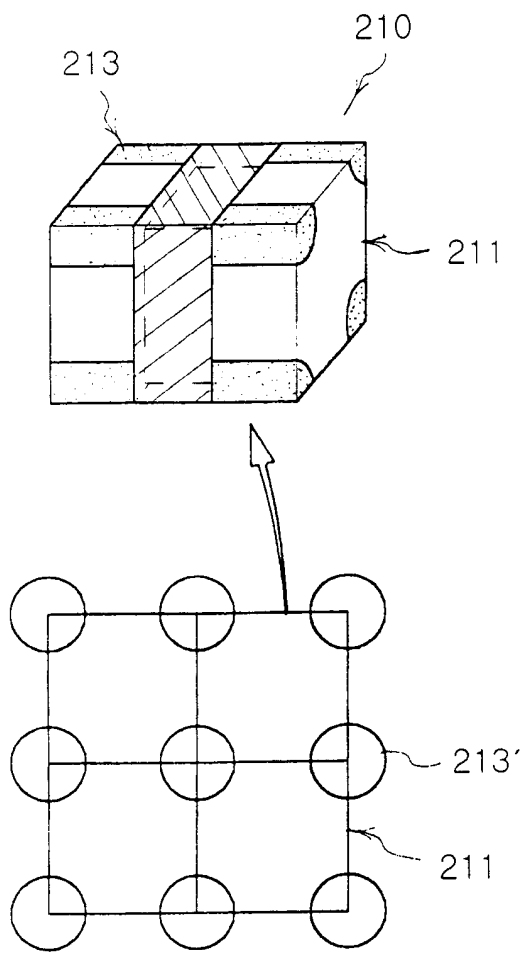


图7a

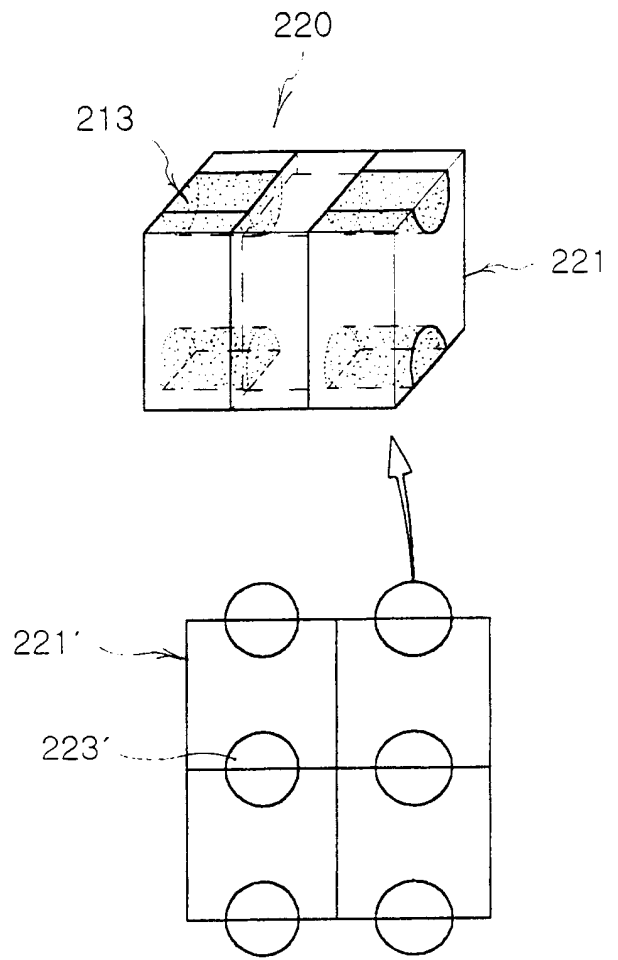


图7b