

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第6部門第2区分

【発行日】平成24年3月29日(2012.3.29)

【公開番号】特開2009-230128(P2009-230128A)

【公開日】平成21年10月8日(2009.10.8)

【年通号数】公開・登録公報2009-040

【出願番号】特願2009-40576(P2009-40576)

【国際特許分類】

G 02 F 1/1368 (2006.01)

G 02 F 1/1335 (2006.01)

【F I】

G 02 F 1/1368

G 02 F 1/1335 5 0 5

【手続補正書】

【提出日】平成24年2月9日(2012.2.9)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

第1の導電膜、第1の絶縁膜、半導体膜、不純物半導体膜及び第2の導電膜を順に積層して形成し、

前記第2の導電膜上に凹部を有するレジストマスクを形成し、

前記レジストマスクを用いて前記第1の絶縁膜、前記半導体膜、前記不純物半導体膜及び前記第2の導電膜に第1のエッティングを行って少なくとも前記第1の導電膜を露出させ、

前記第1の導電膜の一部にサイドエッティングを伴う第2のエッティングを行ってゲート電極を形成し、

前記第1のレジストマスクを後退させて前記第1のレジストマスクの凹部と重畳する領域の前記第2の導電膜を露出させ、

前記後退させたレジストマスクを用いて前記第2の導電膜、前記不純物半導体膜及び前記半導体膜の一部に第3のエッティングを行ってソース電極及びドレイン電極、ソース領域及びドレイン領域並びに半導体層を形成し、

前記レジストマスクを除去した後、前記ソース電極及びドレイン電極、前記ソース領域及びドレイン領域並びに前記半導体層を含む薄膜トランジスタを覆うように第2の絶縁膜を形成し、

前記第2の絶縁膜上にカラーフィルタ層を、前記薄膜トランジスタに起因する凹凸を緩和するように形成し、

前記カラーフィルタ層上に画素電極を形成することを特徴とする液晶表示装置の製造方法。

【請求項2】

請求項1において、

前記凹部を有するレジストマスクは多階調マスクを用いて形成されることを特徴とする液晶表示装置の製造方法。

【請求項3】

第1の導電膜、第1の絶縁膜、半導体膜、不純物半導体膜及び第2の導電膜を順に積層

して形成し、

前記第2の導電膜上に第1のレジストマスクを形成し、

前記第1のレジストマスクを用いて前記第1の導電膜、前記第1の絶縁膜、前記半導体膜、前記不純物半導体膜及び前記第2の導電膜に第1のエッチングを行って少なくとも前記第1の導電膜を露出させ、

前記第1の導電膜の一部にサイドエッチングを伴う第2のエッチングを行ってゲート電極を形成し、

前記第1のレジストマスクを除去した後、第2のレジストマスクを形成し、

前記第2のレジストマスクを用いて前記第2の導電膜、前記不純物半導体膜及び前記半導体膜の一部に第3のエッチングを行ってソース電極及びドレイン電極、ソース領域及びドレイン領域並びに半導体層を形成し、

前記第2のレジストマスクを除去した後、前記ソース電極及びドレイン電極、前記ソース領域及びドレイン領域並びに前記半導体層を含む薄膜トランジスタを覆うように第2の絶縁膜を形成し、

前記第2の絶縁膜上にカラーフィルタ層を、前記薄膜トランジスタに起因する凹凸を緩和するように形成し、

前記カラーフィルタ層上に画素電極を形成することを特徴とする液晶表示装置の製造方法。

【請求項4】

第1の導電膜、第1の絶縁膜、半導体膜、不純物半導体膜及び第2の導電膜を順に積層して形成し、

前記第2の導電膜上に凹部を有するレジストマスクを形成し、

前記レジストマスクを用いて前記第1の絶縁膜、前記半導体膜、前記不純物半導体膜及び前記第2の導電膜に第1のエッチングを行って少なくとも前記第1の導電膜を露出させ、

前記第1の導電膜の一部にサイドエッチングを伴う第2のエッチングを行ってゲート電極を形成し、

前記第1のレジストマスクを後退させて前記第1のレジストマスクの凹部と重畳する領域の前記第2の導電膜を露出させ、

前記後退させたレジストマスクを用いて前記第2の導電膜、前記不純物半導体膜及び前記半導体膜の一部に第3のエッチングを行ってソース電極及びドレイン電極、ソース領域及びドレイン領域並びに半導体層を形成し、

前記レジストマスクを除去した後、前記ソース電極及びドレイン電極、前記ソース領域及びドレイン領域並びに前記半導体層を含む薄膜トランジスタを覆うように第2の絶縁膜を形成し、

前記第2の絶縁膜上に選択的にカラーフィルタ層を形成し、

前記カラーフィルタ層上に画素電極を形成することを特徴とする液晶表示装置の製造方法。

【請求項5】

請求項4において、

前記凹部を有するレジストマスクは多階調マスクを用いて形成されることを特徴とする液晶表示装置の製造方法。

【請求項6】

第1の導電膜、第1の絶縁膜、半導体膜、不純物半導体膜及び第2の導電膜を順に積層して形成し、

前記第2の導電膜上に第1のレジストマスクを形成し、

前記第1のレジストマスクを用いて前記第1の絶縁膜、前記半導体膜、前記不純物半導体膜及び前記第2の導電膜に第1のエッチングを行って少なくとも前記第1の導電膜を露出させ、

前記第1の導電膜の一部にサイドエッチングを伴う第2のエッチングを行ってゲート電

極を形成し、

前記第1のレジストマスクを除去した後、第2のレジストマスクを形成し、

前記第2のレジストマスクを用いて前記第2の導電膜、前記不純物半導体膜及び前記半導体膜の一部に第3のエッティングを行ってソース電極及びドレイン電極、ソース領域及びドレイン領域並びに半導体層を形成し、

前記第2のレジストマスクを除去した後、前記ソース電極及びドレイン電極、前記ソース領域及びドレイン領域並びに前記半導体層を含む薄膜トランジスタを覆うように第2の絶縁膜を形成し、

前記第2の絶縁膜上に選択的にカラーフィルタ層を形成し、

前記カラーフィルタ層上に画素電極を形成することを特徴とする液晶表示装置の製造方法。

【請求項7】

請求項4乃至6のいずれか一において、

前記カラーフィルタ層は、印刷法又はインクジェット法を用いて選択的に形成されることを特徴とする液晶表示装置の作製方法。

【請求項8】

請求項1乃至7のいずれか一において、

前記サイドエッティングにより、前記第1の絶縁層の側面から所定の距離だけ内側に側面を有するゲート電極を形成することを特徴とする液晶表示装置の製造方法。

【請求項9】

請求項1乃至8のいずれか一において、

前記第1のエッティングはドライエッティングであり、

前記第2のエッティングはウェットエッティングであることを特徴とする液晶表示装置の製造方法。

【請求項10】

請求項1乃至9のいずれか一に記載の製造方法を用いて製造された液晶表示装置。

【請求項11】

請求項10に記載の液晶表示装置を用いた電子機器。