

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 6 部門第 2 区分

【発行日】平成 24 年 3 月 29 日 (2012.3.29)

【公開番号】特開 2009-230128 (P2009-230128A)

【公開日】平成 21 年 10 月 8 日 (2009.10.8)

【年通号数】公開・登録公報 2009-040

【出願番号】特願 2009-40576 (P2009-40576)

【国際特許分類】

G 0 2 F 1/1368 (2006.01)

G 0 2 F 1/1335 (2006.01)

【F I】

G 0 2 F 1/1368

G 0 2 F 1/1335 5 0 5

【手続補正書】

【提出日】平成 24 年 2 月 9 日 (2012.2.9)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

第 1 の導電膜、第 1 の絶縁膜、半導体膜、不純物半導体膜及び第 2 の導電膜を順に積層して形成し、

前記第 2 の導電膜上に凹部を有するレジストマスクを形成し、

前記レジストマスクを用いて前記第 1 の絶縁膜、前記半導体膜、前記不純物半導体膜及び前記第 2 の導電膜に第 1 のエッチングを行って少なくとも前記第 1 の導電膜を露出させ、

前記第 1 の導電膜の一部にサイドエッチングを伴う第 2 のエッチングを行ってゲート電極を形成し、

前記第 1 のレジストマスクを後退させて前記第 1 のレジストマスクの凹部と重畳する領域の前記第 2 の導電膜を露出させ、

前記後退させたレジストマスクを用いて前記第 2 の導電膜、前記不純物半導体膜及び前記半導体膜の一部に第 3 のエッチングを行ってソース電極及びドレイン電極、ソース領域及びドレイン領域並びに半導体層を形成し、

前記レジストマスクを除去した後、前記ソース電極及びドレイン電極、前記ソース領域及びドレイン領域並びに前記半導体層を含む薄膜トランジスタを覆うように第 2 の絶縁膜を形成し、

前記第 2 の絶縁膜上にカラーフィルタ層を、前記薄膜トランジスタに起因する凹凸を緩和するように形成し、

前記カラーフィルタ層上に画素電極を形成することを特徴とする液晶表示装置の製造方法。

【請求項 2】

請求項 1 において、

前記凹部を有するレジストマスクは多階調マスクを用いて形成されることを特徴とする液晶表示装置の製造方法。

【請求項 3】

第 1 の導電膜、第 1 の絶縁膜、半導体膜、不純物半導体膜及び第 2 の導電膜を順に積層

して形成し、

前記第 2 の導電膜上に第 1 のレジストマスクを形成し、

前記第 1 のレジストマスクを用いて前記第 1 の導電膜、前記第 1 の絶縁膜、前記半導体膜、前記不純物半導体膜及び前記第 2 の導電膜に第 1 のエッチングを行って少なくとも前記第 1 の導電膜を露出させ、

前記第 1 の導電膜の一部にサイドエッチングを伴う第 2 のエッチングを行ってゲート電極を形成し、

前記第 1 のレジストマスクを除去した後、第 2 のレジストマスクを形成し、

前記第 2 のレジストマスクを用いて前記第 2 の導電膜、前記不純物半導体膜及び前記半導体膜の一部に第 3 のエッチングを行ってソース電極及びドレイン電極、ソース領域及びドレイン領域並びに半導体層を形成し、

前記第 2 のレジストマスクを除去した後、前記ソース電極及びドレイン電極、前記ソース領域及びドレイン領域並びに前記半導体層を含む薄膜トランジスタを覆うように第 2 の絶縁膜を形成し、

前記第 2 の絶縁膜上にカラーフィルタ層を、前記薄膜トランジスタに起因する凹凸を緩和するように形成し、

前記カラーフィルタ層上に画素電極を形成することを特徴とする液晶表示装置の製造方法。

【請求項 4】

第 1 の導電膜、第 1 の絶縁膜、半導体膜、不純物半導体膜及び第 2 の導電膜を順に積層して形成し、

前記第 2 の導電膜上に凹部を有するレジストマスクを形成し、

前記レジストマスクを用いて前記第 1 の絶縁膜、前記半導体膜、前記不純物半導体膜及び前記第 2 の導電膜に第 1 のエッチングを行って少なくとも前記第 1 の導電膜を露出させ、

前記第 1 の導電膜の一部にサイドエッチングを伴う第 2 のエッチングを行ってゲート電極を形成し、

前記第 1 のレジストマスクを後退させて前記第 1 のレジストマスクの凹部と重畳する領域の前記第 2 の導電膜を露出させ、

前記後退させたレジストマスクを用いて前記第 2 の導電膜、前記不純物半導体膜及び前記半導体膜の一部に第 3 のエッチングを行ってソース電極及びドレイン電極、ソース領域及びドレイン領域並びに半導体層を形成し、

前記レジストマスクを除去した後、前記ソース電極及びドレイン電極、前記ソース領域及びドレイン領域並びに前記半導体層を含む薄膜トランジスタを覆うように第 2 の絶縁膜を形成し、

前記第 2 の絶縁膜上に選択的にカラーフィルタ層を形成し、

前記カラーフィルタ層上に画素電極を形成することを特徴とする液晶表示装置の製造方法。

【請求項 5】

請求項 4 において、

前記凹部を有するレジストマスクは多階調マスクを用いて形成されることを特徴とする液晶表示装置の製造方法。

【請求項 6】

第 1 の導電膜、第 1 の絶縁膜、半導体膜、不純物半導体膜及び第 2 の導電膜を順に積層して形成し、

前記第 2 の導電膜上に第 1 のレジストマスクを形成し、

前記第 1 のレジストマスクを用いて前記第 1 の絶縁膜、前記半導体膜、前記不純物半導体膜及び前記第 2 の導電膜に第 1 のエッチングを行って少なくとも前記第 1 の導電膜を露出させ、

前記第 1 の導電膜の一部にサイドエッチングを伴う第 2 のエッチングを行ってゲート電

極を形成し、

前記第 1 のレジストマスクを除去した後、第 2 のレジストマスクを形成し、

前記第 2 のレジストマスクを用いて前記第 2 の導電膜、前記不純物半導体膜及び前記半導体膜の一部に第 3 のエッチングを行ってソース電極及びドレイン電極、ソース領域及びドレイン領域並びに半導体層を形成し、

前記第 2 のレジストマスクを除去した後、前記ソース電極及びドレイン電極、前記ソース領域及びドレイン領域並びに前記半導体層を含む薄膜トランジスタを覆うように第 2 の絶縁膜を形成し、

前記第 2 の絶縁膜上に選択的にカラーフィルタ層を形成し、

前記カラーフィルタ層上に画素電極を形成することを特徴とする液晶表示装置の製造方法。

【請求項 7】

請求項 4 乃至 6 のいずれかーにおいて、

前記カラーフィルタ層は、印刷法又はインクジェット法を用いて選択的に形成されることを特徴とする液晶表示装置の作製方法。

【請求項 8】

請求項 1 乃至 7 のいずれかーにおいて、

前記サイドエッチングにより、前記第 1 の絶縁層の側面から所定の距離だけ内側に側面を有するゲート電極を形成することを特徴とする液晶表示装置の製造方法。

【請求項 9】

請求項 1 乃至 8 のいずれかーにおいて、

前記第 1 のエッチングはドライエッチングであり、

前記第 2 のエッチングはウエットエッチングであることを特徴とする液晶表示装置の製造方法。

【請求項 10】

請求項 1 乃至 9 のいずれかーに記載の製造方法を用いて製造された液晶表示装置。

【請求項 11】

請求項 10 に記載の液晶表示装置を用いた電子機器。