

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号
特許第3816618号
(P3816618)

(45) 発行日 平成18年8月30日(2006.8.30)

(24) 登録日 平成18年6月16日(2006.6.16)

(51) Int.Cl.

F I

A 6 1 B 5/05 (2006.01)

A 6 1 B 5/05 3 5 0

G O 1 R 33/36 (2006.01)

G O 1 N 24/04 5 3 0 F

請求項の数 18 (全 11 頁)

(21) 出願番号	特願平9-26713	(73) 特許権者	594131304
(22) 出願日	平成9年2月10日(1997.2.10)		トーシバ アメリカ エムアールアイ インコーポレイテッド
(65) 公開番号	特開平9-308618		TOSHIBA AMERICA MR I , I N C .
(43) 公開日	平成9年12月2日(1997.12.2)		アメリカ合衆国、カリフォルニア州 9 4 0 8 0、サウス・サン・フランシスコ、スイート 1 0 0、ユタ・アベニュー 3 0 0、トーシバ・アメリカ・エムアールアイ・リサーチ・アンド・ディベロップメント・センター気付
審査請求日	平成16年1月23日(2004.1.23)		
(31) 優先権主張番号	599071	(74) 代理人	100058479
(32) 優先日	平成8年2月9日(1996.2.9)		弁理士 鈴江 武彦
(33) 優先権主張国	米国(US)	(74) 代理人	100084618
			弁理士 村松 貞男
			最終頁に続く

(54) 【発明の名称】 磁気共鳴イメージング装置

(57) 【特許請求の範囲】

【請求項 1】

R F コイルと、
前記 R F コイルの動作を制御する R F 回路と、
第 1 及び第 2 のポートを有し、この第 1 のポートが前記 R F 回路に接続される同調ユニットと、
前記同調ユニットから離間して設けられる前記 R F コイルを前記同調ユニットの第 2 のポートに接続する伝送線と、を具備し、
前記同調ユニットは、
互いに並列に且つインダクタに対して並列に接続された複数の容量性ブランチをそれぞれ有する第 1 及び第 2 のコンデンサバンクを含み、各容量性ブランチは電磁スイッチそして半導体スイッチと直列に接続された容量性素子を含み、

10

前記電磁スイッチは、前記 R F コイルの動作中において開状態を維持する場合における 5 0 0 ボルト以下の電圧閾値を有することを特徴とする磁気共鳴イメージング装置の R F アセンブリ。

【請求項 2】

前記電磁スイッチはリレーから成ることを特徴とする請求項 1 に記載の磁気共鳴イメージング装置の R F アセンブリ。

【請求項 3】

前記各々のコンデンサバンクは、四つの容量性ブランチを含み、当該四つの容量性ブ

20

ンチの各々は、異なる容量値を有する四つの容量性素子を有することを特徴とする請求項 1 に記載の磁気共鳴イメージング装置の R F アセンブリ。

【請求項 4】

前記容量性ブランチの電磁スイッチを開閉にするコントローラをさらに具備することを特徴とする請求項 1 に記載の磁気共鳴イメージング装置の R F アセンブリ。

【請求項 5】

R F コイルと、

前記 R F コイルの動作を制御する R F 回路と、

第 1 及び第 2 のポートを有し、この第 1 のポートが前記 R F 回路に接続される同調ユニットと、

前記同調ユニットから離間して設けられる前記 R F コイルを前記同調ユニットの第 2 のポートに接続する伝送線と、を具備し、

前記同調ユニットは、

互いに並列に且つインダクタに対して並列に接続された複数の容量性ブランチをそれぞれ有する第 1 及び第 2 のコンデンサバンクを含み、各容量性ブランチは電磁スイッチそして半導体スイッチと直列に接続された容量性素子を含む

ことを特徴とする磁気共鳴イメージング装置の R F アセンブリ。

【請求項 6】

前記電磁スイッチはリレーから成ることを特徴とする請求項 5 に記載の磁気共鳴イメージング装置の R F アセンブリ。

【請求項 7】

前記半導体スイッチは、P I N ダイオードから成ることを特徴とする請求項 5 に記載の磁気共鳴イメージング装置の R F アセンブリ。

【請求項 8】

前記電磁スイッチはリレーから成り、前記半導体スイッチは、P I N ダイオードから成ることを特徴とする請求項 5 に記載の磁気共鳴イメージング装置の R F アセンブリ。

【請求項 9】

前記各々のコンデンサバンクは、四つの容量性ブランチを含み、当該四つの容量性ブランチは異なる容量値を有する四つの対応する容量性素子を有することを特徴とする請求項 5 に記載の磁気共鳴イメージング装置の R F アセンブリ。

【請求項 10】

前記容量性ブランチの電磁スイッチおよび半導体スイッチを開閉にするコントローラをさらに具備することを特徴とする請求項 5 に記載の磁気共鳴イメージング装置の R F アセンブリ。

【請求項 11】

前記電磁スイッチは、前記 R F コイルの動作中において開状態を維持するための前記半導体スイッチよりも低い D C 制御電圧閾値を有し、

前記半導体スイッチは、前記電磁スイッチよりも短い開閉応答時間を有することを特徴とする請求項 5 に記載の磁気共鳴イメージング装置の R F アセンブリ。

【請求項 12】

磁気共鳴イメージング装置の R F コイルと整合するための同調回路を含む磁気共鳴イメージング装置の R F アセンブリであって、前記同調回路は、

互いに並列に且つインダクタに対して並列に接続された複数の容量性ブランチをそれぞれ有する第 1 及び第 2 のコンデンサバンクを含み、各容量性ブランチは電磁スイッチそして半導体スイッチと直列に接続された容量性素子を含むことを特徴とする磁気共鳴イメージング装置の R F アセンブリ。

【請求項 13】

前記電磁スイッチはリレーから成ることを特徴とする請求項 12 に記載の磁気共鳴イメージング装置の R F コイルと整合するための同調回路を含む磁気共鳴イメージング装置の R F アセンブリ。

10

20

30

40

50

【請求項 1 4】

前記半導体スイッチは P I N ダイオードから成ることを特徴とする請求項 1 2 に記載の磁気共鳴イメージング装置の R F コイルと整合するための同調回路を含む磁気共鳴イメージング装置の R F アセンブリ。

【請求項 1 5】

前記電磁スイッチはリレーから成り、前記半導体スイッチは P I N ダイオードから成ることを特徴とする請求項 1 2 に記載の磁気共鳴イメージング装置の R F コイルと整合するための同調回路を含む磁気共鳴イメージング装置の R F アセンブリ。

【請求項 1 6】

前記各々のコンデンサバンクは、四つの容量性ブランチを含み、当該四つの容量性ブランチは異なる容量値を有する四つの対応する容量性素子を有することを特徴とする請求項 1 2 に記載の磁気共鳴イメージング装置の R F コイルと整合するための同調回路を含む磁気共鳴イメージング装置の R F アセンブリ。

10

【請求項 1 7】

前記容量性ブランチの電磁スイッチおよび半導体スイッチを開閉にするコントローラをさらに具備することを特徴とする請求項 1 2 に記載の磁気共鳴イメージング装置の R F コイルと整合するための同調回路を含む磁気共鳴イメージング装置の R F アセンブリ。

【請求項 1 8】

前記電磁スイッチは、前記 R F コイルの動作中において開状態を維持するための前記半導体スイッチよりも低い D C 制御電圧閾値を有し、

20

前記半導体スイッチは、前記電磁スイッチよりも短い開閉応答時間を有することを特徴とする請求項 1 2 に記載の磁気共鳴イメージング装置の R F コイルと整合するための同調回路を含む磁気共鳴イメージング装置の R F アセンブリ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、R F コイルを備える磁気共鳴イメージング装置、特に、同 R F コイルの整合回路に関する。

【0002】

【従来の技術】

30

磁気共鳴イメージングの分野ではよく知られているように、撮影する被検体の特定の原子核を共鳴状態に選択的に励起するために R F 送信器が用いられる。励起の後に同送信器による R F 送信をオフにすると、原子核は撮影領域内に生成された静磁場方向に沿って整列した状態に戻ろうとする（緩和）。高出力の R F パルスを送信する R F 送信コイルは、一般的には撮影領域全体を取り囲むように設けられる。また、低出力の R F 信号を受信する R F 受信コイルは、理想的には撮影する被検体に近接した特定部位を取り囲むように設けられる。なお、例えば送受信切替え器によって送信と受信とを切り替え可能にするとともに R F 送信コイルと R F 受信コイルとを同一のものとして構成しても良い。

【0003】

図 4 に示すように、一般的には、R F 送信コイル（ T_x ）及び R F 受信コイル（ R_x ）はシールドルーム内に配置される。これらの R F コイルは、円筒型 M R I システムあるいは四本柱 M R I システムといった M R I 磁石構造に係る幾つかの公知の構成例のいずれにも用いることができる。上記シールドルーム内には、静磁場磁石、傾斜磁場コイル、ハウジング、そしてスライド可能な寝台が配置される。

40

【0004】

R F コイル T_x 及び R_x は、送信器及び受信器の各々に対し同調回路を介して接続される。同調回路は、R F コイル T_x 及び R_x の各々に対して設けられる。コイル R_x の同調回路は、コイル R_x の表面上に設けられ、低電圧（高々 30 ボルト）、低電流の可変容量（バラクタ）ダイオード型の同調回路により構成される。一方、コイル T_x に同調回路を設けること、すなわちコイルの表面上に同調回路を設けること、又は伝送線によってコイル

50

に接続される同調回路を設けることはコスト高となる。したがって、コイル T_x における同調は、固定同調にすることもある。

【0005】

従来から知られているように、同調回路は、電圧定在波比(VSWR)が理想的には1となるように、又、そのインピーダンスがRFコイルのインピーダンスに等しくなるように、整合を行うよう設計されている。このVSWRが1であれば、伝送線上における電力の反射(損失)がなく、これにより良好な送信効率が得られる。

【0006】

図5に示される回路図においては、同調調整はコイル T_x 又は R_x から離れた同調回路20によって行われるものとなっている。この回路は、米国特許第4,827,219号明細書に記載された遠隔同調回路とほぼ同様のものである。同調回路20は、直列接続のコンデンサ $C_1 \sim C_3$ 、並列接続のインジケータ L_1 及び L_2 、そして並列接続の可変コンデンサ C_4 及び C_5 を含む。図5において、同調は、ステップモータ22及び24によりコンデンサ C_4 及び C_5 の容量を変化させることによって行われる。

10

【0007】

図5に示されるような同調回路においては、ステップモータ22又は24は、可変コンデンサ(C_4 又は C_5)の各々に作用するおよそ300~600通りのステップ値を提供する。これにより、MRI技術者は少なくとも90,000通りの異なる「同調」の組合せを得ることができる。

【0008】

90,000通りの同調の組合せによれば、そのRFコイルのVSWRをほぼ1にすることができる少なくとも一つの組合せが存在する見込みが大きくなる。しかしながら、90,000通りにも及ぶ組合せを調べることは多大な時間を必要とする上、その労力が結果に見合わない場合もある。

20

【0009】

さらに、図5の同調回路は、可変コンデンサ C_4 、 C_5 を調整するための高価なステップモータを含んでいる点において不利がある。また、これら可変コンデンサは、RF送信期間中における高電圧に耐え得る例えば1000ボルト[rms]の高電圧素子であって、高価である。

【0010】

【発明が解決しようとする課題】

本発明は上述した事情を考慮してなされたものであり、その目的は、迅速に回路を同調状態に収束させることができる安価な構成の同調回路を備えた磁気共鳴イメージング装置を提供することにある。

30

【0011】

【課題を解決するための手段】

上記課題を解決し目的を達成するために本発明は次のように構成されている。

【0012】

すなわち、本発明による磁気共鳴イメージング装置の同調回路においては、並列バンク内に配列され、固定値(容量)の安価なコンデンサ(以下、単に「固定コンデンサ」という)が、上記高電圧の可変コンデンサの代わりに設けられる。ここで、ひとつの実施形態では、並列に接続される4つの固定コンデンサが各々のバンクに設けられる。各々の固定コンデンサは相応する選択回路の各々に対して直列に接続される。この選択回路は高価なステップモータの代わりに設けられるものであって例えばリレー及びPINダイオードから構成される。

40

【0013】

PINダイオード及びリレーはスイッチ制御器により制御される。特定の固定コンデンサに対応するPINダイオード及びリレーの両者が短絡した状態において、これらPINダイオード及びリレーによって制御される当該固定コンデンサは同調インピーダンスを与えるように働く。上記短絡状態にない場合、固定コンデンサは同調インピーダンスに寄与し

50

ない。後述するが、P I Nダイオード及びリレーを用いることにより、R Fコイルを同調するコンデンサの最適な組合せを見つけることができる。

【 0 0 1 4 】

また、各々バンクが4つのコンデンサを含み、これら4つコンデンサの接続に応じて各々のバンクが16の離散的なコンデンサ値を与える実施形態では、各々の「ステップ」(すなわち同調回路全体のリアクタンスに寄与する素子としてのコンデンサが追加され或いは取り除かれる場合をいう)のリアクタンス値が、適確で最適なV S W R状態を提供し得ない場合がある。そこで本発明において、R F電力の反射または損失を補償するための180° R Fフリップ角の調整を行うようにしても良い。

【 0 0 1 5 】

【発明の実施の形態】

以下、図面を参照しながら本発明の実施形態を説明する。

【 0 0 1 6 】

図1は本発明に係る磁気共鳴イメージング装置が具備する遠隔同調回路30を示す回路図である。この遠隔同調回路30は、図4に示した同調回路の代わりに設けられる。

【 0 0 1 7 】

送信及び受信コイル(T_x / R_x コイル)には、コンデンサ C_s が直列に接続されるとともにコンデンサ C_p が並列に接続される。これらは、同コイルと共に送受信コイル基盤上に配置される。このコイル基盤は、伝送線32を介して遠隔同調回路30に接続される。遠隔同調回路30は、伝送線32対し直列に接続される3つの直列コンデンサ C_1 、 C_7 、 C_{13} を含んでいる。直列コンデンサ C_1 と C_7 の間には、インダクタンス L_1 及びオフセットコンデンサ C_{12} に対して並列な第1のコンデンサバンク34が接続される。直列コンデンサ C_7 と C_{13} の間には、インダクタンス L_2 及びオフセットコンデンサ C_{15} に対して並列な第2のコンデンサバンク36が接続される。そして C_7 とは反対側の C_{13} の一端は、図4において示したような送信器又は受信器に対し伝送線を介して接続される。

【 0 0 1 8 】

図1の例において、コンデンサバンク34および36の各々は4つの容量性ブランチ(誘導性ブランチ)を含んでいる。このような容量性ブランチは、複雑さの度合い又は要求精度若しくは同調性能の度合いに応じて、4つよりも多く又は少なく設けられても良い。例えば、2つのバンクの各々に設けられる4つのブランチは、各々が8ビットの同調を提供する。ブランチ(又はバンク)をより多く設ければ、より多くの同調の組合せを提供できるが、同調のタイミング及び複雑さも増してしまう。各々の容量性ブランチは、容量が固定値の安価なコンデンサ(以下、「固定コンデンサ」という)と、リレースイッチと、P I Nダイオードとが直列に接続されて構成されている。1つのバンク内において4つの容量性ブランチを構成する4つの離散的なコンデンサは、各々が例えば20, 40, 80, 160ピコファラドといった異なる値を有する。しかしながら本発明はこれらの値又はその他特定の値に限定されない。また容量性ブランチの数及びその配置も任意である。スイッチコントローラ38は、P I Nダイオードのバイアス制御及びリレー $K_1 \sim K_8$ の制御を行う。

【 0 0 1 9 】

当業者にとっては明らかであるが、特定の容量性ブランチのP I Nダイオード及びリレーがON状態にあるとき、この容量性ブランチ上のコンデンサ($C_2 \sim C_5$ 、 $C_8 \sim C_{11}$ のいずれか)は、相応するインダクタ(L_1 、 L_2 のいずれか)および相応するオフセットコンデンサ(C_{15} 、 C_{12} のいずれか)に対し並列に接続されることになる。インダクタ L_1 に並列接続されるバンク34の全キャパシタンスは、リレー($K_1 \sim K_4$)及びP I Nダイオード($C_{R1} \sim C_{R4}$)がON状態にある容量性ブランチのコンデンサ(すなわち $C_2 \sim C_5$ のうちの1つあるいは複数)の値の総和となる。同様に、バンク36のキャパシタンスは、リレー($K_5 \sim K_8$)及びP I Nダイオード($C_{R5} \sim C_{R8}$)がON状態にある容量性ブランチのコンデンサ(すなわち $C_8 \sim C_{11}$ のうちの1つあるいは

10

20

30

40

50

は複数)の値の総和となる。スイッチコントローラ38は、バンク34及び36の各々のキャパシタンスを変化させるため8つのリレーK1~K8及び8つのPINダイオードCR1~CR8を制御する。これにより当該遠隔同調回路30は、VSWRを1に最も近く整合可能とする8ビットの(又は256通りの組合せの)同調を行うことができる。

【0020】

本実施形態は、リレーK1~K8とPINダイオードCR1~CR8を組み合わせるという好ましい構成を有している。図2は、このような構成に係る容量性ブランチを示す回路図である。上述したように、図2上に示されるコンデンサC2は固定値(容量)のコンデンサである。このコンデンサC2は、これがインダクタL1に対して並列に接続されるとき、送信器又は受信器に対しRFコイル T_x 又は R_x を整合させるための遠隔同調回路30の同調インピーダンスに寄与する。リレーK1は、以下のような2つの電気的特性を有している。すなわち、(1)“オープン(開)”状態を維持するために高電圧(DC)

10

(2)“オープン(開)からクローズ(閉)”への応答時間が遅い。この応答時間は0.01~0.10秒のオーダーである。

【0021】

一方、PINダイオードCR1は、以下のような2つの電気的特性を有している。すなわち、

(1)応答時間が非常に早い。この応答時間は10~100マイクロ秒のオーダーである。

20

(2)高出力のRF送信期間中においてオープン(開)状態を維持するために500~1,600ボルトあるいはそれ以上のDCを必要とする。

【0022】

本発明は、リレーK1とPINダイオードCR1とを直列に接続することにより、上記2つの段落中において各々(1)に示した好ましい特性が得られる一方、同様に上記各々(2)に示した好ましくない特性による影響を抑えることができるという利点がある。例えば図2において、PINダイオードCR1を除くリレーK1のみがコンデンサに接続されていると仮定する。この場合、コンデンサC2のスイッチコントローラによりリレーK1を閉じ(0.01~0.10秒)で試験し、再度リレーK1を開く(再度0.01~0.10秒を要する)という過程を経る。そしてこの過程は比較的長時間がかかる。何故なら、最良な同調を得るための全ての可能性を「試験」するために、特にスイッチコントローラは256通りの組合せに係るスイッチングを行わなければならないためである。この過程は、スイッチングを行うだけで(256の組合せ) $\times$ (0.01~0.10秒)=2.56~25.6秒を要する。

30

【0023】

さらに、電気機械的なデバイスであるリレーは半導体スイッチに比べて比較的寿命が短い。例えば、1日あたり10回の T_x コイルの同調を行なう1つのリレーを100万サイクルと見積もった場合、同調のためにこのリレーを単体で用いたと、391日の使用で100万サイクルに達する。

【0024】

リレーK1ではなくPINダイオードCR1をコンデンサC2に接続すれば、上述した過程に要する時間は短縮できる。この場合、各々のPINダイオードのスイッチングの発生は10~100マイクロ秒毎となる。しかしながら、同調のための最良の整合を行うためにコンデンサC2をインダクタL1から切り離す必要がある場合において、 T_x コイルによる高出力のRF送信期間中にPINダイオードCR1はOFF状態を保持しなければならない。この送信期間中は、オープン(開)状態を保持するために500~1,600ボルトのDCをPINダイオードに供給しなければならない。このように、PINダイオードは高速に動作するが、その一方でRF送信期間中に高電圧のDCを必要とする。

40

【0025】

本発明によれば、リレーK1~K8およびPINダイオードCR1~CR8は、高電圧

50

を要せずに良好なスイッチング速度を得るために共用される。同調を行い、「固定」同調の送信コイルを整合する際には、リレー K 1 ~ K 8 の全てを初期状態においてクローズする（閉じる）ことにより、P I N ダイオード C R 1 ~ C R 8 を最良な整合に向けて容量性ブランチを試験するための O N / O F F スイッチとして用いることができる。これら P I N ダイオードの応答時間はリレー K 1 ~ K 8 に比べて急速であるため、スイッチコントローラ 3 8 は、 T_x / R_x コイルを送信器または受信器に整合させるためのコンデンサ C 2 ~ C 5 および C 8 ~ C 1 1 の最適な組合せを迅速に見つけることができる。

【0026】

コンデンサの最適な組合せを見つけるためにスイッチコントローラが要する最大時間は、P I N ダイオードの応答時間の 2 5 6 倍となる（他の外的要因は無視した場合）。勿論、この 2 5 6 という数字は、例えば米国特許第 5, 4 8 3, 1 5 8 号明細書に記載の電動可変コンデンサ同調回路といった高速化アルゴリズムにより低減できる。

10

【0027】

最適なコンデンサの組合せ（C 2 ~ C 5 および C 8 ~ C 1 1）が決定されると、当該組合せは記録され、P I N ダイオードは、その全てがクローズ（閉）する（電氣的に短絡する）ように順バイアスされる。ここでスイッチコントローラは、整合のためのコンデンサ（C 2 ~ C 5 及び C 8 ~ C 1 1）の適切な組合せを供給するため上記記録された組合せをリレー K 1 ~ K 8 に対して送る。そして M R I のスキャンを開始する。かくしてリレーは低電圧の D C（リレー用の電源を用いた場合で通常 5 ~ 2 8 V）により R F 送信期間中にオープン（開）状態を維持することができる。またオープン状態を保持するのに高電圧の D C を要する P I N ダイオードは全てクローズ（閉）である。したがって、潜在的に危険であり高価であるとされる高電圧の D C を避けることができる。

20

【0028】

ここで例えば、図 1 に示される特定の T_x / R_x コイルにおいて、最適な同調条件を得るためにコンデンサ C 3 及び C 4 をコンデンサバンク 1 において並列接続し、コンデンサ C 1 0 をコンデンサバンク 2 において単独で接続する場合を考える。初期状態においては、当然ながら（本装置の）計算機は最適な組合せを認識し得ない。そこで、かかる組合せの「整合」クエリーを開始する。計算機は、リレー K 1 ~ K 8 をスイッチングさせ、C 3 / C 4 および C 1 0 の状態を検出するため 2 5 6 通りの可能な組合せを調べることによって最適な状態を特定できる。しかしながら、これにはかなりの時間を要する。そこで、スイッチコントローラ 3 8 は、リレー K 1 ~ K 8 の全てを短絡させ、そして P I N ダイオード C R 1 ~ C R 8 をスイッチングさせ、2 5 6 通りの組合せを調べることにより最も低い V S W R を求めるための試験を行う。各々の P I N ダイオードの応答時間は比較的短時間であるため、計算機は当該処理を迅速に行うことができる。計算機は、バンク # 1 のコンデンサ C 3 および C 4 と、バンク # 2 において単独のコンデンサ C 1 0 との並列な組合せが、最も低い V S W R（およそ 1）を提供することを認識すると、全ての P I N ダイオード C R 1 ~ C R 8 を閉じる、すなわち高出力の R F 送信期間中においてこれらを「オープン（開）」状態に保持させないようにし、これに代わりバンク # 1 においてリレー K 2 および K 3 のみの閉状態を保持することによって C 3 および C 4 を L 1 に接続するとともにバンク # 2 においてリレー K 7 のみの閉状態を保持することによって C 1 0 を L 2 に接続する。そして R F 送信を開始する。オープン（開）状態においてリレーは高電圧の D C を必要としないので、本実施形態の遠隔同調回路 3 0 は、R F 送信期間中において高電圧の D C を必要としない。それと同時に、最適な整合状態を見つけるためにリレーではなく高速の P I N ダイオードを用いているので、高速に最適整合条件を見つけることができる。

30

40

【0029】

ところで本発明において、容量性又は誘導性の値、1 バンク当たりのコンデンサ数、ウェイティング、あるいはコンデンサ値のステップサイズは特定の値に限定されず、R F コイルに適した値は、従来から知られている手法により決定できる。本発明の容量性又は誘導性は特定の値に限定されないが、特定周波数における V S W R の適用範囲に対する適値は、回路のインピーダンス及び反射の数値解析により決定できる。これら容量性又は誘導性

50

の値は、特定の R F コイルの型又は R F コイル同調回路のインダクタンス値又はキャパシタンス値に対して独立したものである。R F 同調回路の出力インピーダンスまたは反射の作用がこれに関係する。これらのインピーダンス値を決定する一つの方法として、ヴァン・ヘテレン他による米国特許第 5, 483, 158 号（特に数式 2 ~ 9 に関する記述）に記載の方法がある。

【0030】

図 3 は、遠隔同調回路 30 をより詳細に示す図である。図 3 に示される部分で図 1 と同一の部分には同一の参照数字が付してある。特に図 3 においては、P I N ダイオード C R 1 ~ C R 8 およびリレー K 1 ~ K 8 の状態を制御するための、コンデンサブリッジに対するスイッチコントローラ 38 の接続を示している。また図 3 は、リレー駆動コイルがオフ（de-energized）された際に生じる戻り起電力を抑制するダイオード C R 9 ~ C R 16 を示している。戻り起電力は、これが抑制されない場合、コントローラに対しダメージを与える恐れがある。インダクタ L 3 ~ L 10 は、スイッチコントローラ 38 または他の回路内の（容量性又は誘導性の）無効インピーダンスを遮断する。この無効インピーダンスは P I N ダイオードの動作に対して干渉し得る。P I N ダイオードは、これが逆バイアスされた場合には、微小容量のコンデンサ（およそ 2 p f）および高抵抗の抵抗器（100 K Ω 以上）として作用する。これ（P I N ダイオードが持つ）微小領域及び高抵抗）以外のいかなる寄生無効成分も適切な同調動作を阻害するであろう。そしてインダクタ L 3 ~ L 10 は、このような無効インピーダンス（寄生無効成分）を遮断する。

【0031】

別の観点から見た発明によれば、R F 送信条件を上述した場合よりも最適なレベルに同調できる。コンデンサは、1 バンクあたりに離散的な数だけ設けられるため、コイルを同調させるためにコントローラが使用可能な「ステップ」数が限定される。その結果、コイルを同調させるため可能な限り最適（best-possible）のコンデンサの組合せが得られたとしても、これが最適な V S W R 状態を与えるとは限らない。このことは、1 バンク当たりのコンデンサ数を最少とし、バンク数も最少とした場合（応じて同調可能な「ステップ」数もわずかなとなる）にしばしば起こり得る。この場合、R F 電力の反射もしくは損失を補償するために、R F コイルからの R F 送信を受ける原子核のフリップ角を調整すると良い。これは一般に、B 1 磁場の強度を調整（これに限定されないが）することによって行われる。

【0032】

本発明は上述した実施形態に限定されず種々変形して実施可能である。

【0033】

【発明の効果】

以上説明したように本発明によれば、迅速に回路を同調状態に収束させることができる安価な構成の同調回路を備えた磁気共鳴イメージング装置を提供できる。

【図面の簡単な説明】

【図 1】本発明による磁気共鳴イメージング装置の実施形態の概略構成を示す図。

【図 2】実施形態の誘導性ブリッジを示す回路図。

【図 3】実施形態の遠隔同調回路をより詳細に示す図。

【図 4】従来例に係る磁気共鳴イメージング装置の概略構成を示すブロック図。

【図 5】従来例に係る同調回路の構成を示す図。

【符号の説明】

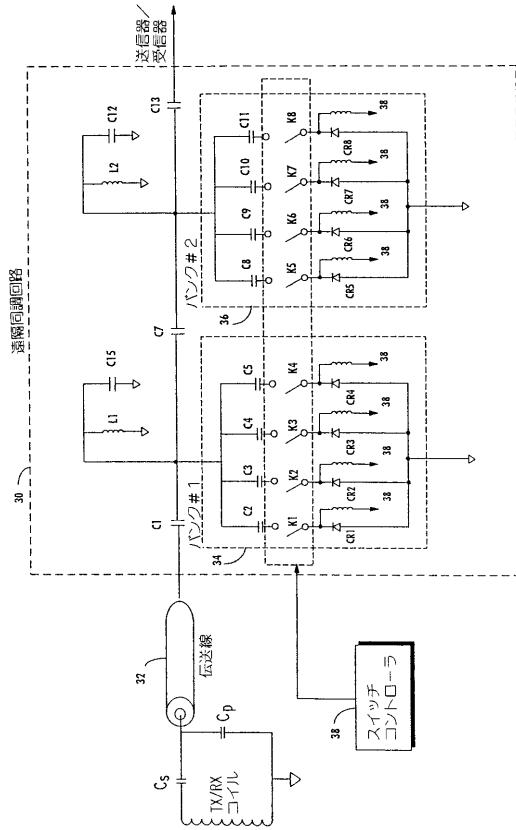
30 ... 遠隔同調回路

32 ... 伝送線

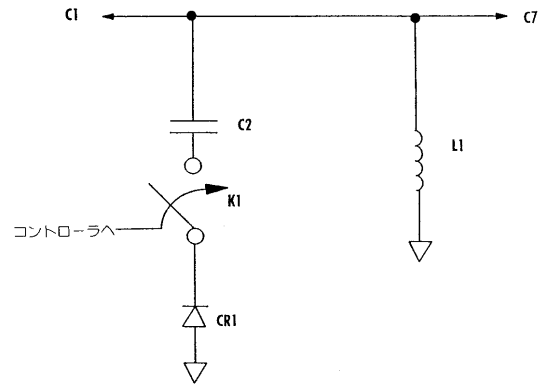
34、36 ... コンデンサバンク

38 ... スwitchコントローラ

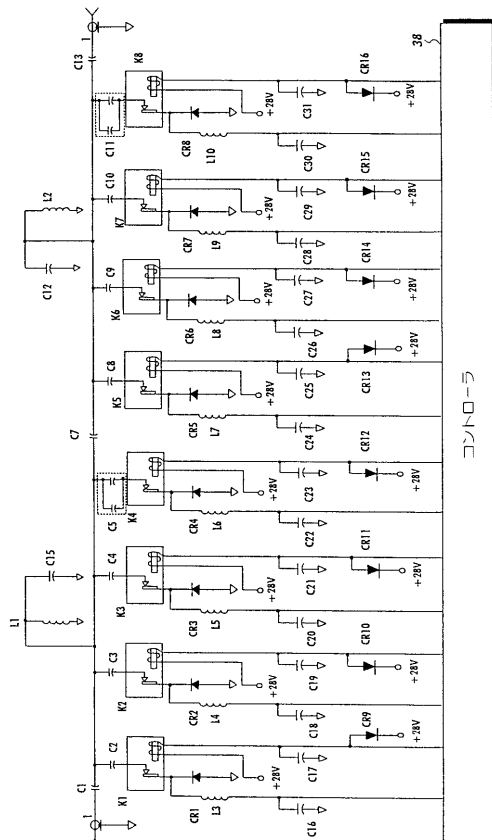
【図 1】



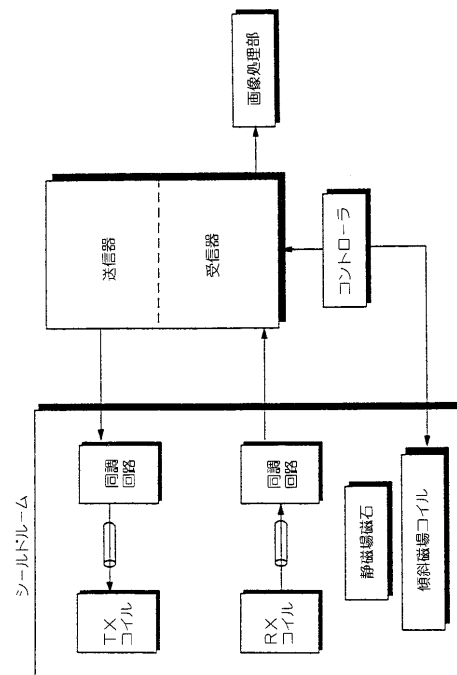
【図 2】



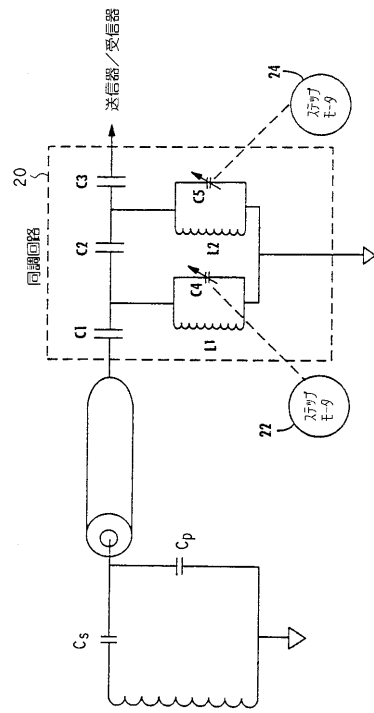
【図 3】



【図 4】



【 図 5 】



フロントページの続き

- (74)代理人 100068814
弁理士 坪井 淳
- (74)代理人 100092196
弁理士 橋本 良郎
- (74)代理人 100095441
弁理士 白根 俊郎
- (72)発明者 ミツアキ・アラカワ
アメリカ合衆国、カリフォルニア州 9 4 0 1 0、ヒルスバロウ、レイク・ビュー・ドライブ 1
0 0 5
- (72)発明者 ジョン・ジー・ヴァン・ヘーテレン
アメリカ合衆国、カリフォルニア州 9 4 4 0 4、フォスター・シティー、ステイセイル・コート
3 1 1
- (72)発明者 ジョーゼフ・ダブリュ・カールソン
アメリカ合衆国、カリフォルニア州 9 4 7 0 8、ケンジントン、ケンブリッジ・アベニュー 2
4 0
- (72)発明者 レオン・カウフマン
アメリカ合衆国、カリフォルニア州 9 4 1 1 8、サンフランシスコ、シックスティーンズ・アベ
ニュー 1 2 7
- (72)発明者 アイナー・タピオ
アメリカ合衆国、カリフォルニア州 9 4 0 4 0、マウンテン・ビュー、アイヒラー・ドライブ
9 4 1

審査官 伊藤 幸仙

- (56)参考文献 特開平 0 7 - 2 0 4 1 7 7 (J P , A)
特開昭 6 4 - 0 4 3 2 4 1 (J P , A)
特開平 0 6 - 3 0 2 2 6 2 (J P , A)
特開平 0 7 - 2 0 4 1 7 8 (J P , A)
特表平 1 1 - 5 0 2 0 1 7 (J P , A)
米国特許第 5 6 7 0 8 8 1 (U S , A)

(58)調査した分野(Int.Cl. , D B名)

A61B 5/055