

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 2 区分

【発行日】平成 24 年 5 月 10 日 (2012.5.10)

【公表番号】特表 2009-508322 (P2009-508322A)

【公表日】平成 21 年 2 月 26 日 (2009.2.26)

【年通号数】公開・登録公報 2009-008

【出願番号】特願 2008-514820 (P2008-514820)

【国際特許分類】

H 0 1 L 21/02 (2006.01)

H 0 1 L 27/12 (2006.01)

H 0 1 L 21/336 (2006.01)

H 0 1 L 29/786 (2006.01)

H 0 1 L 21/338 (2006.01)

H 0 1 L 29/778 (2006.01)

H 0 1 L 29/812 (2006.01)

H 0 1 L 27/095 (2006.01)

【F I】

H 0 1 L 27/12 B

H 0 1 L 29/78 6 2 7 D

H 0 1 L 29/80 H

H 0 1 L 29/80 E

【手続補正書】

【提出日】平成 24 年 3 月 15 日 (2012.3.15)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

印刷可能な半導体素子を製造するための方法であって、

(1 1 1) 方位を有し、且つ、外面を有するシリコンウエハを設けるステップと、

前記シリコンウエハの前記外面上に複数の凹状形態部を形成するステップであって、前記凹状形態部の各々が、露出したシリコンウエハの底面及び側面を有する、該ステップと

、

前記凹状形態部の前記側面の少なくとも一部をマスキングするステップと、

前記複数の凹状形態部の間をエッチングするステップであって、該エッチングが前記シリコンウエハの < 1 1 0 > 方位に沿って発生することによって前記印刷可能半導体素子が製造される、該ステップと、

を含む方法。

【請求項 2】

前記エッチングが、前記シリコンウエハの < 1 1 1 > 方位よりも速い速度で、前記シリコンウエハの < 1 1 0 > 方位に沿って進行する、あるいは、前記エッチングが、前記シリコンウエハの < 1 1 1 > 方位に沿って進行しない、請求項 1 に記載の方法。

【請求項 3】

前記複数の凹状形態部の間をエッチングする前記ステップが、隣接する凹状形態部間で前記シリコンウエハの < 1 1 0 > 方位に沿って進行することによって、前記隣接する凹状形態部の間に位置する前記印刷可能半導体素子を少なくとも部分的にアンダーカットする

、請求項 1 に記載の方法。

【請求項 4】

前記凹状形態部が、互いに離間した第 1 及び第 2 のチャンネルを備え、前記複数の凹状形態部の間をエッチングする前記ステップが、前記シリコンウエハの < 1 1 0 > 方位に沿って前記第 1 のチャンネルから前記第 2 のチャンネルへと進行することによって、前記第 1 及び第 2 のチャンネル間の前記印刷可能半導体素子の少なくとも一部をアンダーカットする、請求項 1 に記載の方法。

【請求項 5】

前記外面上に前記複数の凹状形態部を形成する前記ステップの後に、前記シリコンウエハの前記外面上に熱酸化物層を成長させるステップを更に含む、請求項 1 に記載の方法。

【請求項 6】

前記印刷可能半導体素子を前記シリコンウエハから切り離すステップを更に含む、請求項 1 に記載の方法。

【請求項 7】

前記シリコンウエハがバルクシリコンウエハである、請求項 1 に記載の方法。

【請求項 8】

印刷可能半導体構造であって、

印刷可能半導体素子と、

前記印刷可能半導体素子に対して接続されており、マザーウエハに対して接続された第 1 のブリッジ素子と、を備え、

前記印刷可能半導体素子及び前記第 1 のブリッジ素子が前記マザーウエハから少なくとも部分的にアンダーカットされており、

前記印刷可能半導体素子を転写デバイスと接触させることにより前記第 1 のブリッジ素子を破断させることができ、それにより、前記印刷可能半導体素子を前記マザーウエハから切り離す、印刷可能半導体構造。

【請求項 9】

前記転写デバイスがエラストマスタンプである、請求項 8 に記載の印刷可能半導体構造。

【請求項 10】

前記印刷可能半導体素子及び前記第 1 のブリッジ素子が前記マザーウエハから完全にアンダーカットされる、請求項 8 に記載の印刷可能半導体構造。

【請求項 11】

前記第 1 のブリッジ素子、前記印刷可能半導体素子、及び、前記マザーウエハが、単一半導体構造を構成する、請求項 8 に記載の印刷可能半導体構造。

【請求項 12】

前記第 1 のブリッジ素子が、前記印刷可能半導体素子の第 1 の端部に対して接続される、請求項 8 に記載の印刷可能半導体構造。

【請求項 13】

前記印刷可能半導体素子が第 1 の平均幅を有し、前記第 1 のブリッジ素子が、前記第 1 の平均幅よりも少なくとも 1 . 5 倍小さい第 2 の平均幅を有する、請求項 8 に記載の印刷可能半導体構造。

【請求項 14】

前記マザーウエハから少なくとも部分的にアンダーカットされる第 2 のブリッジ素子を更に備え、

前記第 2 のブリッジ素子が、前記印刷可能半導体素子に対して接続されており、前記マザーウエハに対して接続されており、

前記印刷可能半導体素子を転写デバイスと接触させることにより前記第 2 のブリッジ素子を破断することができる、請求項 8 に記載の印刷可能半導体構造。

【請求項 15】

前記印刷可能半導体素子が、第 1 の端部及び第 2 の端部で終端する長手方向主軸線に沿

って所定の長さにわたって延びる半導体リボンを備え、

前記第 1 のブリッジ素子が前記第 1 の端部に対して接続され、前記第 2 のブリッジ素子が前記第 2 の端部に対して接続される、請求項 1 4 に記載の印刷可能半導体構造。

【請求項 1 6】

前記第 1 のブリッジ素子、前記第 2 のブリッジ素子、前記半導体リボン、及び、前記マザーウエハがモノリシックな半導体構造である、請求項 1 5 に記載の印刷可能半導体構造。

【請求項 1 7】

前記第 1 の端部が第 1 の断面積を有し、前記第 2 の端部が第 2 の断面積を有し、

前記第 1 のブリッジ素子が、前記第 1 の端部の前記第 1 の断面積の 5 0 % よりも少ない断面部分に対して接続され、

前記第 2 のブリッジ素子が、前記第 2 の端部の前記第 2 の断面積の 5 0 % よりも少ない断面部分に対して接続されている、請求項 1 5 に記載の印刷可能半導体構造。

【請求項 1 8】

前記第 1 及び第 2 のブリッジ素子が、約 1 0 0 ナノメートルから約 1 0 0 0 ミクロンの範囲から選択される平均幅と、約 1 ナノメートルから約 1 0 0 0 ミクロンの範囲から選択される平均厚さと、約 1 0 0 ナノメートルから約 1 0 0 0 ミクロンの範囲から選択される平均長さとを有する、請求項 1 4 に記載の印刷可能半導体構造。

【請求項 1 9】

印刷可能半導体素子を転写デバイスに対して転写する方法であって、

印刷可能半導体素子を備える印刷可能半導体素子構造と、前記印刷可能半導体素子に接続され且つマザーウエハに接続される少なくとも一つのブリッジ素子とを設けるステップであって、前記印刷可能半導体素子及び前記ブリッジ素子が前記マザーウエハから少なくとも部分的にアンダーカットされる、該ステップと、

前記印刷可能半導体素子を、接触面を有する転写デバイスと接触させるステップであって、前記接触面と前記印刷可能半導体素子との間の接触が前記印刷可能半導体素子を前記接触面に結合させるステップと、

前記ブリッジ素子の破断を行なうように前記転写デバイスを移動させ、それにより、前記印刷可能半導体素子を前記マザーウエハから前記転写デバイスへと転写させるステップと、

を含む方法。

【請求項 2 0】

前記転写デバイスが形状適合可能な転写デバイスであり、

前記コンフォーマブル転写デバイスの前記接触面と前記印刷可能半導体素子の外面との間で形状適合接触が確立される、請求項 1 9 に記載の方法。

【請求項 2 1】

基板の受容面上に印刷可能半導体素子を組み立てるための方法であって、

印刷可能半導体素子と、前記印刷可能半導体素子に接続され且つマザーウエハに接続される第 1 のブリッジ素子とを設けるステップであって、前記印刷可能半導体素子及び前記第 1 のブリッジ素子が前記マザーウエハから少なくとも部分的にアンダーカットされる、該ステップと、

前記印刷可能半導体素子を、接触面を有する、形状適合可能な転写デバイスと接触させるステップであって、前記接触面と前記印刷可能半導体素子との間の接触が前記印刷可能半導体素子を前記接触面に結合させる、該ステップと、

前記第 1 のブリッジ素子の破断を行なうように前記形状適合可能な転写デバイスを移動させるステップであって、それにより、前記印刷可能半導体素子を前記マザーウエハから前記形状適合可能な転写デバイスへと転写させ、その結果、その上に前記印刷可能半導体素子が配置される前記接触面を形成するステップと、

前記接触面上に配置された前記印刷可能半導体素子を前記基板の前記受容面と接触させるステップと、

前記形状適合可能な転写デバイスの前記接触面と前記印刷可能半導体素子とを分離させるステップであって、前記印刷可能半導体素子が前記受容面上へ転写されることによって、前記基板の前記受容面上に前記印刷可能半導体素子を組み立てる、該ステップと、を含む方法。