



(12) 发明专利申请

(10) 申请公布号 CN 112769434 A

(43) 申请公布日 2021.05.07

(21) 申请号 202011485524.6

(22) 申请日 2020.12.16

(71) 申请人 中国电子科技集团公司第五十八研究所

地址 214000 江苏省无锡市滨湖区惠河路5号

(72) 发明人 康明超 孔祥艺 丁宁 程绪林

(74) 专利代理机构 无锡派尔特知识产权代理事务所(普通合伙) 32340

代理人 杨立秋

(51) Int.Cl.

H03M 1/10 (2006.01)

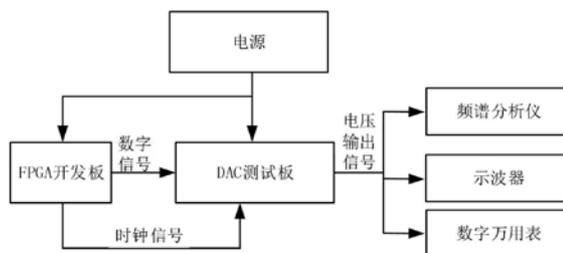
权利要求书1页 说明书3页 附图1页

(54) 发明名称

一种基于FPGA的高精度DAC测试系统

(57) 摘要

本发明公开一种基于FPGA的高精度DAC测试系统,属于半导体芯片测试领域。基于FPGA的高精度DAC测试系统,包括FPGA开发板、电源、DAC测试板、频谱分析仪、示波器和数字万用表;所述电源与所述FPGA开发板和所述DAC测试板连接,向其提供稳定电压;所述FPGA开发板向所述DAC测试板发送并行的数字信号和时钟信号,所述DAC测试板将数字信号转换成模拟量输出;所述DAC测试板分别与所述频谱分析仪、所述示波器和所述数字万用表连接,用于分析输出的模拟量。本发明采用FPGA的设计技术,能够完成数模转换器的静态参数测试和动态参数测试,提高数模转换器测试效率的同时、可根据实际测试需求扩展测试功能,并具有较低的测试成本。



1. 一种基于FPGA的高精度DAC测试系统,其特征在于,包括FPGA开发板、电源、DAC测试板、频谱分析仪、示波器和数字万用表;

所述电源与所述FPGA开发板和所述DAC测试板连接,向其提供稳定电压;所述FPGA开发板向所述DAC测试板发送并行的数字信号和时钟信号,所述DAC测试板将数字信号转换成模拟量输出;

所述DAC测试板分别与所述频谱分析仪、所述示波器和所述数字万用表连接,用于分析输出的模拟量。

2. 如权利要求1所述的基于FPGA的高精度DAC测试系统,其特征在于,所述FPGA开发板包括主控制器模块FPGA芯片、稳压电源模块、RAM存储器模块、FLASH存储器模块、有源晶振模块和JTAG接口模块;

所述稳压电源模块分别与主控制器模块FPGA芯片、RAM存储器模块、FLASH存储器模块、有源晶振模块和JTAG接口模块相连;

所述主控制器模块FPGA芯片分别与RAM存储器模块、FLASH存储器模块、有源晶振模块和JTAG接口模块相连。

3. 如权利要求2所述的基于FPGA的高精度DAC测试系统,其特征在于,所述主控制器模块FPGA芯片包括数字信号发生器、嵌入式存储器和高速I/O端口;其中,

所述信号发生器包括依次相连的频率寄存器、相位寄存器、正弦ROM查找表和D/A转换器。

4. 如权利要求2所述的基于FPGA的高精度DAC测试系统,其特征在于,所述有源晶振模块为50MHz高精度有源晶振模块。

一种基于FPGA的高精度DAC测试系统

技术领域

[0001] 本发明涉及半导体芯片测试技术领域,特别涉及一种基于FPGA的高精度DAC测试系统。

背景技术

[0002] 近些年来,随着集成电路的飞速发展,数字信号处理技术得到了越来越广泛的应用。与模拟信号处相比,数字信号处理有很多优点,例如数字系统的性能和电压、工艺、温度等的变化不太敏感;数字电路易于进行自动化设计,使复杂系统的实现成为可能;数字系统有很好的可编程性,因此系统的功能可以灵活多样;数字信号易于存储以及传输;另外,随着CMOS制造工艺的发展,数字电路的速度将变得更快,功耗也会更低。但是,几乎所有来自自然界中的物理信号都是模拟信号,例如温度、语音、图像等等。计算机中数字信号和自然界的模拟信号通过ADC和DAC相互转换,在一个典型的信号处理系统中,数字信号处理部分往往处于系统的核心,完成大部分的信号计算处理。而模拟部分则处于系统的外围,ADC和DAC则是模拟信号和数字信号之间,起着关键的桥梁作用。集成电路的飞速发展,DAC也得到广泛的应用,尤其是高速、高精度DAC在电子产品中更是得到广泛的需求。同时,对DAC技术的测试进度、测试方法、测试条件等都提出了更严格的要求。

[0003] 大规模的半导体芯片生产中,芯片测试普遍采用自动测试设备(ATE),ATE是一套由计算机控制的高性能测试装置,对于DAC,主要是使用ATE的数字波形发生器提供输入信号,用内置ADC采集被测DAC的模拟输出并作计算和评价。然而,由于系统复杂的结构十分复杂,使得高精度ATE的造价相当高昂,而且随着半导体工艺和设计水平的提高,芯片性能也不断提升,用于测试这些芯片的ATE也要更高的精度才能满足测试需要,这将进一步增加芯片成本。

发明内容

[0004] 本发明的目的在于提供一种基于FPGA的高精度DAC测试系统,具有能够完成数模转换器的静态和动态参数测试,提高数模转换器测试效率的同时,可根据测试需求扩展功能,并很大程度上降低测试成本。

[0005] 为解决上述技术问题,本发明提供了一种基于FPGA的高精度DAC测试系统,包括FPGA开发板、电源、DAC测试板、频谱分析仪、示波器和数字万用表;

所述电源与所述FPGA开发板和所述DAC测试板连接,向其提供稳定电压;所述FPGA开发板向所述DAC测试板发送并行的数字信号和时钟信号,所述DAC测试板将数字信号转换成模拟量输出;

所述DAC测试板分别与所述频谱分析仪、所述示波器和所述数字万用表连接,用于分析输出的模拟量。

[0006] 可选的,所述FPGA开发板包括主控制器模块FPGA芯片、稳压电源模块、RAM存储器模块、FLASH存储器模块、有源晶振模块和JTAG接口模块;

所述稳压电源模块分别与主控制器模块FPGA芯片、RAM存储器模块、FLASH存储器模块、有源晶振模块和JTAG接口模块相连；

所述主控制器模块FPGA芯片分别与RAM存储器模块、FLASH存储器模块、有源晶振模块和JTAG接口模块相连。

[0007] 可选的,所述主控制器模块FPGA芯片包括数字信号发生器、嵌入式存储器和高速I/O端口;其中,

所述信号发生器包括依次相连的频率寄存器、相位寄存器、正弦ROM查找表和D/A转换器。

[0008] 可选的,所述有源晶振模块为50MHz高精度有源晶振模块。

[0009] 本发明提供了一种基于FPGA的高精度DAC测试系统,包括FPGA开发板、电源、DAC测试板、频谱分析仪、示波器和数字万用表;所述电源与所述FPGA开发板和所述DAC测试板连接,向其提供稳定电压;所述FPGA开发板向所述DAC测试板发送并行的数字信号和时钟信号,所述DAC测试板将数字信号转换成模拟量输出;所述DAC测试板分别与所述频谱分析仪、所述示波器和所述数字万用表连接,用于分析输出的模拟量。本发明采用FPGA的设计技术,能够完成数模转换器的静态参数测试和动态参数测试,提高数模转换器测试效率的同时,可根据实际测试需求扩展测试功能,并具有较低的测试成本。

附图说明

[0010] 图1是本发明提供的基于FPGA的高精度DAC测试系统的结构框图;

图2是基于FPGA的高精度DAC测试系统中FPGA开发板的结构框图;

图3是主控制器模块FPGA芯片中信号发生器的结构框图。

具体实施方式

[0011] 以下结合附图和具体实施例对本发明提出的一种基于FPGA的高精度DAC测试系统作进一步详细说明。根据下面说明和权利要求书,本发明的优点和特征将更清楚。需说明的是,附图均采用非常简化的形式且均使用非精准的比例,仅用以方便、明晰地辅助说明本发明实施例的目的。

[0012] 实施例一

本发明提供了一种基于FPGA的高精度DAC测试系统,其结构如图1所示,包括FPGA开发板、电源、DAC测试板、频谱分析仪、示波器和数字万用表;所述电源与所述FPGA开发板和所述DAC测试板连接,向其提供稳定电压;所述FPGA开发板向所述DAC测试板发送并行的数字信号和时钟信号,所述DAC测试板将数字信号转换成模拟量输出;所述DAC测试板分别与所述频谱分析仪、所述示波器和所述数字万用表连接,用于分析输出的模拟量。

[0013] 如图2所示,所述FPGA开发板包括主控制器模块FPGA芯片、稳压电源模块、RAM存储器模块、FLASH存储器模块、有源晶振模块和JTAG接口模块。所述有源晶振模块为50MHz高精度有源晶振模块。所述稳压电源模块分别与主控制器模块FPGA芯片、RAM存储器模块、FLASH存储器模块、有源晶振模块和JTAG接口模块相连;所述主控制器模块FPGA芯片分别与RAM存储器模块、FLASH存储器模块、有源晶振模块和JTAG接口模块相连。

[0014] 所述主控制器模块FPGA芯片包括数字信号发生器、嵌入式存储器和高速I/O端口;

其中,如图3所示,所述信号发生器包括依次相连的频率寄存器、相位寄存器、正弦ROM查找表和D/A转换器。

[0015] 本发明的工作原理为:当本发明提供的基于FPGA的高精度DAC测试系统工作时,电源为测试系统各部分提供稳定电压,由FPGA开发板向DAC测试板发送并行的数字输入信号,DAC测试板将数字波形转换成模拟量输出,然后再将这些模拟量传送到分析仪进行分析。其中数字万用表测量DAC静态参数,示波器测量DAC动态参数的时域波形,频谱分析仪测量DAC动态参数的频域特性。

[0016] 图2为本发明的基于FPGA的高精度DAC测试系统中,FPGA开发板的电路框图。该测试系统中用到的FPGA开发板的型号为H3C40-V6,包含的器件有:主控制器模块FPGA芯片、为FPGA开发板提供稳定电压的稳压电源模块、便于数据存储的RAM存储器模块、用于配置文件存储的高速FLASH存储器模块、为FPGA提供稳定的时钟的50MHz高精度有源晶振模块、用于下载编译数据和低抖动时钟发生器的JTAG下载口。FPGA开发板的核心器件主控制器模块FPGA芯片的型号为EP3C40484C6N,用于控制各模块工作,按照设置完成被测器件的测试激励控制和测试数据采集。

[0017] 图3为本发明的基于FPGA的高精度DAC测试系统中,数字信号发生器的电路框图。理想正弦数字信号通过采样后,转换成频率控制字(FCW)输入到频率寄存器后传送到相位寄存器中累加得到相应的相位值,正弦ROM查找表采用相位寄存器输出的高N位作为其输入地址,正弦ROM查找表输出的数字码输入到DAC转换器中,转换为模拟信号。

[0018] FPGA即现场可编程门阵列,具有灵活性好、设计周期短、适用范围广、成本低等优点,使得芯片设计的研发成本和设计难度大大降低,具有广泛的应用性。与传统测试方法相比,基于FPGA的高精度DAC测试系统在保证DAC测试功能和精度的情况下,还可以很大程度上减少设计经费和周期。

[0019] 上述描述仅是对本发明较佳实施例的描述,并非对本发明范围的任何限定,本发明领域的普通技术人员根据上述揭示内容做的任何变更、修饰,均属于权利要求书的保护范围。

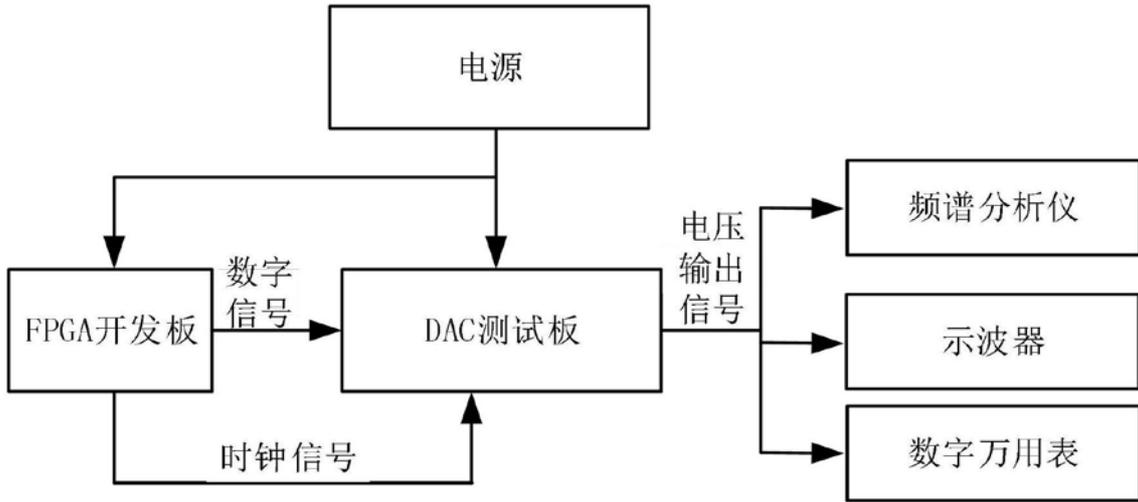


图1

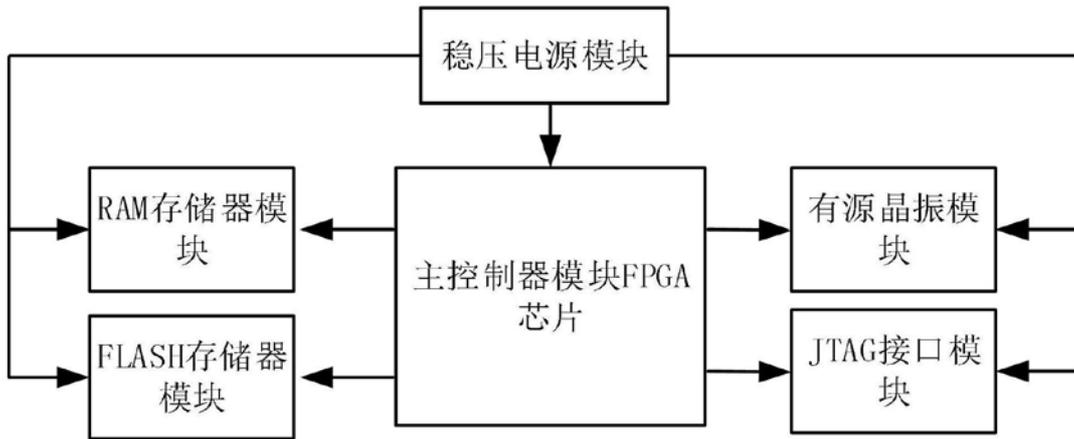


图2

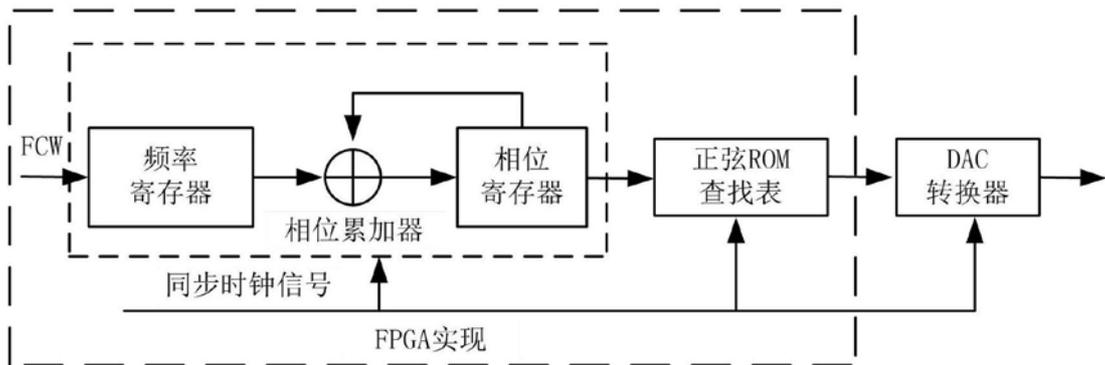


图3