

ČESKOSLOVENSKÁ
SOCIALISTICKÁ
REPUBLIKA
(19)



FEDERÁLNÍ ÚŘAD
PRO VYNÁLEZY

POPIS VYNÁLEZU K AUTORSKÉMU OSVĚDČENÍ

264 916

(11)

(13) B1

(51) Int. Cl.⁴
G 11 C 27/02

(21) PV 7951-87.T
(22) Přihlášeno 05 11 87

(40) Zveřejněno 15 12 88
(45) Vydáno 13 06 90

(75)

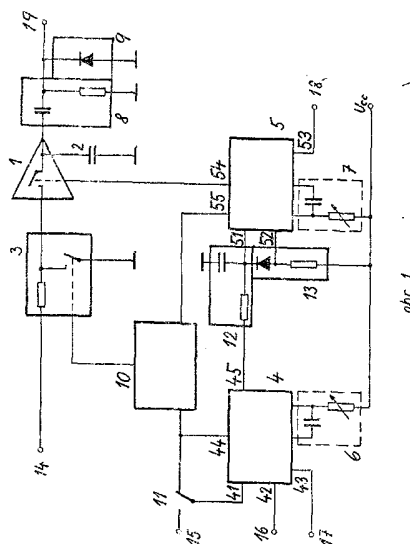
Autor vynálezu

VOMÁČKA MILAN, ŘEŽ u Prahy

(54)

Zapojení pro řízené zpoždění analogových impulsů

(57) Řešení spadá do oblasti elektroniky a bylo vyvinuto především pro přístroje jaderné techniky. Zapojení řeší řízené zpoždění analogových impulsů při značném zjednodušení, tj. minimalizaci součástek oproti stávajícím řešením. Technické parametry přitom zůstávají na stejné úrovni. Podstatu zapojení tvoří první monostabilní klopný obvod, jehož první vstup je připojen k přepínacímu kontaktu přepínače, druhý vstup ke svorce logického vstupu, nulovací vstup ke svorce externího řízení zpoždění a přímý výstup k pevnému kontaktu přepínače. Jeho druhý pevný kontakt je spojen s bránovací svorkou a negovaný výstup je připojen přes integrační člen na první vstup druhého monostabilního klopného obvodu, jehož druhý vstup je připojen přes člen pro posuv napětové úrovně na první vstup druhého monostabilního klopného obvodu, jehož nulovací vstup je připojen ke svorce externího vzorkování a přímý výstup na logický vstup vzorkovacího zesilovače.



CS 264 916 B1

Vynález se týká zapojení pro řízené zpoždění analogových impulsů, využívaného především v přístrojích jaderné techniky.

Dosud známá zapojení pro řízené zpoždění analogových impulsů využívají zpoždění linek s konstantním zpožděním, řazené do série s přepínačem. Zpoždění těchto obvodů však není možno plynule řídit a přenos je silně závislý na zpoždění. U běžných zpožďovacích zesilovačů je možno dosáhnout zpoždění v rozmezí od 0,25 do 4,75 μ s, řízeného po skocích 0,25 μ s, přičemž změna přenosu činí až ± 4 %. Jiné známé řešení využívá pro zpožďovací obvody diskretních součástek, zpravidla tranzistorů. Tato koncepce se vyznačuje vysokou ekonomickou náročností, danou větší pracností, složitějším nastavováním a podobně. Zapojení pro řízené zpoždění analogových impulsů je dále možno realizovat pomocí integrovaných obvodů typu Sample & Hold ve spojení s lineární branou a ovládacími logickými obvody, nebo také kombinací převodníku A/D, pamětí, časového obvodu a převodníku D/A. Posledně popsání řešení jsou obvodově velice složitá a vysoké výrobní náklady nejsou přiměřené dosaženým účinkům.

Výše uvedené nedostatky odstraňuje zapojení pro řízené zpoždění analogových impulsů podle vynálezu. Je tvořeno prvním monostabilním klopným obvodem, jehož první vstup je připojen k přepínacímu kontaktu přepínače, druhý vstup ke svorce logického vstupu, nulovací vstup ke svorce externího řízení zpoždění, přímý výstup k pevnému kontaktu přepínače, jehož druhý pevný kontakt je spojen se svorkou bránovacího vstupu a negovaný výstup je připojen přes integrační člen na první vstup druhého monostabilního klopného obvodu. Jeho druhý vstup je připojen přes člen pro posuv napěťové úrovně na první vstup druhého monostabilního klopného obvodu, jehož nulovací vstup je připojen ke svorce externího vzorkování a přímý výstup na logický vstup vzorkovacího zesilovače. K negovanému nebo přímému výstupu druhého monostabilního klopného obvodu je připojen druhý vstup dvouvstupového logického členu, jehož první vstup je připojen na přímý, nebo negovaný výstup prvního monostabilního klopného obvodu. Výstup dvouvstupového logického členu je připojen na ovládací vstup spínacího členu, jehož analogový vstup je spojen se svorkou analogového vstupu a výstup je připojen na analogový vstup vzorkovacího zesilovače, jehož výstup je přes derivační člen připojen na svorku analogového výstupu. K výstupu derivačního členu je paralelně připojena dioda.

Zapojení podle vynálezu minimalizuje počet součástek, aniž by omezilo běžné využívané funkce obvodu. Vzorkovací zesilovač je využit jak ke vzorkování vstupního, tak pro produkci výstupního analogového impulsu. Rovněž druhý monostabilní klopný obvod je využit k produkci dvou vzorkovacích impulsů, nutných pro dosažení řízeného zpoždění. Minimalizace počtu aktivních součástek snižuje výrobní náklady na zařízení, v nichž je obvod využit, z hlediska úspory materiálů a místa, snadnější montáže a nastavování, menší pravděpodobnosti poruch.

Na přiložených výkresech je na obr. 1 znázorněno principiální schéma zapojení podle vynálezu, na obr. 2 jsou uvedeny možné varianty dvouvstupového logického členu a na obr. 3 průběhy signálů v důležitých uzlech zapojení, uvedeného na obr. 1.

Svorka 14 analogového vstupu je připojena na analogový vstup spínacího členu 3, který je dále spojen s analogovým vstupem vzorkovacího zesilovače 1 s paměťovým kondenzátorem 2. Výstup vzorkovacího zesilovače 1 je připojen přes derivační člen 8, k němuž je paralelně připojena dioda 9 na svorku 19 analogového výstupu. Ovládací vstup spínacího členu 3 je připojen na výstup dvouvstupového logického členu 10, jehož vstup je připojen na přímý výstup 44, nebo negovaný výstup 45 prvního monostabilního klopného obvodu 4 a jehož druhý vstup je připojen na negovaný výstup 55 nebo přímý výstup 54 druhého monostabilního obvodu 5. První monostabilní klopný obvod 4 obsahuje první časovací člen 6 a jeho první vstup 41 je připojen přes přepínač 11 na vlastní přímý výstup 44, druhý vstup 42 je připojen ke svorce 16 logického vstupu, nulovací vstup 43 je připojen ke svorce 17 externího řízení zpoždění a negovaný výstup 45 je přes integrační člen 12 připojen na první vstup 51 druhého monostabilního klopného obvodu 5. Ten obsahuje druhý časovací člen 7 a má druhý vstup 52 připojen přes člen 13 pro posuv napěťové úrovně na svůj první vstup 51, nulovací vstup 53 ke svorce 18 externího vzorkování a přímý výstup 54 na logický vstup vzorkovacího zesi-

lovače 1. Bránovací svorka 15 je připojena k druhému pevnému kontaktu přepínače 11. Časové okamžiky t_0 , t_1 , t_2 , t_3 určují intervaly, v nichž je zpožďovaný analogový impuls vzorkován, přičemž δ_0 , δ_1 , δ_2 , δ_3 značí velikost zpoždění vstupního signálu na výstupech monostabilního klopného obvodu 5.

Analogový impuls přichází v čase t_0 přes spínací člen 3 na vstup vzorkovacího zesilovače 1, kde je vzorkován v časových intervalech $t_0 + \delta_0$, t_1 a $t_2 + \delta_2$, t_3 . Okamžitá hodnota analogového impulsu v čase t_1 , která odpovídá jeho maximu a současně konci prvního vzorkovacího impulsu, je držena na paměťovém kondenzátoru 2 až do doby $t_2 + \delta_2$, kdy začíná druhý vzorkovací impuls. V časovém intervalu $t_2 + \delta_2$, t_3 spínací člen 3 zkratuje vstup vzorkovacího zesilovače 1 a způsobí vybití paměťového kondenzátoru 2. Závěrná hrana drženého analogového impulsu je přenesena derivačním členem 8 na svorku 19 analogového výstupu. Náběžná hrana, která jí předcházela, byla zkratována diodou 9, která musí být pólována podle polarity výstupních impulsů. V případě kladných výstupních impulsů je uzemněná anoda diody 9. Časový interval mezi vzorkovacími impulsy t_0 , t_2 určuje zpoždění analogového impulsu.

Kladný logický impuls, přicházející v koincidenci s analogovým impulsem na druhý vstup 42 prvního monostabilního klopného obvodu 4, vyvolá na jeho přímém a negovaném výstupu 44, 45 navzájem inverzní logický impuls o délce $t_2 - t_0$, která je dána prvním časovacím členem 6. Impuls je možno zkracovat převedením úrovně L na nulovací vstup 43 prvního monostabilního klopného obvodu 4, kterým současně lze externě řídit zpoždění. Je-li první vstup 41 prvního monostabilního klopného obvodu 4 spojen přepínačem 11 s vlastním přímým výstupem 44, je zpožďovací obvod necitlivý na impulsy, přecházející v časovém intervalu t_1 , t_2 .

Z negovaného výstupu 45 prvního monostabilního klopného obvodu 4 je veden impuls na první a druhý vstup 51, 52 druhého monostabilního klopného obvodu 5. Integrační člen 12 a člen 13 pro posuv napěťové úrovně způsobí časový a úrovněvý posuv impulsu mezi oběma vstupy, takže druhý monostabilní klopný obvod 5 je spuštěn jak náběžnou hranou, tak závěrnou hranou impulsu z prvního monostabilního klopného obvodu 4. Přímý výstup 54 druhého monostabilního klopného obvodu 5 produkuje v časovém intervalu $t_0 + \delta_0$, t_1 a $t_2 + \delta_2$, t_3 dvojici vzorkovacích impulsů pro vzorkovací zesilovač 1. Jejich délka je dána druhým časovacím členem 7 a čas vzorkování je možno zkracovat přivedením úrovně L na nulovací vstup 53 druhého monostabilního klopného obvodu 5. Současně s druhým vzorkovacím impulsem v intervalu $t_2 + \delta_2$, t_3 produkuje dvouvstupový logický člen 10 spínací impuls pro spínací člen 3. Podle konkrétní obvodové situace a požadavku na polaritu spínacího impulsu je možno volit alternativní zapojení dvouvstupového logického členu 10 tak, aby produkoval spínací impuls žádané polarity jen tehdy, nachází-li se první monostabilní klopný obvod 4 v klidovém stavu a druhý monostabilní klopný obvod 5 v pracovním stavu. Použitelnost všech uvedených variant dvouvstupového logického členu 10 vyplývá z ekvivalence funkcí OR-NAND a AND-NOR při negaci vstupních úrovní.

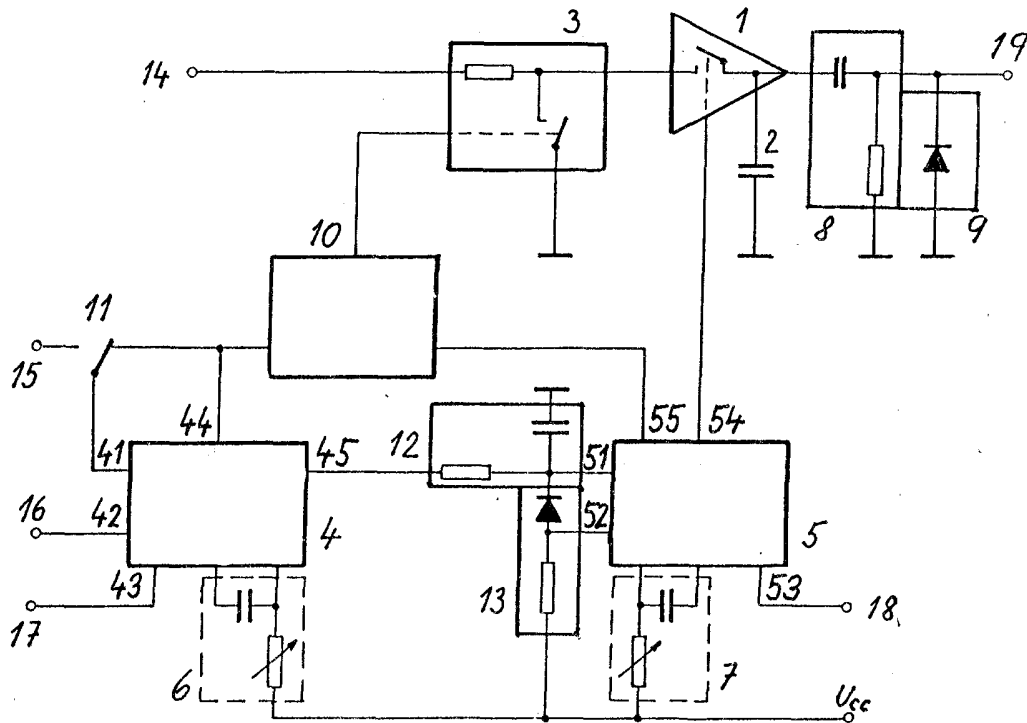
Zapojení je použito v přístroji pro řízené zpožďování analogových impulsů v rozsahu 25 až 250 μ s. V celém časovém rozsahu bylo dosaženo změny přenosu cca 0,1 %.

Zapojení podle vynálezu může být dále použito jako základní stavební prvek v přístrojích pro vzorkování pomalých dějů s jejich vybavením v určeném čase, v přístrojích pro analogový součet amplitud impulsů přecházejících se stálým nebo proměnným časovým posuvem, ve vyrovnávací analogové paměti. U všech uvedených aplikací může zapojení současně plnit funkci lineární brány, řízené logickou úrovní.

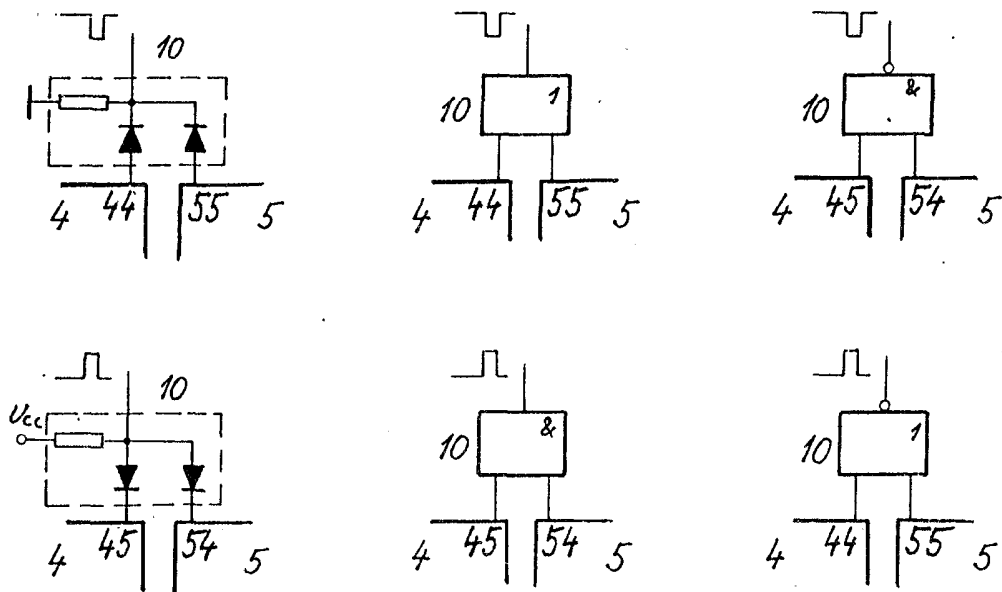
PŘEDMĚT VYNÁLEZU

Zapojení pro řízené zpožďování analogových impulsů tvořené vzorkovacím zesilovačem a časovacími obvody, vyznačující se tím, že je tvořeno prvním monostabilním klopným obvodem (4), jehož první vstup (41) je připojen k přepínacímu kontaktu přepínače (11), druhý vstup (42) ke svorce (16) logického vstupu, nulovací vstup (43) ke svorce (17) externího řízení zpoždění, přímý výstup (44) k pevnému kontaktu přepínače (11), jehož druhý pevný kontakt je spojen s bránovací svorkou (15) a negovaný výstup (45) je připojen přes integrační člen (12) na první vstup (51) druhého monostabilního klopného obvodu (5), jehož druhý vstup (52) je připojen přes člen (13) pro posuv napěťové úrovně na první vstup (51) druhého monostabilního klopného obvodu (5), jehož nulovací vstup (53) je připojen ke svorce (18) externího vzorkování a přímý výstup (54) na logický vstup vzorkovacího zesilovače (1), přičemž k negovanému výstupu (55), nebo k přímému výstupu (54) druhého monostabilního klopného obvodu (5) je připojen druhý vstup dvouvstupového logického členu (10), jehož první vstup je připojen na přímý výstup (44) nebo negovaný výstup (45) prvního monostabilního klopného obvodu (4), přičemž výstup dvouvstupového logického členu (10) je připojen na ovládací vstup spínacího členu (3), jehož analogový vstup je spojen se svorkou (14) analogového vstupu, druhý výstup je uzemněn a první výstup je připojen na analogový vstup vzorkovacího zesilovače (1), jehož výstup je připojen přes derivační člen (8) na svorku (19) analogového výstupu, přičemž k výstupu derivačního členu (8) je paralelně připojena dioda (9).

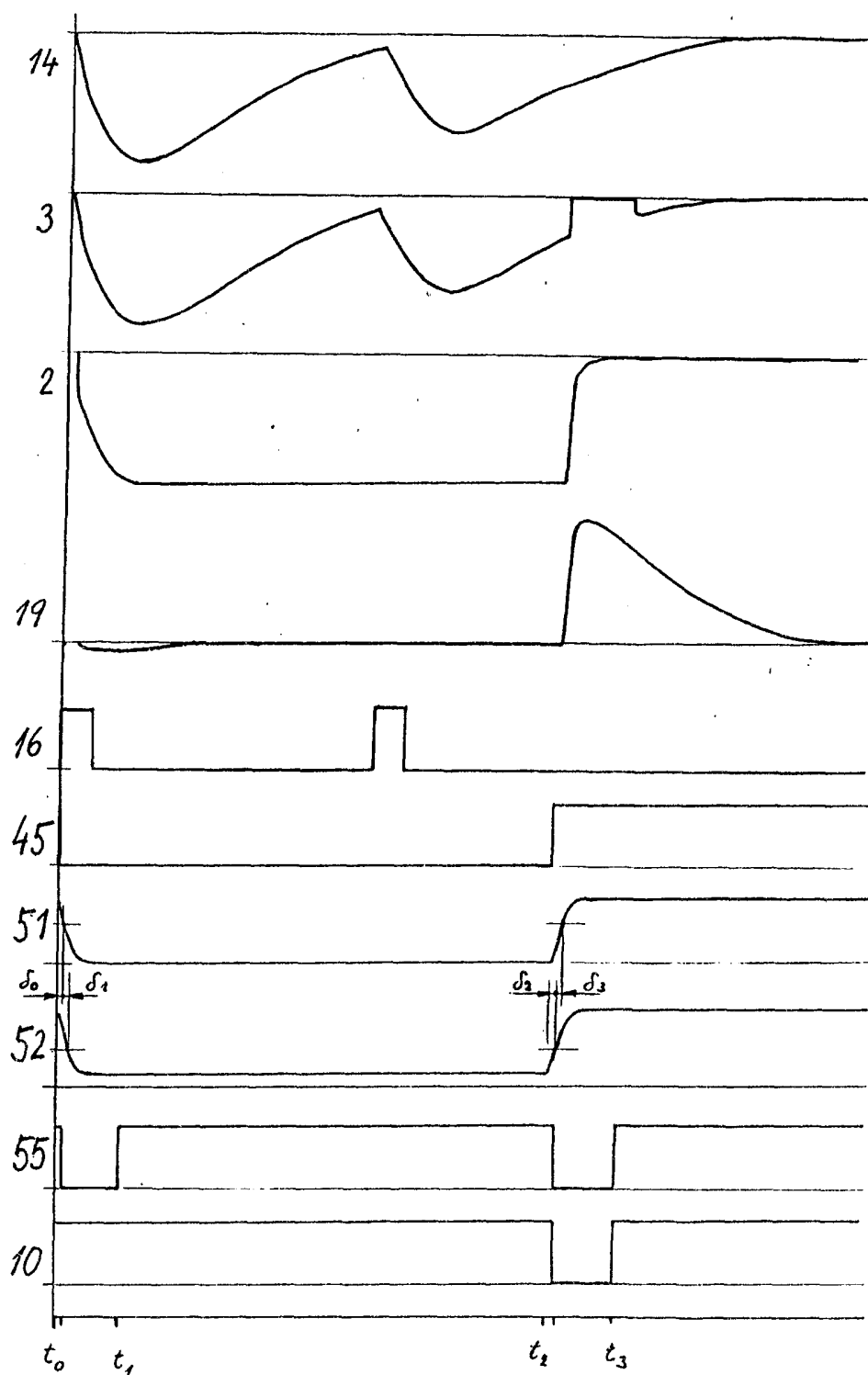
2 výkresy



obr. 1



obr. 2



obr. 3