

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 2 区分

【発行日】平成 24 年 2 月 9 日 (2012.2.9)

【公表番号】特表 2011-505705 (P2011-505705A)

【公表日】平成 23 年 2 月 24 日 (2011.2.24)

【年通号数】公開・登録公報 2011-008

【出願番号】特願 2010-536543 (P2010-536543)

【国際特許分類】

H 0 1 L 23/12 (2006.01)

H 0 1 L 23/52 (2006.01)

H 0 1 L 21/3205 (2006.01)

【F I】

H 0 1 L 23/12 5 0 1 P

H 0 1 L 21/88 T

【手続補正書】

【提出日】平成 23 年 12 月 12 日 (2011.12.12)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

第 1 の再配置層構造体に電氣的に接続される第 1 のサイトと、第 1 のサイトに構造的に連なると共に第 2 の再配置層構造体に電氣的に接続される第 2 のサイトとを有するアンダーバンプメタライゼーション構造体を半導体チップ上に形成することと、

前記アンダーバンプメタライゼーション構造体に高分子層を装着することと、

前記アンダーバンプメタライゼーション構造体上にはんだ構造体を、当該はんだ構造体の一部が前記高分子層の上に位置づけられた状態にして形成することと、を含む、製造方法。

【請求項 2】

前記アンダーバンプメタライゼーション構造体上における前記第 1 のサイトの近傍に前記はんだ構造体を形成することを含む、請求項 1 に記載の方法。

【請求項 3】

前記アンダーバンプメタライゼーション構造体上における前記第 2 のサイトの近傍にはんだ構造体を形成しないことを含む、請求項 1 に記載の方法。

【請求項 4】

前記アンダーバンプメタライゼーション構造体を形成することは、前記第 1 の再配置層構造体に電氣的に接続された前記第 1 のサイトと、前記第 2 の再配置層構造体に電氣的に接続された第 2 のサイトとを有する導体グリッドを形成することを含む、請求項 1 に記載の方法。

【請求項 5】

前記アンダーバンプメタライゼーション構造体を形成することは、ハブおよび前記ハブに接続された少なくとも前記第 1 および第 2 のサイトを有するクラスターを形成することを含み、前記第 1 のサイトは前記第 1 の再配置層構造体に接続されると共に前記第 2 のサイトは前記第 2 の再配置層構造体に接続される、請求項 1 に記載の方法。

【請求項 6】

前記半導体チップを基板に接続すると共に前記基板を演算装置に実装することを含む、

請求項 1 に記載の方法。

【請求項 7】

コンピュータ可読媒体に記憶された命令を実行することにより前記方法を実施する、請求項 1 に記載の方法。

【請求項 8】

第 1 の再配置層構造体に電氣的に接続される第 1 のサイトと、第 1 のサイトに構造的に連なると共に第 2 の再配置層構造体に電氣的に接続される第 2 のサイトとを有する第 1 の導体構造体を半導体チップ上に形成することと、

第 3 の再配置層構造体に電氣的に接続される第 3 のサイトと、第 3 のサイトに構造的に連なると共に第 4 の再配置層構造体に電氣的に接続される第 4 のサイトを有する第 2 の導体構造体を前記半導体チップ上に形成することと、

前記第 1 および第 2 の導体構造体に高分子層を装着することと、

前記第 1 の導体構造体上に第 1 のはんだ構造体を形成すると共に前記第 2 の導体構造体上に第 2 のはんだ構造体を形成することを含む、

前記高分子層の一部は前記第 1 の導体構造体上に位置づけられ、前記高分子層の他の一部分は前記第 2 の導体構造体上に位置づけられる、製造方法。

【請求項 9】

前記第 1 のはんだ構造体を前記半導体チップの接地経路に電氣的に接続すると共に前記第 2 のはんだ構造体を前記半導体チップの電源経路に電氣的に接続することを含む、請求項 8 に記載の方法。

【請求項 10】

前記第 1 の導体構造体を形成することは、前記第 1 の再配置層構造体に電氣的に接続された前記第 1 のサイトと、前記第 2 の再配置層構造体に電氣的に接続された前記第 2 のサイトを有する導体グリッドを形成することを含む、請求項 8 に記載の方法。

【請求項 11】

前記第 2 の導体構造体を形成することは、ハブおよび前記ハブに接続された少なくとも前記第 3 および第 4 のサイトを有するクラスターを形成することを含む、前記第 3 のサイトは前記第 3 の再配置層構造体に接続され且つ前記第 4 のサイトは前記第 4 の再配置層構造体に接続される、請求項 10 に記載の方法。

【請求項 12】

前記第 1 の導体構造体上において前記第 1 のサイトの近傍に前記第 1 のはんだ構造体を形成することを含む、請求項 8 に記載の方法。

【請求項 13】

前記第 1 の導体構造体上において前記第 2 のサイトの近傍にははんだ構造体を形成しないことを含む、請求項 8 に記載の方法。

【請求項 14】

前記半導体チップを基板に接続すると共に前記基板を演算装置に実装することを含む、請求項 8 に記載の方法。

【請求項 15】

少なくとも 2 つの再配置層構造体を有する半導体チップと、

前記半導体チップ上のアンダーパンプメタライゼーション構造体であって、前記少なくとも 2 つの再配置層構造体のうちの第 1 の再配置層構造体に電氣的に接続される第 1 のサイトと、第 1 のサイトに構造的に連なると共に前記少なくとも 2 つの再配置層構造体のうちの第 2 の再配置層構造体に電氣的に接続される第 2 のサイトを有するアンダーパンプメタライゼーション構造体と、

前記アンダーパンプメタライゼーション構造体上に配置される高分子層と、

前記高分子層の上に一部分が位置づけられた状態でアンダーパンプメタライゼーション構造体上に配置されるはんだ構造体と、
を備える、装置。

【請求項 16】

前記少なくとも２つの再配置層構造体は同タイプの電気経路の一部を含み、当該電気経路がグランド、電源、信号のうちの１つに対するものである、請求項１５に記載の装置。

【請求項１７】

前記アンダーバンプメタライゼーション構造体は、前記少なくとも２つの再配置層構造体のうちの前記第１の再配置層構造体に電氣的に接続される前記第１のサイトと、前記少なくとも２つの再配置層構造体のうちの前記第２の再配置層構造体に電氣的に接続される前記第２のサイトとを有する導体グリッドを備える、請求項１５に記載の装置。

【請求項１８】

前記アンダーバンプメタライゼーション構造体は、ハブと前記ハブに接続された前記第１および第２のサイトを有するクラスターとを備える、請求項１５に記載の装置。

【請求項１９】

前記はんだ構造体は、前記アンダーバンプメタライゼーション構造体上において前記第１のサイトの近傍に配置される、請求項１５に記載の装置。

【請求項２０】

前記アンダーバンプメタライゼーション構造体上において前記第２のサイトの近傍には、はんだ構造体は配置されない、請求項１５に記載の装置。

【請求項２１】

前記半導体チップに接続された基板を備える、請求項１５に記載の装置。

【請求項２２】

前記基板に接続された演算装置を備える、請求項２１に記載の装置。

【請求項２３】

導体構造体に電氣的に接続される第１のサイトと、第１のサイトに構造的に連なると共に第２の導体構造体に電氣的に接続される第２のサイトとを有するアンダーバンプメタライゼーション構造体を半導体チップ上に形成することと、

前記アンダーバンプメタライゼーション構造体に高分子層を装着することと、

前記アンダーバンプメタライゼーション構造体上にはんだ構造体を、当該はんだ構造体の一部が前記高分子層の上に位置づけられた状態にして形成することと、を含む、製造方法。

【手続補正２】

【補正対象書類名】明細書

【補正対象項目名】００４４

【補正方法】変更

【補正の内容】

【００４４】

【図２９】図２９は、断面２９－２９における図２８の断面図である。

【手続補正３】

【補正対象書類名】明細書

【補正対象項目名】００６９

【補正方法】変更

【補正の内容】

【００６９】

上に説明した図１９では、電気配線にUBM構造体を使用した例を示した。UBM配置を用いた複雑な配線の数例を図２３～３０に図示する。これらの図面の説明を始める前に、入出力にはんだ構造体を利用する半導体チップの従来の電気配線設計の簡単な再確認が有益であろう。図２１は、複数の導体ボールが見えるように底面側を上配置させた従来の例示的な半導体チップ５００の絵図である。ボールの２つに参照符号５１０および５１５を付している。プリント配線基板（図示せず。）へ実装する際に、チップ５００をひっくり返すことにより、ボール５１０、５１５等が下を向き、プリント配線基板上の対応するはんだ構造体との金属接続が確立される。はんだボール５１０、５１５等は、図２１には示されていないチップ５００の本体における様々な回路構造体と相互接続される。しか

しながら、はんだボール 5 1 0 および 5 1 5 とチップ 5 0 0 における回路構造体との相互接続構造体例の幾つかを、図 2 2において、はるかに大きく拡大して示す。

【手続補正 4】

【補正対象書類名】明細書

【補正対象項目名】0 0 7 1

【補正方法】変更

【補正の内容】

【0 0 7 1】

R D L 5 5 0 は、はんだボール 5 1 0 および 5 1 5、並びに図 2 1に示す他のはんだボールの配線およびレイアウトにさらなる柔軟性を提供するように設計される。はんだボールは一般的に、初期のミスアラインメントまたは熱リフロー中の流出および結果的に生じる短絡の多少の危険性を有して製造されるので、このような相互間の悪影響や短絡の可能性を減らすために、R D L 5 5 0 の R D L 構造体 5 7 0 と 5 7 5 との間に、一定の最小ピッチ X_1 が維持されなければならない。

【手続補正 5】

【補正対象書類名】明細書

【補正対象項目名】0 0 8 3

【補正方法】変更

【補正の内容】

【0 0 8 3】

最後に、クラスター 1 2 6 0 は、ハブ 1 4 0 0 と、スポーク 1 4 0 5、1 4 1 0、1 4 1 5、1 4 2 0 および 1 4 2 3 と、スポーク 1 4 0 5、1 4 1 0、1 4 1 5、1 4 2 0 にそれぞれ接続されたリード線 1 4 2 5、1 4 3 0、1 4 3 5 および 1 4 4 0 とで構成されていてよい。リード線 1 4 2 5 および 1 4 3 0 は、その下の R D L 構造体 1 2 4 5 に接続されていてよく、リード線 1 4 3 5 および 1 4 4 0 は、その下の R D L 構造体 1 2 3 5 に接続されていてよい。クラスター 1 2 5 0 および 1 2 5 5 と同様に、クラスター 1 2 6 0 には、接地の入出力用であるはんだパンプ 1 4 5 0 が設けられていてもよい。電源パンプ 1 4 6 0 および 1 4 6 5 は、その下の R D L 構造体 1 4 7 0 および 1 4 7 5 に接続されている。

【手続補正 6】

【補正対象書類名】明細書

【補正対象項目名】0 0 8 7

【補正方法】変更

【補正の内容】

【0 0 8 7】

様々な理由から、パンプアレイ 1 5 1 5 の周囲 1 5 3 5 の付近にあるパンプ位置は、信号の入出力専用である傾向があり、アレイ 1 5 1 5 のコアパッド位置 1 5 4 0 は、電源および接地の入出力専用である傾向がある。この従来の設計手法は、多くの設計状況において満足に機能する。しかしながら、いわゆるディープパンプ、すなわち、チップ 6 2 0 の縁 1 5 5 0 に比較的近い場所にある、パンプ 6 2 3 等の半導体チップ 6 2 0 上のパンプが、電源または接地の入出力を必要とする特定の設計状況が存在する。アレイ 1 5 1 5 の周囲パンプ位置 1 5 3 5 は、信号の入出力専用である傾向があるので、あるピン 1 5 2 5 からアレイ 1 5 1 5 上の周囲に位置するパッドサイトへと電源または接地を配線するためには、基板 1 5 1 0 において何らかの埋設相互接続構成を構築することが必要となり得る。この解決法には、費用上の不利益があり、おそらく、基板トレースの配線を大幅に変更しなければならない場合に性能の問題が生じ得る。しかしながら、本明細書に開示したような U B M 配線の使用により、電源または接地の入出力をこのようなディープパンプ 6 2 3 へと配線し得る。この点に関して、U B M 配線構造体 1 5 5 5 は、ディープパンプ 6 2 3 およびチップ 6 2 0 の中央に位置するパンプ 1 5 6 0 の 1 つに電気的に接続される。パンプ 6 2 3 および 1 5 6 0 とその下の U B M 構造体 1 5 5 5 との間に配置される絶縁材料が

存在するので、UBM構造体1555を破線で示している。UBM構造体1555は、本明細書に開示した実施形態のいずれかに記載したように構成され得る。