(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国 际 局

(43) 国际公布日
2019 年 1 月 10 日 (10.01.2019)

WIPO | PCT

(10) 国际公布号
WO 2019/006829 A1

(51) 国际专利分类号:
H01L 21/336 (2006.01) *H01L 29/06* (2006.01)

(21) 国际申请号: PCT/CN2017/097967

(22) 国际申请日: 2017 年 8 月 18 日 (18.08.2017)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
201710536953.3 2017年7月4日 (04.07.2017) CN

(71) 申请人: 深圳市华星光电半导体显示技术有限公司(SHENZHEN CHINA STAR OPTOELECTRONICS SEMICONDUCTOR DISPLAY TECHNOLOGY CO., LTD.) [CN/CN]; 中国广东省深圳市光明新区公明街道塘明大道9-2号, Guangdong 518000 (CN)。

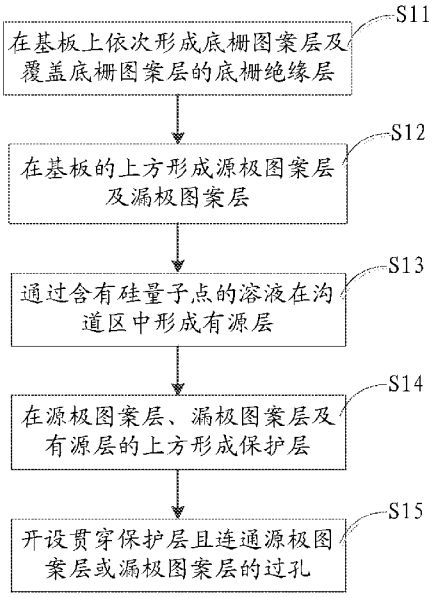
(72) 发明人: 谢 华 飞 (XIE, Huafei); 中国广东省深圳市光明新区塘明大道9-2号, Guangdong 518132 (CN)。

(74) 代理人: 深圳市威世博知识产权代理事务所（普通合伙）(CHINA WISPRO INTELLECTUAL PROPERTY LLP.); 中国广东省深圳市南山区高新区粤兴三道8号中国地质大学产学研基地中地大楼A806, Guangdong 518057 (CN)。

(81) 指定国(除另有指明，要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL,

(54) **Title:** THIN FILM TRANSISTOR AND PREPARATION METHOD THEREFOR, AND DISPLAY

(54) **发明名称**: 一种薄膜晶体管及其制备方法、显示器



S11 SEQUENTIALLY FORM A BOTTOM GATE PATTERN LAYER AND A BOTTOM GATE INSULATING LAYER COVERING THE BOTTOM GATE PATTERN LAYER ON A SUBSTRATE
S12 FORM A SOURCE PATTERN LAYER AND A DRAIN PATTERN LAYER ABOVE THE SUBSTRATE
S13 FORM AN ACTIVE LAYER IN A CHANNEL REGION BY MEANS OF A SOLUTION CONTAINING SILICON QUANTUM DOTS
S14 FORM A PROTECTIVE LAYER ABOVE THE SOURCE PATTERN LAYER, THE DRAIN PATTERN LAYER, AND THE ACTIVE LAYER
S15 OPEN A VIA HOLE THAT PENETRATES THROUGH THE PROTECTIVE LAYER AND IS COMMUNICATED WITH THE SOURCE PATTERN LAYER OR THE DRAIN PATTERN LAYER

图 1

(57) **Abstract:** A thin film transistor and a preparation method therefor, and a display. The method comprises: forming a source pattern layer (104) and a drain pattern layer (105) above a substrate (101), a channel region being formed between the source pattern layer and the drain pattern layer; and forming an active layer (106) in the channel region by means of a solution containing silicon quantum dots. A solution spin-coating method is used to prepare an active layer in a thin film transistor by using silicon quantum dots as the material, the process is simple and the production cost is reduced, the preparation material of the thin film transistor is enriched, the mobility of the silicon-based thin film transistor is improved, the electrical uniformity of a large-area silicon-based thin film transistor is improved.

WO 2019/006829 A1

[见续页]

PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

(84) 指定国(除另有指明，要求每一种可提供的地区保护)：ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告(条约第21条(3))。

(57) 摘要：一种薄膜晶体管及其制备方法、显示器，该方法包括在基板（101）的上方形成源极图案层（104）及漏极图案层（105），且源极图案层及漏极图案层之间形成沟道区；通过含有硅量子点的溶液在沟道区中形成有源层（106）。通过使用溶液旋涂法以硅量子点为材料制备薄膜晶体管中的有源层，制程简单而降低了生产成本，丰富了薄膜晶体管的制备材料，提高硅基薄膜晶体管的迁移率，有利于提高大面积硅基薄膜晶体管的电性均一性。

一种薄膜晶体管及其制备方法、显示器

[1] 【技术领域】

[2] 本发明涉及显示技术领域，特别是涉及一种薄膜晶体管及其制备方法、显示器。

[3] 【背景技术】

[4] 自从发现胶体量子点具有量子尺寸效应以来，其以薄膜的形式在电子和光电子领域得到了极大的应用。基于大小可调的能隙、小的激子结合能、高的电致和光致发光效率和廉价的溶液制程等优势，量子点已经成功的在太阳能电池、发光二极管等薄膜光电子器件方面实现了应用。然而，量子点在薄膜晶体管中的电荷传输性能和应用还鲜有报道，远远落后于商业硅晶体管和有机场效应晶体管。

[5] 半导体量子点胶体通过自组装紧密堆积实现量子限域电子或空穴波函数的有效交叠和重合，将会形成一种新型的“人造薄膜”，这种固体薄膜不仅保留了量子点材料性能独特的可调性，同时，也具有较高的载流子迁移率和电传导能力。与硅类晶体管相比，以量子点作为载流子传输层的晶体管具有溶液制程制备过程简单、成本较低、重量亲且柔性好等优点，尤其是硅量子点，硅量子点为在三个维度皆小于100nm、呈单一硅面的晶格分布的硅单晶，硅量子点结构中载流子(如电子、空穴和激子)强量子限制作用使得其电学和光学性质发生了很大的变化，可在微纳电子器件、光电子器件以及热电器件等方面得到广阔的应用。

[6] 【发明内容】

[7] 本发明主要提供一种薄膜晶体管及其制备方法、显示器，旨在解决如何使用硅量子点制备薄膜晶体管的问题。

[8] 为解决上述技术问题，本发明采用的一个技术方案是：提供一种薄膜晶体管的制备方法，所述方法包括：在基板上依次形成底栅图案层及覆盖所述底栅图案层的底栅绝缘层；在所述基板的上方形成源极图案层及漏极图案层，且所述源极图案层及所述漏极图案层之间形成沟道区；通过含有硅量子点的溶液在所述

沟道区中形成有源层；其中，所述通过含有硅量子点的溶液在所述沟道区中形成有源层包括：使用旋涂法在所述沟道区中将所述含有硅量子点的溶液旋涂形成硅量子点膜层；低温真空蒸发所述硅量子点膜层以形成硅量子点有源层。

[9] 为解决上述技术问题，本发明采用的另一个技术方案是：提供一种薄膜晶体管，所述薄膜晶体管包括：位于基板的上方的源极图案层及漏极图案层，所述源极图案层及所述漏极图案层间隔设置且两者之间形成沟道区；位于所述沟道区中的有源层，所述有源层包括硅量子点。

[10] 为解决上述技术问题，本发明采用的又一个技术方案是：提供一种显示器，所述显示器包括上述的薄膜晶体管。

[11] 本发明的有益效果是：区别于现有技术的情况，本发明通过在基板的上方形成源极图案层及漏极图案层，且源极图案层及漏极图案层之间形成沟道区；通过含有硅量子点的溶液在沟道区中形成有源层的方法，使用硅量子点为材料制备薄膜晶体管中的有源层，丰富了薄膜晶体管的制备材料，提高硅基薄膜晶体管的迁移率，有利于提高大面积硅基薄膜晶体管的电性均一性。

[12] 【附图说明】

[13] 图1是本发明提供的薄膜晶体管的制备方法第一实施例的流程示意图；

[14] 图2是本发明提供的薄膜晶体管第一实施例的结构示意图；

[15] 图3是图1中步骤S13的具体流程示意图；

[16] 图4是本发明提供的薄膜晶体管的制备方法第二实施例的流程示意图；

[17] 图5是本发明提供的薄膜晶体管第二实施例的结构示意图；

[18] 图6是本发明提供的薄膜晶体管的制备方法第三实施例的流程示意图；

[19] 图7是本发明提供的薄膜晶体管第三实施例的结构示意图。

[20] 【具体实施方式】

[21] 为使本领域的技术人员更好地理解本发明的技术方案，下面结合附图和具体实施方式对本发明所提供的一种薄膜晶体管及其制备方法、显示器做进一步详细描述。

[22] 共同参阅图1和图2，本发明提供的一种薄膜晶体管的制备方法第一实施例包括：

[23] S11：在基板101上依次形成底栅图案层102及覆盖底栅图案层102的底栅绝缘层103；

[24] 具体地，在将基板101清洗干净之后，可通过物理气相沉积法在基板101上溅射一层金属膜，然后通过光阻涂布、曝光、显影及剥离的光刻工艺形成底栅图案层102；进一步地可通过物理气相沉积法或等离子体气相沉积法在基板101上沉积一定厚度的绝缘材料层，以形成底栅绝缘层103。

[25] 可选的，基板101是包括但不限于的石英基板、玻璃基板或硅片基板；金属是包括但不限于铝、银、铜、ITO、金或钛的导电金属，绝缘材料是包括但不限于的氧化硅、氧化铝、氮化硅或离子凝胶的绝缘材料；底栅绝缘层103的厚度为200nm。

[26] S12：在基板101的上方形成源极图案层104及漏极图案层105；

[27] 具体地，将完成上述步骤S11后的基板101用丙酮、甲醇和异丙醇的溶液浸泡冲洗，并在一定温度下烘烤之后置入蒸镀机中，进而通过热蒸镀法使用掩膜板在底栅绝缘层103上沉积金属材料层，以形成源极图案层104及漏极图案层105。

[28] 可选的，金属材料层的材料是包括但不限于铝、银、铜、ITO、金或钛的导电金属；形成的金属材料层的厚度为100nm。

[29] 其中，源极图案层104及漏极图案层105之间形成沟道区（图中未标示）。

[30] S13：通过含有硅量子点的溶液在沟道区中形成有源层106；

[31] 其中，硅量子点可使用包括但不限于机械研磨法、液相合成法、电化学刻蚀法、单晶硅电解法、还原性气氛的高温气相还原法和热分解法等方法制备出不同粒径的硅量子点，在此，以机械研磨法为例进行说明：首先，进行前期制备：将大块硅片裁剪成截面尺寸为1.2cm ×1.2cm的小块硅片，然后使用浓硫酸和双氧水的混合溶液浸泡两小时，最后使用离子水冲洗之后将小块硅片置于乙醇中保存；然后，进行机械研磨：将保存的小块硅片在40％浓度的氢氟酸溶液中浸泡1分钟后用离子水冲洗三遍，然后在氩气手套箱中置入两块小块硅片于二氧化锆冲磨罐中并密封，将密封的二氧化锆冲磨罐置于高能纳米冲击磨摆臂中进行高能纳米冲磨机循环水的高速冲磨，在冲磨四小时之后将冲磨罐在氩气气氛的手套箱中打开，取出所得到硅粉体初步样品；最后，形成溶液：将形成的样品分

散在正己烷中，然后用100nm过滤器过滤之后，即可得到一定浓度的硅量子点溶液。

[32] 可选的，该硅量子点溶液中硅量子点的浓度为2.5mg/ml。

[33] 参阅图3，该步骤S13可具体包括：

[34] S131：使用旋涂法在沟道区中将含有硅量子点的溶液旋涂形成硅量子点膜层；

[35] 具体地，可在含高纯惰性气体的手套箱中，将含有硅量子点的溶液滴加至沟道区中，并使用旋涂法在一定时间内形成一定厚度的硅量子点膜层。

[36] 可选的，惰性气体为氮气，旋涂法的转数为3000rpm，旋涂时间为30s。

[37] S132：低温真空蒸发硅量子点膜层以形成硅量子点有源层。

[38] 具体地，对硅量子点膜层进行真空烘烤，比如在在80℃的真空环境对硅量子点膜层进行烘烤，在大概12小时之后即可得到有源层106。

[39] S14：在源极图案层104、漏极图案层105及有源层106的上方形成保护层107；

[40] 可选的，通过化学气相沉积法在底栅绝缘层103、源极图案层104、漏极图案层105及有源层106上沉积氧化硅，以形成覆盖源极图案层104、漏极图案层105及有源层106的保护层107。

[41] S15：开设贯穿保护层107且连通源极图案层104或漏极图案层105的过孔1071；

[42] 具体地，通过光阻涂布、曝光、显影及剥离的光刻工艺在保护层107中蚀刻出与源极图案层104或漏极图案层105连通的过孔1071，本实施例图示中以过孔与漏极图案层105连通为例。

[43] 共同参阅图4及图5，本发明提供的薄膜晶体管的制备方法第二实施例中步骤S21、S22和S23与上述第一实施例中步骤S11、S12和S13相同，在此不再赘述，本实施例还包括：

[44] S24：形成覆盖源极图案层204、漏极图案层205及有源层206的顶栅绝缘层208；

[45] 具体地，可通过物理气相沉积法或等离子体气相沉积法在底栅绝缘层203、源极图案层204、漏极图案层205及有源层206上沉积一定厚度的绝缘材料层以形成顶栅绝缘层208。

[46] 可选的，绝缘材料是包括但不限于的氧化硅、氧化铝、氮化硅或离子凝胶的绝

缘材料，形成的顶栅绝缘层208的厚度为300nm。

[47] S25：在顶栅绝缘层208上形成顶栅图案层209；

[48] 具体地，可通过物理气相沉积法在顶栅绝缘层208上溅射一层金属膜，然后经过曝光、显影、刻蚀和剥离的光刻工艺，以形成顶栅图案层209。

[49] 可选的，金属是包括但不限于铝、银、铜、ITO、金或钛的导电金属。

[50] S26：在顶栅绝缘层208及顶栅图案层209上形成保护层207。

[51] 具体地，通过化学气相沉积法在顶栅绝缘层208上沉积氧化硅，以形成覆盖顶栅绝缘层208及顶栅图案层209的保护层207。

[52] S27：开设贯穿保护层207及顶栅绝缘层208且连通源极图案层204或漏极图案层205的过孔2071。

[53] 具体地，通过光阻涂布、曝光、显影及剥离的光刻工艺在保护层207及顶栅绝缘层208中蚀刻出与源极图案层204或漏极图案层205连通的过孔2071。

[54] 共同参阅图6及图7，本发明提供的薄膜晶体管的制备方法第三实施例包括：

[55] S31：在基板301的上方形成源极图案层302及漏极图案层303；

[56] 其中，本实施例中的源极图案层302与漏极图案层303形成于基板301上，形成方法可与上述第一实施例中步骤S12相同，在此不再赘述。

[57] S32：通过含有硅量子点的溶液在沟道区（图中为标示）中形成有源层304；

[58] 该步骤S32与上述第一实施例中的步骤S13相同，在此不再赘述。

[59] S33：形成覆盖源极图案层302、漏极图案层303及有源层304的顶栅绝缘层305；

[60] 具体地，可通过物理气相沉积法或等离子体气相沉积法在基板301上沉积一定厚度的绝缘材料层以形成顶栅绝缘层305；

[61] 可选的，绝缘材料是包括但不限于的氧化硅、氧化铝、氮化硅或离子凝胶的绝缘材料。

[62] S34：在顶栅绝缘层305上形成顶栅图案层306；

[63] 具体地，可通过物理气相沉积法在顶栅绝缘层305上溅射一层金属膜，然后经过曝光、显影、刻蚀和剥离的光刻工艺，以形成顶栅图案层306。

[64] 可选的，金属是包括但不限于铝、银、铜、ITO、金或钛的导电金属。

[65] S35：在顶栅绝缘层305及顶栅图案层306上形成保护层307；

[66] 可选的，通过化学气相沉积法在顶栅绝缘层305上沉积氧化硅，以形成覆盖顶栅绝缘层305及顶栅图案层306的保护层307。

[67] S36：开设贯穿保护层307及顶栅绝缘层305且连通源极图案层302或漏极图案层303的过孔3071。

[68] 具体地，通过光阻涂布、曝光、显影及剥离的光刻工艺在保护层307及顶栅绝缘层305中蚀刻出与源极图案层302或漏极图案层303连通的过孔3071。

[69] 参阅图2，本发明提供的薄膜晶体管第一实施例包括在位于基板101上方的底栅图案层102、底栅绝缘层103、源极图案层104、漏极图案层105、有源层106及保护层107。

[70] 其中，底栅图案层102及底栅绝缘层103依次形成于基板101上且底栅绝缘层103覆盖底栅图案层102；源极图案层104和漏极图案层105形成于底栅绝缘层103上且之间形成有沟道区，有源层106位于沟道区中，且包括硅量子点；保护层107覆盖源极图案层104、漏极图案层105及有源层106，保护层107设有贯穿保护层107且连通源极图案层104或漏极图案层105的过孔1071。

[71] 本实施例中各层结构采用上述薄膜晶体管的制备方法第一实施例中相对应的步骤制备而成，在此不再赘述。

[72] 参阅图5，本发明提供的薄膜晶体管第二实施例进一步包括顶栅绝缘层208及顶栅图案层209，本实施例中其他结构与上述薄膜晶体管第一实施例相同，在此不再赘述。

[73] 其中，顶栅绝缘层208形成于底栅绝缘层203上且覆盖源极图案层204、漏极图案层205及有源层206，顶栅图案层209形成于顶栅绝缘层208上。

[74] 本实施例中各层结构采用上述薄膜晶体管的制备方法第二实施例中相对应的步骤制备而成，在此不再赘述。

[75] 参阅图7，本发明提供的薄膜晶体管第三实施例包括在基板301的上方形成的源极图案层302及漏极图案层303、有源层304、覆盖源极图案层302、漏极图案层303及有源层304的顶栅绝缘层305、形成于顶栅绝缘层305上的顶栅图案层、形成于源极图案层302、漏极图案层303及有源层304上方的保护层307。

[76] 本实施例中各层结构采用上述薄膜晶体管的制备方法第三实施例中相对应的步骤制备而成，在此不再赘述。

[77] 本发明还提供了一种显示器，该显示器包括上述任一实施例中的薄膜晶体管。

[78] 别于现有技术的情况，本发明通过在基板的上方形成源极图案层及漏极图案层，且源极图案层及漏极图案层之间形成沟道区；通过含有硅量子点的溶液在沟道区中形成有源层的方法，使用溶液旋涂法以硅量子点为材料制备薄膜晶体管中的有源层，制程简单而降低了生产成本，丰富了薄膜晶体管的制备材料，提高硅基薄膜晶体管的迁移率，有利于提高大面积硅基薄膜晶体管的电性均一性。

[79] 以上所述仅为本发明的实施例，并非因此限制本发明的专利范围，凡是利用本发明说明书及附图内容所作的等效结构或等效流程变换，或直接或间接运用在其他相关的技术领域，均同理包括在本发明的专利保护范围内。

权利要求书

[权利要求 1] 一种薄膜晶体管的制备方法，其中，所述方法包括：

在基板上依次形成底栅图案层及覆盖所述底栅图案层的底栅绝缘层；

在所述基板的上方形成源极图案层及漏极图案层，且所述源极图案层及所述漏极图案层之间形成沟道区；

通过含有硅量子点的溶液在所述沟道区中形成有源层；

其中，所述通过含有硅量子点的溶液在所述沟道区中形成有源层包括：

使用旋涂法在所述沟道区中将所述含有硅量子点的溶液旋涂形成硅量子点膜层；

低温真空蒸发所述硅量子点膜层以形成硅量子点有源层。

[权利要求 2] 根据权利要求1所述的方法，其中，所述方法进一步包括：

形成覆盖所述源极图案层、所述漏极图案层及所述有源层的顶栅绝缘层；

在所述顶栅绝缘层上形成顶栅图案层。

[权利要求 3] 根据权利要求2所述的方法，其中，所述方法还包括：

在所述源极图案层、所述漏极图案层及所述有源层的上方形成保护层；

开设贯穿所述保护层且连通所述源极图案层或所述漏极图案层的过孔。

[权利要求 4] 根据权利要求1所述的方法，其中，所述在基板上依次形成底栅图案层及覆盖所述底栅图案层的底栅绝缘层包括：

通过物理气相沉积法在所述基板上溅射一层金属膜，并通过光刻工艺以形成所述底栅图案层；

通过等离子体气相沉积法在所述基板上沉积绝缘材料层以形成所述底栅绝缘层。

[权利要求 5] 根据权利要求3所述的方法，其中，所述在所述源极图案层、所述

漏极图案层及所述有源层的上方形成保护层包括：

通过化学气相沉积法在所述底栅绝缘层、所述源极图案层、所述漏极图案层及所述有源层上沉积氧化硅，以形成所述保护层。

[权利要求 6] 根据权利要求3所述的方法，其中，所述在所述源极图案层、所述漏极图案层及所述有源层的上方形成保护层包括：

通过化学气相沉积法在所述顶栅绝缘层上沉积氧化硅，以形成覆盖所述顶栅绝缘层及所述顶栅图案层的保护层。

[权利要求 7] 根据权利要求6所述的方法，其中，所述开设贯穿所述保护层且连通所述源极图案层或所述漏极图案层的过孔包括：

通过光刻工艺在所述保护层及所述顶栅绝缘层中蚀刻出与所述源极图案层或所述漏极图案层连通的所述过孔。

[权利要求 8] 根据权利要求1所述的方法，其中，所述含有硅量子点的溶液中的硅量子点的浓度为2.5mg/ml。

[权利要求 9] 根据权利要求1所述的方法，其中，所述旋涂法的转数为3000rpm，旋涂时间为30s。

[权利要求 10] 一种薄膜晶体管，其中，所述薄膜晶体管包括：

位于基板的上方的源极图案层及漏极图案层，所述源极图案层及所述漏极图案层间隔设置且两者之间形成沟道区；

位于所述沟道区中的有源层，所述有源层包括硅量子点。

[权利要求 11] 根据权利要求10所述的薄膜晶体管，其中，所述薄膜晶体管进一步包括在所述基板上依次形成的底栅图案层及覆盖所述底栅图案层的底栅绝缘层，所述源极图案层及所述漏极图案层形成于所述底栅绝缘层上。

[权利要求 12] 根据权利要求10所述的薄膜晶体管，其中，所述薄膜晶体管进一步包括在顶栅绝缘层及顶栅图案层，所述顶栅绝缘层覆盖所述源极图案层、所述漏极图案层及所述有源层，所述顶栅图案层形成于所述顶栅绝缘层上。

[权利要求 13] 根据权利要求12所述的薄膜晶体管，其中，所述薄膜晶体管进一

步包括保护层，所述保护层形成于所述源极图案层、所述漏极图案层及所述有源层的上方，所述保护层设有贯穿所述保护层且连通所述源极图案层或所述漏极图案层的过孔。

[权利要求 14] 一种显示器，其中，所述显示器包括权利要求10所述的薄膜晶体管。

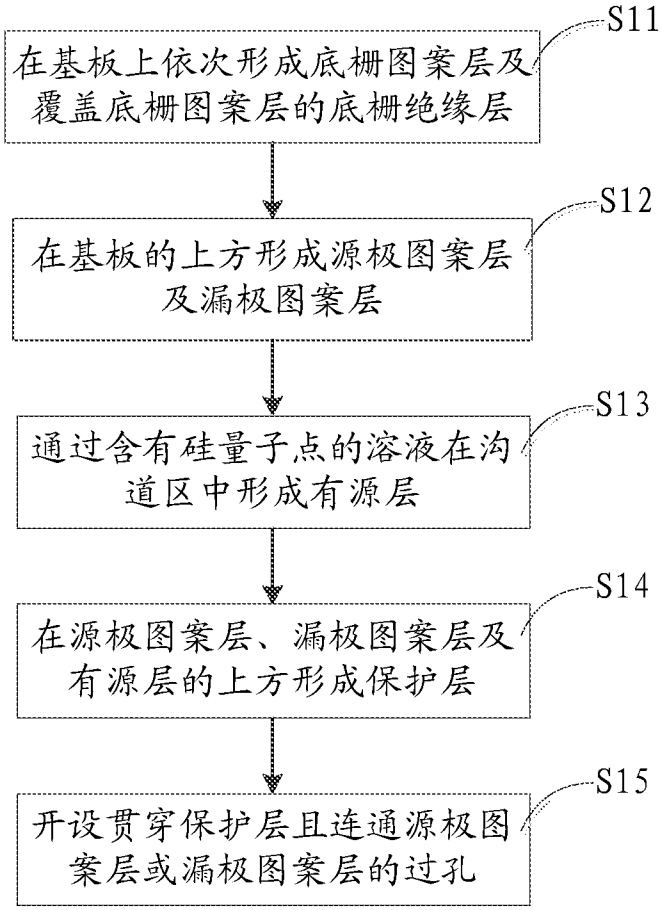

S11
在基板上依次形成底栅图案层及覆盖底栅图案层的底栅绝缘层
S12
在基板的上方形成源极图案层及漏极图案层
S13
通过含有硅量子点的溶液在沟道区中形成有源层
S14
在源极图案层、漏极图案层及有源层的上方形成保护层
S15
开设贯穿保护层且连通源极图案层或漏极图案层的过孔

图 1

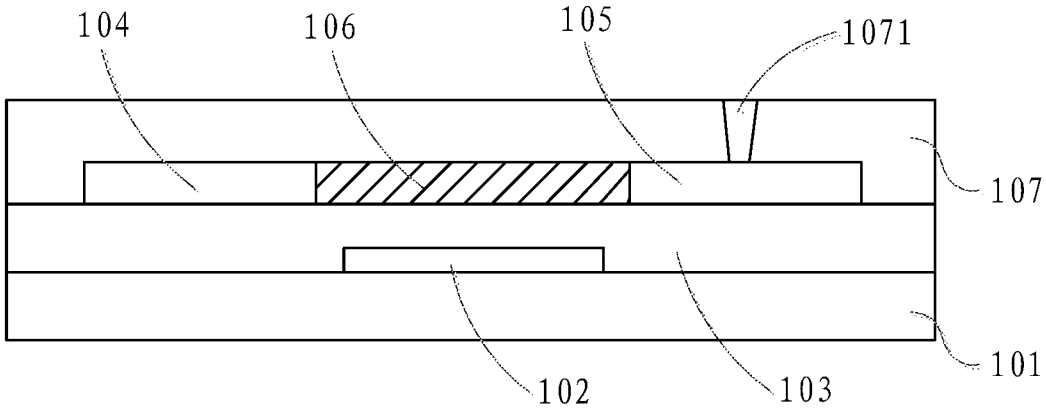

104
106
105
1071
107
102
103
101

图 2

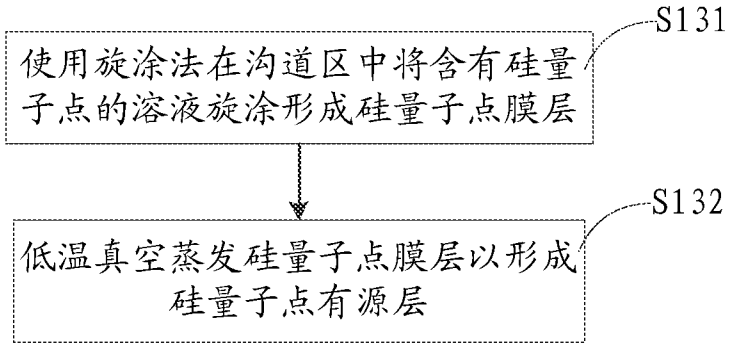

S131
使用旋涂法在沟道区中将含有硅量子点的溶液旋涂形成硅量子点膜层
S132
低温真空蒸发硅量子点膜层以形成硅量子点有源层

图 3

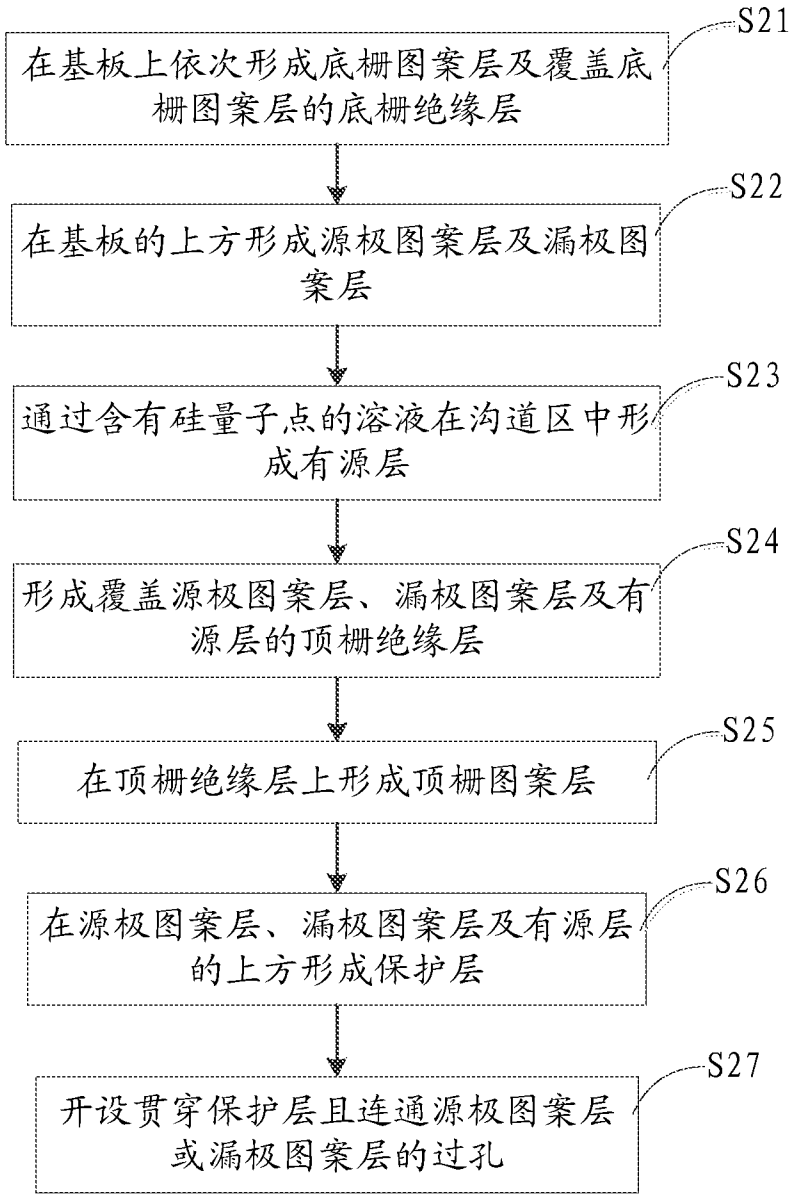

S21
在基板上依次形成底栅图案层及覆盖底栅图案层的底栅绝缘层
S22
在基板的上方形成源极图案层及漏极图案层
S23
通过含有硅量子点的溶液在沟道区中形成有源层
S24
形成覆盖源极图案层、漏极图案层及有源层的顶栅绝缘层
S25
在顶栅绝缘层上形成顶栅图案层
S26
在源极图案层、漏极图案层及有源层的上方形成保护层
S27
开设贯穿保护层且连通源极图案层或漏极图案层的过孔

图 4

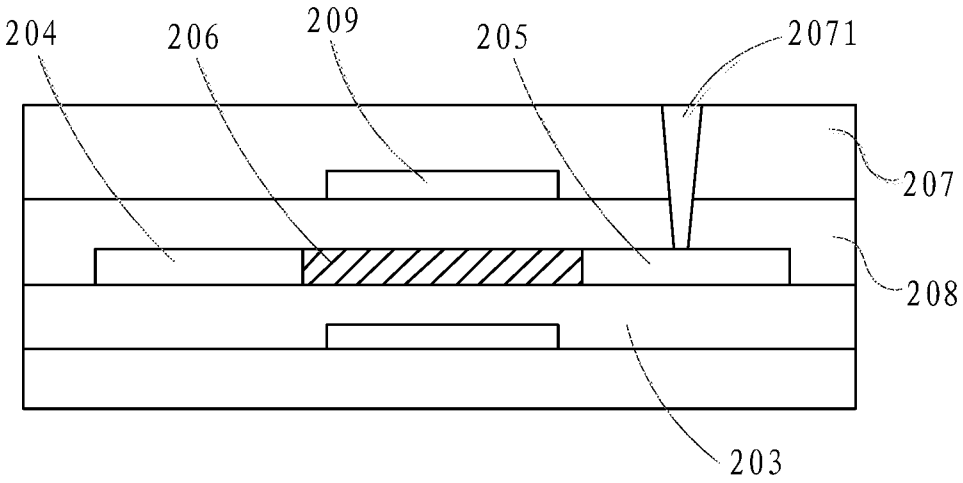

204
206
209
205
2071
207
208
203

图 5

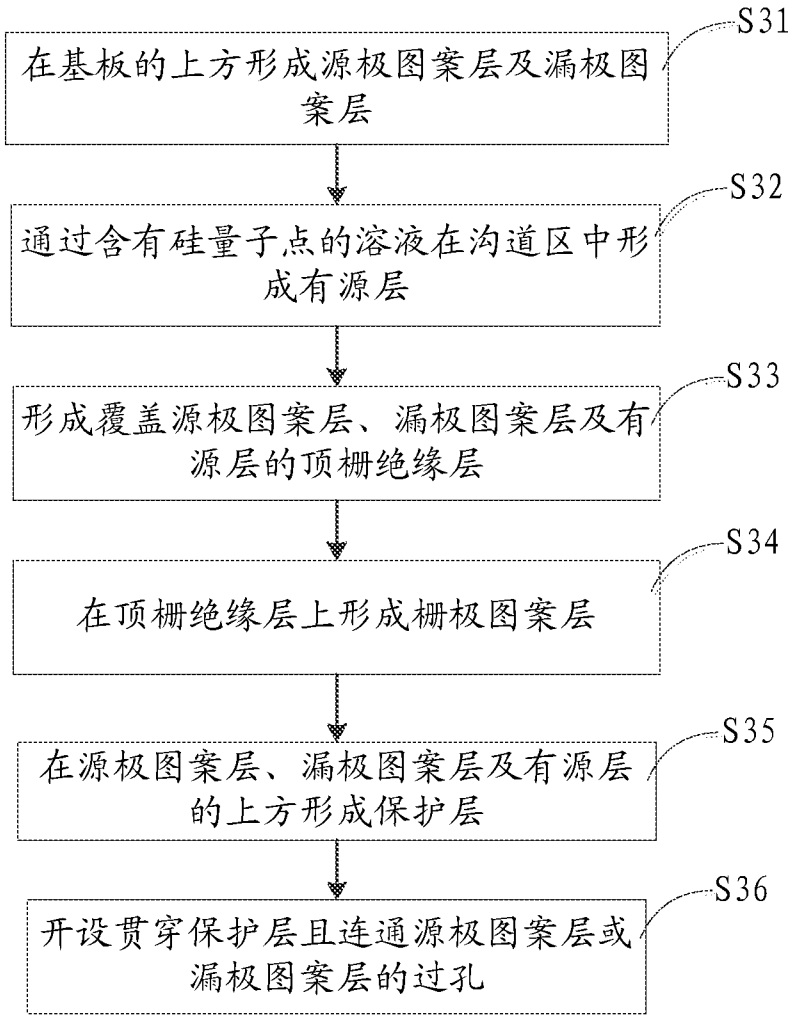

S31
在基板的上方形成源极图案层及漏极图案层
S32
通过含有硅量子点的溶液在沟道区中形成有源层
S33
形成覆盖源极图案层、漏极图案层及有源层的顶栅绝缘层
S34
在顶栅绝缘层上形成栅极图案层
S35
在源极图案层、漏极图案层及有源层的上方形成保护层
S36
开设贯穿保护层且连通源极图案层或漏极图案层的过孔

图 6

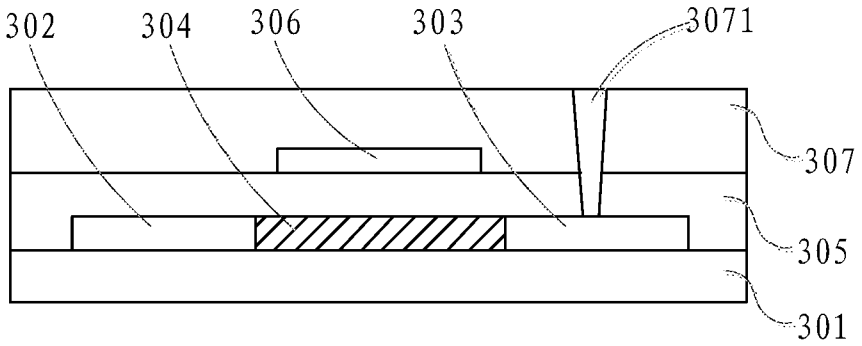


图 7

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2017/097967

A. CLASSIFICATION OF SUBJECT MATTER

H01L 21/336 (2006.01) i; H01L 29/06 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNTXT; CNABS; DWPI; SIPOABS; CNKI: 薄膜晶体管, 沟道, 硅, 量子点, 溶液, 旋涂, thin film transistor, tft, dot, quantum, silicon, solution, spin, coating

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 2012280208 A1 (JAIN, FAQUIR CHAND) 08 November 2012 (08.11.2012), description, paragraphs [0049]-[0070], and figures 7b, 9a and 9b	10-14
Y	US 2012280208 A1 (JAIN, FAQUIR CHAND) 08 November 2012 (08.11.2012), description, paragraphs [0049]-[0070], and figures 7b, 9a and 9b	1-9
Y	CN 101887931 A (ZHEJIANG UNIVERSITY) 17 November 2010 (17.11.2010), description, paragraphs [0041]-[0045]	1-9
X	US 2012181503 A1 (LEE, CZANG-HO et al.) 19 July 2012 (19.07.2012), description, paragraphs [0080]-[0089]	10-14

☐ Further documents are listed in the continuation of Box C. ☒ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&"document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
29 March 2018	12 April 2018
Name and mailing address of the ISA State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No. (86-10) 62019451	Authorized officer LIU, Yingjie Telephone No. (86-10) 62089869

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2017/097967

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
US 2012280208 A1	08 November 2012	US 9287412 B2	15 March 2016
CN 101887931 A	17 November 2010	None	
US 2012181503 A1	19 July 2012	KR 20120084177 A	27 July 2012

国际检索报告

国际申请号
PCT/CN2017/097967

A. 主题的分类

H01L 21/336(2006.01)i；H01L 29/06(2006.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

H01L

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称，和使用的检索词（如使用））

CNTXT;CNABS;DWPI;SIPOABS;CNKI:薄膜晶体管，沟道，硅，量子点，溶液，旋涂，thin film transistor，tft，dot，quantum，silicon，solution，spin，coating

C. 相关文件

类 型*	引用文件，必要时，指明相关段落	相关的权利要求
X	US 2012280208 A1 (JAIN, FAQUIR CHAND) 2012年 11月 8日 (2012-11-08) 说明书第0049-0070段，图7b，9a，9b	10-14
Y	US 2012280208 A1 (JAIN, FAQUIR CHAND) 2012年 11月 8日 (2012-11-08) 说明书第0049-0070段，图7b，9a，9b	1-9
Y	CN 101887931 A (浙江大学) 2010年 11月 17日 (2010-11-17) 说明书第0041-0045段	1-9
X	US 2012181503 A1 (LEE, CZANG-HO 等) 2012年 7月 19日 (2012-07-19) 说明书第0080-0089段	10-14

☐ 其余文件在C栏的续页中列出。

☑ 见同族专利附件。

* 引用文件的具体类型：

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件，或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件（如具体说明的）

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布，与申请不相抵触，但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件，单独考虑该文件，认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件，当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时，要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期	国际检索报告邮寄日期
2018年 3月 29日	2018年 4月 12日
ISA/CN的名称和邮寄地址 中华人民共和国国家知识产权局(ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088 传真号 (86-10)62019451	受权官员 刘颖洁 电话号码 (86-10)62089869

国际检索报告
关于同族专利的信息

国际申请号
PCT/CN2017/097967

检索报告引用的专利文件	公布日（年/月/日）	同族专利	公布日（年/月/日）
US 2012280208 A1	2012年 11月 8日	US 9287412 B2	2016年 3月 15日
CN 101887931 A	2010年 11月 17日	无	
US 2012181503 A1	2012年 7月 19日	KR 20120084177 A	2012年 7月 27日