



(12) 发明专利申请

(10) 申请公布号 CN 102946292 A

(43) 申请公布日 2013. 02. 27

(21) 申请号 201210489366. 0

(22) 申请日 2012. 11. 27

(71) 申请人 合肥正弦波无线技术有限公司
地址 230088 安徽省合肥市经济技术开发区
芙蓉路北民营一园内厂房办公室

(72) 发明人 方超 李二陶 熊凯

(74) 专利代理机构 合肥天明专利事务所 34115
代理人 汪贵艳

(51) Int. Cl.
H04K 3/00 (2006. 01)
H03L 7/24 (2006. 01)

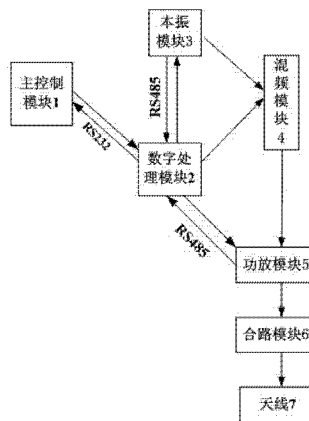
权利要求书 1 页 说明书 4 页 附图 2 页

(54) 发明名称

一种多频段快速扫频干扰源及其信号产生方法

(57) 摘要

本发明提供一种多频段快速扫频干扰源及其信号产生方法,该多频段快速扫频干扰源包括主控制模块、数字处理模块、本振模块、混频模块、功放模块、合路模块和发射天线。该信号产生方法为:设置干扰信号的控制参数,根据设置的控制参数进行高速数字处理并通过 DDS 直接数字频率合成产生中频信号;将中频信号与本振信号与进行混频,再经信号放大处理后合路输出,最后通过天线将干扰信号发射出去。可以快速准确干扰所述 TD-SCDMA 全频段、DCS 全频段、WCDMA 全频段内各种通信设备接收和发送信号,以达到特殊环境需求下的通信管制的效果。



1. 一种多频段快速扫频干扰源,其特征在于:包括用于设置干扰信号的控制参数的主控制模块;

对控制参数进行高速数字处理并通过 DDS 直接数字频率合成产生中频信号的数字处理模块;

用于产生本振信号的本振模块;

将数字处理模块产生的中频信号与本振模块产生的本振信号进行混频的混频模块;

对混频模块产生的干扰信号进行信号放大的功放模块;

对经功放模块信号放大的干扰信号进行合路输出的合路模块;

和将合路后的射频干扰信号发射出去的天线。

2. 根据权利要求 1 所述的一种多频段快速扫频干扰源,其特征在于:所述主控制模块通过 RS-232 通信协议与所述数字处理模块进行通信;所述数字处理模块通过 RS-485 总线与所述的本振模块、功放模块分别进行通信。

3. 根据权利要求 1 所述的一种多频段快速扫频干扰源,其特征在于:所述数字处理模块包括 FPGA 芯片和单片机,所述单片机控制产生的参考信号提供给 DDS 芯片,并由所述 FPGA 芯片控制处理 DDS 芯片合成产生所需的中频信号。

4. 根据权利要求 1 所述的一种多频段快速扫频干扰源,其特征在于:所述混频模块产生的干扰信号的频段包括 TD-SCDMA 全频段、DCS 全频段、WCDMA 全频段。

5. 根据权利要求 1 所述的一种多频段快速扫频干扰源,其特征在于:所述干扰信号的控制参数包括干扰模式、干扰带宽、干扰强度、扫频时间间隔、扫频步进。

6. 一种如权利要求 1 所述的多频段快速扫频干扰源信号的产生方法,其特征在于:包括如下步骤:

(1)在主控制模块上设置干扰信号的控制参数:干扰模式、干扰带宽、干扰强度、扫频时间间隔与扫频步进;

(2)根据设置的控制参数进行高速数字处理并通过 DDS 直接数字频率合成产生中频数字信号,对该中频数字信号进行 D/A 转换器转换为中频模拟信号;

(3)根据干扰信号的控制参数设定射频的频点合成本振频率,将具有该本振频率的本振信号与(2)产生的中频模拟信号通过混频模块进行混频,得到 TD-SCDMA 全频段、DCS 全频段、WCDMA 全频段三路干扰信号;

(4)对(3)中产生的三路干扰信号利用功放模块进行信号放大处理后,一并通过合路模块对此三路干扰信号合路输出,再将得到的射频干扰信号通过天线发射出去。

一种多频段快速扫频干扰源及其信号产生方法

技术领域

[0001] 本发明涉及通信技术领域,尤其涉及一种多频段快速扫频干扰源及其信号产生方法。

背景技术

[0002] 干扰源是在无线电通信系统中,被确定是产生干扰的发射、辐射或感应,也就是产生妨碍无线电接收信号的那些杂乱的电波。干扰源也属于一种信号产生设备,是指在无线电通信系统中,自行产生干扰信号,以达到阻止通信设备接收信号的无线电管制设备。

[0003] 当今信息时代,通信技术的发展日新月异,移动通信作为通信家族中的一支独秀,更是在人们的生活及工农业生产等各个领域扮演着重要的角色,但手机等通信设备在带给人们生活极大便利的同时,也产生一些不容忽视的问题。由于移动通信网络的覆盖面甚广,在有些场合网络的出现,手机等通信设备的使用反而给人们带来麻烦,甚至会出现安全隐患,如:

- 1) 会成为新的泄密渠道,对保密信息安全构成威胁;
- 2) 成为新的噪声污染源,干扰了正常工作秩序;
- 3) 成为新的不安全因素,给企业安全生产带来隐患;
- 4) 成为新的犯罪手段,给社会稳定带来影响。

[0004] 所以,在有些特殊的场所我们就需要人为地破坏或限制这种网络,避免移动网络带来的危害,在这种前提下,移动通信多频段快速扫频干扰源就应运而生了。

[0005]

发明内容

[0006] 本发明就是要解决上述问题,提供一种多频段快速扫频干扰源,对手机等通信设备通信赖以生存的无线网络实施了电磁干扰,使手机等通信设备无法入网,进而也就无法接收移动网络传来的信息,以及无法通过网络向外发出信息。

[0007] 本发明的另一个目的是提供这种多频段快速扫频干扰源信号的产生方法。

[0008] 为了达到上述效果,本发明提供一种多频段快速扫频干扰源,包括用于设置干扰信号的控制参数的主控制模块;

对控制参数进行高速数字处理并通过 DDS 直接数字频率合成产生中频信号的数字处理模块;

用于产生本振信号的本振模块;

将数字处理模块产生的中频信号与本振模块产生的本振信号进行混频的混频模块;

对混频模块产生的干扰信号进行信号放大的功放模块;

对经功放模块信号放大的干扰信号进行合路输出的合路模块;

和将合路后的射频干扰信号发射出去的天线。

[0009] 上述方案的优选方案是,所述主控制模块通过 RS-232 通信协议与所述数字处理

模块进行通信；所述数字处理模块通过 RS-485 总线与所述的本振模块、功放模块分别进行通信。

[0010] 所述数字处理模块包括 FPGA 芯片和单片机，所述单片机控制产生的参考信号提供给 DDS 芯片并由所述 FPGA 芯片控制处理 DDS 芯片合成产生所需中频信号。

[0011] 所述混频模块产生的干扰信号的频段包括 TD-SCDMA 全频段、DCS 全频段、WCDMA 全频段。

[0012] 所述干扰信号的控制参数包括干扰模式、干扰带宽、干扰强度、扫频时间间隔、扫频步进。

[0013] 上述的多频段快速扫频干扰源信号的产生方法，包括如下步骤：

(1) 在主控制模块上设置干扰信号的控制参数：干扰模式、干扰带宽、干扰强度、扫频时间间隔与扫频步进；

(2) 根据设置的控制参数进行高速数字处理并通过 DDS 直接数字频率合成产生中频数字信号，对该中频数字信号进行 D/A 转换器转换为中频模拟信号；

(3) 根据干扰信号的控制参数设定射频的频点合成本振频率，将具有该本振频率的本振信号与(2)产生的中频模拟信号通过混频模块进行混频，得到 TD-SCDMA 全频段、DCS 全频段、WCDMA 全频段三路干扰信号；

(4) 对(3)中产生的三路干扰信号利用功放模块进行信号放大处理后，一并通过合路模块对此三路干扰信号合路输出，再将得到的射频干扰信号通过天线发射出去。

[0014] 本发明的数字处理模块通过 DDS 直接数字频率合成技术合成中频信号，其原理是利用采样定理，根据相位间隔对正弦信号进行取样、量化、编码，然后储存在 EPROM 中构成一个正弦查询表，通过查表法产生波形。主要是由控制数据、参考时钟倍乘器、相位全加器、相位寄存器、D / A 转换器与高速比较器组成；控制数据在 6 位参考时钟倍乘器产生的参考时钟的控制下，对控制数据向控制字寄存器内写入的频率控制字在相位全加器进行线性累加，再通过相位寄存器得到的相位码对相位全加器内波形存储器寻址，使之输出相应的幅度码，并经过 D/A 转换器得到相对应的阶梯波，最后经高速比较器得到连续变化的所需频率的 DDS 信号输出。

[0015] 其中 DDS 输出信号的频率 F 与参考时钟频率 f 以及频率控制字 K 之间的关系式为：

$$F = K * f / 2^N$$

从该式我们可以看出当参考时钟 f 一定的情况下 DDS 芯片的频率分辨率有相位全加器的字长 N 决定。当频率控制字 K 等于 1 时，DDS 产生的最低频率即为 DDS 芯片的频率分辨率，即

$$F_{\min} = f / 2^N$$

以 DDS 芯片 AD9858 为例，假设 DDS 芯片 AD9858 的参考时钟频率为 1GHz，其相位全加器的字长 N 为 32 位，频率分辨率可达 0.23Hz，当参考时钟为 50MHz，全加器的位数为 48 位时，频率分辨率可以达到 1.78×10^{-7} Hz，所以 DDS 直接频率合成技术具有极高的频率分辨率，可以达到微赫兹量级。

[0016] 另外，DDS 芯片的频率转换时间极短，可达纳秒(ns)量级。频率转换时间是指从发出频率转换的指令开始，到频率转换完成并进入允许的相位误差范围所需的时间。DDS 是一

个开环系统,无反馈环节,并采用流水线结构,频率控制字的传输时间等于流水线技术与时钟周期的乘积,因此 DDS 系统的频率转换时间极短,一般可达 ns 量级,本发明巧妙利用 DDS 的频率转换时间极短来进行多频段扫频操作。另外 DDS 直接频率合成技术具有产生的频率带宽很宽,频率捷变时的相位连续性以及任意波形输出能力,数字调制功能输出多种调制信号。

[0017] 由于 DDS 芯片具备极高的频率分辨率,可以达到微赫兹量级,其频率转换时间极短,可达纳秒(ns)量级,所以本发明多频段快速扫频干扰源采用 DDS 频率合成技术,可以根据现场环境需求快速准确不间断的连续输出各需求频段的扫频干扰信号,对当前所在地的通信环境进行干扰,对手机等通信设备通信赖以生存的无线网络实施了电磁干扰,使手机等通信设备无法入网,进而也就无法接收移动网络传来的信息,以及无法通过网络向外发出信息,从而起到快速通信管制的目标,满足需求。

[0018] 本发明相比于现有技术具有以下有益效果:

- 1、本发明采用 DDS 直接数字频率合成技术产生干扰源信号,快速准确产生干扰信号;
- 2、本发明的干扰源体积不大,可以采用固定式或车载移动式,便于应用到各种场所;
- 3、本发明的干扰源可以压制和屏蔽移动、联通、电信等各制式手机信号;并根据压制范围的不同,采用不同的功率进行压制,还可以进行信号强度设置,也可根据使用的场合选择不同频率、不同功率的功放模块,达到不同的压制范围;
- 4、本发明的干扰源具备单音、多音、梳状谱、调制信号、GSM 全频段压制、TD-SCDMA 全频段压制、WCDMA 全频段压制、全制式压制、自定义压制等多种模式可以选择;

附图说明

[0019] 下面结合附图和具体实施方式对本发明作进一步详细的说明。

[0020] 图 1 是本发明多频段快速扫频干扰源的结构示意图;

图 2 是本发明干扰信号产生的流程示意图;

图中:1- 主控制模块,2- 数字处理模块,3- 本振模块,4- 混频模块,5- 功放模块,6- 合路模块,7- 天线。

[0021]

具体实施方式

[0022] 实施例一:

如图 1 所示是多频段快速扫频干扰源的结构示意图,包括用于设置干扰信号的控制参数的主控制模块 1;对控制参数进行高速数字处理并通过 DDS 直接数字频率合成产生中频信号的数字处理模块 2;用于产生本振信号的本振模块 3;将数字处理模块产生的中频信号与本振模块产生的本振信号进行混频的混频模块 4;对混频模块产生的干扰信号进行信号放大的功放模块 5;对经功放模块信号放大的干扰信号进行合路输出的合路模块 6;和将合路后的射频干扰信号发射出去的天线 7。所述主控制模块 1 通过 RS-232 通信协议与所述数字处理模块 2 进行通信;所述数字处理模块 2 通过 RS-485 总线与所述的本振模块 3、功放模块 5 分别进行通信。所述数字处理模块 2 包括 FPGA 芯片和单片机,所述单片机控制产生的参考信号提供给 DDS 芯片并由所述 FPGA 芯片控制处理 DDS 芯片合成产生所需中频信号。

所述混频模块 4 产生的干扰信号的频段包括 TD-SCDMA 全频段、DCS 全频段、WCDMA 全频段。所述干扰信号的控制参数包括干扰模式、干扰带宽、干扰强度、扫频时间间隔、扫频步进。

[0023] 数据处理模块是连接主控制模块、本振模块、功放模块的桥梁。在实际使用时,主控制模块通过 RS232 通信对数据处理模块发送控制指令,控制数据处理模块内 FPGA 高速处理芯片和单片机操作 DDS 芯片产生所需的中频信号,同时也接收从数据处理模块反馈回来的操作状态信息来确定下一步操作。而数据处理模块与本振模块、功放模块之间分别采用 RS485 总线进行通信,数据处理模块向本振模块、功放模块发送控制指令并读取本振模块、功放模块的状态信息并将信息反馈给主控制模块来进行下一步的操作准备。

[0024]

实施例二:

如图 2 所示是干扰信号产生流程示意图,其步骤如下:

(1)在主控制模块上设置干扰信号的控制参数:干扰模式、干扰带宽、干扰强度、扫频时间间隔与扫频步进;

(2)根据设置的控制参数进行高速数字处理并通过 DDS 直接数字频率合成产生中频数字信号,对该中频数字信号进行 D/A 转换器转换为中频模拟信号;

(3)根据干扰信号的控制参数设定射频频点合成本振频率;将具有该本振频率的本振信号与(2)产生的中频模拟信号通过混频模块进行混频,得到 TD-SCDMA 全频段、DCS 全频段、WCDMA 全频段三路干扰信号;

(4)对(3)中产生的三路干扰信号利用功放模块进行信号放大处理后,一并通过合路模块对此三路干扰信号合路输出,再将得到的射频干扰信号通过天线发射出去。

[0025] 本发明的数字处理模块通过 DDS 直接数字频率合成技术合成中频信号,其原理是利用采样定理,根据相位间隔对正弦信号进行取样、量化、编码,然后储存在 EPROM 中构成一个正弦查询表,通过查表法产生波形。控制数据在 6 位参考时钟倍乘器产生的参考时钟的控制下,对控制数据向控制字寄存器内写入的频率控制字在相位全加器进行线性累加,再通过相位寄存器得到的相位码对相位全加器内波形存储器寻址,使之输出相应的幅度码,并经过 D/A 转换器得到相对应的阶梯波,最后经高速比较器得到连续变化的所需频率的 DDS 信号输出。该 DDS 信号与本振信号混频产生所需干扰频段扫频信号并最终经功放模块放大后通过天线发射扫频干扰信号实施扫频干扰。

[0026] 以上实施例并非仅限于本发明的保护范围,所有基于本发明的基本思想而进行修改或变动的都属于本发明的保护范围。

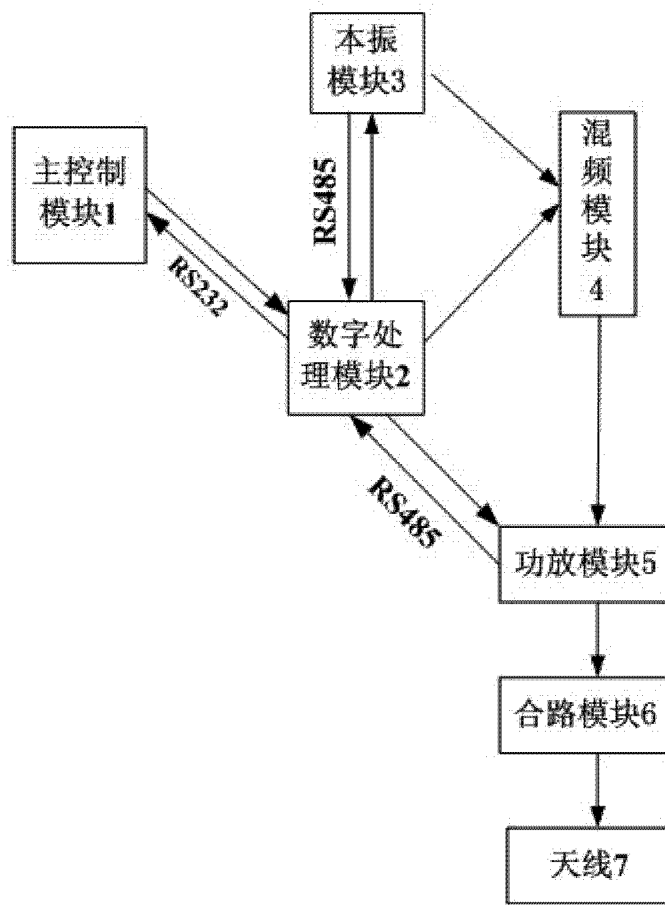


图 1

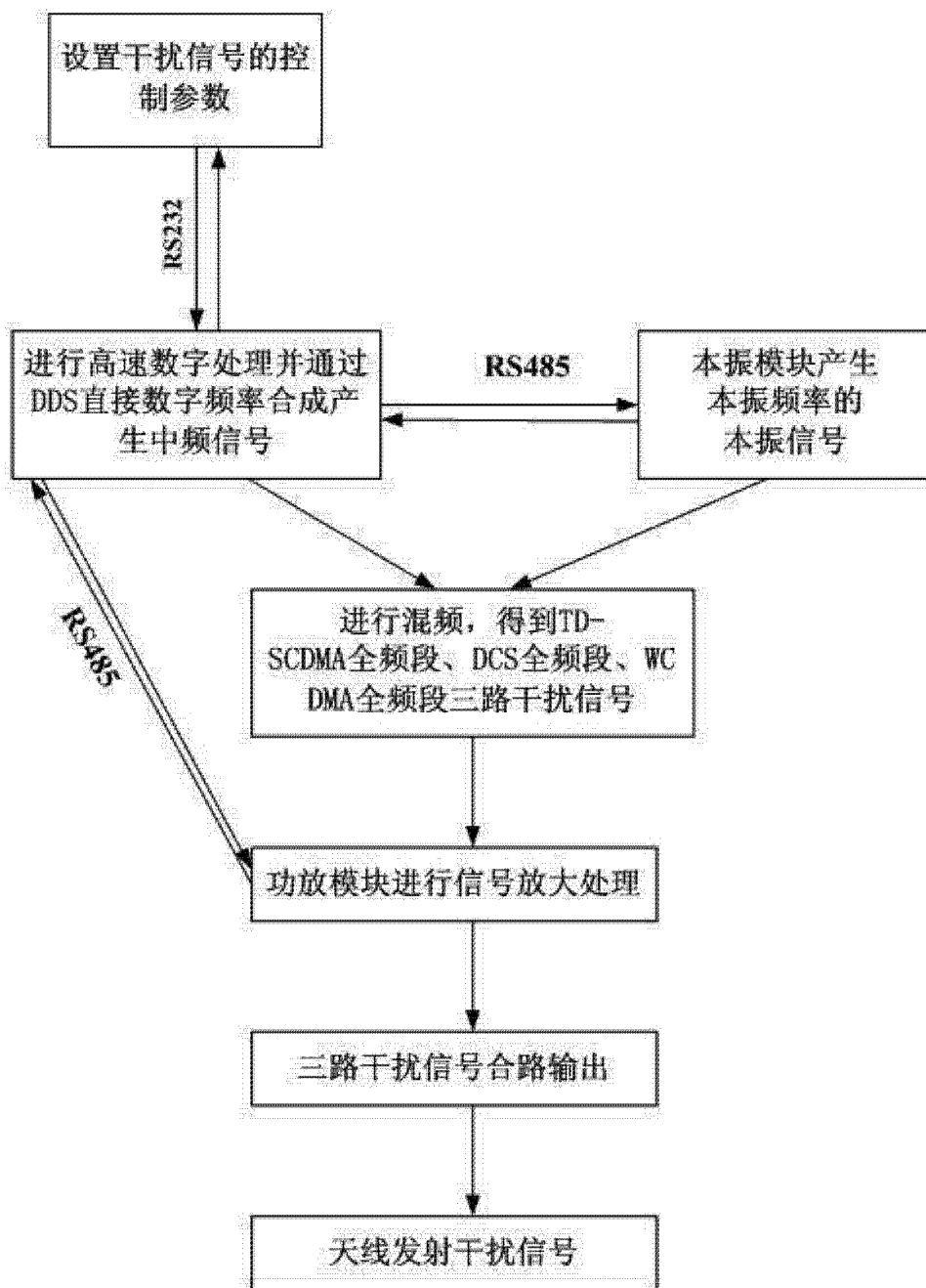


图 2