

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第6502196号
(P6502196)

(45) 発行日 平成31年4月17日 (2019. 4. 17)

(24) 登録日 平成31年3月29日 (2019. 3. 29)

(51) Int. Cl.	F I
GO 1 S 17/87 (2006. 01)	GO 1 S 17/87
GO 1 S 17/93 (2006. 01)	GO 1 S 17/93
B 6 O R 21/00 (2006. 01)	B 6 O R 21/00 9 9 1

請求項の数 39 外国語出願 (全 42 頁)

(21) 出願番号	特願2015-132509 (P2015-132509)	(73) 特許権者	514127390
(22) 出願日	平成27年7月1日 (2015. 7. 1)		アドヴァンスト サイエнтиフィック
(65) 公開番号	特開2016-14665 (P2016-14665A)		コンセプツ, インコーポレイテッド
(43) 公開日	平成28年1月28日 (2016. 1. 28)		Advanced Scientific
審査請求日	平成30年6月29日 (2018. 6. 29)		Concepts, Inc.
(31) 優先権主張番号	14/323, 353		アメリカ合衆国 カリフォルニア州 9 3
(32) 優先日	平成26年7月3日 (2014. 7. 3)		1 0 1, サンタバーバラ, オルテガストリ
(33) 優先権主張国	米国 (US)		ート 1 3 5
早期審査対象出願		(74) 代理人	110001302
			特許業務法人北青山インターナショナル

最終頁に続く

(54) 【発明の名称】 密集環境の L A D A R センサ

(57) 【特許請求の範囲】

【請求項 1】

第 1 の L A D A R センサと第 2 の L A D A R センサを含む L A D A R システムであって、前記第 1 の L A D A R センサは、

前記第 1 の L A D A R センサの視界内のシーンを照射するための拡散光学素子を介し第 1 の波長における光を送信するパルスレーザ光出力を有するレーザ送信器と、

前記パルスレーザ光送信の開始を信号で伝えるようにされた時間零基準出力を有する時間零基準回路と、

前記視野内の前記シーンから反射された前記パルスレーザ光を収集および調整するための受信光学素子と、

前記第 1 の波長における光を受信し、前記第 1 の波長における光を送信し、第 2 の波長における光を阻止する受信フィルタと、

前記受信光学素子の焦点面に配置され、前記第 1 の波長において前記受信フィルタを介しフィルタ処理された光を受信する光感知器の二次元アレイであって、前記光感知器のそれぞれは前記パルスレーザ光出力の反射部分から電氣的応答信号を生成する出力を有する、二次元アレイと、

光感知器の前記アレイの電圧分配グリッドへ接続される検出器バイアス回路と、

クロック回路と複数のユニットセル電気回路を有する読み出し集積回路であって、前記ユニットセル電気回路のそれぞれは前記クロック回路へ接続された入力と前記光感知器出力の 1 つへ接続された別の入力とを有し、各ユニットセル電気回路は電氣的応答信号増幅

10

20

器を有する、読み出し集積回路と、

前記電氣的応答信号増幅器のそれぞれの出力へ接続され、さらに前記時間零基準出力へ接続される距離測定回路であって、前記時間零基準出力と前記電氣的応答信号の到着時間間に発生するクロック周期の数に基づき光感知器毎に距離測定結果を生成するようにされた、距離測定回路と、を有し、

前記第2のLADARセンサは、

前記第2のLADARセンサの視界内のシーンを照射するための拡散光学素子を介し第2の波長における光を送信するパルスレーザ光出力を有するレーザ送信器と、

前記パルスレーザ光送信の開始を信号で伝えるようにされた時間零基準出力を有する時間零基準回路と、

前記視野内の前記シーンから反射された前記パルスレーザ光を収集および調整するための受信光学素子と、

前記第2の波長における光を受信し、前記第2の波長における光を送信し、前記第1の波長における光を阻止する受信フィルタと、

前記受信光学素子の焦点面に配置され、前記第2の波長において前記受信フィルタを介しフィルタ処理された光を受信する光感知器の二次元アレイであって、前記光感知器のそれぞれは前記パルスレーザ光出力の反射部分から電氣的応答信号を生成する出力を有する、二次元アレイと、

光感知器の前記アレイの電圧分配グリッドへ接続される検出器バイアス回路と、

クロック回路と複数のユニットセル電気回路を有する読み出し集積回路であって、前記ユニットセル電気回路のそれぞれは前記クロック回路へ接続された入力と前記光感知器出力の1つへ接続された別の入力とを有し、各ユニットセル電気回路は電氣的応答信号増幅器を有する、読み出し集積回路と、

前記電氣的応答信号増幅器のそれぞれの出力へ接続され、さらに前記時間零基準出力へ接続される距離測定回路であって、前記時間零基準出力と前記電氣的応答信号の到着時間間に発生するクロック周期の数に基づき光感知器毎に距離測定結果を生成するようにされる距離測定回路とを有し、

前記第1のLADARセンサおよび前記第2のLADARセンサのそれぞれは、画像フレームが取得される周波数を連続的に変化させ、前記第1のLADARセンサは、第1の名目取得速度で動作して、前記取得速度を $\pm 10\%$ 無作為にまたは所定パターンで変更し、前記第2のLADARセンサは、より高い第2の名目取得速度で動作して、前記取得速度を $\pm 10\%$ 無作為にまたは所定パターンで変更し、それによって第1のLADARのレーザ送信器と第2のLADARのレーザ送信器から出力されるパルスレーザ光が空間的に交差する若しくは干渉する可能性を低減する、LADARシステム。

【請求項2】

請求項1に記載のLADARシステムであって、前記第1のLADARセンサは車両へ取り付けられるLADARシステム。

【請求項3】

請求項1に記載のLADARシステムであって、前記第1のLADARセンサは前記電氣的応答信号増幅器のそれぞれの出力へ接続される電圧サンプリング回路を有するLADARシステム。

【請求項4】

請求項3に記載のLADARシステムであって、前記第1のLADARセンサは前記電圧サンプリング回路のそれぞれへ接続されたアナログーデジタル変換器を有し、前記アナログーデジタル変換器は一組のデジタル化アナログサンプルを生成するようにされるLADARシステム。

【請求項5】

請求項4に記載のLADARシステムであって、前記第1のLADARセンサは前記アナログーデジタル変換器の出力へ接続されたデジタル処理装置を有し、前記デジタル処理装置は信号処理演算を前記デジタル化アナログサンプルに対して行うようにされるLAD

10

20

30

40

50

A R システム。

【請求項 6】

請求項 5 に記載の L A D A R システムであって、前記デジタル処理装置は浮動小数点ハードウェア除算回路を有する L A D A R システム。

【請求項 7】

請求項 5 に記載の L A D A R システムであって、前記デジタル処理装置は、フーリエ変換、畳み込み、積分、微分、パルス幅識別、符号系列相関、有限インパルス応答フィルタ処理、無限インパルス応答フィルタ処理、位相測定、および最小二乗法を使用する曲線フィッティングの組から選択されたアルゴリズムを、デジタル化アナログサンプルに対して行う L A D A R システム。

10

【請求項 8】

請求項 1 に記載の L A D A R システムであって、前記第 1 の L A D A R センサの前記レーザ送信器は、インジウム、ガリウム、砒素、磷の組から選択された少なくとも 1 つの元素を有する半導体の利得媒体内に形成された電氣的励起半導体レーザを含む L A D A R システム。

【請求項 9】

請求項 1 に記載の L A D A R システムであって、前記第 1 の L A D A R センサの前記レーザ送信器は、イットリウムアルミニウムガーネット、エルビウムドープガラス、ネオジウムドープイットリウムアルミニウムガーネット、エルビウムドープイットリウムアルミニウムガーネットの組から選択された利得媒体内に形成された光学励起固体レーザを含む L A D A R システム。

20

【請求項 10】

請求項 1 に記載の L A D A R システムであって、前記第 1 の L A D A R センサは前記読み出し集積回路へ直接取り付けられた光感知器の前記二次元アレイを有する L A D A R システム。

【請求項 11】

請求項 2 に記載の L A D A R システムであって、前記第 1 の L A D A R センサは、方向指示灯、テールライト、パーキングライト、ミラーアセンブリ、およびブレーキライトの組から選択されたアセンブリ内に組み込まれる L A D A R システム。

【請求項 12】

30

請求項 2 に記載の L A D A R システムであって、前記車両はさらに、前記第 1 の L A D A R センサの視野と重なる視野を有するように照準を合わせられた少なくとも 1 つの 2 次元撮像カメラを有し、前記車両はさらに、前記第 1 の L A D A R センサからのデータと前記 2 次元撮像カメラからのデータとをマージするようにされたデジタル処理装置を有する L A D A R システム。

【請求項 13】

請求項 8 に記載の L A D A R システムであって、前記レーザ送信器は少なくとも 1 つのトランジスタにより制御された電流により変調される半導体レーザのアレイである L A D A R システム。

【請求項 14】

40

請求項 2 に記載の L A D A R システムであって、前記車両はまた、無線を受信するようにされた二重無線リンクおよび無線アンテナを有する L A D A R システム。

【請求項 15】

請求項 1 に記載の L A D A R システムであって、前記電氣的応答信号増幅器はそれぞれ、プログラマブル基準電圧を増幅器入力へ供給するようにされた蓄積キャパシタおよびプログラミング回路を有する L A D A R システム。

【請求項 16】

請求項 1 に記載の L A D A R システムであって、前記電氣的応答信号増幅器はそれぞれ、プログラマブルフィードバック制御電圧を増幅器フィードバック回路へ供給するようにされた蓄積キャパシタおよびプログラミング回路を有する L A D A R システム。

50

【請求項 17】

第1のLADARセンサと第2のLADARセンサを含むLADARシステムであって、前記第1のLADARセンサは、

前記第1のLADARセンサの視界内のシーンを照射するための拡散光学素子を介し第1のパルス幅を有する光を送信するパルスレーザ光出力を有する半導体レーザ送信器と、

前記パルスレーザ光送信の開始を信号で伝えるようにされた時間零基準出力を有する時間零基準回路と、

前記視野内の前記シーンから反射された前記パルスレーザ光を収集および調整するための受信光学素子と、

前記受信光学素子の焦点面に配置された光感知器の二次元アレイであって、前記光感知器のそれぞれは前記パルスレーザ光出力の反射部分から電氣的パルスを生成する出力を有する、二次元アレイと、

光感知器の前記アレイの電圧分配グリッドへ接続される検出器バイアス回路と、

クロック回路と複数のユニットセル電気回路を有する読み出し集積回路であって、前記ユニットセル電気回路のそれぞれは前記クロック回路へ接続された入力と前記光感知器出力の1つへ接続された別の入力とを有し、各ユニットセル電気回路は前記電氣的パルスを増幅するようにされた電氣的パルス増幅器を有する、読み出し集積回路と、

各ユニットセルから電氣的パルスを受信し、前記第1のパルス幅の有効電氣的パルスを通し、他のパルス幅のパルスを阻止するようにされたパルス幅弁別器と、

前記時間零基準パルスと前記有効電氣的パルスの到着時間間のクロック周期の数に基づき各ユニットセル毎の距離を測定するようにされた距離測定回路と、
を有し、

前記第2のLADARセンサは、

前記第2のLADARセンサの視界内のシーンを照射するための拡散光学素子を介し第2のパルス幅を有する光を送信するパルスレーザ光出力を有する半導体レーザ送信器と、

前記パルスレーザ光送信の開始を信号で伝えるようにされた時間零基準出力を有する時間零基準回路と、

前記視野内の前記シーンから反射された前記パルスレーザ光を収集および調整するための受信光学素子と、

前記受信光学素子の焦点面に配置された光感知器の二次元アレイであって、前記光感知器のそれぞれは前記パルスレーザ光出力の反射部分から電氣的パルスを生成する出力を有する、二次元アレイと、

光感知器の前記アレイの電圧分配グリッドへ接続される検出器バイアス回路と、

クロック回路と複数のユニットセル電気回路を有する読み出し集積回路であって、前記ユニットセル電気回路のそれぞれは前記クロック回路へ接続された入力と前記光感知器出力の1つへ接続された別の入力とを有し、各ユニットセル電気回路は前記電氣的パルスを増幅するようにされた電氣的パルス増幅器を有する、読み出し集積回路と、

各ユニットセルから電氣的パルスを受信し、前記第2のパルス幅の有効電氣的パルスを通し、他のパルス幅のパルスを阻止するようにされたパルス幅弁別器と、

前記時間零基準パルスと前記有効電氣的パルスの到着時間間のクロック周期の数に基づき各ユニットセル毎の距離を測定するようにされた距離測定回路と、
を有し、

前記第1のLADARセンサおよび前記第2のLADARセンサのそれぞれは、画像フレームが取得される周波数を連続的に変化させ、前記第1のLADARセンサは、第1の名目取得速度で動作して、前記取得速度を $+/-10\%$ 無作為にまたは所定パターンで変更し、前記第2のLADARセンサは、より高い第2の名目取得速度で動作して、前記取得速度を $+/-10\%$ 無作為にまたは所定パターンで変更し、それによって第1のLADARのレーザ送信器と第2のLADARのレーザ送信器から出力されるパルスレーザ光が空間的に交差する若しくは干渉する可能性を低減する、LADARシステム。

【請求項 18】

10

20

30

40

50

請求項 17 に記載の L A D A R システムであって、前記第 1 の L A D A R センサは車両へ取り付けられる L A D A R システム。

【請求項 19】

請求項 17 に記載の L A D A R システムであって、前記第 1 の L A D A R センサは前記電氣的応答信号増幅器のそれぞれの出力へ接続された電圧サンプリング回路を有する L A D A R システム。

【請求項 20】

請求項 19 に記載の L A D A R システムであって、前記第 1 の L A D A R センサは前記電圧サンプリング回路のそれぞれへ接続されたアナログーデジタル変換器を有し、前記アナログーデジタル変換器は一組のデジタル化アナログサンプルを生成するようにされる L A D A R システム。

10

【請求項 21】

請求項 20 に記載の L A D A R システムであって、前記第 1 の L A D A R センサは前記アナログーデジタル変換器の出力へ接続されたデジタル処理装置を有し、前記デジタル処理装置は信号処理演算を前記デジタル化アナログサンプルに対して行うようにされる L A D A R システム。

【請求項 22】

請求項 21 に記載の L A D A R システムであって、前記デジタル処理装置は浮動小数点ハードウェア除算回路を有する L A D A R システム。

【請求項 23】

20

請求項 21 に記載の L A D A R システムであって、前記デジタル処理装置は、フーリエ変換、畳み込み、積分、微分、パルス幅識別、符号系列相関、有限インパルス応答フィルタ処理、無限インパルス応答フィルタ処理、位相測定、および最小二乗法を使用する曲線フィッティングの組から選択されたアルゴリズムを、デジタル化アナログサンプルに対して行う L A D A R システム。

【請求項 24】

請求項 17 に記載の L A D A R システムであって、前記第 1 の L A D A R センサは、インジウム、ガリウム、砒素、燐の組から選択された少なくとも 1 つの元素を有する半導体利得媒体内に形成された電氣的励起半導体レーザを含むレーザ送信器を有する L A D A R システム。

30

【請求項 25】

請求項 17 に記載の L A D A R システムであって、前記第 1 の L A D A R センサは前記読み出し集積回路へ直接取り付けられた光感知器の前記二次元アレイを有する L A D A R システム。

【請求項 26】

請求項 18 に記載の L A D A R システムであって、前記第 1 の L A D A R センサは、方向指示灯、テールライト、パーキングライト、ミラーアセンブリ、およびブレーキライトの組から選択されたアセンブリ内に組み込まれる L A D A R システム。

【請求項 27】

請求項 18 に記載の L A D A R システムであって、前記車両はさらに、前記第 1 の L A D A R センサの視野と重なる視野を有するように照準を合わせられた少なくとも 1 つの 2 次元撮像カメラを有し、前記車両はさらに、前記第 1 の L A D A R センサからのデータと前記 2 次元撮像カメラからのデータとをマージするようにされたデジタル処理装置を有する L A D A R システム。

40

【請求項 28】

請求項 17 に記載の L A D A R システムであって、前記レーザ送信器は少なくとも 1 つのトランジスタにより制御された電流により変調される半導体レーザのアレイである L A D A R システム。

【請求項 29】

請求項 18 に記載の L A D A R システムであって、前記車両はまた、無線を受信するよ

50

うにされた二重無線リンクおよび無線アンテナを有する L A D A R システム。

【請求項 30】

第 1 の L A D A R センサと第 2 の L A D A R センサを含む L A D A R システムであって、前記第 1 の L A D A R センサが、

前記第 1 の L A D A R センサの視野内のシーンを照射するための拡散光学素子を介し第 1 の符号系列の光パルスを送信するレーザ光出力を有する半導体レーザ送信器と、

第 1 の符号系列の光パルスの送信の開始を信号で伝えるようにされた時間零基準出力を有する時間零基準回路と、

前記視野内の前記シーンから反射された前記符号系列の光パルスを収集および調整するための受信光学素子と、

前記受信光学素子の焦点面に配置された光感知器の二次元アレイであって、前記光感知器のそれぞれが前記第 1 の符号系列の光パルスの前記反射部分を第 1 の符号化系列の電氣的パルスに変換する二次元アレイと、

光感知器の前記アレイの電圧分配グリッドへ接続される検出器バイアス回路と、

クロック回路と複数のユニットセル電気回路を有する読み出し集積回路であって、前記ユニットセル電気回路のそれぞれは前記クロック回路へ接続された入力と前記光感知器出力の 1 つへ接続された別の入力とを有し、各ユニットセル電気回路は前記第 1 の符号化系列の電氣的パルスを増幅するようにされた電氣的パルス増幅器を有する、読み出し集積回路と、

各ユニットセルから電気信号を受信し、前記第 1 の符号化系列の電氣的パルスを検知および検証し、他の電気信号を除去するようにされた符号系列関連器と、

前記時間零基準パルスと前記第 1 の符号化系列の電氣的パルスの到着時間間のクロック周期の数に基づき各ユニットセル毎に距離を測定するようにされた距離測定回路とを有し、

、

前記第 2 の L A D A R センサは、

前記第 2 の L A D A R センサの視野内のシーンを照射するための拡散光学素子を介し第 2 の符号系列の光パルスを送信するレーザ光出力を有する半導体レーザ送信器と、

第 2 の符号系列の光パルスの送信の開始を信号で伝えるようにされた時間零基準出力を有する時間零基準回路と、

前記視野内の前記シーンから反射された光パルスの符号系列の収集および調整するための受信光学素子と、

前記受信光学素子の焦点面に配置された光感知器の二次元アレイであって、前記光感知器のそれぞれが光パルスの前記第 2 の符号系列の前記反射部分を第 2 の符号化系列の電氣的パルスに変換する二次元アレイと、

光感知器の前記アレイの電圧分配グリッドへ接続される検出器バイアス回路と、

クロック回路と複数のユニットセル電気回路を有する読み出し集積回路であって、前記ユニットセル電気回路のそれぞれは前記クロック回路へ接続された入力と前記光感知器出力の 1 つへ接続された別の入力とを有し、各ユニットセル電気回路は前記第 2 の符号化系列の電氣的パルスを増幅するようにされた電氣的パルス増幅器を有する、読み出し集積回路と、

各ユニットセルから電気信号を受信し、前記第 2 の符号化系列の電氣的パルスを検知および検証し、他の電気信号を除去するようにされた符号系列関連器と、

前記時間零基準パルスと前記第 2 の符号化系列の電氣的パルスの到着時間間のクロック周期の数に基づき各ユニットセル毎に距離を測定するようにされた距離測定回路とを有し、

前記第 1 の L A D A R センサおよび前記第 2 の L A D A R センサのそれぞれは、画像フレームが取得される周波数を連続的に変化させ、前記第 1 の L A D A R センサは、第 1 の名目取得速度で動作して、前記取得速度を $+/-10\%$ 無作為にまたは所定パターンで変更し、前記第 2 の L A D A R センサは、より高い第 2 の名目取得速度で動作して、前記取得速度を $+/-10\%$ 無作為にまたは所定パターンで変更し、それによって第 1 の L A D

10

20

30

40

50

A Rのレーザ送信器と第2のL A D A Rのレーザ送信器から出力されるパルスレーザ光が空間的に交差する若しくは干渉する可能性を低減する、L A D A Rシステム。

【請求項31】

請求項30に記載のL A D A Rシステムであって、前記第1のL A D A Rセンサは車両へ取り付けられるL A D A Rシステム。

【請求項32】

請求項31に記載のL A D A Rシステムであって、前記第1の符号系列の光パルスは車両特定情報を示すL A D A Rシステム。

【請求項33】

請求項30に記載のL A D A Rシステムであって、前記第1のL A D A Rセンサは前記電氣的パルス増幅器のそれぞれの出力へ接続される電圧サンプリング回路を有するL A D A Rシステム。

10

【請求項34】

請求項33に記載のL A D A Rシステムであって、前記第1のL A D A Rセンサは前記電圧サンプリング回路のそれぞれへ接続されたアナログーデジタル変換器を有し、前記アナログーデジタル変換器は一組のデジタル化アナログサンプルを生成するようにされるL A D A Rシステム。

【請求項35】

請求項34に記載のL A D A Rシステムであって、前記第1のL A D A Rセンサは前記アナログーデジタル変換器の出力へ接続されたデジタル処理装置を有し、前記デジタル処理装置は信号処理演算を前記デジタル化アナログサンプルに対して行うようにされるL A D A Rシステム。

20

【請求項36】

請求項30に記載のL A D A Rシステムであって、前記第1のL A D A Rセンサは、インジウム、ガリウム、砒素、燐の組から選択された少なくとも1つの元素を有する半導体利得媒体内に形成された電氣的励起半導体レーザを含むレーザ送信器を有するL A D A Rシステム。

【請求項37】

請求項31に記載のL A D A Rシステムであって、前記第1のL A D A Rセンサは、方向指示灯、テールライト、パーキングライト、ミラーアセンブリ、およびブレーキライトの組から選択されたアセンブリ内に組み込まれるL A D A Rシステム。

30

【請求項38】

請求項31に記載のL A D A Rシステムであって、前記車両はさらに、前記第1のL A D A Rセンサの視野と重なる視野を有するように照準を合わせられた少なくとも1つの2次元撮像カメラを有し、前記車両はさらに、前記第1のL A D A Rセンサからのデータと前記2次元撮像カメラからのデータとをマージするようにされたデジタル処理装置を有するL A D A Rシステム。

【請求項39】

請求項31に記載のL A D A Rシステムであって、前記車両はまた、無線を受信するようにされた二重無線リンクおよび無線アンテナを有するL A D A Rシステム。

40

【発明の詳細な説明】

【技術分野】

【0001】

本明細書に開示される実施形態は一般的には、3D画像生成と対象の識別および追跡に関し、より具体的には、道路危険回避、衝突防止、自律航法などの自動車用途のL A D A Rセンサに関する。本発明は、共通環境内で同時に動作する複数のL A D A Rセンサの動作から発生する問題点を補償し、多くのL A D A Rセンサが独立にかつ極近傍で動作できるようにする。

【背景技術】

【0002】

50

Stettnerらの米国特許第5,446,529号明細書、米国特許第6,133,989号明細書、米国特許第6,414,746号明細書において開示される3D画像技術は、単一パルスの光（通常は、パルスレーザ光）により第3の座標と共に従来の2D画像のすべての情報を提供し、その視界内のすべての3D座標を提供する。この使用は通常、内蔵光源用のフラッシュ接点を使用する通常のデジタル2Dカメラとの類推でフラッシュ3D撮像と呼ばれる。通常の2Dデジタルカメラと同様に、光は焦点面アレイ（FPA: focal plane array）と呼ばれる画素アレイを含むLADARセンサの焦点面上にレンズにより収束される。LADARセンサの場合、これらの画素は、「スマート」であり、処理装置が当該の対象上の反射特徴までのレーザパルスの往復飛行時間を計算できるようにするデータを収集し得る。

10

【0003】

シーンの3Dマップと固体のモデルとを生成するために車両システムにおいて光学的撮像とビデオカメラを使用するという挑戦的課題に対応するために、および航行し操縦して、静止または移動対象との衝突を回避するために3Dデータベースを使用するために、多くのシステムが提案されてきた。ステレオ方式、ホログラフィ捕捉システム、および動きから形状を取得するシステムはこの用途において適切な性能を実証することができなかったが、3次元LADARベースのシステムは、ホスト車両が衝突と道路障害を回避し、最良経路を操縦できるようにするのに十分な速度と精度でもって、移動（または交差路上で移動する）車両の経路における対象と道路特徴の3D像を迅速に捕捉する能力を示した。多くのこのような車両が同じ道路上で動作する環境では、共通動作空間において動作する車両上に取り付けられた多くのLADARセンサからの多くの光パルスが存在することになることが予測できる。したがって、関連レーザ送信器から発しなかった光パルスがLADAR受信器に当たる可能性は非常に高い。他のLADARセンサからのこれらのスプリアス光パルスは、この確率をなくすまたは低減する手段が開発されない限り、深刻な混乱と誤った距離測定結果を生じ得る。スプリアス送信がLADAR受信器光感知器に入るのを防止するために多くの個別のレーザ波長と受信光学フィルタとを使用することと、個別レーザパルス幅とパルス幅弁別器の割り当てと、スプリアスパルスを分離するパルス符号化およびパルス復号化のシステムとを含むこの形式の干渉を低減するための重層的構造手法について詳述する。製造され自動車に設置される多くのLADARセンサが存在することになり、いくつかのレーザ送信器波長を再使用し、いくつかのレーザパルス幅もまた再使用する必要があり得ることが予想される。したがって「受信器光学フィルタとパルス幅弁別器を通過するスプリアスレーザパルスが存在することになる」というのが僅かであるが一定の可能性である。

20

30

【0004】

したがって、不適当なレーザパルスに基づく計算を回避するために「密集」環境において動作することができるLADARシステムを提供することが望ましい。

【発明の概要】

【0005】

本実施形態によるLADARシステムは第1のLADARセンサと第2のLADARセンサを内蔵する。第1のLADARセンサは、第1のLADARセンサの視界内のシーンを照射するための拡散光学素子を介し第1の波長における光を送信するパルスレーザ光出力を有するレーザ送信器と、パルスレーザ光送信の開始を信号で伝えるようにされた時間零基準出力を有する時間零基準回路とを有する。上記センサは追加的に、視野内のシーンから反射されたパルスレーザ光を収集および調整するための受信光学素子と、第1の波長における光を受信し、第1の波長における光を送信し、第2の波長における光を阻止する受信フィルタと、受信光学素子の焦点面に配置され、第1の波長において受信フィルタを介しフィルタ処理された光を受信する光感知器の二次元アレイであって、光感知器のそれぞれはパルスレーザ光出力の反射部分から電氣的応答信号を生成する出力を有する、二次元アレイと、光感知器のアレイの電圧分配グリッドへ接続される検出器バイアス回路と、クロック回路と複数のユニットセル電気回路を有する読み出し集積回路であって、ユニッ

40

50

トセル電気回路のそれぞれはクロック回路へ接続された入力と光感知器出力の1つへ接続された別の入力とを有し、各ユニットセル電気回路は電氣的応答信号増幅器を有する、読み出し集積回路とを有する。距離測定回路は、電氣的応答信号増幅器のそれぞれの出力へ接続され、さらに時間零基準出力へ接続され、時間零基準出力と電氣的応答信号の到着時間間に発生するクロック周期の数に基づき光感知器毎に距離測定結果を生成するようにされる。第2のLADARセンサはまた、第1のLADARセンサの視界内のシーンを照射するための拡散光学素子を介し第1の波長における光を送信するパルスレーザ光出力を有するレーザ送信器と、パルスレーザ光送信の開始を信号で伝えるようにされた時間零基準出力を有する時間零基準回路とを有する。上記センサは追加的に、視野内のシーンから反射されたパルスレーザ光を収集および調整するための受信光学素子と、第1の波長における光を受信し、第1の波長における光を送信し、第2の波長における光を阻止する受信フィルタと、受信光学素子の焦点面に配置され、第1の波長において受信フィルタを介しフィルタ処理された光を受信する光感知器の二次元アレイであって、光感知器のそれぞれはパルスレーザ光出力の反射部分から電氣的応答信号を生成する出力を有する、二次元アレイと、光感知器のアレイの電圧分配グリッドへ接続される検出器バイアス回路と、クロック回路と複数のユニットセル電気回路を有する読み出し集積回路であって、ユニットセル電気回路のそれぞれはクロック回路へ接続された入力と光感知器出力の1つへ接続された別の入力とを有し、各ユニットセル電気回路は電氣的応答信号増幅器を有する、読み出し集積回路とを有する。距離測定回路は、電氣的応答信号増幅器のそれぞれの出力へ接続され、さらに時間零基準出力へ接続される。距離測定回路は、時間零基準出力と電氣的応答信号の到着時間間に発生するクロック周期の数に基づき光感知器毎に距離測定結果を生成するようにされる。

【0006】

別の実施形態では、各LADARセンサは代替的に、各ユニットセルから電氣的パルスを受信し、第1のパルス幅の有効な電氣的パルスを通し、他のパルス幅のパルスを阻止するようにされたパルス幅弁別器を含み得る。

【0007】

他の実施形態では、各LADARセンサは代替的に、各ユニットセルから電気信号を受信し、第1の符号系列の電氣的パルスを検知および検証し、他の電気信号を除去するようにされた符号系列関連器を含み得る。

【0008】

論述された特徴、機能、および利点は、本開示の様々な実施形態において独立に実現され得る、またはさらに別の実施形態において組み合わせられ得、そのさらなる詳細については以下の説明と添付図面を参照して見ることができる。

【図面の簡単な説明】

【0009】

【図1】図1は、対面シナリオにおける、第1の車両が左側から第2の車両に近づく典型的な衝突脅威シナリオの図である。

【図2】図2は、図1に描写されたシナリオの進行を示す。目下、第1の車両は反対車線上の第2の車両を追い越し立ち去ろうとしている。その間に、第3の車両が接近車線において左側のシーンに入り、目下、第2の車両方向の対面コース上にある。

【図3】図3は、第2の車両の側面図であり、客室と、LADARセンサ用の予備灯取り付け選択肢と、関連照射パターンを示す。

【図4】図4は、第2の車両の側面図であり、LADARセンサのためのヘッドライトおよびフロントバンパ取り付け選択肢と、関連照射パターンとを示す。

【図5】図5は、典型的な車両装置のブロック図であり、多くの短距離LADARセンサ、長距離LADARセンサ、2Dビデオカメラ、LADARシステムコントローラ、相互接続光ファイバケーブルおよびワイヤハーネス、ホスト車両電気系統とコンピュータへの接続を示す。

【図6】図6は、典型的な車両装置の要素を示すブロック図であり、車両サスペンション

を調節し、慣性航行基準を提供し、グローバルポジショニング基準を提供し、エアバッグを展開する判断を行い、二重無線リンクを介し外界と通信する部品サブシステムに車両電気系統とCPUとを展開している。

【図7】図7は、LADAR対LADAR干渉の可能性を低減するためにレーザ送信器により完全に取り込まれ得る半導体レーザの3つの共通波長帯を示す図である。波長対パワー図は多くの半導体レーザ源を3つのポピュラーな帯域内に約10nm間隔で離間する。

【図8】図8は、ハイウェイを走行する自動車のほぼ大部分に複数のLADARセンサが設置されることから生じる密集LADAR環境において使用するのに好適なタイプのLADARシステムのシステムブロック線図である。LADARシステムは、レーザ照射パルス生成し、反射レーザパルスを受信し、データを低減し、画像を格納し、画像データセット内の対象を識別するユニット制御処理装置およびサブシステムを含む。

10

【図9】図9は、設計の典型的な例のLADARセンサの視野から受信されたレーザパルス列の時系列を示す図であり、所望パルスとその符号化方法の性質と、視野内の隣のLADAR送信器からの干渉またはスプリアスパルスの存在との両方を示す。

【図10】図10は、デジタル有限インパルス応答(FIR)フィルタとして実現されたパルス幅弁別器を示す図である。

【図11】図11は、デジタル無限インパルス応答(IIR)フィルタとして実現されたパルス幅弁別器を示す図である。

【図12】図12は、一意的設計特徴により、従来のハードウェアFP除算器より速いFP除算を実行する新しい浮動小数点(FP)ハードウェア除算構造のブロック図である。

20

【図13】図13は、図12の27ビットの除算器コアブロックとしての小規模であるが同じ構造を有する2×2除算器コアの概要図である。

【図14】図14は、図13の4個のCSセルに固有な制御型減算器セルの内部概要図である。

【図15】図15は、図8の読み出し集積回路(ROIC: readout integrated circuit)のユニットセルのブロック図である。

【図16】図16は、図15の入力増幅器ブロックの概要図である。

【図17】図17は、本明細書に記載の検出器アレイと読み出し集積回路のハイブリッドアセンブリの等角投影図である。

【発明を実施するための形態】

30

【0010】

本出願は、米国特許第5,696,577号明細書、米国特許第6,133,989号明細書、米国特許第5,629,524号明細書、米国特許第6,414,746号明細書、米国特許第6,362,482号明細書、米国意匠特許第D463,383号、2002年1月31日に米国特許出願公開第2002/0117340A1号明細書として出願され、公開された米国特許出願第10/066340号明細書に関する新しい主題を含み、参照により本明細書に援用する。

【0011】

本明細書において開示される実施形態は、衝突防止、対象および障害認識および回避、乗り心地および操縦制御改善のためのシステムを可能にする。利点は、対象検知および認識能力を有する車両搭載LADARシステム、操縦、制動およびアクセル制御システム、乗り心地およびサスペンション修正システムを含む3D撮像設備を使用することにより実現される。本システムは、重畳視野を有する多くのLADARセンサの独立動作性を保証する多くの手立てを含む。これらの技術革新は、複数の独立波長の個々のLADARセンサへの割り当てと、パルス幅識別能力方式と、照射パルス列内の一意的識別子が「ホスト車両をナビゲートする任務を負うデジタル処理装置に何らかのスプリアス応答が入る可能性」を排除できるようにするレーザ照射パルス内の車両識別番号(VIN: vehicle identification number)のデジタル符号化とを含む。これらの方策は併せて、共通空間内の他のLADARセンサからの干渉レーザパルスに起因する誤った対象および距離測定の確率を低減する。車両搭載LADARシステムは、独立した

40

50

L A D A Rセンサのそれぞれからの利用可能データを、車両を囲む全360度弧内の隣接エリアの合成3Dマップに合成する中央L A D A Rシステムコントローラへ接続される多くの側部搭載、後部搭載、または前向きL A D A Rセンサを含み得る。好適な実施形態では、3D立体モデルとシーンマップの質を改善するために従来の2D静止画像または動画像列を使用し得る。

【0012】

各車両は複数のL A D A Rセンサを有し、各車両は通常、デジタル処理装置と、ワイヤハーネスと、ワイヤハーネスの終端部に取り付けられる少なくとも1つのコネクタレセプタクルとを有する。相手コネクタプラグは通常、L A D A Rセンサを有するアセンブリに取り付けられており、ワイヤハーネスのコネクタレセプタクルと嵌合するようにされる。代替的に、プラグはワイヤハーネスに取り付けられ得、レセプタクルはL A D A Rセンサアセンブリの一部であり得る。複数のL A D A Rセンサはそれぞれ、変調レーザ光出力を有する半導体レーザまたはパルス固体レーザを取り込み得る照射レーザモジュールと、長距離、短距離の視野内のシーンを照射するための拡散光学素子または補助L A D A Rセンサを有する。各L A D A Rセンサはまた、光収集および集束アセンブリ（焦点面アレイ）の焦点面に配置された光感知器の二次元アレイを特徴とする受信器モジュールを含む。L A D A Rセンサはヘッドライト、テールライトまたは他の予備灯アセンブリ内に取り込まれ得る。L A D A Rセンサはまた、後退灯または、リアビューミラーアセンブリの一部であり得る、またはバンパーまたはグリルアセンブリ内の開口の背後に取り付けられ得る、またはフロントガラス背後の高いところに、屋根支持具上、または車両の周囲または他の車両位置のボディパネル内のカットアウトを介し取り付けられたモジュラーアセンブリ内に取り付けられ得、少なくとも1つの透明部分を有し、また少なくとも1つの保持特徴を有するエンベロップ内に密閉され得る。各L A D A Rセンサは、周波数基準と慣性基準を有するシステム制御処理装置、システムメモリ、パルスレーザ送信器、送信光学素子、受信光学素子、受信光学素子の焦点面に配置されたアレイ光検出素子、光検出焦点面アレイへバイアス電圧を供給する検出器バイアス変換器、読み出し集積回路、アナログ読み出しIC出力からデジタル画像データを生成するアナログデジタル変換器回路、画像データを調整および補正するデータ削減処理装置、補正画像データベース内の特徴および対象を分離、絶縁、識別、追跡する対象追跡処理装置を有し得る。車両、操縦、制動およびサスペンション制御を有するインテリジェント車両システムコントローラと対にされると、衝突事象の著しい低減と、乗員と車両へのそれほど頻繁でなくかつそれほど深刻でない損傷が予想される。L A D A Rセンサは、通常焦点面アレイと読み出し集積回路のハイブリッドアセンブリを取り込み、読み出しICはアレイユニットセル電気回路として配置され、各ユニットセルは、焦点面アレイとしての同一間隔および順序のアレイと係合するように構成される。好適な実施形態におけるL A D A Rセンサは、上述のフラッシュモードで、またはマルチパルスモードで、または状況に応じてパルス連続波モードで働くことができる。L A D A Rセンサを取り込む衝突防止およびナビゲーションシステムは、2Dおよび3Dデータベースのマージから生じるシーンを強調することと3D L A D A Rセンサと従来の2Dビデオカメラとの両方を管理することだけでなく完全3D対象モデル化および追跡を可能にする多くの特徴を有する。

【0013】

F P Aの光感知器のそれぞれは、レーザ光出力の反射部分から電氣的応答信号を生成する出力を有する。電氣的応答信号は、ユニットセル電気回路の当該アレイを有する読み出し集積回路（R O I C）へ接続される。ユニットセル電気回路のそれぞれは、光感知器出力の1つへ接続される入力と、電氣的応答信号増幅器および復調器と、電氣的応答信号復調器の出力へ接続される距離測定回路とを有する。復調器は、電氣的応答信号の逐次サンプルを格納するための電圧サンプリング回路およびアナログシフトレジスタであり得る、または、ミキサ、積分器、または整合フィルタを含み得る。サンプリングモードでは、各ユニットセルは、ターゲット表面からのレーザ光の捕捉反射に応じて採取されるサンプルの時刻を決めるために基準クロックを使用する。復調はまた、各画素からの一列のデジ

10

20

30

40

50

タル化サンプルに作用する高速デジタル処理装置により読み出し集積回路の外部で行われ得る。高速デジタル処理装置は、逐次アナログサンプルの加重和を利用するアルゴリズムを採用し得る、または高速フーリエ変換、畳み込み、積分、微分、曲線フィッティング、または電氣的応答のデジタル化アナログサンプルに対する他のデジタル処理を使用し得る。高速デジタル処理装置はまた、他の対象から道路を絶縁または分離し対象同士を互いに絶縁または分離するアルゴリズムを採用し得る。このような対象は、自動車、自転車、オートバイ、トラック、人間、動物、壁、標識、道路障害物などであり得る。これらのアルゴリズムは対象速度だけでなく位置と方位を計算し得る。対象、それらの方位、位置、および速度は、さらなる処理および意志決定のために中央コンピュータへ転送され得る。各ユニットセル回路は、戻り L A D A R パルスの形状を維持するとともに、図からわかるように、焦点面アレイから一定の距離を置いて投影された画素境界内の面の形について反射光パルスの形状に基づき推測する能力を有する。距離測定回路はさらに、変調レーザ光出力の零距离基準を提供する基準信号へ接続される。個々の L A D A R センサはまた、検出器アレイの電圧分配グリッドへ接続される検出器バイアス回路と温度安定周波数基準とを組み込み得る。

10

【0014】

図1は、本発明の L A D A R センサの拡張機能の利点を示す展開シーンを描写する。この図では、隣接レーンの反対方向へ向かう第2の車両14に接近する第1の車両2が、照射パターン4を有するフロントガラスの背後に取り付けられた L A D A R センサを有する。フロントガラスの背後に取り付けられた長距離 L A D A R センサの前方向放射パターン16は、破線により示され、第2の車両14の前方の道路を掃引する。第1の車両2の前方左角に設置された予備灯アセンブリから放射する短距離放射パターン6が示される。第1の車両2の左後方角に設置された予備灯アセンブリから放射する第2の短距離放射パターン8が示される。第1の車両2の右後方角に設置された予備灯アセンブリから放射する第3の短距離放射パターン10が示され、第1の車両2の前方右角に設置された予備灯アセンブリから放射する第4の短距離放射パターン12が示される。接近車両上では、第2の車両14の前方左角に設置された予備灯アセンブリから放射する短距離放射パターン18が示される。第2の車両14の左後方角に設置された予備灯アセンブリから放射する第2の短距離放射パターン20が示される。第2の車両14の右後方角に設置された予備灯アセンブリから放射する第3の短距離放射パターン22が示され、第2の車両14の前方右角に設置された予備灯アセンブリから放射する第4の短距離放射パターン24が示される。このシナリオにおける多くの L A D A R センサは対象データとシーンデータをそれぞれの車両上の中央処理装置へ提供する。次に、中央処理装置は命令を車両制御（この具体的なケースでは、主として操縦および速度制御）システムへ送信することによりいかなる潜在的衝突も回避するように作用する。

20

30

【0015】

図2は、図1におけるシーンの進展を示す。第1の車両2は第2の車両14とすれ違ったところである。第1の車両2の右後方テールランプアセンブリに埋め込まれた L A D A R センサの照射パターン10は、目下、第2の車両14の右後方クオータを照射している。同様に、第2の車両14の右後方テールランプアセンブリに埋め込まれた L A D A R センサの照射パターン22は、目下、第1の車両2の右後方クオータを照射している。これは、第1の車両2からの直接照射が第2の車両14の送信器からの反射光と同時に受信され得る状況を生じる。第3の車両28が目下、第2の車両14へ向かう反対側の左側のシーンに入ったところである。第3の車両28は、第2の車両14上の中央に取り付けられた L A D A R センサの受信器だけでなく第2の車両14の右前方側も照射する前方向照射パターン30を有する L A D A R センサを有する。第2の車両14は、第3の車両28上のヘッドライトアセンブリ内に取り付けられた L A D A R センサの受信器だけでなく第3の車両28の右前方側も照射する前方向照射パターン16を有する L A D A R センサを有する。これは、第3の車両28からの直接照射が第2の車両14の送信器からの反射光と同時に受信され得る状況を生じる。この状態を示すタイミングダイヤグラムを図9に見る

40

50

ことができる。第2の車両14上のアンテナ24は、中央道路状況データベースから位置基準データ、道路状況更新、および天候情報を受信する。第2の車両14上のアンテナ24はまた、状況を協力して管理するために第1の車両2と第3の車両28と直接通信し得る。

【0016】

図3は、LADARセンサ36をフロントガラスの背後の高い位置に取り付けた、道路34上の第2の車両14の横からの個々の姿勢を示す。車両14のフードの先端を丁度通過する照射パターン16が示される。短距離LADARセンサは、角搭載信号灯32に埋め込まれ、短距離照射パターン18を有する。車両14はまた、道路状況と位置基準データをダウンロードするとともにローカル道路状態を中央道路状況データベースへアップロードするまたは他の車両と直接通信するための二重無線リンクを有するためのアンテナ24が接続されている。

10

【0017】

図4は、車両14の前部のヘッドライトアセンブリに取り付けられたLADARセンサ42を有する、道路38上の第2の車両14の横から見たクローズアップされた個々の姿勢を示す。車両14の前部に近い点で道路38と交差する照射パターン16が目下示されている。加えて、視野は車両と道路38の状況に依存して横方向および垂直方向に掃引され得る。この場合、車両14は小さな丘の頂上に達すると、ヘッドライトアセンブリに埋め込まれたLADARセンサはより大きな俯角まで向けられ、道路38のプロファイリングが引き続き中断されないようにする。短距離LADARセンサは、フロントバンパ44に埋め込まれ、短距離照射パターン18を生成する。車両14はまた、道路状況と位置基準データをダウンロードするとともにローカル道路状態を中央道路状況データベースへアップロードするための二重無線リンクを有するアンテナ24が接続されている。

20

【0018】

図5は、LADARシステムコントローラ72と、ホスト車両2の協働システムとの相互配線の詳細を示すブロック図である。LADARシステムコントローラ72は、ホスト車両に設置された様々なLADARセンサの状態を監視するとともにこれらのホストLADARセンサにより捕捉された3Dデータのすべてを取り込み、制御入力をこれらのLADARセンサへ提供する中間機能である。LADARシステムコントローラ72は、いくつかの車両設計では1個のソフトウェアまたはハードウェアとして車両CPU内に組み込まれ得る。LADARシステムコントローラ72は、命令を短距離LADARセンサSRU1(52)、SRU2(54)、SRU3(56)、SRU4(58)と長距離LADARセンサLRU1(46)、LRU2(48)へ送信するセンサインターフェース66を含む。光ファイバケーブルおよびワイヤハーネス64は、センサインターフェース66からの命令を様々なLADARセンサへ転送するための物理媒体を提供する。3Dデータとステータス信号は、光ファイバケーブルおよびワイヤハーネス64を介し様々なLADARセンサからセンサインターフェース66へ戻される。同様に、命令信号は多く(n個)の2Dカメラ62へ送信され、ステータスおよび画像データはワイヤハーネス64を介し2DカメラからLADARシステムコントローラ72へ戻される。送信器と受信器を論理的に含む長距離センサユニット46、48のそれぞれは、一組の双方向接続50を介し、光ファイバケーブルおよびワイヤハーネス64の物理媒体とセンサインターフェース66の送信器と受信器と接続する。送信器と受信器とを論理的に含む各短距離センサユニット52~58は、一組の双方向接続60を介し、光ファイバケーブルおよびワイヤハーネス64の物理媒体とセンサインターフェース66の送信器と受信器とへ接続する。センサインターフェース66は、シーン処理装置68と制御処理装置74からデジタル論理レベルを受信し、ホスト車両2に設置された様々なLADARセンサへの光ファイバケーブルおよびワイヤハーネス64上での送信のためにこれらの信号を調整する。センサインターフェース66は、車両2に設置された様々なLADARセンサまたは2Dカメラの1つまたは複数の制御処理装置74とシーン処理装置68からのアウトバウンド信号の増幅、レベル調整、デジタル-アナログ変換、電気-光学信号変換を行い得る。逆に、インバウン

30

40

50

ド信号については、センサインターフェース66は、車両2に設置された様々なLADARセンサまたは2Dカメラの任意の1つから送出された3Dまたは2Dデータとステータス信号の増幅、レベルシフティング、アナログーデジタル変換、光学ー電気変換を行い、次に、これらの受信および／または変換された信号をデジタル信号として制御処理装置74とシーン処理装置68へ供給し得る。D/AおよびA/D信号変換器を含むセンサインターフェース66は読み出し集積回路(図8の118)上に完全にまたは部分的に存在し得る。シーン処理装置68は、動作可能LADARセンサのそれぞれから受信された3Dフレームを車両2の真ん前のおよびそれを囲む全空間の合成3Dマップに合成する。シーン処理装置68はまた、改善された分解能、色、コントラストを提供するために3Dマップと多数(n)の2D静止または動画カメラ62から受信された2D画像データとをマージし得る。従来の2D静止または動画カメラ62の追加により、改善された対象識別能力をシステムに提供する。車両2を囲む領域の完全な3Dマップは、補助および短距離センサ52~58が設置されると最良に実現される。好適な実施形態では、2つの長距離センサ46、48と4つの短距離センサ52~58を含む6つのLADARセンサが完全な360°視野を提供する。車両2を囲むおよびその前の全空間の3Dマップがシーン処理装置68により合成され得る。いくつかの車両設置はまた、安全性の追加マージンを提供するために後向き長距離LADARセンサ(図示せず)を含む。長距離センサ同士の重畳視野は、シーン処理装置68が遠方視野パターン内のいくつかの陰をなくせるようにし得る、またはシーン処理装置68が、車両2の経路内の対象または障害の確実な識別を可能にし得る追加の形状データを得られるようにし得る。短距離センサと長距離センサ間の重畳視野は、短距離センサ52~58により掃引されたより広い角度のおかげで、陰の低減だけでなく合成視野内の任意の特徴または対象に関する追加の形状データをシーン処理装置68に与える。制御処理装置74は、レーザ温度、送信レーザパルスパワー、パルス波形、受信器温度、背景光レベルなどを示すステータスデータをLADARセンサから受信し、制御される様々なLADARセンサへのグローバル入力パラメータの調整について判断する。検出器バイアス、トリガ感度、トリガモードまたはSULAR(凝視型水中レーザデータ: Staring Underwater Laser Radar)モード、フィルタ帯域幅などのグローバル設定は、制御処理装置74から所与のLADARセンサへ送信され得、所与のLADARセンサは、特定のLADARセンサ内に存在するローカル制御処理装置により元々設定または調整されたローカル設定をオーバーライドし得る。SULARモードおよびトリガモード動作は図8に関し詳細に説明される。不揮発性メモリ76は、制御処理装置74とシーン処理装置68上で走るプログラムの格納場所を提供する。不揮発性メモリ76は、ステータスデータとシステムの起動に役立つ他のデータとを格納するために使用され得る。データ通信ポート70は通常、イーサネットポートまたはギガビットイーサネットポートを含むが、USB、IEEE1394、InfiniBandまたは他の汎用データポートであり得、接続78を介し制御処理装置またはシーン処理装置68と車両電気系統および中央処理装置80間の双方向通信を提供するように接続される。接続78は、電氣的、光学的、またはその両方の組み合わせであり得、データ信号を両方向に調整および送信するのに必要な任意の送信器と受信器を含み得る。データ通信ポート70はまた、車両製造者に固有の特殊目的通信ポートであり得る。変調レーザ光の反射から生じる3D距離データは、初期対象モデルを判断できるようにし、ある対象識別が、車両2に設置された個々のLADARセンサの処理装置において起きるようにする。対象モデルの微調整は、いくつかのセンサからのデータが前フレームからのデータと統合され得るシステム内のより高いレベルで行われ得る。現在のデータだけでなく過去のデータも見ることの能力は、車両2が前方へ走行するにつれて、いくつか道路障害と衝突脅威を複数の角度から観察できるようにし、したがって、追加の形状情報が複数の観測角度から展開される一方でいくつかの陰を消す。この追加対象データを有することで、メモリ76内に格納された対象モデルをシーン処理装置68が微調整できるようにし得る。より正確な対象モデルは、シーン処理装置68または車両CPU80が、車両2に衝突脅威をもたらし得る様々な対象および特徴を識別する際に良好に進展できるようにし得る。

10

20

30

40

50

【0019】

図6は、LADARセンサシステムを有する車両電気系統および中央処理装置（CPU）の主機能ブロックの関係および接続を示すシステムブロック線図である。LADARシステムコントローラ72は、車両に取り付けられたLADARセンサのすべてと通信する。典型的な設置では、2つの長距離ユニットLRU1（46）とLRU2（48）が一組の双方向電氣的接続50を介しLADARシステムコントローラ72へ接続する。電氣的接続はまた、データ、制御信号、ステータス信号を長距離LADARセンサ46、48とLADARシステムコントローラ72間で双方向に転送するために光導波路と光学送信器と光学受信器とを有し得る。LADARシステムコントローラ72はまた、一組の双方向電氣的接続60を介し4つの短距離ユニットSRU1（52）、SRU2（54）、SRU3（56）、SRU4（58）それぞれと通信する。電氣的接続はまた、データ、制御信号、ステータス信号を短距離LADARセンサ52～58とLADARシステムコントローラ72間で双方向に転送するために光導波路、光学送信器および受信器を有し得る。LADARセンサのそれぞれは、シーン処理装置（図5の68）、車両CPU80、衝突処理装置75への処理負荷を低減するためにデータ処理装置を含み得る。データ処理装置は、例えば、ポイントクラウドを展開し、視野内の対象を絶縁／分離し、ポイントクラウドから対象速度を絶縁／分離する。従来の2D可視光または赤外線観察カメラ62はLADARセンササブシステム内に埋め込まれ得、LADARセンサを含むサブアセンブリの一部であり得る。これらのカメラ62はLADARシステムコントローラ72に対し同じ接続50または60を共有し得る。多数（n）の他の可視光2D静止または動画カメラ76は、車両衝突処理装置75へ直接接続し、車両に取り付けられた様々なLADARセンサにより生成される3Dデータの相補的シーンデータを生成し得る。2D静止または動画カメラ76はまた、可視光波長または赤外線波長のいずれかで動作し得る。2D静止または動画カメラ76の視野は、車両2に設置されたLADARセンサ（46、48、52～58）の視野を重畳するように設計される。双方向電氣的接続78はまた、LADARシステムコントローラ72と車両電気系統および中央処理装置（CPU）80間で3Dデータマップ、ステータス信号、制御信号を転送するように働く。車両の中核部では、電子頭脳が、車両2のすべての機能を制御し、通常、他のすべてのサブシステムおよびコプロセッサを制御する。電子頭脳すなわち中央処理装置（CPU80）はここでは、バッテリー、ヘッドライト、ワイヤハーネスなどを含む車両の基本的電気系統とひとまとめにされる。車両サスペンション系86は、双方向電氣的接続を介し制御命令を受信しステータスを戻す。車両サスペンション系86は、車輪のそれぞれの車高、バネ定数および減衰率を独立に修正することができる。慣性基準84もまた、CPU80への入力として垂直基準または重力センサを有する。GPS基準79もまた車両CPU80へ接続され得る。GPS基準79はまた、無線リンクを介し定期的に更新され得るエリア内のすべての利用可能道路および状態のデータベースを有し得る。二重無線リンク82もまたCPU80へ接続され得、近距離内の他の車両14、28と直接通信して、位置、速度、方向、車両特定情報を共有し、衝突防止と交通の自由流れを促進し得る。二重無線リンクはまた、路傍アンテナまたはセルラステーションを介し中央道路状況データベースからローカル位置基準、道路データ、天候状況、および車両2の動作にとって重要な他の情報を受信し得る。車両2はまた、車両ステータスと道路状況更新を、無線アップリンク82を介し中央道路状況データベースへ提供し、LADARセンサと無線リンク82を備えたありとあらゆる車両により中央道路状況データベースが増補されるようにし得る。衝突処理装置およびエアバッグ制御ユニット75もまたCPU80と双方向に接続し、多くの加速度計、ブレーキセンサ、車輪回転センサ、LADARセンサなどからの入力を受信する。ACU75はエアバッグのタイミングおよび配備と他の制約について判断する。図6のシステムは、同システムが名目上設置され通常は自動車である車両と共に示されるが、本システムと、上述の部品およびサブシステムの任意のものは、能動的に操縦または半自律的にナビゲートまたは完全に自律的に操縦および制御され得、有人または無人であり得る任意の数の移動車両に設置されるように設計される。上記移動車両としては、航空機、列車、自動車、オートバイ

10

20

30

40

50

、ヘリコプタ、ボート、船、ロボットクローラ、宇宙船、ホバークラフト、飛行船、ジープ、トラック、ロボットクローラ、グライダー、多目的車、ストリートスィーパー、潜水艦、水陸両用車、およびそりが挙げられる。

【0020】

図7は、密集環境の波長ダイバースLADARシステムに利用され得る入手可能なレーザダイオード波長の図を示す。750～870nmの第1の波長帯88は、大量生産低コストAlGaAsレーザダイオード材料系に対応する。この材料系は、光ディスクドライブ、光ファイバLAN通信および近赤外偵察カメラを含む多くのポピュラーな用途をカバーする。示されるのは安価な受信および送信光学フィルタを許容するために10nmずつ離間された13の波長である。波長領域750～870nmは、750nmで約20%から870nmで0%まで変化するアルミニウム百分率に対応する。通常はInGaAsで形成される第2の波長帯90は、10nm増分で900～1060nmをカバーし、エルビウム添加光ファイバ増幅器(EDFA: Erbium Doped Fiber Amplifiers)用の976nmポンプレーザ、レーザ測距装置、暗視/熱感知用途に使用される。一般的に入手可能なレーザダイオードの変形形態であるここでは10nmピッチで識別される17の個別波長がある。870nmにおける第1の帯域88の上端と900nmにおける第2の帯域90の下端との隙間は、いかなる基礎物理問題の結果でもなく、むしろこれらの波長における生産を促す切実な用途が出てこない結果である。実際、これらのレーザは存在するが一般的でない。同じことは、1060nmにおける第2の帯域90の上端と1270nmにおける第3の帯域92の下部との隙間にも当てはまる。この範囲のレーザダイオードは、一般的には入手可能ではないが、再び、この範囲のレーザダイオードを必要とする切実な用途が出てこないことに起因するものである。第3の波長領域92(1270～1610nm)は同様にInGaAs材料系に対応するが、1270～1330nm範囲はメトロ/WANファイバ通信に、1530～1610nm波長は遠距離ITU通信ファイバ用途に非常に有用である。これらの波長におけるレーザの可用性は、これらのレーザが本明細書に記載の自動車LADAR感知用途に最初に最も容易に適応化されることを意味する。

【0021】

この第3の帯域92に示されるのは10nm間隔の35の個別波長である。第1の帯域88と第2の帯域90と合わせて、低コスト10nm光学帯域フィルタを所与として、独立にかつ直交して使用され得る65の波長が利用可能である。他の多くの波長を開発し得るが、自動車LADAR感知および/または自律操縦車両用ロボット運転などの大量用途のニーズだけがある。一部の波長は他の波長より実現するのが困難となり得るが、750～2200nmの全波長領域は様々な材料の組み合わせのレーザダイオードに利用可能である。一部の波長は、許容可能パワーレベルと効率をもたらし成長技術とレーザ構造とを開発するために追加の作業を必要とし得る。また、750～870nmの第1の帯域88は、第2の帯域90と第3の帯域92の長い波長より人間の眼に本質的に危険であるので、それほど望ましくない場合もある。この事実は、第1の帯域88の最短波長レーザを最低パワー密度で動作させ、したがって短距離用途に設計されたLADARセンサにだけ好適であるようにさせるという制約を課し得る。一般則として、波長の増加により、より大きなパワーを安全に放射し得る。したがって、適切な市場需要とその対応投資を所与として、本発明者らは750～2200nm間で10nm間隔で離間された波長を送信する145個の独立レーザダイオードを有し得る、と予想することが合理的である。

【0022】

図8は、好適な実施形態に典型的な長距離LADARセンサ46、48と短距離センサ52～58の両方を説明するLADARセンサのブロック図である。距離延長、より広いまたは狭い視野、およびサイズおよびコスト低減を実現するために、パルスレーザ送信器106、送信光学素子110、受信光学素子112の適応化と、いくつかのケースでは読み出し集積回路118のサンプリング回路へのプログラマブル変更とが行われ得る。第1の実施形態は、ハイブリッド組立方法を使用して読み出し集積回路118の上に積層され

得る単一絶縁サファイア基板上に置かれた光検出素子の 128×128 または 128×64 検出器アレイ116を提供する。設計の他の実施形態では、光検出素子の $M \times N$ 焦点面アレイが予想される（ M と N は $2 \sim 1024$ 以上の値を有する）。図8に描写された機能要素は最初に、典型的な長距離LADARセンサ46の要素に関して説明される。制御処理装置94はLADARセンサ46の主要部品の機能を制御する。制御処理装置94は、命令を制御処理装置94からパルスレーザ送信器106へ転送するとともに監視信号をパルスレーザ送信器106から制御処理装置94へ戻す双方向電氣的接続（インタフェースロジック、アナログ→デジタル（A/D）およびデジタル・アナログ（D/A）変換器96を有する）を介しパルスレーザ送信器106と接続する。アナログ・デジタル（A/D）とデジタル・アナログ（D/A）変換器96を含むインタフェースロジックは読み出し集積回路上に完全にまたは部分的に存在し得る。光感知ダイオード検出器（フラッシュ検出器）104はパルスレーザ送信器106により生成されたレーザ光パルスの一部を傍受するようにレーザの後面に配置される。パルスレーザ送信器106の前面から採取されたアウトバウンドレーザパルスの光学サンプルは、通常は光ファイバケーブル上で、自動距離補正（ARC：automatic range correction）信号として検出器アレイ116の角へ配策される。パルスレーザ送信器106は、固体レーザ、一体式レーザ、半導体レーザ、ファイバレーザ、または半導体レーザのアレイであり得、また、データ速度を増加するために2つ以上の個々のレーザを採用し得る。好適な実施形態では、パルスレーザ送信器106は垂直共振器型面発光レーザ（VCSELs：vertical cavity surface emitting lasers）のアレイである。別の実施形態では、パルスレーザ送信器106は、976ナノメートル半導体レーザ光により励起されるエルビウムドープリン酸ガラスの円盤状固体レーザである。

【0023】

動作中、制御処理装置94は、論理命令または変調信号をパルスレーザ送信器106へ送信することによりレーザ照射パルスを起動し、パルスレーザ送信器106は送信フィルタ108と送信光学素子110を介し強いバーストのレーザ光を送信することにより応答する。エルビウムガラス、ネオジムYAG、または他の固体利得媒体に基づくQスイッチ固体レーザの場合、単純な2レベル論理命令が、一定期間の間、利得媒体内に放射するポンプレーザダイオードを起動し得、最終的にパルスレーザ送信器106の単一フラッシュを生じることになる。電氣的に励起される半導体レーザであって、レーザダイオード中に注入される電流信号の変調により瞬時に変調され得る半導体レーザの場合、より一般的な性質の変調信号が可能であり、主要な有益な効果をもって使用され得る。変調信号は、上部が平たい方形または台形パルス、ガウス形パルス、またはパルス系列であり得る。変調信号はまた、正弦波、ゲート制御またはパルス正弦波、チャープ正弦波、周波数変調正弦波、振幅変調正弦波、またはパルス幅変調系列のパルスであり得る。変調信号は通常、アナログ値を表すデジタルメモリワードのルックアップテーブルとしてオンチップメモリ98に格納される。ルックアップテーブルは、制御処理装置94により順に読み出され、搭載デジタル・アナログ（D/A）変換器96によりアナログ値へ変換され、パルスレーザ送信器106駆動回路へ渡される。制御処理装置94上に存在する必要な論理回路、クロック、およびタイマ100と共に、メモリ98に格納されたルックアップテーブルとD/A変換器との組み合わせは併せて、任意の波形発生器（AWG：arbitrary waveform generator）回路ブロックを構成する。AWG回路ブロックは代替的に、パルスレーザ送信器106の一部としてレーザドライバ内に埋め込まれ得る。送信光学素子110は、パルスレーザ送信器106により生成された高強度スポットを、LADARセンサ46により画像化される所望の視野全体にわたってほぼ一様に拡散する。送信フィルタ108は、レーザ光出力を設計波長に制限するように作用し、パルスレーザ送信器106の設計波長外のいかなるスプリアス放射も除去する。送出レーザパルスの光学サンプル（ARC信号と呼ばれる）はまた、光ファイバを介し検出器アレイ116へ送信される。検出器アレイ116の角のいくつかの画素はARC（自動距離補正：Automatic Range Correction）信号により照射され、読み出し

10

20

30

40

50

集積回路（R O I C）118内のタイミング回路の零時間基準を確立する。読み出し集積回路118の各ユニットセルは、A R C信号に由来する電氣的パルスによりカウントを開始される関連タイミング回路を有する。代替的に、フラッシュ検出器104信号は第2のタイミングモードにおける零基準として使用され得る。A R C信号は検出器アレイ116を通る経過時間に関連する可変遅延の一部をきちんと除去するが、その結果、追加費用および複雑性が生じる。画像フレームのデジタル表現を所与として、同じ作業は、データ削減処理装置126などの有能な埋め込み型処理装置によりソフトウェア／ファームウェアで処理され得る。送信レーザパルスのある部分は、L A D A Rセンサ46の視野内のシーン内の特徴から反射されると、検出器アレイ116の上のヘッドライトアセンブリのレンズとマイクロレンズアレイとを通常は含む受信光学素子112に入射し得る。別の実施形態は、マイクロレンズの使用を必要しなくてもよい改善された検出器を使用する。受信光学素子112の他の別の実施形態は、入力光を収集し検出器アレイ116個々の要素へ導くために回折アレイを採用する。受信光学素子112の視野内のシーン内の特徴から反射されたパルスレーザ光は、受信フィルタ114を介し収集されフィルタ処理され、検出器アレイ116の個々の検知素子上に収束される。次に、この反射レーザ光信号は、影響を受ける検知素子により検知され、電流パルスへ変換される。この電流パルスは次に、読み出し集積回路118の関連ユニットセル電氣的回路により増幅され、飛行時間（time of flight）が測定される。したがって、視野内のシーン内の各反射特徴までの距離がL A D A Rセンサ46により測定可能である。検出器アレイ116と読み出し集積回路118はM×NまたはN×Mのサイズのアレイであり得る。球面レンズ、円柱レンズ、ホログラフィディフューザ、回折格子アレイ、またはマイクロレンズアレイからなる送信光学素子110は、図1に示すように、パルスレーザ送信器106の出力ビームをシーンの中央部分または車両2の経路内の対象を照射するための適切な円錐形、楕円形、または矩形の整形ビームに調整する。

【0024】

図8について続けると、受信光学素子112は、凸レンズ、球面レンズ、円柱レンズまたは回折格子アレイであり得る。受信光学素子112は、シーンから反射された光を収集し、収集光を検出器アレイ116上に収束させる。受信フィルタ114は、入力光を同じL A D A Rセンサ46の送信器に関連する適切な波長帯に制限する。好適な実施形態では、検出器アレイ116は、燐化インジウム半導体基板の上にエピタキシャル堆積されたガリウム砒素の薄膜で形成される。通常、検出器アレイ116は、光へ露出された一組のカソードコンタクトと、検出器アレイ116上に蒸着された多くのイリジウムバンプを介し読み出し集積回路118へ電氣的に接続された一組のアノードコンタクトとを有する。次に、検出器アレイ116の個々の検出器のカソードコンタクトは、上記アレイの照射側の高電圧感知器バイアスグリッドへ接続されるであろう。したがって、検出器アレイ116の検知素子の各アノードコンタクトは、読み出し集積回路118のユニットセル電子回路の入力へ独立に接続される。検出器アレイ116と読み出し集積回路118のこの従来のハイブリッドアセンブリは依然として使用され得るが、新しい技術が、要素間結合（すなわちクロストーク）を低減し、漏れ（暗）電流を低減し、検出器アレイ116の個々の検知素子の効率を改善し得る。好適な実施形態では、検出器アレイ116の要素は、ほぼ単結晶のサファイアウェハの上に形成され得る。その上にエピタキシャル成長されたほぼ単結晶のシリコンの薄層を有するシリコンオンサファイア（S O S）基板が市場で入手可能であり、それらの優れた性能特性は周知である。A P D、P I N、またはP N接合検出器の検出器アレイ116は、S O Sウェハ上のエピタキシャル再成長によってP型シリコンの層とn型シリコンの層のシーケンスで形成され得る。P型シリコンエピタキシャル層のうちの任意のもののドーパントとしてホウ素とアルミニウムが使用され得る。n型シリコンエピタキシャル層のうちの任意のもののドーパントとして、燐、砒素、アンチモンが使用され得る。エピタキシャル成長された単結晶窒化ガリウムの薄層を有するサファイア基板（サファイア上の窒化ガリウム、すなわちG N O S : g a l l i u m n i t r i d e o n s a p p h i r e）もまた市場で入手可能であり、高輝度青色L E Dの製作に適

10

20

30

40

50

切な基板として広く知られている。APD、PIN、またはPN接合検出器の検出器アレイ116は、GaNSウェハ上のエピタキシャル再成長によって一連のP型およびn型窒化ガリウム(GaN)またはインジウム窒化ガリウム(InGaN)層で形成され得る。シリコンとゲルマニウムはn型GaN層のうちの任意の層のドーパントとして使用され得る。いくつかのケースでは、GaNにおけるP型層のドーパントとしてマグネシウムが使用され得る。別の展開では、検出器アレイ116は、読み出しIC118の上に直接モノリシック的に作製され得る。検出器アレイ116はまた、より従来の方法で、砒化インジウムガリウム、砒化インジウムアルミニウム、炭化ケイ素、ダイヤモンド、テルル化カドミウム水銀、セレン化亜鉛の化合物、または他の周知の半導体検出器系から形成され得る。読み出し集積回路118はユニットセル電気回路の矩形アレイを含む。各ユニットセルは、検出器アレイ116の光電子検知素子から受信された低レベル光電流を増幅し、増幅器出力を採取する能力を有する。通常、ユニットセルはまた、シーンから反射され、検出器アレイ116の検知素子により傍受された光パルスに関連するユニットセル増幅器出力の電氣的パルスの存在を検出することができる。検出器アレイ116は、光電子増幅能力があり設計波長の入射光信号により変調されるアバランシェフォトダイオードのアレイであり得る。検出器アレイ116素子はまた、主キャリアがそれぞれホールまたは電子であるP-真性-N設計またはN-真性-P設計であり得、この場合、当該ROIC118は、それに応じて調整されたバイアス電圧と増幅器入力極性を有するであろう。好適な実施形態の検出器アレイ116と読み出し集積回路118のハイブリッドアセンブリが図17に示される。同アセンブリは次に、通常はFR-4基板またはセラミック基板上の支援回路アセンブリへ取り付けられる。回路アセンブリは通常、検出器アレイ116の個々の要素の読み出し集積回路118からの距離および強度出力を受信し登録する一方で他の支援機能の中でも特に調整パワー、基準クロック信号、校正定数、読み出し行列の選択入力を提供する支援回路を提供する。これらの支援機能の多くは、同じ回路基板の上に存在する縮小命令セットコンピュータ(RISC:nted in Reduced Instruction Set Computer)処理装置で実施され得る。検出器バイアス変換器回路150は、検出器アレイ116の視野内の遠方の対象の検出の可能性を最大化する一方で検出器アレイ116の近方視野内の飽和の危険性を低減するために最適検出器バイアスレベルを提供する時変検出器バイアスを検出器アレイ116へ印可する。検出器バイアス変換器150により供給される時変検出器バイアスの概略は、データ削減処理装置126からのフィードバック(検出器アレイ116の視野内のシーン内の対象または点の反射率と距離とを示す)に基づき制御処理装置94により策定される。制御処理装置94はまた、タイミングコア100からのいくつかのクロックおよびタイミング信号を、読み出し集積回路118、データ削減処理装置126、アナログ-デジタル変換器122、対象追跡処理装置134、およびそれらの関連メモリへ供給する。制御処理装置94は、多種多様なクロックおよびタイミング信号を生成するために、安定化された温度または温度補償周波数基準148に依存する。温度安定周波数基準148は、温度補償水晶発振器(TCXO:temperature compensated crystal oscillator)、誘電体共振器発振器(DRO:dielectric resonator oscillator)、または表面弾性波デバイス(SAW:surface acoustic wave device)であり得る。制御処理装置94上に存在するタイミングコア100は、高周波数同調可能発振器、プログラマブルプレスケラ分周器、位相比較器、および誤差増幅器を含み得る。

【0025】

図8について続けると、制御処理装置94、データ削減処理装置126、および対象追跡処理装置134はそれぞれ、プログラム、データ、定数、演算および計算の結果を保管する関連メモリを有する。それぞれがコンパニオンデジタル処理装置に関連付けられたこれらのメモリは、ROM、EPROM、またはフラッシュなどの他の不揮発性メモリを含み得る。これらのメモリはまた、SRAMまたはDRAMなどの揮発性メモリを含み得、揮発性メモリと不揮発性メモリの両方はそれぞれの処理装置のそれぞれに組み込まれ得

10

20

30

40

50

る。共通フレームメモリ130は、それぞれが単一レーザパルスから生じる像である多数のフレームを保持するように働く。データ削減処理装置126と対象追跡処理装置134の両方は、3D画像処理を行い、LADARシステムコントローラ72に通常は関連するシーン処理装置68への負荷を低減し得る。2つのデータ収集モードがあり、第1のモードはSULARすなわち深さ方向順次走査である。各レーザパルスは通常、CAT走査と同様な20枚の「スライス」のデータを生じ、各「スライス」は共通フレームメモリ130内に単一ページとして格納され得る。各画素は2ナノ秒間隔でサンプリングされるので、各「スライス」は深さが約1フィート差の像空間の層である。20枚のスライスが1フレームのデータを表す。続くレーザパルスのサンプリングは更に20フィートの深さで開始され得、したがって距離または深さ最大1000フィートの全像空間が一連の50個のレーザ照射パルスで掃引され得る。各レーザパルス応答は単一フレームエントリで保持される20枚の「スライス」のデータからなる。いくつかのケースでは、フレームメモリは50フレームのデータすべてを保持するように十分に大きくてよい。格納されたスライスの数は、トリガモード動作を必要とすること無く任意の当該距離をマッピングするために十分であり得る。このとき、データの削減は、水中面、木で覆われた森、または任意の静的風景をマッピングするために採取されるデータのケースと同様に、ソフトウェアにおける高度な後処理技術が優れた精度または分解能をもたらし得る外部コンピュータで発生し得る。第2のデータ収集モードは、個々の画素がそれぞれパルス応答を求める「トリガ」モードであり、あるパルス閾値判定基準が満たされると、パルス到着時刻を一括して扱う20個のアナログサンプルが画素アナログメモリ内に保持され、実行中のデジタルカウンタは名目距離測定結果と共に凍結される。20個のアナログサンプルは、読み出し集積回路118の「A」および「B」出力120を介し各画素から出力される。「A」および「B」出力120は本設計の128×128画素のインタリーブ行または列値を表す。「A」と「B」出力120はアナログ出力であり、そこで提示されたアナログサンプルは、デュアルチャネルアナログ・デジタル(A/D)変換器122によりデジタル値へ変換される。出力のインタリーブは、出力(「A」)の1つが読み出しIC118の奇数ラインを読み出し、他の出力(「B」)が読み出しIC118の偶数ラインを読み出すことを意味する。より大きな検出器アレイ116と読み出しIC118は2つのアナログ出力より多くの出力を有し得る。A/D変換器122のデジタル出力124はデータ削減処理装置126の入力へ接続する。A/D変換器122もまた読み出し集積回路118に組み込まれ得る。デジタル出力は通常、読み出しIC118の各画素で測定された未補正アナログサンプルの10または12ビットデジタル表現であるが、より多いまたはより少ないビットを有する他の表現が用途に依存して使用され得る。デジタル出力の速度は、フレームレートとアレイ内のピクセル数とに依存する。「トリガ」モードでは、全距離または深さ空間が単一レーザパルスの時間枠内で掃引され得るので、大量のデータ削減が既に起きており、データ削減処理装置126は、アレイの各画素(ユニットセル)から受信された名目距離測定結果を微調整するために、各ユニットセル内に格納された20個のアナログサンプルだけに作用するであろう。データ削減処理装置126は、基準ARCパルス信号により保存された出力レーザ照射パルスの形状に対するアナログサンプルの曲線フィッティングにより、各画素から受信された名目距離測定結果を微調整する。これらのパルスは通常、ガウス形であるが、方形、台形、ハイパーサイン、sinc関数などであり得、フィッティングアルゴリズムは、フーリエ解析、最小二乗解析、または多項式、指数関数などへのフィッティングを採用し得る。距離測定もまた、周知の基準パルス特性形状への曲線フィッティングにより微調整され得る。「トリガ」取得モードでは、フレームメモリ130は各照射レーザパルスの「ポイントクラウド」像だけを保持する必要がある。用語「ポイントクラウド」は、本設計の128×128アレイの各画素により検知されるような反射光パルスの距離と強度により生成される像を指す。「トリガ」モードでは、データ削減処理装置126は主として、データバス128上でフレームメモリ130へR&Iデータを渡す前に各画素により行われた距離および強度(R&I)測定の結果を微調整する役目を果たし、いかなる「スライス」データまたはアナログサンプルも、この取得モードにお

10

20

30

40

50

けるR & I「ポイントクラウド」データと独立してメモリ内に保持されない。フレームメモリ130は、個々または複数のフレームまたは全ポイントクラウド像を、データバス144上で制御処理装置94へ供給し、必要に応じデータバス132上で任意選択の対象追跡処理装置134へ供給する。

【0026】

図8に示すように、データ削減処理装置126と制御処理装置94は、整数および浮動小数点演算ユニットのハードウェア実装による縮小命令セット(RISC)デジタル処理装置と同じタイプのものであり得る。対象追跡処理装置134もまたRISC処理装置126と94と同じタイプであり得るが、いくつかのケースでは、非常に複雑なグラフィック処理に好適なより大きな能力を有する処理装置であり得る。対象追跡処理装置134は、ハードウェア実装型整数および浮動小数点演算ユニットに加えて、限定しないが行列式、行列乗算、行列反転を含む多くのハードウェア実装型マトリクス演算機能を有し得る。動作中、制御処理装置94は、双方向制御バス146を介し読み出し集積回路118、A/D変換器122、フレームメモリ130、データ削減処理装置126、対象追跡処理装置134を制御して、マスタ制御処理装置94が命令を優先ベースで、読み出しIC118、A/D変換器122、フレームメモリ130、データ削減処理装置126、対象追跡処理装置134などの従属周辺機能へ渡せるようにする。双方向制御バス146はまた、読み出しIC118、A/D変換器122、フレームメモリ130、データ削減処理装置126、対象追跡処理装置134から制御処理装置94へステータスおよびプロセスパラメータデータを戻す役目を果たす。データ削減処理装置126は、名目距離データを微調整し、A/D変換器122から受信されたデジタル化アナログサンプルから展開された各画素強度データを調整し、全イメージフレームを、一方向データバス128を介し、用途に依存していくつかのフレームから数千のフレームを保持する能力を有するデュアルポートメモリであるフレームメモリ130へ出力する。対象追跡処理装置134は、複数フレームの画像データを保持するための十分な能力を有する内部記憶装置を有し、画像圧縮、単一フレームまたはマルチフレーム分解能向上、統計処理、対象識別および追跡を含むマルチフレーム合成処理を可能にする。対象追跡処理装置134の出力は、一方向データバス136を介し、制御処理装置94上に存在し得る通信ポート102へ送信される。次に、スライスデータ、距離および強度データ、制御、および通信はすべて、双方向接続50を介し通信ポート102と中央LADARシステムコントローラ72(図5、6)との間でやりとりされる。パワーおよびアース接続(図示せず)は電気機械的インターフェースを介し提供され得る。双方向接続50は電氣的または光学的伝送線路であり得、電気機械的インターフェースは、DB-25電気コネクタ、光学的および電氣的ハイブリッドコネクタ、またはLADARセンサ46の信号を双方向に運ぶように構成された特定の自動車コネクタであり得る。双方向接続60は、埋め込まれた短距離LADARセンサ52を有し得る予備灯アセンブリ用LADARシステムコントローラ72へ接続するであろう。双方向接続50(60)は、イーサネット、ユニバーサルシリアルバス(USB)またはファイバチャネルなどの高速シリアル接続であってもよいし、またはインフィニバンドなどの並列高速接続であってもよいし、または、ここで列記されたものに限定しないが高速シリアル接続と並列接続の組み合わせであってもよい。双方向接続50(60)はまた、データ削減処理装置126と対象追跡処理装置134のプログラム更新、グローバル位置基準データ、およびLADARセンサ46機能ブロックの残り部分の特定用途制御パラメータを含む情報を制御処理装置94へアップロードする役目を果たす。慣性および垂直基準84(図6を参照)はまた、ホスト車両2から車両電気系統およびCPU80そして必要に応じてLADARシステムコントローラ72を介し短距離LADARセンサ52~58および長距離LADARセンサ46~48へデータを提供する。同様に、LADARセンサ46にとって役立ち得るホスト車両2からの任意の他のデータが慣性および垂直基準データと同様にして提供され得る。外部位置基準に加えて慣性および垂直基準データが制御処理装置94により利用され得る。制御処理装置94は、位置および慣性基準データを、距離および強度データの調整のためにデータ削減処理装置126へ、そしてマルチフ

10

20

30

40

50

レーンデータ合成処理における利用のために対象追跡処理装置134へ渡し得る。垂直基準データは通常、ピッチおよびロールの測定結果を提供する。垂直基準データは、仰角と、重力に対し垂直な水平面とのねじり角（ロールと似ている）とを読み出すようにされる。短距離LADARセンサ52～58は通常、様々な方法で変調され得る半導体レーザを採用する。長距離LADARセンサ46～48は通常、適切に制御されれば、ガウス分布を有する単独出力パルスを生成するQスイッチ固体レーザを採用する。このタイプの固体レーザのパルス波形は、容易に変調されないので、長距離LADARセンサ46～48の受信器部分により「そのまま」処理されなければならない。通常はテールライト、方向指示灯、またはパーキングライトなどの予備灯アセンブリに埋め込まれるタイプの短距離LADARセンサ52～58の動作は、いくつかの例外を除いて長距離LADARセンサ46～48の動作と同じである。長距離LADARセンサ46～48と短距離LADARセンサ52～58は、採用されるレーザのタイプとレーザ変調のタイプだけが異なり得る。送信光学素子110と受信光学素子112もまた、長距離LADARセンサ46～48と短距離LADARセンサ52～58の異なる視野のおかげで異なり得る。長距離LADARセンサ46～48と短距離LADARセンサ52～58との送信レーザパルス変調の差異は、読み出しIC118サンプリングモードの柔軟な性質とデータ削減処理装置126プログラム可能性とにより対処され得る。ホスト車両2は、USB、イーサネット、RJ-45、または他のインターフェース接続からの嵌め合わせコネクタプラグを受け入れるのに一般的に利用可能な多くのコネクタレセプタクルを有し得る。コネクタレセプタクルは代替的に、本明細書に記載のタイプの長距離LADARセンサ46～48または短距離LADARセンサ52～58を取り付けるために使用され得る。

【0027】

図8について続けると、短距離LADARセンサ52変形形態について論述することが役立つ。短距離LADARセンサ52では、著しく少ない送信パワーが必要であり、半導体レーザとマルチパルス変調方式の使用を可能にする。半導体レーザの一例は、多くの卓越的特徴のために好適な実施形態において使用される垂直共振器型面発光レーザ（VCSEL）である。VCSELは通常、円形ビームプロファイルを有し、開口部において低ピークパワー密度を有する。VCSELはまた、より少ない切断、研磨などの二次機械的操作を必要とし、極めて容易にアレイに形成され得る。半導体レーザの使用は、ガウス光学パルス形状をわずかな偏差だけで生成するように駆動電流パルスを調整できるようにする。VCSEL応答時間はサブナノ秒の領域であり、典型的な光学パルス幅はパワー半値点において5～100ナノ秒であり得る。図8の図では、VCSELおよびレーザドライバはパルスレーザ送信器106の一部となるであろう。所望のパルスまたは波形自体は、200～300MHzの典型的変換速度を有するD/A変換器96により生成され、したがって、出力パルス形状のガウス理想形状からのいかなる偏差も制御処理装置94に関連するメモリ98内の参照テーブルにおいて補償され得る。参照テーブルはD/A変換器によりパルスレーザ送信器106内のレーザドライバへ供給される駆動電流波形のデジタル基準として働く。ガウス単一パルス変調方式は、VCSELから利用可能な光学パワーの制限を所与として、短距離でうまく働く。VCSEL送信器の距離の延長は、マルチパルス系列、正弦波バーストなど、より高度な変調方式を使用して行われ得る。短距離LADARセンサ52を参照して本明細書に説明されるVCSELおよび変調方式は、長距離レーザLADARセンサ46のパルスレーザ送信器106において通常使用される固体レーザの代案である。パルスレーザ送信器106におけるVCSELアレイの使用は、コスト、大きさ、消費電力を低減するおよび／または信頼性を改善する可能性を有する。LADARセンサは車両2上の多くの点に（ヘッドライト、予備灯、ドアパネル、リヤビューミラー、バンパーなどに）取り付けられ得る。イメージ管FPAなどのより敏感な検出器アレイ116を備える場合、本明細書に記載のタイプのLADARセンサは照射源としてVCSELアレイを使用し得、はるかに長い距離が支援され得る。図8のLADARセンサの主機能を参照すると、視野内のシーンを照射する光のバーストを支援および／または生成するそれらの機能を「光送信器」と呼ぶことが時には好都合である。これらの要素は通

常、処理、パルスレーザ送信器106、送信フィルタ108、送信光学素子110を起動する制御処理装置94となるであろう。用語「光受信器」は、視野内のシーンから反射された光を収集し、受信光をフィルタ処理し、受信光を複数のピクセル化電気信号に変換し、これらのピクセル化電気信号を増幅し、パルスまたはその変調を検知し、距離測定を行い、受信データを微調整または低減するのに必要なそれらの要素を参照するために使用されることがある。これらの機能は、受信光学素子112、受信フィルタ114、検出器アレイ116、読み出しIC118、A/D変換器122、データ削減処理装置126を含むであろう。

【0028】

図9は、短距離LADARセンサ52の好適な実施形態のレーザ変調方式のいくつかの利点を示す図である。半導体レーザを使用することで、レーザ出力パワーの迅速な変調が可能となる。アナログサンプルからなる多くの電圧パルスが時間軸上の水平方向にプロットされる。これらの波形は、検出器アレイ116の個々の検知素子282により検知され電流パルスへ変換される反射光学パワーパルスとして開始する。電流パルスは、読み出し集積回路118（図15で詳細に説明される）の関連ユニットセル電気回路のトランスインピーダンス増幅器により増幅されると、電圧になる。図9の図では、長さ7のマンチェスタ符号化Barker符号が最適符号系列のパワーを示すために使用される。最初の5nsパルス152は、Barker符号系列の最初の「1」ビットをマンチェスタ符号化した結果である。マンチェスタ符号化は、信号のDCバランスを生じ、また、レーザパルスの最大幅をビット時間（10ns）と同じとなるように制限する。Barker系列が未修正で送信されれば、図から分かるように、Barker系列が1, 1, 1となる3レーザパルス×ビット時間（=30ns）となり得る。最初のパルス152は5ns幅であり、最初のタイムスロットの左半分に存在するのでデータビット「1」を表す。この例では、マンチェスタ符号化は、符号ビット「1」と反転クロックとの論理的XORにより行われる。干渉パルス154が未知LADARタイプから受信されるが、幅がわずかに3nsであるので、LADARセンサ52受信器の観点からは無効信号である。単一パルス変調方式では、単純なパルス幅弁別器（PWD：pulse width discriminator）が、不適切な幅を有するパルス154などのスプリアスパルスを除くことになる。図2の密集LADAR環境では、様々なパルス幅の割り当てと共に145個の独立した波長の割り当てが、同じ空間内の多数のLADARセンサのシームレスな相互作用を可能にする。例えば、パルス幅は、3ns、5ns、7ns、9ns、11ns、13ns、15ns、17ns、19ns幅で割り当てられ得る。この最も単純なシステムでは、9個の異なるパルス幅と145個の独立した波長の組み合わせは、全体システム機能の障害無しに同じ空間内で動作し同じ時間間隔で送信するLADARセンサの1400を越える無作為な組み合わせを生み出す。

【0029】

加えて、密集LADAR環境における各LADARセンサは、連続的に「チャープ」するように、または画像フレームが取得される周波数を変更ようにプログラムされ得る。この動作モードは、取得速度を18Hzから22Hzへ連続的または無作為に変更（すなわち速度の約10%を変動）するために、データのフレーム毎に名目20Hz取得速度を有し得る各LADARを必要とする。20Hzでは、フレーム取得の間隔は名目上50msである。好適な実施形態では、長距離LADARセンサ46、48はこの20Hzの名目速度で動作するが、レーザパルス送信系列間の間隔を、ある場合には無作為に、他の場合には所定パターンで45msから55msへ変更し得る。短距離LADARセンサ52～58は通常、30Hzの高いフレームレートで（すなわち33ms間隔で）動作し、それらの取得スケジュールを+/-10%無作為にまたは所定パターンで同様に変更する。この取得速度変動の効果は、空間で交差する隣接LADARからのパルスの、または近傍のLADARセンサのパルスとの任意のかなりの時間の間の干渉の確率を低減することである。単独車両では、LADARシステムコントローラ72は、システムの各LADARセンサへの起動信号を制御された方法で互い違いにすることにより複数のLADARセンサ

パルス送信系列間の重なりがないことを保証し得る。

【0030】

図9の論述を続けると、一意的Barker符号は長さ2、3、4、5、7、11、13のものである。長さ7のBarker符号もまたマンチェスタ符号化されていれば、第2のパルス156はまた、2番目の時間スロット（論理「1」）の左半分に現われることになり、3番目のパルス158も同様である。4番目の符号ビット（論理「0」）が符号化されると、パルス162は10nsの隙間を残して4番目のタイムスロットの右半分に現われる。幅が7nsである干渉パルス160は、パルス幅弁別器により、またはBarker符号系列全体で働くより複雑なフィルタ処理方式により除去され得る。5番目のパルス164は5番目のタイムスロットの右半分に現われ、「0」を示す。6番目のパルス166は、符号が「0」から「1」へ反転したのでパルス164と背中合わせで現われる。背中合わせの5番目のパルス164と6番目のパルス166の出現は、パルス幅識別がパルスまたはその系列を検証するために使用される唯一のタイミング技術であれば、5番目のパルス164と6番目のパルス166がシステムを伝播できるようにするために10nsのパルスで動作する第2のパルス幅弁別器を必要とするであろう。全パルス符号系列で動作するより高度な技術について以下に説明する。図9について続けると、次に、幅が9nsである干渉パルス168が現われ、7番目のパルス170がそれに続き7番目のタイムスロットの右半分に現われ、符号「0」を示す。3ns幅の干渉パルス172が、同じ高さでかつパルス170直後に現われる。干渉パルス154は、わずか3ns幅であり、Barker符号系列のマンチェスタ符号化パルスとは異なる振幅で現われるので、パルス幅弁別器により除去され得る。干渉パルス160は、7nsのパルス幅だけが異なるのでより困難なケースであるが、また、パルス幅識別フィルタにより除去され得る。干渉パルス168は9ns幅でありしたがって明確にスプリアスであるがパルス170と背中合わせで現われ、処理をより困難にする。パルス検知閾値173の使用により干渉パルス168を除去できるようにする。パルス検知閾値電圧 V_T （173）は第1のパルス152など準拠5nsパルスのピーク振幅を検知するとともに電圧を量 ΔV だけ低減することにより設定され得るので、電圧比較はパルスのストリームで検知されたパワーに対して行われ得る。干渉パルス172は、7番目のパルス170と背合わせでありかつ適切な振幅であるので処理が最も困難である。このパルスを適切に除去するための唯一の方法は、全パルス系列を並列に調べるデジタルフィルタリングアルゴリズムを採用することである。

【0031】

図10は、第1のタイプのデジタルフィルタである有限インパルス応答フィルタ（FIR）を示すブロック図である。ここで説明する最も単純な符号化機構では、図10のFIRフィルタは、LADARセンサ52のコンパニオン送信器に割り当てられたパルス幅未満またはそれより大きな幅を有するパルスを除去するように動作する。このブロック図は、大抵の場合、一連のプログラムステップがデータ削減処理装置（図8の126）による取られるフローチャートであるが、代替的に、何らかの高速化が期待される構成可能データ削減処理装置126に実装されるハードウェアであってもよい。入力は一連の反射パルス、スプリアスパルス、雑音である。サンプル $d_1, d_2, d_3, \dots, d_n$ （174）は、1nsの間隔で採取された受信および検知入力の8ビットデジタル表現であり、データ削減処理装置126内の高速メモリブロック内に格納される。単一照射パルスの最も単純なシグナリング方式では、3ns、5ns、7ns、9ns、11ns、13ns、15ns、17ns、19nsのパルス幅が存在するであろう。一例として3nsのパルス幅を有するLADARセンサ52を使用することで、1nsの間隔またはそれより若干速い間隔で採取された3nsパルスは、パルスのピーク振幅において、最少3個のサンプルを有するであろう。少なくとも、単一照射パルスだけが発射されれば、零振幅または閾値電圧 V_T 未満の振幅を有するパルスの両側に少なくとも3つのサンプルが存在しなければならない。閾値電圧 V_T の設定は通常、FIRフィルタアルゴリズムにおける最初の操作であろう。これは、デジタルFIRフィルタがアナログサンプル $d_1 \sim d_9$ （各サンプルは前のサンプルの約1ns後のもの）を使用し得ることを意味する。閾値 V_T より

高いいかなるアナログサンプル $d_1 \sim d_9$ も、実際のサンプル $d_1 \sim d_9$ の代わりにアルゴリズムにおいて置換される $+1$ の値を有するであろう。閾値 V_T 未満の振幅を有するいかなるサンプル $d_1 \sim d_9$ も、フィルタにおける処理のために置換された -1 の値を有するであろう。このとき、利得定数 $a_1 \sim a_9$ (176) は次のように設定されるであろう： $a_1 \sim a_3 = -1$ 、 $a_4 \sim a_6 = +1$ 、および $a_7 \sim a_9 = -1$ 。したがって、パルスがフィルタにおいて適切に高さを合わせられれば、 $+9$ のスコアが加算点 178 に現われ、「パルスが有効な 3 ns の反射光学パルスである」という高い信頼度を与える。デジタル FIR フィルタのこの特性は処理利得と称される。 3 ns 未満の幅を有するいかなるパルスも低スコアを生じ、 3 ns より広い幅を有するものもまた加算点 178 において低スコアを生じるであろう。次に、データ削減処理装置はどのパルスを距離情報のために処理するかについて、情報を得て判断し得る。

【0032】

図10の FIR フィルタはまた、全アナログモードのように閾値比較を使用せずに動作し得る。第2のモードでは、レベル B は、A におけるピークレベルと背景雑音レベル（または信号の負のピーク）との中間点に応じて求められる。次に、すべてのサンプルは B の値だけ減じられ（図9を参照）、これらの新しい値がアルゴリズムに代入され、いくつかサンプルは正値を有し（ 3 ns のパルスは正符号を有する $d_4 \sim d_6$ を有するであろう）、他のサンプルは負値（ $d_1 \sim d_3$ と $d_7 \sim d_9$ ）を有する。この形式の処理は、いくつか雑音環境において、すなわち LADAR センサ 52 の最大距離における場合のように信号振幅が低い場合に、より良好な結果をもたらし得る。干渉パルス 172 により引き起こされる課題に関し、第3のモードがデータ削減処理装置 126 により LADAR センサ 52 へ提供される。第3のモードでは、マンチェスタ符号化 Barker 符号の全系列は、単一パルス変調シナリオでは典型的であろう各パルスの幅および振幅特性を単純に連続的にフィルタ処理するのではなくむしろ符号系列相關器として働くデータ削減処理装置により並列に感知され得る。この第3のシナリオ（符号系列相關（CSC: code sequence correlation））では、サンプルの数は極めて大きくなり得る。図9に示される系列では、それぞれが 1 ns の間隔で 10 個のサンプルを生じる 7 つのタイムスロットが存在し、雑音または干渉パルスが無い場合には加算点 178 において 70 のスコアを与えるであろう。存在する唯一の干渉パルスが 3 ns のパルス 154 であれば、加算点におけるスコアは 67 まで減り、典型的なシナリオのデータ削減処理装置は、パルスが有効な反射光学パルスである、という高い信頼度でもって、図9のパルス系列を処理するであろう。より高いレベルにおける別の符号化は、各完全 Barker 符号系列を車両識別番号の一部としてデジタル「1」または「0」として処理する。図9の例では、複数の Barker 符号 7 系列が送信され得、各 Barker 符号系列は、「0」送信のために符号化クロックの位相を反転し、デジタル「1」表現のために非反転クロックを使用する。このようにして、4ビット車両 ID 番号は Barker 7 符号化方式を所与として 280 ns かかるであろう。実際には、一意的車両 ID 番号ははるかに長い長さであるが、この例は、図8、10、11により説明される構造を有する受信光学パルス系列の一意性を保証する可能性の例示として役立つ。

【0033】

図11は、フィルタの応答を鋭くするためにアクティブフィードバックを使用する別のタイプのデジタルフィルタのブロック図である。このフィルタでは、デジタルサンプルは最初の出力からフィルタを介し循環され戻され、非線形応答が実現され得る。このタイプのフィルタは、そのインパルス応答が無限に継続することができるので、所謂無限インパルス応答型フィルタ（IIR: infinite impulse response filter）と称される。図11の IIR フィルタは、図10の FIR フィルタと比較して、所与のフィルタ性能に関する計算の数と複雑性を低減する構造であり得る。動作中、アナログサンプルのデジタル表現は図11の左側の入力として現われる。無遅延入力（最初のサンプル）は最初に b_0 (180) の値が乗算され、加算接合器 182 で加算される。遅延 d_1 (184) もこの初期入力に印可され、この値は加算接合器 188 にお

いて加算される前に定数 b_1 (186) で乗算される。遅延 d_1 は通常、入力において提示されるデジタル化アナログサンプル間の時間と同じである。次に、第2の遅延 d_2 (通常 $d_2 = d_1$) 190 が初期入力 (最初のサンプル) に印加され、この値は定数 b_2 (192) で乗算され、加算接合器 194 において加算される。デジタル化アナログサンプルはその間にフィルタ入力に連続的に提示されており、したがって、最初のサンプルが加算接合器 194 に到着する時間までに、第2のサンプルは加算接合器 188 に提示され、第3のサンプルが加算接合器 182 に提示されている。出力側では、最初の出力は遅延 d_3 (196) だけ遅延され、加算接合器 188 に提示される前に定数 $-a_1$ (198) で乗算される。次に、加算接合器 188 の出力は入力として加算接合器 182 へフィードバックされる。出力遅延 d_3 (196) は通常、 d_1 と d_2 と同じである。第2の遅延 d_4 (200) が d_3 遅延フィルタ出力へ印加され、次に定数 $-a_2$ (204) で乗算され、加算接合器 194 に提示される。通常、 $d_4 = d_3 = d_2 = d_1$ 。次に、加算接合器 194 の出力はフィードバック入力として加算接合器 188 へ提示される。この説明から、デジタル化アナログサンプルは、それらの値と定数 $b_0 \sim b_2$ 、 $-a_1$ 、 $-a_2$ の値に依存して加算接合器 182 を何回も通過し得るということが分かる。したがって、このタイプのフィルタは巡回型フィルタとしても知られる。遅延と加算接合器の数は任意に大きくされ、定数は変更され得るので、設計と用途に依存して僅かなまたは大きなフィードバックが使用される。他のトポロジーも可能であるが、大部分は本明細書に記載の一般的 IIR フィルタのある変形形態である。このフィルタは、図10の FIR フィルタの代案として効率的な高性能パルス幅弁別器として使用され得る。高速デジタル処理装置が必要となるということが、図10と11に関して説明されたデジタル処理の説明からわかる。好ましい実施態様では、生データをフィルタ処理および曲線フィッティングし、対象を識別および追跡し、車両を囲むシーンを構成し、3Dおよび2D画像をマージし、そして車両に搭載された LADAR センサを制御するために多くの高速数値演算処理装置が必要とされる。この設計目標を手助けするために、これらの作業のために交換可能に使用され得る RISC 処理装置が設計された。この RISC 処理装置は、特に浮動小数点 (FP) と整数演算を行うように最適化された。

【0034】

図12は最適化浮動小数点 (FP) 除算器のブロック図である。この図では A は被除数であり B は除数である。 A および B オペランドの仮数の除算を行う除算器コア 212 は、整数除算ハードウェア実装で一般的に使用される除算器ツリーで構成される。通常、浮動小数点演算回路内の除算回路は積和回路を使用して実際に実現される。上記除算回路はあまり複雑でないので、少ないトランジスタとしたがって少ない回路面積を有する。通常の方法は、初期推定と、誤差に基づき推定を微調整するニュートンラフソン法を使用する多くの反復サイクルとを含む。標準的 FP 演算処理装置のユーザとアプリケーションプログラマは通常、FP オペランドの除算の機会を低減またはなくす方法を発見するように奨励され、多くの場合、これは可能である。ここで説明するタイプの LADAR から生データを処理し、また 3D 画像データと 2D 画像データをマージし、対象認識および追跡を行うために必要な演算の場合、高速実行 FP 除算器の選択肢を有することが非常に役立つ。

【0035】

被除数 A と除数 B は、IEEE 754 標準による実数の浮動小数点表現である。各オペランドは、32ビット浮動小数点表現 (単精度) と 32ビットレジスタ内への格納を可能にする 23ビット仮数と 8ビットバイアス指数と符号ビットからなる。暗示されるように、仮数の追加「隠れ」ビットは常に先頭 1 である。格納する前に、各 FP 数は先頭 1 を有するように正規化され、次に、有効精度の追加ビットを与えるために切り捨てられる。除算演算の第1ステップとして、被除数 A と除数 B が取り出され、「隠れ」ビットが回復されて 24ビットの仮数を得、次に、除算器コア 212 への入力として供給される。24ビット仮数もまた、計算 (パイプライン処理法) を加速するために、オペランドがレジスタ 206、208 に登録されるように登録され得る。この方法はまた、仮数が除算される際の除算器コア 212 からの自明な結果の可能性を回避する。除算処理は次の3つの別々の

計算流れと見なされ得る、符号ビット、指数、仮数。符号ビットはXORゲート210へ入力され、結果出力は出力レジスタ230内に商の符号として登録される。並行して、指数は減算ブロック226において減じられる(A-B)。キャリイン(Cin)ビットは、入力Bの2の補数を取らせるために「1」に設定され、減算ブロック226により減算が行われるようになる。このとき、その結果の指数は、バイアス付加ブロック229により加えられたバイアスを有することになる。除算器コア212内の仮数除算演算が「0」に等しいMSBを有する商を生じれば、インバータ227は「1」を出力し、MUX228は、バイアス付加ブロック229により、指数に対するバイアスとして加えられるより小さな8進数0176を選択する。仮数除算演算がMSB=1を生じれば、インバータ227は「0」を生成し、MUX228は、バイアス付加ブロック229により指数に対するバイアスとして加えられるより大きな8進数0177を選択する。バイアス付加ブロック229はまた、キャリイン(Cin)ビットが「1」であれば、「1」を指数へ加えるようにさせる。このキャリインビットは丸め演算におけるオーバーフローの結果であり得る。次に、バイアス付加ブロック229の出力は出力レジスタ230に指数として登録される。

10

【0036】

図12について続けると、Aの仮数は、図13に示すような制御型減算器(CS: controlled subtractor)セルの除算器ツリーを使用して、除算器コア212においてBの仮数により除算される。24個の剰余出力は、24入力ORゲート214において論理和がとられ、その結果は丸め論理ゲート218、220へ転送される。バレルシフタ216は、除算器コア212の出力のMSBが零であれば、除算器コア212の出力を左シフトする。仮数除算演算のMSBが零であれば、インバータ227は出力に「1」を生成し、バレルシフタ216は仮数商を左シフトし、正規化された結果を生成することになる。丸め論理ORゲート218は、仮数除算演算の剰余(ORゲート214出力)とバレルシフタ216により生成された正規化商の「L」および「S」出力との論理和を生じる。「L」出力は正規化仮数の最下位ビットであり、「S」ビットは「ステイキー」ビットすなわち正規化商の剰余である。これらの3つの入力のいずれかが真であれば、ORゲート218の出力はTRUEとなり、正規化出力の「R」(丸め)ビットが真であれば、ANDゲート220の出力は真となり、インクリメンタ222は、正規化仮数の24個の最上位ビットへ「1」を加えることになる。そうでなければ、演算は発生しない。インクリメンタ222の演算がキャリアウト(Cout)を生成すれば、24ビット仮数は、バレルシフタ224内で場所を右へ1つシフトすることにより後で正規化され、指数は、Cin入力における「1」の存在によりバイアス付加ブロック229においてインクリメントされることになる。次に、「隠れビット」は24ビット仮数から取り除かれ、その結果が次に出力レジスタ230に登録される。

20

30

【0037】

図13は、図12の24×24除算器コア212と同じ方法で編成された2×2除算器コアの内部作業の概要図である。本技術を説明する際、簡潔化のために2×2コアが選択されるが、これは、24×24の除算器ツリーが極めて大きく、本来反復性があり、1ページ上に明瞭に収めるには適さないからである。除算器ツリーの各行は、一番上の行と一番下の行を除いて同一接続を有する同一ハードウェアからなる。一番上の行では、制御型減算器セル(CS)232は、ツリー構造内のすべてのCSセルがそうであるようにRESET入力へ接続される。CSセル232はまた、モード制御Pへ接続される。モード制御Pは、P=0の場合、CSセル232にセルのA入力からDx入力を減じさせる。P=1であれば、いかなる演算も発生しなく、AはそのままS出力へ通される。一番上の行の1番目のCS232は、除数のMSB(d0)へ接続されたDx入力と被除数のMSB(a0)へ接続されたA入力を有する。一番上の行の1番目のCS232はまた、すぐ右のCSセル233のキャリアウト(Cout)へ接続されるキャリイン(Cin)入力を有する。1番目のCSセル232(一番上の行)からのCoutは、ORゲート235の入力へ接続される出力を有するインバータ234の入力へ接続される。一番上の行の左側の

40

50

ORゲート235の第2の入力は、デジタルアースへ接続されるので、除算器ツリーの固有遅延時間を有するバッファとして本質的に動作する。この第1のORゲート235の出力は q_0 （商のMSB）であり、インバータ236へ接続される。インバータ236の出力は一番上の行のモード制御（P）である。1番目のCSセル232の差出力（S）は、次の下の行のORゲート240のモード制御論理の入力へ接続される。1番目のCSセル232はまた、除数のMSB（ d_0 ）を隣の下の方の第1のセル237のDx入力へ直接渡す。一番上の行233の2番目のCSセルはまた、一番上の行の右端のセルであり、したがって、デジタルアースへ接続されるキャリイン入力（Cin）を有する。一番上の行の2番目のCSセル233は、除数の第2ビット d_1 へ接続されたDx入力と被除数の第2ビット a_1 へ接続されたA入力とを有する。2番目のCSセル233の差出力（S）は、次の下の行の1番目のCSセル237のA入力へ接続される。2番目のCSセル233もまた、除数の第2ビット d_1 を隣の下の方の第2のセル238のDx入力へ直接渡す。

10

【0038】

図13について続けると、2番目の行とその下の行は一番上の行と同一に編成されるが、2番目の行への入力接続は一番上の行と異なる。2番目の行の1番目のCSセル237は、一番上の行232の1番目のCSセルを通された除数のMSB（ d_0 ）へ接続されるDx入力を有する。2番目の行237の1番目のCSセルのA入力は、一番上の行233の2番目のセルの差出力Sへ接続される。2番目の行の1番目のCSセル237はまた、すぐ右のCSセル238のキャリアウト（Cout）へ接続されるキャリイン（Cin）入力を有する。2番目の行の第1のCSセル237からのCoutは、ORゲート240の入力へ接続される出力を有するインバータ239の入力へ接続される。2番目の行の左側のORゲート240の第2の入力は、一番上の行の1番目のCSセル232の差出力Sへ接続される。このORゲート240の出力は q_1 （商の第2ビット）であり、インバータ241へ接続される。インバータ241の出力は2番目の行のモード制御（P）である。2番目の行（最後の行）の1番目のCSセル237の差出力（S）は、演算中に剰余ビットがあるかどうかを判断するORゲート214の第1の入力へ接続される。2番目の行の1番目のCSセル237はDx出力へのいかなる接続も有しなく、この場合、最後の行も同様である。2番目の行の2番目のCSセル238はまた、2番目の行の右端のセルであり、したがってデジタルアースへ接続されるキャリイン入力（Cin）とデジタルアースへ接続されるA入力とを有する。2番目の行の2番目のCSセル238は、除数の第2ビット d_1 へ接続されるDx入力を有する。2番目の行（最後の行）の2番目のCSセル238の差出力（S）は、演算中に剰余ビットがあるかどうかを判断するORゲート214の第2の入力へ接続される。ORゲート214の出力は除算器コア212の除算演算からの剰余の存在を示す。ORゲート214の出力は「スティッキー」ビットと標記される。剰余のMSB（ r_0 ）は、最後の行の1番目のCSセル237の（S）出力である。剰余の第2ビット r_1 は、最後の行238の2番目のセルの（S）出力である。FP除算のために開発されたこの構造の結果は本手法の有用性を示す。典型的なFP除算では、結果は通常、40nmデジタルICデザインルール処理を仮定すると34ns内に入手可能であろう。本発明の整数除算器ツリーを使用すると、本処理は3~4nsで終了する。したがって、およそ10:1のスループットの改善は、初期推定とニュートンラフソン反復とを使用する標準方法とは対照的に整数除算器ツリーを使用した結果である。

20

30

40

【0039】

図14は、図13のCSセル232、233、237、238の制御型減算器（CS）セル設計の概要図である。この図では、入力Dxは減数（減じられる数）である。A入力は被減数（減数Dxにより減算される数）である。Cinは右側の同一CSセルからのキャリ入力であり、Coutは除算器ツリーにおいて左へ伝播されるキャリアウト出力である。「ハイ」に保持されれば、モード制御「P」はノーオペレーションを強要して、AがS出力へ通されるようにし、「ロー」に駆動されれば、CSセルを動作できるようにする。RESET入力は初期差出力（S）を零に設定する。差出力SとCoutは、演算A—

50

$Dx - Cin$ の結果を示す。最後に、 Dx 出力は Dx 入力を次の下の行の同順位の CS セルへ伝播する。インバータ244は、入力 A の論理否定、すなわち A^- を生成する。 $NAND$ ゲート246は出力 $[A^- Cin]^-$ を生成する。 $NAND$ ゲート250は出力 $[DxCin]^-$ を生成し、 $NAND$ ゲート248は出力 $[A^- Dx]^-$ を生成する。次に、 $NAND$ ゲート252は、 $Cout = [A^- Cin]^- + [A^- Dx]^- + [DxCin]^-$ に帰する論理出力 $Cout = [[A^- Cin]^- [A^- Dx]^- [DxCin]^-]^-$ を生成する。

【0040】

図14について続けると、インバータ254はモード制御 P の論理否定(P^-)を生成する。インバータ256は入力 Dx の論理否定(Dx^-)を生成し、インバータ258は
10 キャリイン入力 Cin の論理否定(Cin^-)を生成する。 $NAND$ ゲート260は論理出力 $[A^- Dx Cin P^-]^-$ を生成する。 $NAND$ ゲート262は論理出力 $[A^- Dx^- Cin P^-]^-$ を生成する。 $NAND$ ゲート264は論理出力 $[ADxCin]^-$ を生成する。 $NAND$ ゲート266は論理出力 $[ADx^- Cin^-]^-$ を生成する。 $NAND$ ゲート268は論理出力 $[AP]^-$ を生成する。これらの5つの $NAND$ 出力から、 $NAND$ ゲート270は、 $S = [A^- Dx Cin P^-]^- + [A^- Dx^- Cin P^-]^- + [ADxCin]^- + [ADx^- Cin^-]^- + [AP]^-$ に帰し得る差出力 $S = \{[A^- Dx Cin P^-]^- [A^- Dx^- Cin P^-]^- [ADxCin]^- [ADx^- Cin^-]^- [AP]^-\}^-$ を生成する。

【0041】

本明細書で説明する好適な実施形態では、多くのデジタル処理装置が特定され、そのいくつか(合計2)はホスト車両に関連し、いくつか(合計3)は $LADAR$ サブシステムに関連し、いくつか(合計3)は個々の $LADAR$ センサに関連する。これらの様々なデジタル処理装置の分割と命名は工学的判断に基づき行われたが、本発明の範囲または意図を変更することなくまたは本発明の有用性に影響を与えることなく他の分割と命名規約が使用され得る。車両に関連するこれらの処理装置(車両 $CPU80$ 、および衝突処理装置およびエアバッグ制御ユニット75)の機能はいくつかの将来の実施形態では単一デジタル処理装置に一体化され得る。一体化車両 $CPU80$ と衝突処理装置およびエアバッグ制御ユニット75はまた、通常は $LADAR$ サブシステムに付随する $LADAR$ システムコントローラ72を取り込み得る。 $LADAR$ システムコントローラ72(シーン処理装置
30 68と制御処理装置74を含む)は、いくつか別の実施形態ではスタンドアロン回路として削除され得、このとき、本明細書に説明されるような $LADAR$ システムコントローラ72により通常行われる機能はより強力な車両 $CPU80$ により引き受けられるであろう。同様に、個々の $LADAR$ センサの対象追跡処理装置134は、データ削減処理装置126と制御処理装置94などの他の $LADAR$ センサ処理装置がそうであるように車両 $CPU80$ 内に吸収され得る。これは、車両における計算能力のより集中化傾向に追随するであろう。非集中化傾向もまた逆に発生し得、いくつか別の実施形態は一層多くの処理能力を $LADAR$ センササブシステム(図5)内に押し込んできた。他の別の実施形態、場合により、単一 $LADAR$ センサだけが設置され得る多分ロボット車両では、処理能力の
40 のほぼすべてが個々の $LADAR$ センサ自体に取り込まれる可能性がある。用語「デジタル処理装置」は一般的に、多くのコントローラもまた純粋な数学計算またはデータ削減を行い得る多くのデジタルコンピュータもまた制御動作を行い得るので、デジタル制御装置またはデジタルコンピュータのいずれかを記述するために使用され得る。デジタル処理装置がコントローラと称されるかまたはコンピュータと称されるかは記述的な区別であり、いずれかの装置の用途または機能を限定するように意図されていない。

【0042】

図15に描写されるユニットセル電子機器はガウス単一パルス変調方式で働くようにうまく適応化されており、上部が平たいパルス、ガウスパルス、またはそうでなければ整形パルスの系列を含む他の変調方式とも同様に有利には働く。これらのパルスは、距離曖昧性を低減するために可変幅および間隔のものであってもよいし、また、無作為なパルス系
50

列、または他の場合ではBarker符号パルス系列であってもよい。単一ガウス出力パルス生成する半導体レーザを有する短距離LADARセンサ52の典型的な動作では、短距離LADARセンサ52の視野内の面で反射されたパルスレーザ光の一部は、受信光学素子112により集中化および集束され、受信フィルタ114を通り、検出器アレイ116の個々の検知素子282に当たる。個々の要素282は通常、アバランシェフォトダイオードであるが、PINまたはNIPまたは他の構造であり得る。検出器アレイ116の個々の要素282はそれぞれ、シリコン、インジウムガリウム砒素リン、砒化アルミニウムガリウム、インジウム窒化ガリウムまたは動作波長に適切な他の半導体化合物で構成された半導体膜で形成される。個々の要素282はそれぞれ、バイアス電圧分配ネットワークVDET (voltage distribution network) 150による電圧でバイアスされる。個々の検知素子282に入射した反射光信号は、電子的信号（通常は光電流）へ変換され、入力増幅器284（通常は、トランスインピーダンス増幅器）により増幅される。入力増幅器284の出力は、多くのアナログサンプリングゲート304だけでなくトリガ回路286へも分配される。トリガ回路286は通常、所定の大きさを越えるパルスが受信されるとトリガするように設定された閾値電圧比較器であるが、他のパルス検出方式も使用され得る。遅延回路288を介したプログラマブル遅延後、循環選択器300の状態は、ユニットセルが「トリガ」モードで動作されていれば、トリガ回路286出力の論理遷移により凍結される。トリガ回路286による受信パルスの検出に先立って、サンプルクロック290は、循環選択器300の状態を進ませ、サンプリング制御出力S1～S3の1つを有効にし、次に、サンプリングゲート304の1つにより入力増幅器284出力をサンプリングさせる。サンプルクロック290の遷移の数は、アクティプローのリセット線298の解放後に循環選択器300がサンプリングクロックのサイクル毎に論理遷移をカウンタ296へ出力するのでカウンタ296によりカウントされる。循環選択器300は、プログラミングに依存して、出力S1～S3を順番に周期的に繰り返してもよいし、異なる系列を有してもよい。第2の循環選択器300とサンプルクロック290は、カウンタ296、アナログサンプリングゲート304およびアナログメモリセル306と共に、並列に動作し得る。サンプルクロック290、カウンタ296、循環選択器300、サンプリングゲート304およびメモリセル306の組み合わせは、破線境界により示されるようにユニットセルサンプリング構造294と称されることがある。2個、3個またはそれを超える数のこれらのサンプリング構造は入力増幅器284の出力上で並列に動作され得、距離曖昧性に関し後で説明されるような構造の利点を有する。図15に示すのは3つのサンプリングゲートとアナログメモリセルであるが、その数はいくつかの読み出しIC118上では数百またはそれ以上であり得る。アナログサンプルデータのすべてが採取されると、制御処理装置94からの制御命令が、アナログメモリセル306のコンテンツを所定の順番で読み出すために出力調節310と出力増幅器308とを活性化することにより、読み出し周期を開始する。

【0043】

典型的な短距離LADARセンサ52では、ならびに 5 kW/cm^2 のパワー密度を有する 1 cm^2 VCSELアレイを仮定すると、ならびに視界内の対象の反射率と検出器アレイ116の応答および過剰雑音とに依存して、ガウス単一パルス変調方式の実効距離は、単純な閾値検出技術を使用して、10～20メートルの範囲である場合もある。高価である場合もあり、かつ大電流パルスを提供するために大きな放電コンデンサを必要とする場合もある大きなVCSELアレイに頼ること無しに、追加処理利得を生成し、信号対雑音比を効果的に増加し、したがってピークパワーの増加を必要とせずに短距離LADARセンサ52の距離を延ばすため、より高度な変調および検出技術を使用し得る。ガウス単一パルス変調を生成する第1の変調方式では、各ユニットセル電気回路からのデジタル化アナログサンプルを使用し、受信パルスの重心を発見するためにこれらのサンプルをデジタル整合フィルタにおいて処理し、著しい処理利得を与える検出技術が採用され得る。この構造から生じる処理利得は、フィルタリングアルゴリズムにおいて使用されるサンプルの数の平方根に比例する。例えば、ガウス単一パルス変調と正規雑音分布を仮定すると、

256個のアナログメモリセル306を有するユニットセル電気回路は、すべての利用可能アナログサンプルが整合フィルタアルゴリズムにおいて利用されれば、16の処理利得を生じ得る。用語「処理利得」は、電圧サンプルに対し上述の演算を行うことにより実現される実効信号対雑音比(SNR)の増加について説明するために本明細書では使用される。パルスレーザ光が受信光学素子112の視野だけの全体にわたって一様に分散されるということを仮定すると、LADARの実効距離はまた、送信パワー(またはSNR)の平方根として増加し、40~80メートルの距離の増加がその結果である可能性がある。単一パルスガウス変調は、単純ドライバを有する固体レーザまたは半導体レーザのいずれかの特徴であり、したがって長距離LADARセンサ46または短距離LADARセンサ52のいずれかの属性であり得る。

10

【0044】

図15のユニットセル電子回路は単一パルス変調またはより複雑な変調シナリオにうまく適応する。第2の変調方式では、一系列のBarker符号化上部平坦またはガウス形パルスで変調されたVCSELアレイが、図15のユニットセル電子機器によりサンプリングされ、距離および強度推定のためにデータ削減処理装置126により解析され得る。第3の変調方式では、パルス正弦波で変調されたVCSELアレイは、より大きな累積エネルギーが、ピークパワーの増加無しに短距離LADARセンサ52また長距離LADARセンサ46のいずれかの視野内のシーンの特徴から反射されるようにする。パルス正弦波の各ピークは、LADARセンサ52の視野内のシーン内の対象または特徴から別個の反射を有することになり、図15のユニットセル電気回路は、LADARセンサ受信器が最小数回の回路を使用することによりこれらの反射パルスの多くからの累積エネルギーに対応できるようにする。好適な実施形態における波形は多くの正弦波周期のものであり、その数は多くの要因に依存して極めて大きくなり得る。図15に示すユニットセル電子機器の受信器回路は戻りパルスピークの累積エネルギーをサンプリングするまたは同期的に検知することができる。2つのサンプリングモードが、図15に示されるユニットセルサンプリング構造により支援され得る。入力波形のアナログサンプルが連続的に取られる単一パルスまたはマルチパルス系列のアナログサンプルを取る場合、循環選択器300へのサンプリングインピーダンス制御302(Z)は最小値に設定されるであろう。サンプルクロック290のサンプリング周波数はまた、各パルス幅中に10または場合により20のアナログサンプルを生じるように選択されるであろう。サンプリングインピーダンス制御302が最小値に設定されると、サンプル制御S1、S2、S3は、サンプリングサイクル中に全電圧によりターンオンする。各サンプリングゲート304は電界効果トランジスタであるので、サンプル制御電圧S1~S3を増加することでサンプリングFET上のゲートソース電圧を増加し、したがってソースとドレイン間のチャネルのインピーダンスを低下させ、サンプリングゲートインピーダンスを最小値に設定する。サンプリングゲート304インピーダンスが最小値に設定されると、アナログメモリセル306として働く蓄積キャパシタは入力増幅器284の出力に存在する電圧まで急速に充電する。このモードは、サンプリングインピーダンス制御302がより高い値または最大値に設定されると選択される第2のサンプリングモードと区別するために「瞬間電圧サンプリング」と称せられることがある。サンプリングインピーダンス制御302がハイインピーダンスまたは最大直列抵抗値に選択されると、出力S1~S3は有効にされると最小電圧またはその近傍となり、サンプリングゲートFET304のそれぞれのより低いゲートソース電圧を生じ、したがって各サンプリングゲート304FETのソースとドレイン間のチャネルのより高いサンプリングゲート直列抵抗を生じる。サンプリングゲート304の直列抵抗がより高い値または最大値へ設定されると、その効果は、積分キャパシタとして働くアナログメモリセル306蓄積キャパシタを有するRCフィルタを生成することである。この第2のサンプリングモードは、レーザが半導体レーザ(典型的には、高効率VCSEL)である場合に正弦波変調がパルスレーザ送信器106へ印加される場合非常に役立ち得る。S1により駆動されるサンプリングゲート304へ正弦波変調と同じ周波数であるサンプリングクロックを印加することにより、和周波数と差周波数が標本化信号内に生じ、アナ

20

30

40

50

ログメモリセル306蓄積キャパシタは和周波数をフィルタ除去し、差周波数は零になり、位相差の三角関数である直流電圧成分だけを残すことになる。入力増幅器284の出力から多くのサイクルの正弦波変調にわたって、このDC電圧は送信波形と受信波形間の位相差の正弦または余弦として現われることになる。この位相差は反射面までの距離に比例する。処理利得を改善するために、S2信号により駆動される第2のサンプリングゲートは同じサンプリングクロック周波数であるが位相が90度だけシフトされたサンプリングクロック周波数により駆動され、2つのDC電圧の大きいほうがまたは2つの電圧の比が位相としたがって距離を推定するために使用され得る。通常、比は入力正弦波の振幅の変動を誤差項として除去するので、比が好ましい。このタイプの検出は「同相：In-phase」および「直交位相：Quadrature-phase」ローカル基準に依存し、しばしば「I&Q」検出方式と呼ばれる。したがって、サンプリングゲート304は、サンプリングインピーダンス制御302の状態とサンプリングクロック290により印加される周波数とに依存して、第1のサンプリングモードでは瞬間電圧サンプリング回路として、または第2のサンプリングモードでは周波数ミキサとして動作され得る。第1のサンプリングモードでは、パルスまたは一列のパルスの形状が取得され得、第2のサンプリングモードでは、正弦波などの周期的波形変調が蓄積キャパシタ上の周波数混合効果および積分を介し復調され、位相測定、したがって距離を生じ得る。第3の変調の場合、異なる周波数の2つ場合により3つの正弦波が半導体レーザ上に変調信号として重畳され、入力増幅器284から出力された受信波形は、並列に配置され変調信号の2つまたは3つの異なる周波数で動作する2または3つのユニットセルサンプリング構造294により採取される。各周波数は復調され、ユニットセルサンプリング構造により測定された位相は、サンプルクロック290から適切なサンプリング周波数（通常は変調周波数の複製）を供給することにより当該周波数に同調される。ユニットセル電気回路内の復調は、初期時点におけるデータを低減し、メモリと高速デジタル処理装置の要件を低減する。代替的に、高速演算装置と適切なアルゴリズムを所与として、正弦波または他の周期的波形の復調がデータ削減処理装置126においてアナログサンプルのデジタル化表現に対し行われ得る。これは、データ削減処理装置126が、SNRを向上する、位相を測定する、またはそうでなければ距離測定誤差を低減するために、PWD、CSC、FIRフィルタ、IIRフィルタ、I&Q、または任意の数の曲線フィッティングアルゴリズムを実行するように適応化され得るので、瞬間電圧サンプリングモードのパワーと柔軟性を説明する。

【0045】

送信レーザ正弦波変調に関する反射レーザエネルギーの位相を測定する際、いくつかの限界が観測されるに違いない。LADARが自由空間内で150メートルの最大距離能力を有すれば、送信から受信までの全往復遅延は約1マイクロ秒になるであろう。したがって、位相測定が意味あるものであるためには、送信の周波数は150メートル限界においてターゲットの空間的（距離）エイリアシングを回避するために1MHz未満でなければならない。換言すれば、ターゲットが遠ければ遠いほど、単一変調周波數位相測定が意味あるものであるためには変調の周波数はより低くなければならない。従来の掃引レーダでは、ターゲット上のドウェル時間が制限されるので、最大設計距離を越える戻り信号はしばしば、より短い見掛け距離ではエイリアス信号または「ゴースト」信号として現われない。本発明のLADARでは、典型的モードは凝視モードであり、ターゲット空間全体にわたる照射ビームまたは受信アンテナの掃引は無い。したがって、本設計のLADARセンサ52では、設計最大距離を越えるターゲットからの応答はエイリアス応答（位相シフトが 2π より大きい応答）を生じる可能性がある。これらのエイリアスまたは「ゴースト」像を解決する方法は、若干異なる周波数（例えば、第1のゲート制御正弦波照射パルスでは0.95MHz対1.0MHz）を有する第2または第3の送信においてターゲットを照射することである。ターゲット像が同じ見掛け距離に残れば、それは、場合により設計最大距離限界未満の距離における実際のターゲットである。第2の照射周波数におけるターゲットの見掛け距離がシフトすれば、それは場合により、LADARセンサ52の設計最大距離を越える距離におけるターゲットからのエイリアス像または「ゴースト」像で

ある。本発明のLADARセンサ52は、第1の送信周波数から第2の送信周波数へ（必要に応じさらに多くの周波数へ）急速に同調し得る周波数アジャイル送信器を利用する。好適な実施形態では、ユニットセルサンプリング構造294は2倍または3倍にされ、並列に作動され、2つまたは3つの正弦波変調信号が半導体レーザ送信器上で重畳される。マルチ周波数変調を使用する際、個々の周波数は、互いの単純な高調波であってはならない、すなわち、低い値の整数の比により関係付けられてはならない。好適な実施形態におけるLADARセンサ52は半導体VCSELレーザを利用して、整形単一パルス、整形複数パルス、整形および符号化複数パルス、ゲート制御正弦波、ゲート制御チャープ正弦波、マルチ周波数ゲート制御正弦波変調方式の使用を可能にする。別の実施形態では、低電力半導体レーザは電子的に変調され、その結果の変調光出力は光増幅器により増幅され得る。撮像される特定のシーンまたは対象に適切な変調方式を選択することにより、本設計の柔軟な変調能力は、距離と分解能において最大性能を有する最小サイズのパルスレーザ照射源をもたらす。

【0046】

図16は、ユニットセル電気回路の入力増幅器284の構造を示す。差動アンプ312は非反転（+）入力へ接続されたプログラマブル基準電源（VREF）を有する。差動アンプ312の反転（-）入力、検出器アレイ116の個々の検知素子282のアノードへ接続される。個々の検知素子282のカソードはプログラマブル検出器バイアス電圧発生器150（VDET）へ接続される。差動アンプ312の反転（-）入力、抵抗器であり得るまたは可変抵抗として構成されたトランジスタで有り得るまたは並列に接続されたキャパシタおよび／または直列に接続される小さなインダクタなどの周波数選択素子を含み得るフィードバック回路318へ接続する。フィードバック回路の第2の端子は差動アンプ312の非反転出力へ接続する。この構成はしばしば、フィードバック回路318が抵抗器である場合にはトランスインピーダンス増幅器と称され、いくつかの点で電流源に似たAPDまたはPINダイオード入力に適切である。この場合に差動アンプを使用することで、高レベル入力信号へ付されると同信号を優雅に圧縮すると同時に低入力信号レベルにおいて合理的な低雑音応答を提供する。差動アンプ312の非反転（+）入力、格納された基準電圧を有する蓄積キャパシタ314へ接続される。キャパシタ314上の基準電圧は、個々の検知素子282からの逆漏れ電流の影響を無くす際に有用である。この逆漏れ電流は、差動アンプ312の反転（-）入力において提示されるZFBの両端にオフセット電圧を成長させる。スイッチ316は、キャパシタ314と、ROIC118により提供されるVBIAS入力とへ接続される。スイッチ316は、フレーム捕捉時間の間にCWRT入力上の論理「1」パルスにより短期間閉じられてキャパシタ314を充電できるようにし、次に、スイッチ316は開放される。個々の検知素子282と増幅器312の入力オフセット電圧をカスタム化することにより、増幅器312出力の最大ダイナミックレンジが維持され得る。同様に、フィードバック回路318の制御入力、格納された制御電圧を有する蓄積キャパシタ320へ接続される。キャパシタ320上の制御電圧は、通常は電界効果トランジスタのチャネルであるフィードバック抵抗の値を調整する際に有用である。この制御電圧はFETのゲートへ印加され、チャネル幅したがって抵抗を変調する。代替的に、制御電圧はフィードバックインピーダンスZFB内のキャパシタンス（例えば、バラクタダイオード）の値を変化させるために使用され得る。スイッチ322は、キャパシタ320と、ROIC118により提供されるVFB入力とへ接続される。スイッチ322は、フレーム捕捉時間の間にCWRT入力上の論理「1」パルスにより短期間閉じられてキャパシタ320を充電できるようにし、次に、スイッチ322は開放される。個々の検知素子282と増幅器312のフィードバックインピーダンスをカスタム化することにより、増幅器312出力の最大ダイナミックレンジが維持され得る。一定利得を有する第2の差動アンプは追加のダイナミックレンジを提供するようにカスケード接続され得る。トランスインピーダンス利得の標準値は、照射パルス用に選択されたパルス幅に依存して50～250kオームの範囲にあり、いくつかの実施形態ではプログラム可能であり得る。第2の差動アンプの電圧利得の標準値は10～50の範囲にあ

10

20

30

40

50

り、再び、いくつかの実施形態ではプログラム可能であり得る。第3の差動段が、別の実施形態においてダイナミックレンジをさらに広げるために使用され得、カスケード段数は無限に拡大され得るが、集積回路の性質により制限が課される。主要な1つの制限は入力を出力から絶縁する難しさであり、再生を妨げる。集積回路処理において実現可能な絶縁限界により再び課される利得に関する第2の制限は、隣接するユニットセル電気回路間で発生する。したがって、ユニットセル利得は、明るく照射された隣接ユニットセルからの低レベル寄生結合（個々の検知素子282からの低レベル入力信号と干渉する可能性がある）を回避するために制限されなければならない。

【0047】

図17は、検出器アレイ116と読み出しIC118との嵌め合わせを示す図である。10
行増幅器328と列増幅器334は、ユニットセル電気回路332からの出力が行出力または列出力読み出しサイクルの一部として出力されようにする。読み出しIC118に対するすべての信号はROIC118の周囲の接合パッド326を介し伝達される。図17は、各ユニットセル電気回路332の上のイリジウムバンプ330の配置の詳細を示す。イリジウムバンプ330は、次に、検出器アレイ116を読み出しIC118へ嵌合する接着方法の一部として温度および圧力下で収縮および変形される。イリジウムバンプ330はその代りに、検出器アレイ116を読み出しIC118へ恒久的に接着するためにリフローされ得る低温ハンダバンプであってもよい。矢印は嵌め込む方向を示し、検出器アレイ116の上部は、前面上に形成された検出器アレイ116の個々の検知素子のそれぞれに光を収集および収束するレンズ素子324からなる任意選択のマイクロレンズアレイ20
のグリッドパターンを示す。

【0048】

以上、本開示の様々な実施形態を特許法の定めるところにより詳細に説明したため、当業者は、本明細書において開示された特定の実施形態に対する変更形態および代替形態を認識することになる。このような変更形態は、以下の特許請求の範囲において定義される本開示の範囲および意図の中に入る。

【符号の説明】

【0049】

- 2 第1の車両
- 4 照射パターン
- 6、18 短距離放射パターン
- 8 第2の短距離放射パターン
- 10 第3の短距離放射パターン
- 12 第4の短距離放射パターン
- 14 第2の車両
- 16、30 前方向放射パターン
- 20 第2の短距離放射パターン
- 22 第3の短距離放射パターン
- 24 第4の短距離放射パターン
- 28 第3の車両
- 32 角搭載信号灯
- 34、38 道路
- 36、42 LADARセンサ
- 44 フロントバンパ
- 46、48 長距離LADARセンサ
- 50、60、78 双方向接続
- 52、54、56、58 短距離LADARセンサ
- 62 2Dカメラ
- 64 光ファイバおよびワイヤハーネス
- 66 センサインターフェース

10

20

30

40

50

6 8	シーン処理装置	
7 0	データ通信ポート	
7 2	L A D A R システムコントローラ	
7 4	制御処理装置	
7 5	衝突処理装置	
7 6	不揮発性メモリ	
7 9	G P S 基準	
8 0	中央処理装置	
8 2	二重無線リンク	
8 4	慣性／垂直基準	10
8 6	車両サスペンション系	
8 8	第 1 の帯域	
9 0	第 2 の帯域	
9 2	第 3 の帯域	
9 4	制御処理装置	
9 6	アナログーデジタル (A / D) およびデジタル・アナログ (D / A) 変換器	
9 8	メモリ	
1 0 0	タイミングコア	
1 0 2	通信ポート	
1 0 4	フラッシュ検知器	20
1 0 6	パルスレーザ送信器	
1 0 8	送信フィルタ	
1 1 0	送信光学素子	
1 1 2	受信光学素子	
1 1 4	受信フィルタ	
1 1 6	検知器アレイ	
1 1 8	読み出し集積回路	
1 2 0	出力	
1 2 2	A D 変換器	
1 2 4	デジタル出力	30
1 2 6	データ削減処理装置	
1 2 8、1 3 2、1 4 4	データバス	
1 3 0	フレームメモリ	
1 3 4	対象追跡処理装置	
1 3 6	一方向データバス	
1 4 6	双方向制御バス	
1 4 8	周波数基準	
1 5 0	検知器バイアス変換器	
1 5 2	第 1 のパルス	
1 5 4、1 6 0、1 6 8、1 7 2	干渉パルス	40
1 5 6	第 2 のパルス	
1 5 8	第 3 のパルス	
1 6 2	第 4 のパルス	
1 6 4	第 5 のパルス	
1 6 6	第 6 のパルス	
1 7 0	第 7 のパルス	
1 7 3	パルス検知閾値	
1 7 4	デジタルサンプル	
1 7 6、1 8 0、1 8 6、1 9 2、1 9 8、2 0 4	利得定数	
1 7 8	加算点	50

182、188、194	加算接合器	
184、190、196、200	遅延	
206、208	レジスタ	
210	XORゲート	
212	除算コア	
214、218	ORゲート	
216、224	バレルシフタ	
220	ANDゲート	
222	インクリメンタ	
226	減算ブロック	10
227、234、236、239、241、244	インバータ	
228	マルチプレクサ	
229	バイアス加算ブロック	
230	出力レジスタ	
232、233、237、238	制御型減算器セル	
235、240	ORゲート	
246、248、250、252、260、262、264、266、268、270	NANDゲート	
282	検知素子	
284	入力増幅器	20
286	トリガ回路	
288	遅延回路	
290	サンプルロック	
292	読み出し集積回路	
294	ユニットセルサンプリング構造	
296	カウンタ	
298	リセット線	
300	循環選択器	
302	サンプリングインピーダンス制御	
304	アナログサンプリングゲート	30
306	アナログメモリセル	
308	出力増幅器	
310	出力調整	
314、320	蓄積キャパシタ	
316、322	スイッチ	
318	フィードバック回路	
324	レンズ素子	
326	接合パッド	
328	行増幅器	
330	インジウムバンプ	40
332	ユニットセル電気回路	
334	列増幅器	
A	被除数	
a0	被除数のMSB	
a1	被除数の第2ビット	
a1, a2, a3, . . . , an	利得定数	
-a1, -a2	利得定数	
B	除数	
b0, b1, b2	利得定数	
CIN	キャリ入力	50

COUT キャリ出力
 d0 除数のMSB
 d1 除数の第2ビット
 r0 剰余のMSB
 r1 剰余の第2ビット
 P モード制御
 q0, q1 ORゲートの出力
 R、RST リセット
 S 差出力
 VT 閾値

【図1】

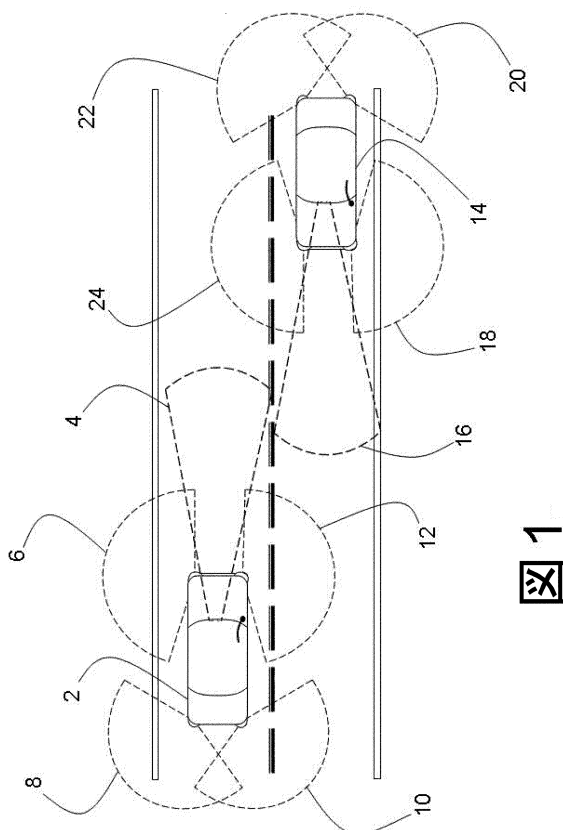


図1

【図2】

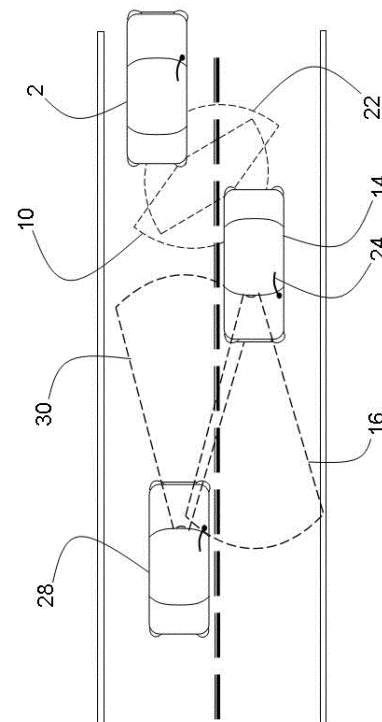
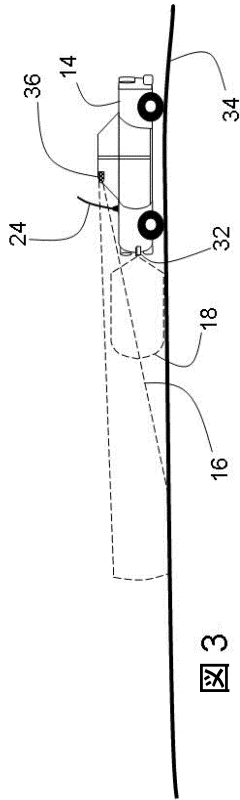
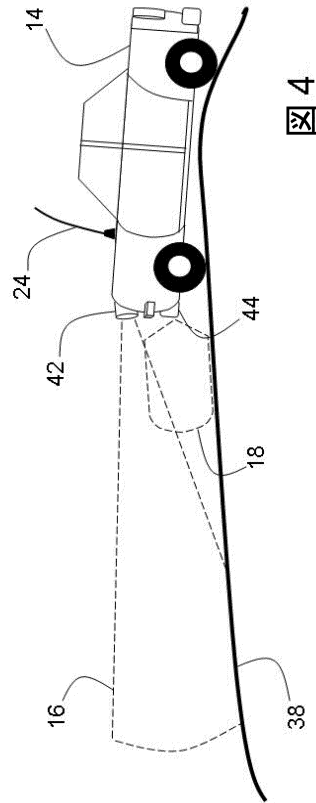


図2

【図 3】



【図 4】



【図 5】

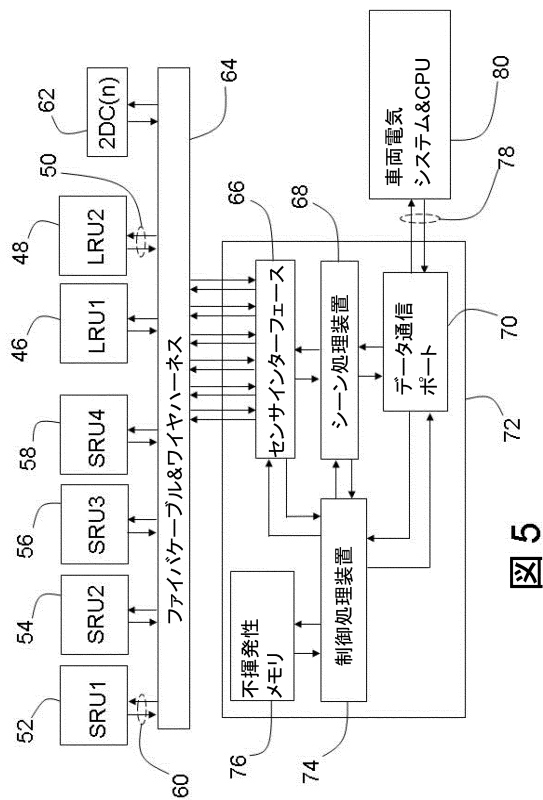


図 5

【図 6】

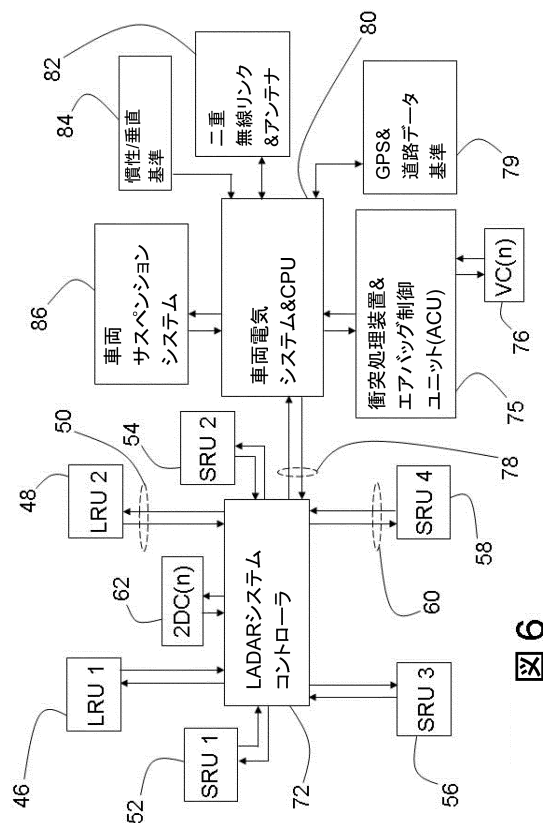
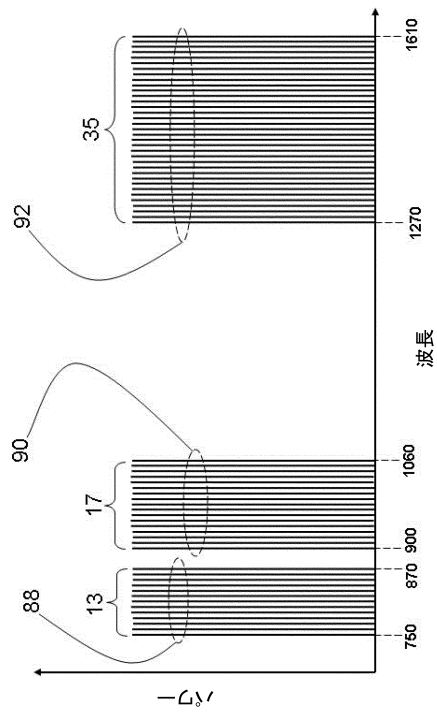


図 6

【図 7】



【図 9】

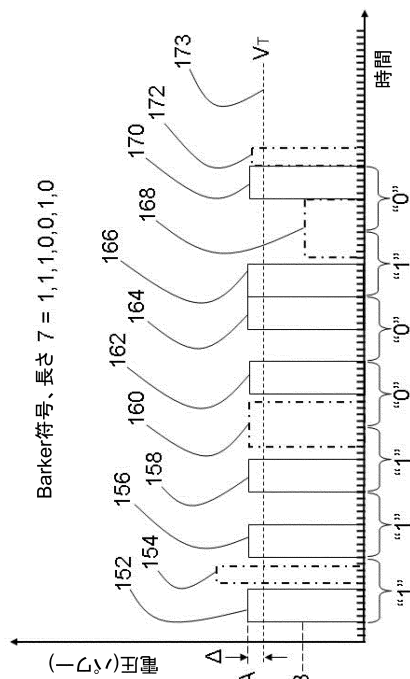


図 9

【図 8】

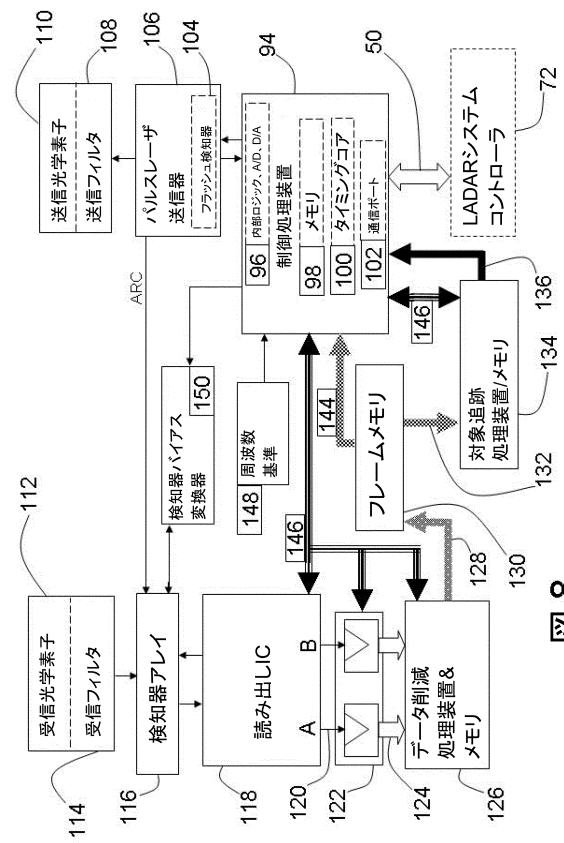


図 8

【図 10】

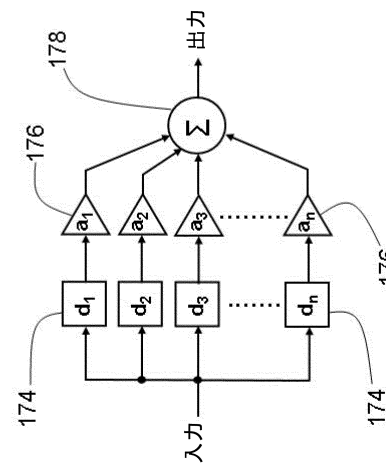


図 10

【図 1 1】

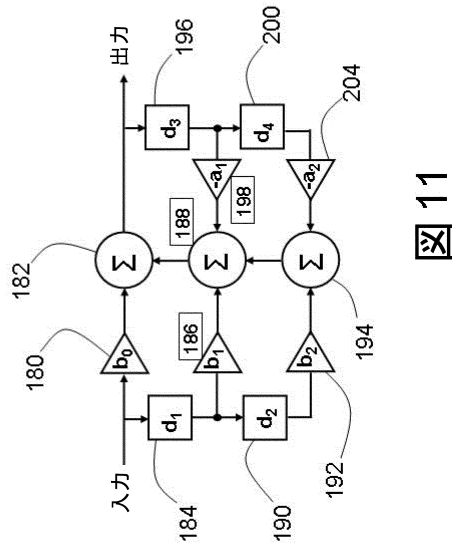


図 11

【図 1 2】

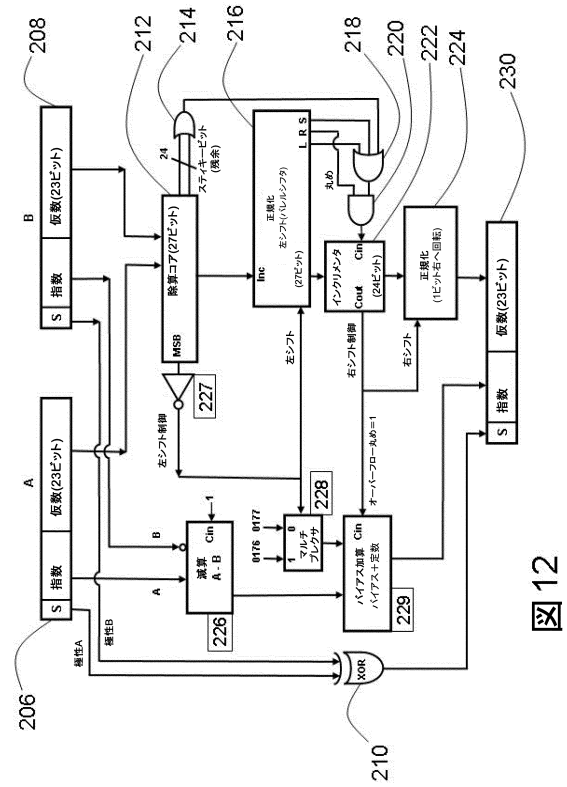


図 12

【図 1 3】

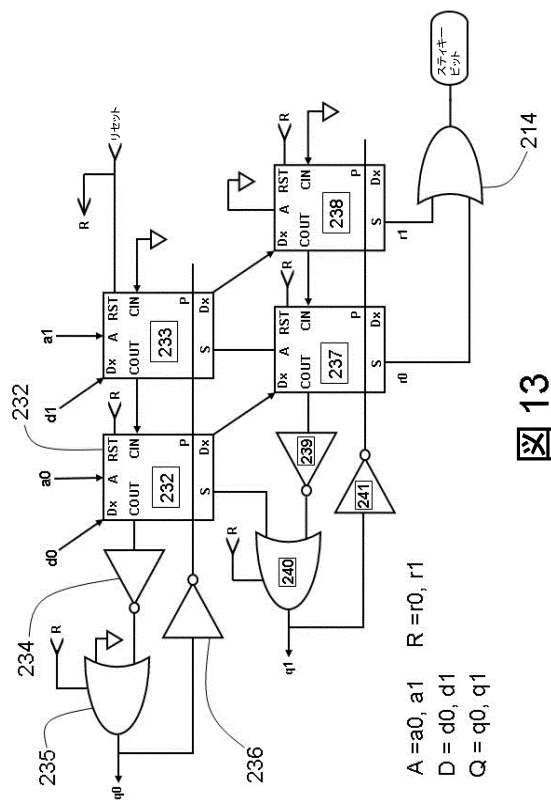


図 13

【図 1 4】

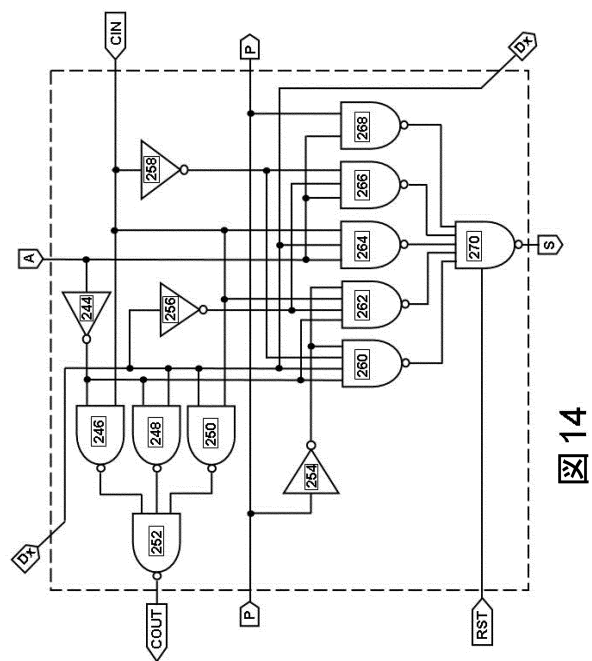
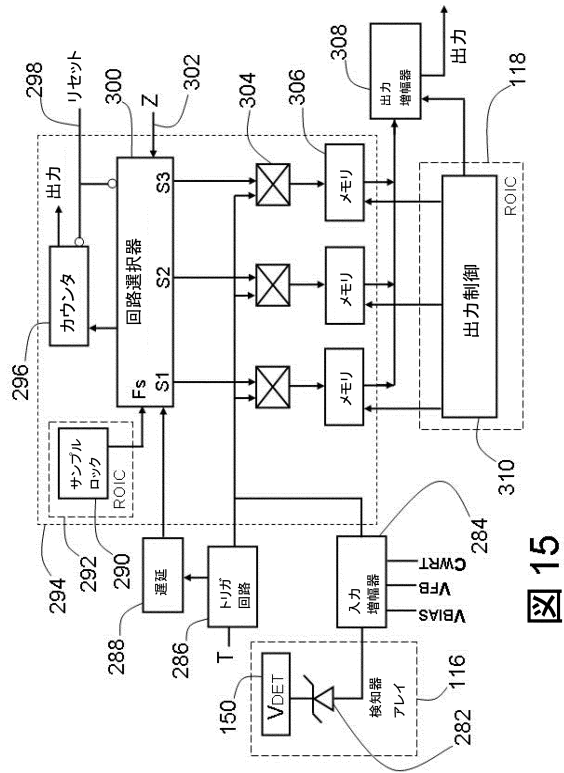
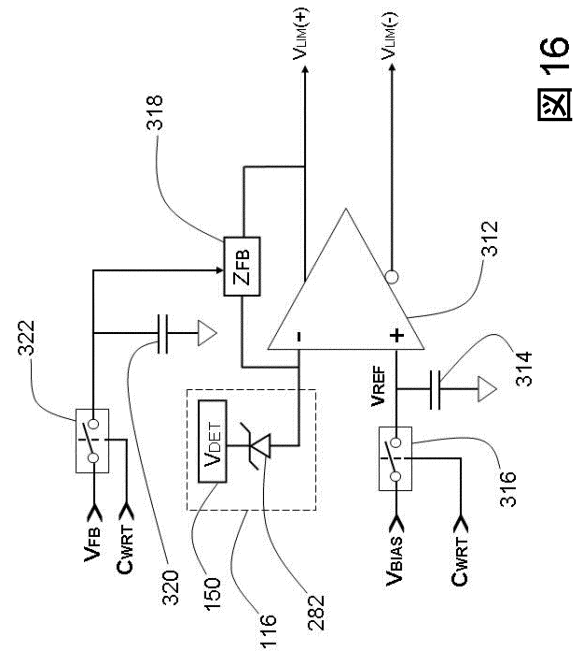


図 14

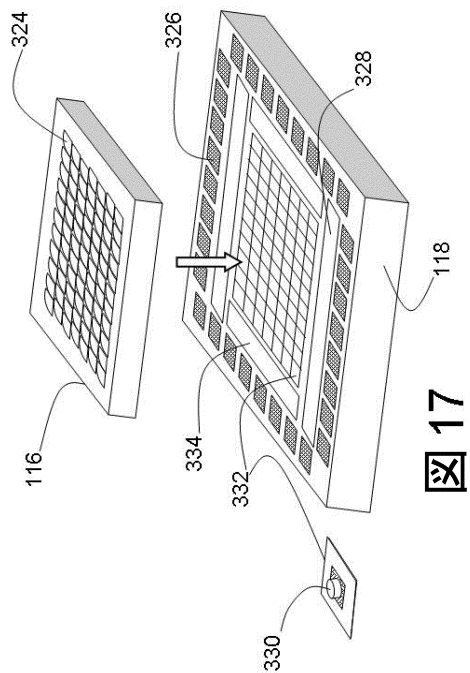
【図 15】



【図 16】



【図 17】



フロントページの続き

- (72)発明者 パトリック ギリランド
アメリカ合衆国 カリフォルニア州 93103, サンタバーバラ, オルテガストリート 135
イー., シー/オー アドヴァンスト サイエントフィック コンセプツ, インコーポレイテッ
ド
- (72)発明者 ハワード バイリー
アメリカ合衆国 カリフォルニア州 93103, サンタバーバラ, オルテガストリート 135
イー., シー/オー アドヴァンスト サイエントフィック コンセプツ, インコーポレイテッ
ド
- (72)発明者 ロジャー, ステットナー
アメリカ合衆国 カリフォルニア州 93103, サンタバーバラ, オルテガストリート 135
イー., シー/オー アドヴァンスト サイエントフィック コンセプツ, インコーポレイテッ
ド
- (72)発明者 ニチン カタリア
アメリカ合衆国 カリフォルニア州 93103, サンタバーバラ, オルテガストリート 135
イー., シー/オー アドヴァンスト サイエントフィック コンセプツ, インコーポレイテッ
ド

審査官 東 治企

- (56)参考文献 特開2010-091378 (JP, A)
特開平10-111360 (JP, A)
特開平09-318748 (JP, A)
特開平06-075050 (JP, A)
特開2004-054953 (JP, A)
特開2011-013138 (JP, A)
特開2013-076645 (JP, A)
特開2005-140685 (JP, A)
特開平07-004909 (JP, A)
特開平07-229967 (JP, A)
国際公開第2008/099629 (WO, A1)
特開2006-322849 (JP, A)
特開2006-308482 (JP, A)
独国特許出願公開第04439298 (DE, A1)

(58)調査した分野(Int.Cl., DB名)

G01S 7/48-7/51
G01S 17/00-17/95
G01C 3/00-3/32
G08G 1/16
B60R 21/00-21/017