

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2014年8月7日 (07.08.2014)



(10) 国际公布号
WO 2014/117433 A1

- (51) 国际专利分类号:
G11C 19/28 (2006.01) G09G 3/20 (2006.01)
- (21) 国际申请号: PCT/CN2013/073704
- (22) 国际申请日: 2013年4月3日 (03.04.2013)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权:
201310041454.9 2013年2月1日 (01.02.2013) CN
- (71) 申请人: 京东方科技集团股份有限公司 (BOE TECHNOLOGY GROUP CO., LTD.) [CN/CN]; 中国北京市朝阳区酒仙桥路10号, Beijing 100015 (CN)。
- (72) 发明人: 王颖 (WANG, Ying); 中国北京市经济技术开发区地泽路9号, Beijing 100176 (CN)。
- (74) 代理人: 北京市柳沈律师事务所 (LIU, SHEN & ASSOCIATES); 中国北京市朝阳区北辰东路8号汇宾大厦 A0601, Beijing 100101 (CN)。

- (81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。
- (84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG)。

[见续页]

- (54) Title: SHIFT REGISTER UNITS, SHIFT REGISTER, ARRAY SUBSTRATE, AND DISPLAY DEVICE
- (54) 发明名称: 移位寄存器单元、移位寄存器、阵列基板和显示装置

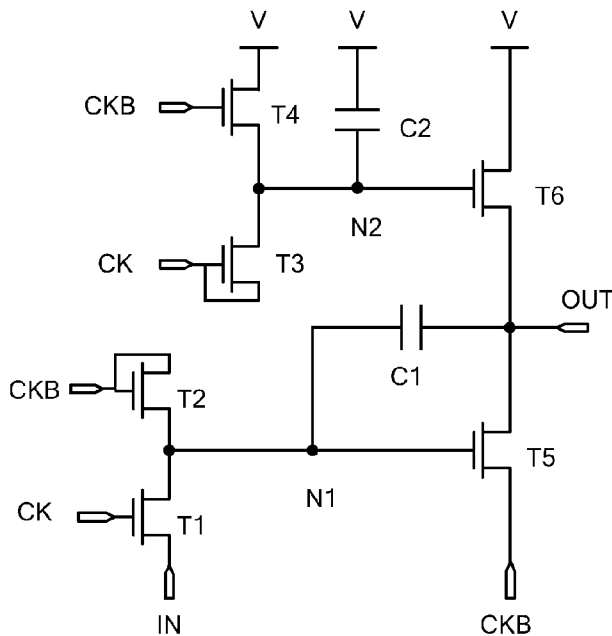


图 1 /Fig.1

(57) Abstract: The present invention relates to the field of displays. Disclosed are shift register units, a shift register, an array substrate, and a display device, so that the shift register units can be reset independently. The shift register unit comprises a sampling part, an output part, and a reset part, wherein the sampling part comprises a first switch tube and a second switch tube, the output part comprises a fifth switch tube, a sixth switch tube, a first capacitor, and a second capacitor, and the reset part comprises a third switch tube and a fourth switch tube.

(57) 摘要: 本发明涉及显示器领域。具体地, 本发明实施例公开了一种移位寄存器单元、移位寄存器、阵列基板和显示装置, 使得各移位寄存器单元能够独立复位。该移位寄存器单元, 包括: 采样部分、输出部分和复位部分, 其中, 所述采样部分包括第一开关管和第二开关管, 所述输出部分包括第五开关管、第六开关管、第一电容和第二电容, 所述复位部分包括第三开关管、第四开关管。

WO 2014/117433 A1

本国际公布:

- 包括国际检索报告(条约第 21 条(3))。

移位寄存器单元、移位寄存器、阵列基板和显示装置

技术领域

本发明涉及显示器领域，尤其涉及一种移位寄存器单元、移位寄存器、阵列基板和显示装置。

5

背景技术

随着显示技术的不断发展，采用薄膜晶体管的有源阵列显示器已成为最为常见的平板显示装置，其栅极驱动电路通常以移位寄存器的方式实现。移位寄存器由多个级联的移位寄存器单元组成，各个移位寄存器单元依次输出
10 信号，以实现栅极的逐行驱动。

现有的移位寄存器单元包括采样、输出、复位三个工作状态。在相邻的两个移位寄存器单元中，后一个移位寄存器单元的输出信号作为前一个移位寄存器单元的复位信号，以使前一个移位寄存器单元停止输出。但是，如果前一个移位寄存器单元没有接收到来自后一个移位寄存器单元的复位信号，
15 前一个移位寄存器单元就不会停止输出。因此，现有技术中前一个移位寄存器单元的复位是由后一个移位寄存器单元来控制的，如果来自后一个移位寄存器单元的复位信号无法顺利或延迟反馈给前一个移位寄存器单元，则前一个移位寄存器单元就不会按照预定的时间停止输出，则可能导致整个阵列基板甚至液晶显示器的无法正常工作。故而，需要解决移位寄存器单元无法独
20 立复位的问题。

发明内容

本发明实施例所要解决的技术问题在于提供一种移位寄存器单元、移位寄存器、阵列基板和显示装置，使得各移位寄存器单元能够独立复位。

为解决上述技术问题，本发明实施例采用如下技术方案：

25 本发明实施例的第一方面提供了一种移位寄存器单元，包括：

采样部分、输出部分和复位部分，

其中，所述采样部分包括第一开关管和第二开关管，所述输出部分包括第五开关管、第六开关管、第一电容和第二电容，所述复位部分包括第三开关管、第四开关管；

所述第一开关管的源极连接所述移位寄存器单元的输入端，接收来自所述输入端的输入信号，所述第一开关管的栅极连接第一时钟信号；所述第二开关管的栅极和源极连接第二时钟信号，所述第二时钟信号与所述第一时钟信号反相；所述第三开关管的栅极和源极连接所述第一时钟信号；所述第四开关管的栅极连接所述第二时钟信号，所述第四开关管的源极连接电源输入信号；所述第五开关管的源极连接所述第二时钟信号，所述第五开关管的栅极连接所述第一开关管和所述第二开关管的漏极，所述第五开关管的漏极连接所述移位寄存器单元的输出端；所述第六开关管的栅极连接所述第三开关管和所述第四开关管的漏极，所述第六开关管的源极连接所述电源输入信号，所述第六开关管的漏极连接所述移位寄存器单元的输出端；所述第一电容的一端连接所述第五开关管的栅极，另一端连接所述移位寄存器单元的输出端；所述第二电容的一端连接所述第六开关管的栅极，另一端连接所述电源输入信号。

根据一实施例，所述第一至第六开关管均为 MOS 管或薄膜晶体管。

15 根据一实施例，所述薄膜晶体管为 P 型薄膜晶体管或为 N 型薄膜晶体管。

根据一实施例，当所述第一至第六开关管均为 P 型薄膜晶体管时，所述电源输入信号为高电平；

在第一时间段内，当所述输入信号为低电平，所述第一时钟信号为低电平，所述第二时钟信号为高电平时，所述移位寄存器单元的输出信号为高电平；

20 在第二时间段内，当所述输入信号为高电平，所述第一时钟信号为高电平，所述第二时钟信号为低电平时，所述移位寄存器单元的输出信号为低电平；

25 在第三时间段内，当所述输入信号为高电平，所述第一时钟信号为低电平，所述第二时钟信号为高电平时，所述移位寄存器单元的输出信号为高电平。

根据一实施例，当所述第一至第六开关管均为 N 型薄膜晶体管时，所述电源输入信号为低电平；

30 在第一时间段内，当所述输入信号为高电平，所述第一时钟信号为高电平，所述第二时钟信号为低电平时，所述移位寄存器单元的输出信号为低电平；

在第二时间段内，当所述输入信号为低电平，所述第一时钟信号为低电平，所述第二时钟信号为高电平时，所述移位寄存器单元的输出信号为高电平；

5 在第三时间段内，当所述输入信号为低电平，所述第一时钟信号为高电平，所述第二时钟信号为低电平时，所述移位寄存器单元的输出信号为低电平。

10 本发明实施例的第二方面提供了一种移位寄存器，包括 n 个级联的上述移位寄存器单元，所述 n 为大于 1 的整数，其中，第 1 个移位寄存器单元的输入端连接至所述移位寄存器的信号输入端，第 n 个移位寄存器单元的输出端连接至所述移位寄存器的信号输出端。

本发明实施例的第三方面提供了一种阵列基板，包括上述移位寄存器。

本发明实施例的第四方面提供了一种液晶显示器，包括上述阵列基板。

15 在本发明的实施例中，该移位寄存器单元的结构使得该移位寄存器单元在接收输入信号后，可以输出相应的输出信号，并在输出输出信号后，自行复位，无需在等待到下一移位寄存器单元的输出信号作为复位信号之后，再根据复位信号进行复位。保证了移位寄存器单元的正常工

作，进而保证了整个阵列基板甚至液晶显示器的正常工作。

附图说明

20 为了更清楚地说明本发明实施例或现有技术中的技术方案，下面将对实施例描述中所需要使用的附图作简单地介绍。显而易见地，下面描述中的附图仅仅是本发明的一些实施例，对于本领域普通技术人员来讲，在不付出创造性劳动的前提下，还可以根据这些附图获得其他的附图。

图 1 为本发明实施例中的移位寄存器单元的结构示意图；

25 图 2 为本发明实施例中的 P 型薄膜晶体管的移位寄存器单元的结构示意图；

图 3 为本发明实施例中的 P 型薄膜晶体管的移位寄存器单元的时序图；

图 4 为本发明实施例中的 N 型薄膜晶体管的移位寄存器单元的结构示意图；

30 图 5 为本发明实施例中的 N 型薄膜晶体管的移位寄存器单元的时序图。

具体实施方式

下面将结合本发明实施例中的附图，对本发明实施例中的技术方案进行清楚、完整地描述，显然，所描述的实施例是本发明一部分实施例，而不是全部的实施例。基于本发明中的实施例，本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其他实施例，都属于本发明保护的范围。

本发明实施例的第一方面提供了一种移位寄存器单元。为了方便对该移位寄存器单元的描述，如图 1 所示，所述移位寄存器单元包括：

其中，采样部分包括第一开关管 T1 和第二开关管 T2，输出部分包括第五开关管 T5、第六开关管 T6、第一电容 C1 和第二电容 C2，复位部分包括第三开关管 T3、第四开关管 T4；

具体的，所述第一开关管 T1 的源极连接所述移位寄存器单元的输入端，接收来自所述输入端的输入信号 IN，所述第一开关管 T1 的栅极连接第一时钟信号 CK；所述第二开关管 T2 的栅极和源极连接第二时钟信号 CKB，所述第二时钟信号 CKB 与所述第一时钟信号 CK 反相；所述第三开关管 T3 的栅极和源极连接所述第一时钟信号 CK；所述第四开关管 T4 的栅极连接所述第二时钟信号 CKB，所述第四开关管 T4 的源极连接电源输入信号 V；所述第五开关管 T5 的源极连接所述第二时钟信号 CKB，所述第五开关管 T5 的栅极连接所述第一开关管 T1 和所述第二开关管 T2 的漏极，所述第五开关管 T5 的漏极连接所述移位寄存器单元的输出端；所述第六开关管 T6 的栅极连接所述第三开关管 T3 和所述第四开关管 T4 的漏极，所述第六开关管 T6 的源极连接所述电源输入信号 V，所述第六开关管 T6 的漏极连接所述移位寄存器单元的输出端；所述第一电容 C1 的一端连接所述第五开关管 T5 的栅极，另一端连接所述移位寄存器单元的输出端；所述第二电容 C2 的一端连接所述第六开关管 T6 的栅极，另一端连接所述电源输入信号 V。

在本实施例的技术方案中，该移位寄存器单元的结构使得该移位寄存器单元在接收输入信号后，可以输出相应的输出信号，并在输出输出信号后，自行复位，无需在等待到下一移位寄存器单元的输出信号作为复位信号之后，再根据复位信号进行复位。保证了移位寄存器单元的正常工作的，进而保证了整个阵列基板甚至液晶显示器的正常工作。

需要说明的是，在本发明实施例中，高电平均为 VGH 表示，低电平均为 VGL 表示。

优选的,所述第一至第六开关管均可以为 MOS 管或薄膜晶体管。进一步的,所述薄膜晶体管可为 P 型薄膜晶体管或为 N 型薄膜晶体管,其中,由于多晶硅薄膜晶体管的迁移率较高,尤其适用于移位寄存器单元。

如图 3 所示,当所述第一至第六开关管均为 P 型薄膜晶体管时,在第一时间段 t1 内,所述输入信号 IN 为低电平 VGL,所述第一时钟信号 CK 为低电平 VGL,所述第二时钟信号 CKB 为高电平 VGH,则所述移位寄存器单元的输出信号 OUT 为高电平 VGH;

具体的,在第一时间段 t1 内,所述移位寄存器单元进入采样阶段。

此时,所述输入信号 IN 为低电平 VGL,并且,所述第一时钟信号 CK 为低电平 VGL,使得第一、三开关管 T1、T3 导通;同时,由于所述第二时钟信号 CKB 与所述第一时钟信号 CK 反相,则所述第二时钟信号 CKB 为 VGH,则第二开关管 T2 和第四开关管 T4 无法导通。所以此时 N1、N2 点的电平相应的被拉低到(低电平 VGL+Vth(任一个薄膜晶体管的门限电压)),故而第六开关管 T6 导通。由于第六开关管 T6 的源极连接高电平 VGH,漏极连接所述移位寄存器单元的输出端,则所述移位寄存器单元的输出信号 OUT 为高电平 VGH。

并且由于 N1 点的电平为(低电平 VGL+Vth),第六开关管 T6 的输出端输出高电平 VGH,此时,位于 N1 点和第六开关管 T6 的输出端之间的第一电容 C1 被充电,对输入信号 IN 进行充电,则第一电容 C1 两端的电压差为(高电平 VGH-低电平 VGL-门限电压 Vth)。

在第二时间段 t2 内,所述输入信号为高电平 VGH,所述第一时钟信号 CK 为高电平 VGH,所述第二时钟信号 CKB 为低电平 VGL,则所述移位寄存器单元的输出信号为低电平 VGL;

具体的,在第二时间段 t2 内,所述移位寄存器单元进入输出阶段。

此时,输入信号 IN 和第一时钟信号 CK 均为高电平 VGH,使得第一开关管 T1 关断,由于第一电容 C1 的作用,N1 点的电平得以保持,仍为(低电平 VGL+门限电压 Vth),故而 T5 导通,输出低电平 VGL。同时,由于第二时钟信号 CKB 的电平为低电平 VGL,故而第二、四开关管 T2、T4 导通,由于第四开关管 T4 的源极连接高电平 VGH,此时 N2 点的电平为高电平 VGH,关断了第六开关管 T6。此时,移位寄存器单元的输出信号为第五开关管 T5 输出的低电平 VGL。

在第三时间段 t_3 内, 所述输入信号 IN 为高电平 VGH, 所述第一时钟信号 CK 为低电平 VGL, 所述第二时钟信号 CKB 为高电平 VGH, 则所述移位寄存器单元的输出信号为高电平 VGH。

具体的, 在第三时间段 t_3 内, 所述移位寄存器单元进入复位阶段。

5 此时, 第一时钟信号 CK 为低电平 VGL, 输入信号 IN 为高电平 VGH, 第一开关管 T1 导通, 使得 N1 点的电平被拉高到高电平 VGH, 第五开关管 T5 被关断。同时, 由于第一时钟信号 CK 为低电平 VGL, 第三开关管 T3 导通, N2 的电位被拉低至 (低电平 VGL+门限电压 V_{th}), 使得第六开关管 T6 被导通, 使得移位寄存器单元的输出信号 OUT 再次被拉高为高电平 VGH,
10 实现移位寄存器单元的独立复位。

另外, 在该移位寄存器单元的其他阶段, 第二电容 C2 保持了 N2 点处于低电平 VGL, 保证了第六开关管 T6 的导通, 使得输出信号 OUT 始终为高电平 VGH, 提高了输出信号 OUT 的稳定性。

如图 4 所示, 当所述第一至第六开关管均为 N 型薄膜晶体管时, 移位寄存器单元也可实现独立复位功能, 此时的电源输入信号 V 为低电平 VGL, 由于 N 型薄膜晶体管的移位寄存器单元工作过程与 P 型薄膜晶体管的移位寄存器单元类似, 在此不再赘述。
15

需要说明的是, N 型薄膜晶体管的移位寄存器单元的输入信号 IN、第一时钟信号 CK、第二时钟信号 CKB 和输出信号 OUT 均反相于 P 型薄膜晶体管的移位寄存器单元, 具体参见图 5。
20

另外, 一般薄膜晶体管的源极和漏极是可以互换设置的。

本实施例的第二方面提供了一种移位寄存器, 包括 n 个级联的上述移位寄存器单元, 所述 n 为大于 1 的整数, 其中, 第 1 个所述移位寄存器单元的输入端连接至所述移位寄存器的信号输入端, 第 n 个所述移位寄存器单元的
25 输出端连接至所述移位寄存器的信号输出端。

由于本发明实施例提供的移位寄存器与上述本发明实施例所提供的移位寄存器单元具有相同的技术特征, 所以也能产生相同的技术效果, 解决相同的技术问题。

本实施例的第三方面提供了一种阵列基板, 包括上述移位寄存器。

30 本实施例的第四方面提供了一种显示装置, 包括上述阵列基板。所述液晶显示器可以为: 液晶面板、电子纸、OLED 面板、手机、平板电脑、电视

机、显示器、笔记本电脑、数码相框、导航仪等任何具有显示功能的产品或部件。尤其是采用低温多晶硅技术的有源有机发光二极管显示器。

5 以上所述，仅为本发明的具体实施方式，但本发明的保护范围并不局限于此，任何熟悉本技术领域的技术人员在本发明揭露的技术范围内，可轻易想到变化或替换，都应涵盖在本发明的保护范围之内。因此，本发明的保护范围应以所述权利要求的保护范围为准。

权 利 要 求 书

1、一种移位寄存器单元，包括：

采样部分、输出部分和复位部分，

5 其中，所述采样部分包括第一开关管和第二开关管，所述输出部分包括第五开关管、第六开关管、第一电容和第二电容，所述复位部分包括第三开关管、第四开关管；

所述第一开关管的源极连接所述移位寄存器单元的输入端，接收来自所述输入端的输入信号，所述第一开关管的栅极连接第一时钟信号；所述第二
10 开关管的栅极和源极连接第二时钟信号，所述第二时钟信号与所述第一时钟信号反相；所述第三开关管的栅极和源极连接所述第一时钟信号；所述第四开关管的栅极连接所述第二时钟信号，所述第四开关管的源极连接电源输入信号；所述第五开关管的源极连接所述第二时钟信号，所述第五开关管的栅极连接所述
15 第一开关管和所述第二开关管的漏极，所述第五开关管的漏极连接所述移位寄存器单元的输出端；所述第六开关管的栅极连接所述第三开关管和所述第四开关管的漏极，所述第六开关管的源极连接所述电源输入信号，所述第六开关管的漏极连接所述移位寄存器单元的输出端；所述第一电容的一端连接所述第五开关管的栅极，另一端连接所述移位寄存器单元的输出端；
20 所述第二电容的一端连接所述第六开关管的栅极，另一端连接所述电源输入信号。

2、根据权利要求1所述的移位寄存器单元，其中，所述第一至第六开关管均为MOS管或薄膜晶体管。

3、根据权利要求2所述的移位寄存器单元，其中，所述薄膜晶体管为P型薄膜晶体管或为N型薄膜晶体管。

25 4、根据权利要求3所述的移位寄存器单元，其中，当所述第一至第六开关管均为P型薄膜晶体管时，所述电源输入信号为高电平；

在第一时间段内，当所述输入信号为低电平，所述第一时钟信号为低电平，所述第二时钟信号为高电平时，所述移位寄存器单元的输出信号为高电平；

30 在第二时间段内，当所述输入信号为高电平，所述第一时钟信号为高电平，所述第二时钟信号为低电平时，所述移位寄存器单元的输出信号为低电

平；

在第三时间段内，当所述输入信号为高电平，所述第一时钟信号为低电平，所述第二时钟信号为高电平时，所述移位寄存器单元的输出信号为高电平。

5 5、根据权利要求3所述的移位寄存器单元，其中，当所述第一至第六开关管均为N型薄膜晶体管时，所述电源输入信号为低电平；

在第一时间段内，当所述输入信号为高电平，所述第一时钟信号为高电平，所述第二时钟信号为低电平时，所述移位寄存器单元的输出信号为低电平；

10 在第二时间段内，当所述输入信号为低电平，所述第一时钟信号为低电平，所述第二时钟信号为高电平时，所述移位寄存器单元的输出信号为高电平；

在第三时间段内，当所述输入信号为低电平，所述第一时钟信号为高电平，所述第二时钟信号为低电平时，所述移位寄存器单元的输出信号为低电

15 平。

6、一种移位寄存器，包括n个级联的如权利要求1-5任一项所述的移位寄存器单元，所述n为大于1的整数，其中，第1个移位寄存器单元的输入端连接至所述移位寄存器的信号输入端，第n个移位寄存器单元的输出端连接至所述移位寄存器的信号输出端。

20 7、一种阵列基板，包括如权利要求6所述的移位寄存器。

8、一种显示装置，包括如权利要求7所述的阵列基板。

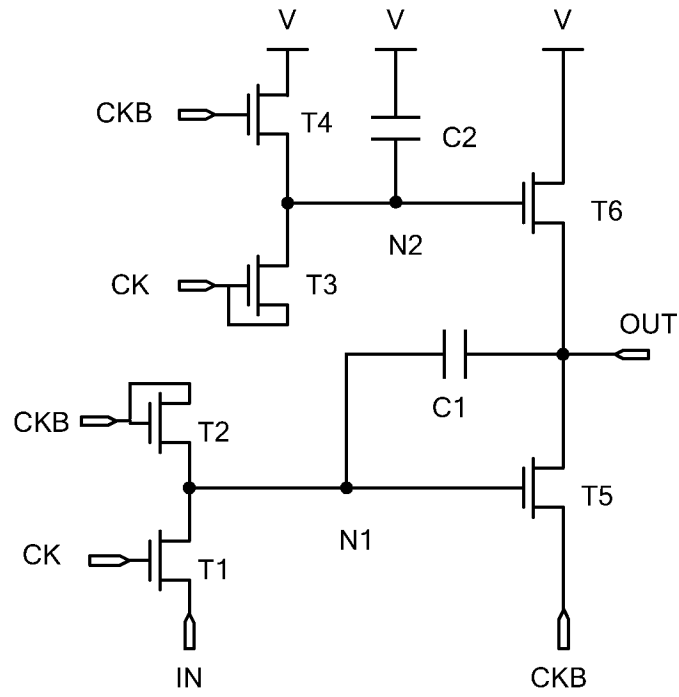


图 1

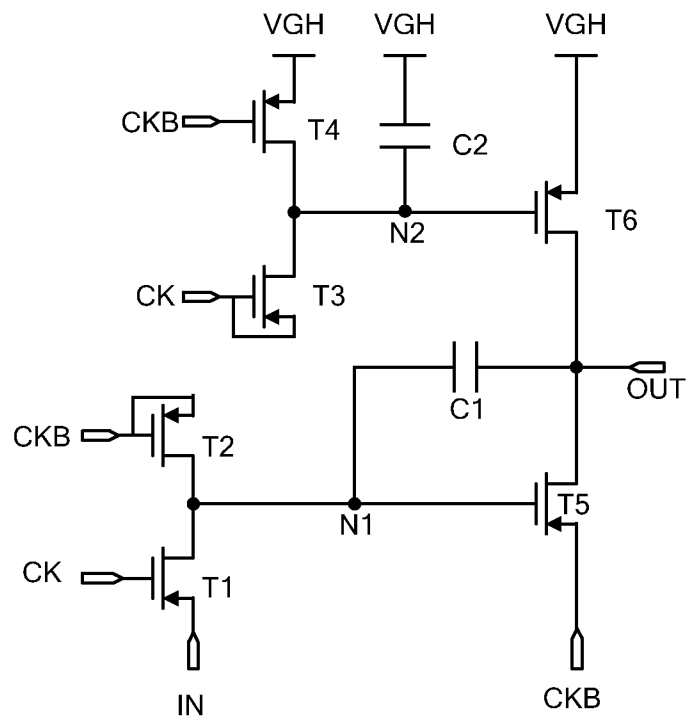


图 2

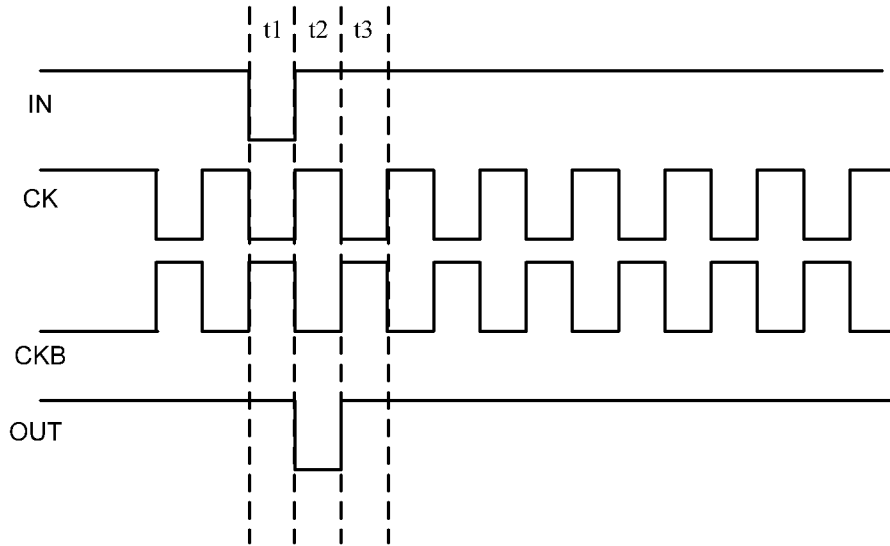


图 3

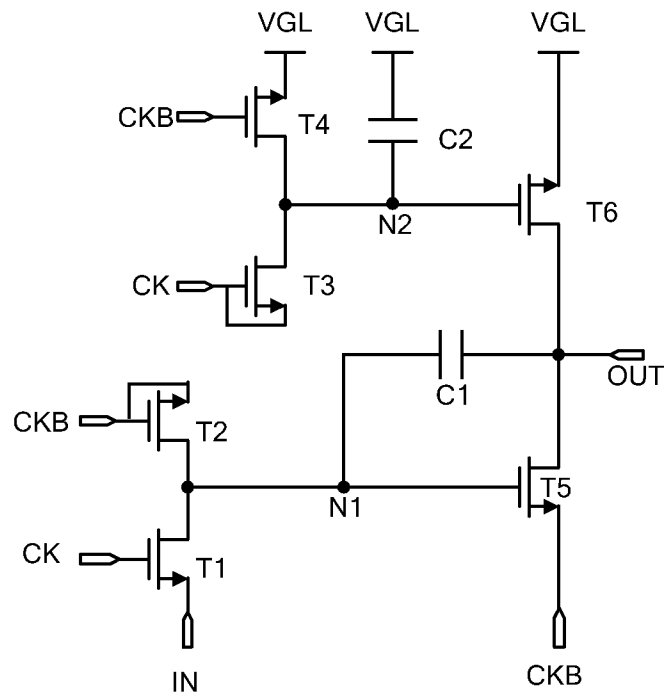


图 4

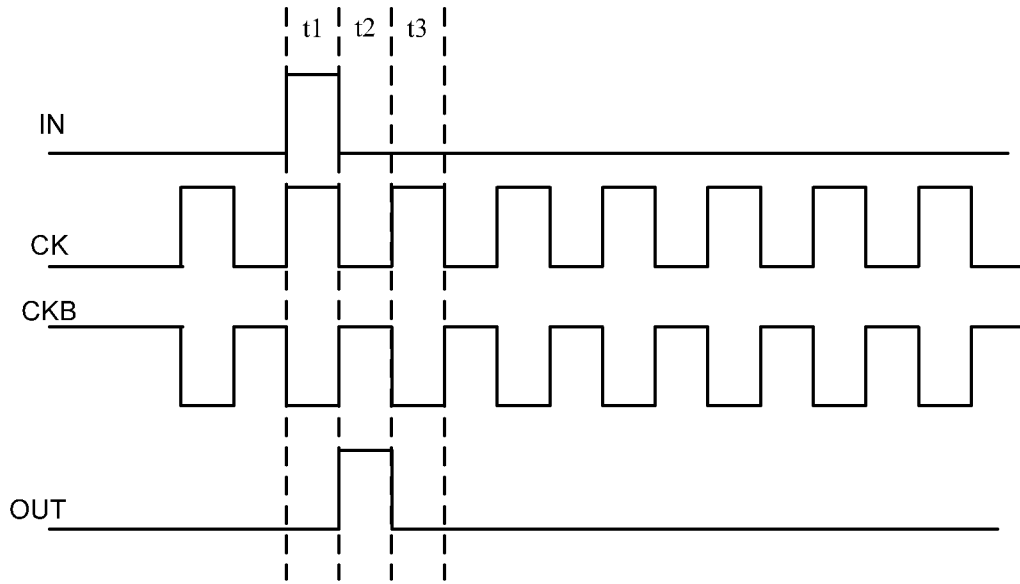


图 5

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2013/073704

A. CLASSIFICATION OF SUBJECT MATTER

See the extra sheet

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

IPC: G09G, G11C

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNABS, CNTXT, DWPI, CNKI: register, collect, second clock, film transistor, shift+ w register, reset, replace+, reposition, sampling, capacitance?, switch, clock?, two, second, film, transistor

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
E	CN 203055466 U (BOE TECHNOLOGY GROUP CO., LTD.), 10 July 2013 (10.07.2013), see claims 1-8	1-8
A	CN102831861 A (BOE TECHNOLOGY GROUP CO., LTD.), 19 December 2012 (19.12.2012), see the whole document	1-8
A	CN 102831860 A (BOE TECHNOLOGY GROUP CO., LTD.), 19 December 2012 (19.12.2012), see the whole document	1-8
A	CN 102708796 A (BOE TECHNOLOGY GROUP CO., LTD.), 03 October 2012 (03.10.2012), see the whole document	1-8
A	US 20110057902 A1 (SAMSUNG ELECTRONICS CO., LTD. et al.), 10 March 2011 (10.03.2011), see the whole document	1-8

Further documents are listed in the continuation of Box C.

See patent family annex.

<p>* Special categories of cited documents:</p> <p>“A” document defining the general state of the art which is not considered to be of particular relevance</p> <p>“E” earlier application or patent but published on or after the international filing date</p> <p>“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)</p> <p>“O” document referring to an oral disclosure, use, exhibition or other means</p> <p>“P” document published prior to the international filing date but later than the priority date claimed</p>	<p>“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention</p> <p>“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone</p> <p>“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art</p> <p>“&” document member of the same patent family</p>
---	---

Date of the actual completion of the international search

30 October 2013 (30.10.2013)

Date of mailing of the international search report

07 November 2013 (07.11.2013)

Name and mailing address of the ISA/CN:
 State Intellectual Property Office of the P. R. China
 No. 6, Xitucheng Road, Jimenqiao
 Haidian District, Beijing 100088, China
 Facsimile No.: (86-10) 62019451

Authorized officer

CHEN, Xueyuan

Telephone No.: (86-10) **62411980**

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2013/073704

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 203055466 U	10.07.2013	None	
CN 102831861 A	19.12.2012	None	
CN 102831860 A	19.12.2012	None	
CN 102708796 A	03.10.2012	None	
US 20110057902 A1	10.03.2011	KR 20110027397 A	16.03.2011

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2013/073704

CONTINUATION: International Patent Classification (IPC) or both national classification and IPC:

G11C 19/28 (2006.01) i

G09G 3/20 (2006.01) i

国际检索报告

国际申请号
PCT/CN2013/073704

A. 主题的分类		
见附加栏		
按照国际专利分类(IPC)或者同时按照国家分类和 IPC 两种分类		
B. 检索领域		
检索的最低限度文献(标明分类系统和分类号)		
IPC: G09G, G11C		
包含在检索领域中的除最低限度文献以外的检索文献		
在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))		
CNABS, CNTXT, DWPI, CNKI: 移位寄存器、位移寄存器、暂存器、复位、采样、采集、电容、开关、第二时钟、薄膜晶体管、shift+ w register、reset、replace+、reposition、sampling、capacitance?、switch、clock?、two、second、film、transistor		
C. 相关文件		
类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
E	CN 203055466 U (京东方科技集团股份有限公司) 10.7 月 2013 (10.07.2013) 参见权利要求 1-8	1-8
A	CN 102831861 A (京东方科技集团股份有限公司) 19.12 月 2012 (19.12.2012) 参见全文	1-8
A	CN 102831860 A (京东方科技集团股份有限公司) 19.12 月 2012 (19.12.2012) 参见全文	1-8
A	CN 102708796 A (京东方科技集团股份有限公司) 03.10 月 2012 (03.10.2012) 参见全文	1-8
A	US 20110057902 A1 (SAMSUNG ELECTRONICS CO LTD 等) 10.3 月 2011 (10.03.2011) 参见全文	1-8
<input type="checkbox"/> 其余文件在 C 栏的续页中列出。 <input checked="" type="checkbox"/> 见同族专利附件。		
* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件 “T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件		
国际检索实际完成的日期 30.10 月 2013 (30.10.2013)		国际检索报告邮寄日期 07.11 月 2013 (07.11.2013)
ISA/CN 的名称和邮寄地址: 中华人民共和国国家知识产权局 中国北京市海淀区蓟门桥西土城路 6 号 100088 传真号: (86-10)62019451		受权官员 陈学元 电话号码: (86-10) 62411980

国际检索报告

关于同族专利的信息

国际申请号

PCT/CN2013/073704

检索报告中引用的 专利文件	公布日期	同族专利	公布日期
CN 203055466 U	10.07.2013	无	
CN 102831861 A	19.12.2012	无	
CN 102831860 A	19.12.2012	无	
CN 102708796 A	03.10.2012	无	
US 20110057902 A1	10.03.2011	KR 20110027397 A	16.03.2011

续：国际专利分类(IPC)或国家分类和 IPC 两种分类：

G11C 19/28 (2006.01) i

G09G 3/20 (2006.01) i