

【公報種別】特許法第 17 条の 2 の規定による補正の掲載
 【部門区分】第 7 部門第 3 区分
 【発行日】平成 17 年 5 月 26 日 (2005.5.26)

【公開番号】特開 2004-153849 (P2004-153849A)
 【公開日】平成 16 年 5 月 27 日 (2004.5.27)
 【年通号数】公開・登録公報 2004-020
 【出願番号】特願 2003-423092 (P2003-423092)
 【国際特許分類第 7 版】

H 0 4 N 5/232

H 0 4 N 5/335

H 0 4 N 9/07

// H 0 4 N 101:00

【F I】

H 0 4 N 5/232 Z

H 0 4 N 5/335 P

H 0 4 N 9/07 C

H 0 4 N 101:00

【手続補正書】

【提出日】平成 16 年 4 月 9 日 (2004.4.9)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

画像入力装置内において、撮像素子で撮像した画像について所定の画像処理を行う画像処理回路であって、

前記撮像素子で撮像されて順次入力される画素データについてラインメモリを使用して順次に接続された複数の画像処理部による実時間処理により所定の一般画像処理を行うリアルタイムプロセッシングユニットと、

少なくとも前記リアルタイムプロセッシングユニットから出力された画素データを画像フレーム単位で記憶する主メモリとを備え、

前記リアルタイムプロセッシングユニットは、当該リアルタイムプロセッシングユニット外の前記主メモリに格納された欠陥画素アドレスをダイレクトメモリアクセスによって読み出し、前記撮像素子からの読み出し時に外部メモリを経由することなく順次に入力した画素データの画素アドレスが前記欠陥画素アドレスに一致したときに欠陥画素補正を行う欠陥画素補正部を有することを特徴とする画像入力装置の画像処理回路。

【請求項 2】

請求項 1 に記載の画像入力装置の画像処理回路において、欠陥画素補正を行うためのデータは外部メモリ上に補正に必要な時間位置順に配置され、ダイレクトメモリアクセスによりリアルタイムプロセッシングユニット内に転送され、欠陥画素アドレスが画素アドレスと一致する毎に新たな欠陥画素アドレスが主メモリより転送されることを特徴とする画像入力装置の画像処理回路。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0 0 0 8

【補正方法】変更

【補正の内容】

【0008】

上記課題を解決すべく、請求項1に記載の発明は、デジタルスチルカメラ内において、撮像素子で撮像した画像について所定の画像処理を行う画像処理回路であって、前記撮像素子で撮像されて順次入力される画素データについてラインメモリを使用して順次に接続された複数の画像処理部による実時間処理により所定の一般画像処理を行うリアルタイムプロセッシングユニットと、少なくとも前記リアルタイムプロセッシングユニットから出力された画素データを画像フレーム単位で記憶する主メモリとを備え、前記リアルタイムプロセッシングユニットは、当該リアルタイムプロセッシングユニット外の前記主メモリに格納された欠陥画素アドレスをダイレクトメモリアクセスによって読み出し、前記撮像素子からの読み出し時に外部メモリを経由することなく順次に入力した画素データの画素アドレスが前記欠陥画素アドレスに一致したときに欠陥画素補正を行う欠陥画素補正部を有するものである。

請求項2記載の発明は、請求項1に記載の画像入力装置の画像処理回路において、欠陥画素補正を行うためのデータは外部メモリ上に補正に必要な時間位置順に配置され、ダイレクトメモリアクセスによりリアルタイムプロセッシングユニット内に転送され、欠陥画素アドレスが画素アドレスと一致する毎に新たな欠陥画素アドレスが主メモリより転送される。

【手続補正3】

【補正対象書類名】明細書

【補正対象項目名】0009

【補正方法】変更

【補正の内容】

【0009】

請求項1に記載の発明によれば、リアルタイムプロセッシングユニット内のレジスタを使用せずに、当該リアルタイムプロセッシングユニット外の主メモリを使用して欠陥画素アドレスを格納するようにしているので、主メモリに格納された欠陥画素アドレスをダイレクトメモリアクセスによって読み出し、画像中の画素データの画素アドレスが欠陥画素アドレスに一致したときに欠陥画素補正を行うことが可能であり、且つリアルタイムプロセッシングユニット内の回路規模を低減でき、低消費電力化を図り得る。

請求項2記載の発明によれば、欠陥画素の総数が多い場合にも、リアルタイムプロセッシングユニット内に必要とされる記憶領域を小さくすることが可能である。