(19)日本国特許庁(JP)　(12)公開特許公報(A)　(11)特許出願公開番号
特開2004-237600
(P2004-237600A)
(43)公開日　平成16年8月26日(2004.8.26)

(51)Int.Cl.[7]	F I		テーマコード（参考）
B41J 2/01	B41J 3/04	101Z	2C056
B41J 19/18	B41J 19/18	E	2C480

審査請求 未請求　請求項の数 4　OL　（全 11 頁）

(21)出願番号　特願2003-29620 (P2003-29620)
(22)出願日　平成15年2月6日 (2003.2.6)

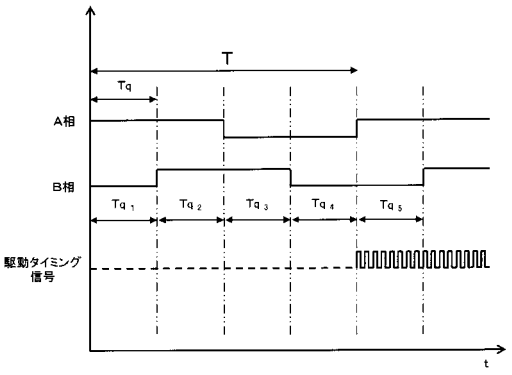
（特許庁注：以下のものは登録商標）
コンパクトフラッシュ

(71)出願人　000135313
ノーリツ鋼機株式会社
和歌山県和歌山市梅原５７９番地の１
(74)代理人　100107478
弁理士　橋本　薫
(74)代理人　100114476
弁理士　政木　良文
(72)発明者　浅見　友順
和歌山県和歌山市梅原５７９番地の１　ノーリツ鋼機株式会社内

Ｆターム(参考)　2C056 EA24 EB11 EB36 EC07 EC37 KD06
2C480 CB02 CB34 EC03 EC04

(54)【発明の名称】画像記録ヘッドの制御装置及び制御方法

(57)【要約】
【課題】制御装置のコストパーフォーマンスを低下させることなく、アナログの銀塩写真画像に匹敵するように解像度を高めることのできる画像記録ヘッドの制御装置及び制御方法を提供する。
【解決手段】画像記録ヘッドの走査に応じて位相差の等しいｎ相（ｎは、ｎ≧２の自然数）のパルス信号を出力するパルス信号出力手段１２と、そのパルス信号を逓倍して画像記録素子の駆動タイミング信号を生成する駆動タイミング信号生成手段とを備え、駆動タイミング信号生成手段が、パルス信号出力手段によるｎ相（ｎ≧２）のパルス信号のうち一相の１／（２ｎ）周期を単位制御周期として所定の逓倍数で逓倍して前記駆動タイミング信号を生成するように構成されている。
【選択図】　図５



【特許請求の範囲】
【請求項１】
画像記録素子を備えた画像記録ヘッドを所定速度で走査しつつ、前記画像記録素子を所定の駆動タイミングで駆動制御して、記録媒体に画像を記録する画像形成装置において、前記画像記録ヘッドの走査に応じてパルス信号を出力するパルス信号出力手段と、前記パルス信号出力手段によるパルス信号を逓倍して前記画像記録素子の駆動タイミング信号を生成する駆動タイミング信号生成手段とを備えてなる画像記録ヘッドの制御装置であって、
前記パルス信号出力手段が、前記画像記録ヘッドの走査に応じて位相差の等しいｎ相（ｎは、ｎ≧２の自然数）のパルス信号を生成するエンコーダ装置で構成され、
前記駆動タイミング信号生成手段が、前記パルス信号出力手段によるｎ相（ｎ≧２）のパルス信号のうち一相の１／（２ｎ）周期を単位制御周期として所定の逓倍数で逓倍して前記駆動タイミング信号を生成するように構成されている画像記録ヘッドの制御装置。
【請求項２】
前記エンコーダ装置は、複数のスリットが等間隔に形成され、前記画像記録ヘッドの走査方向に延設された長尺のエンコーダフィルムと、前記画像記録ヘッドと共に走査され、前記エンコーダフィルムのスリットを検出してｎ相（ｎ≧２）のパルス信号を生成するエンコーダセンサを備えて構成されるリニアエンコーダ装置である請求項１記載の画像記録ヘッドの制御装置。
【請求項３】
前記駆動タイミング信号生成手段は、少なくとも直前の前記パルス信号の１周期の平均値として単位制御周期を演算導出して、その単位制御周期を所定の逓倍数で除した値を周期として前記駆動タイミング信号を生成するものである請求項１または２記載の画像記録ヘッドの制御装置。
【請求項４】
画像記録素子を備えた画像記録ヘッドを所定速度で走査しつつ、前記画像記録素子を所定の駆動タイミングで駆動制御して、記録媒体に画像を記録する画像形成装置において、前記画像記録ヘッドの走査に応じてパルス信号を生成し、前記パルス信号を逓倍して前記画像記録素子の駆動タイミング信号を生成する画像記録ヘッドの制御方法であって、
前記パルス信号が、前記画像記録ヘッドの走査に応じて生成される位相差の等しいｎ相（ｎは、ｎ≧２の自然数）のパルス信号であり、前記駆動タイミング信号が、前記ｎ相のパルス信号のうち一相の１／（２ｎ）周期を単位制御周期として所定の逓倍数で逓倍して生成されるものである画像記録ヘッドの制御方法。
【発明の詳細な説明】
【０００１】
【発明の属する技術分野】
本発明は、画像記録素子を備えた画像記録ヘッドを所定速度で走査しつつ、前記画像記録素子を所定の駆動タイミングで駆動制御して、記録媒体に画像を記録する画像形成装置において、前記画像記録ヘッドの走査に応じてパルス信号を出力するパルス信号出力手段と、前記パルス信号出力手段によるパルス信号を逓倍して前記画像記録素子の駆動タイミング信号を生成する駆動タイミング信号生成手段とを備えてなる画像記録ヘッドの制御装置及び制御方法に関する。
【０００２】
【従来の技術】
この種の画像形成装置の一例として、記録媒体に向けてノズルからインク滴を吐出するインクジェット式の画像記録ヘッドを備えたキャリッジを記録媒体の搬送方向と直交する主走査方向に移動させつつ、該ノズルからインクを吐出して記録媒体上に画像を形成するものがある。上述した画像形成装置においては、画像記録ヘッドの走査位置の検出精度がインク滴の吐出し位置精度に大きく影響するため、画像の高解像度化の要請に応えるには、画像記録ヘッドの高精度な走査位置の検出制御が必要となる。
【０００３】

従来、前記画像記録ヘッドの走査位置を検出するため、複数のスリットが等間隔に形成され、前記画像記録ヘッドの走査方向に延設された長尺のエンコーダフィルムと、前記画像記録ヘッドと共に走査され、前記エンコーダフィルムのスリットを検出してパルス信号を生成するエンコーダセンサを備えて構成されるリニアエンコーダ装置を用いたパルス信号出力手段が設けられているが、物理的に分解能に限界があるために、前記パルス信号出力手段によるパルス信号の１周期の時間をサンプリングして、その時間を所定の逓倍数で除した値を１周期として前記画像記録ヘッドの走査位置に対応する値をカウントアップして、前記画像記録素子の駆動タイミング信号を生成する駆動タイミング信号生成手段を設けることにより、前記画像記録ヘッドの走査位置の検出精度よりも高い精度で前記画像記録素子を駆動する画像記録ヘッドの制御装置が提案されている。

【０００４】

【特許文献１】

特開２００１－５８４０８号公報

【０００５】

【発明が解決しようとする課題】

しかし、上述した従来の画像記録ヘッドの制御装置によれば、前記駆動タイミング信号生成手段により生成される駆動タイミング信号は、パルス信号出力手段としての前記リニアエンコーダ装置によるパルス信号を所定のサンプリングクロック（又はタイマー回路）でサンプリングして得られる１周期の時間Ｔを所定の逓倍数ａで除した値Ｔｄを１周期として生成されるものであったので、逓倍周期Ｔｄを演算導出するときに生じる丸め誤差ΔＴｄにより１周期内でΔＴｄ・ａの累積誤差が生じる結果、必ずしも高解像度の要請に沿った結果が得られるものではなく、特に解像度を上げるべく逓倍数ａを大きくすればそれだけ累積誤差の影響が顕著に現われるという不都合があった。

【０００６】

一方、前記リニアエンコーダ装置によるパルス信号のサンプリングクロック（又はタイマー回路）の周期を短くすれば前記累積誤差は小さくなるものの、そのためには高価な部品を使用せざるを得ず、制御装置のコストパーフォーマンスが低下するという問題点があった。

【０００７】

本発明は上述した従来の問題点に鑑みてなされたものであり、制御装置のコストパーフォーマンスを低下させることなく、アナログの銀塩写真画像に匹敵するように解像度を高めることのできる画像記録ヘッドの制御装置及び制御方法を提供する点にある。

【０００８】

【課題を解決するための手段】

上述の目的を達成するため、本発明による画像記録ヘッドの制御装置の特徴構成は、特許請求の範囲の欄の請求項１に記載した通り、画像記録素子を備えた画像記録ヘッドを所定速度で走査しつつ、前記画像記録素子を所定の駆動タイミングで駆動制御して、記録媒体に画像を記録する画像形成装置において、前記画像記録ヘッドの走査に応じてパルス信号を出力するパルス信号出力手段と、前記パルス信号出力手段によるパルス信号を逓倍して前記画像記録素子の駆動タイミング信号を生成する駆動タイミング信号生成手段とを備えてなる画像記録ヘッドの制御装置であって、前記パルス信号出力手段が、前記画像記録ヘッドの走査に応じて位相差の等しいｎ相（ｎは、ｎ≧２の自然数）のパルス信号を生成するエンコーダ装置で構成され、前記駆動タイミング信号生成手段が、前記パルス信号出力手段によるｎ相（ｎ≧２）のパルス信号のうち一相の１／（２ｎ）周期を単位制御周期として所定の逓倍数で逓倍して前記駆動タイミング信号を生成するように構成されている点にある。

【０００９】

つまり、パルス信号出力手段により、画像記録ヘッドの走査に応じて位相差の等しいｎ相（ｎは、ｎ≧２の自然数）のパルス信号が生成されるので、そのうち一相の周期Ｔの１／（２ｎ）を単位制御周期として所定の逓倍数ａ／２ｎで逓倍して前記駆動タイミング信号

を生成すると、単位制御周期内の累積誤差は、ΔＴｄ・（ａ／２ｎ）となり、１周期Ｔを逓倍数ａで逓倍する場合と比較して単位制御周期内では累積誤差を１／２ｎに低減することが可能となるのである。従って、より正確な駆動タイミングで駆動される画像記録素子により出力された画像はそれだけ高精細なものとなる。逆に従来と同等の累積誤差を許容するならば、２ｎａ逓倍まで可能となる。例えば２相のパルス信号が出力される場合には、単位制御周期内の累積誤差は１／４となる。

【００１０】

同第二の特徴構成は、同欄請求項２に記載した通り、上述の第一の特徴構成に加えて、前記エンコーダ装置は、複数のスリットが等間隔に形成され、前記画像記録ヘッドの走査方向に延設された長尺のエンコーダフィルムと、前記画像記録ヘッドと共に走査され、前記エンコーダフィルムのスリットを検出してｎ相（ｎ≧２）のパルス信号を生成するエンコーダセンサを備えて構成されるリニアエンコーダ装置である点にある。

【００１１】

このようなエンコーダ装置によれば、エンコーダセンサからの出力パルス信号が画像記録ヘッドの走査位置に対応しているので、より正確な駆動タイミング信号が生成可能となる。

【００１２】

同第三の特徴構成は、同欄請求項３に記載した通り、上述した第一または第二の特徴構成に加えて、前記駆動タイミング信号生成手段は、少なくとも直前の前記パルス信号の１周期の平均値として単位制御周期を演算導出して、その単位制御周期を所定の逓倍数で除した値を周期として前記駆動タイミング信号を生成するものである点にある。

【００１３】

単位制御周期を平均値として求めることにより、画像記録ヘッドの走査速度の多少の変動を吸収できるのであり、少なくとも直前の前記パルス信号の１周期の平均値として求める場合には、さらに、ｎ相のパルス信号の位相の多少のずれによる単位制御周期の変動をも吸収できるのである。

【００１４】

本発明による画像記録ヘッドの制御方法の特徴構成は、特許請求の範囲の欄の請求項４に記載した通り、画像記録素子を備えた画像記録ヘッドを所定速度で走査しつつ、前記画像記録素子を所定の駆動タイミングで駆動制御して、記録媒体に画像を記録する画像形成装置において、前記画像記録ヘッドの走査に応じてパルス信号を生成し、前記パルス信号を逓倍して前記画像記録素子の駆動タイミング信号を生成する画像記録ヘッドの制御方法であって、前記パルス信号が、前記画像記録ヘッドの走査に応じて生成される位相差の等しいｎ相（ｎは、ｎ≧２の自然数）のパルス信号であり、前記駆動タイミング信号が、前記ｎ相のパルス信号のうち一相の１／（２ｎ）周期を単位制御周期として所定の逓倍数で逓倍して生成されるものである点にある。

【００１５】

【発明の実施の形態】

以下に本発明による画像データ送信制御装置を図面に基づいて説明する。図１に示すように、受信された画像データに基づき所定の画像出力処理を実行する画像出力処理装置としての画像形成装置の一例であるインクジェットプリンタ３と、画像出力処理装置に画像データを送信する画像データ供給装置としてのホストコンピュータ１とを、インターフェース部２を介して接続して画像出力処理システムを構成してある。

【００１６】

前記ホストコンピュータ１は、オペレーティングシステムの管理下で実行される各種のアプリケーションプログラムにより生成された文書ファイルデータや画像ファイルデータ、ＣＤ、ＤＶＤ、コンパクトフラッシュやメモリスティックなどのメモリカードといった各種の画像記録メディアから読み出された画像ファイルデータに対して、ＲＧＢデータをＣＭＹデータへ変換する色分解処理や、ＣＭＹデータから黒色を抽出してＣＭＹＫデータに変換する黒抽出処理や、色や階調性の修正処理など前記インクジェットプリンタ３に適合

した７色（Ｋ，ＬＫ，Ｃ，ＬＣ，Ｍ，ＬＭ，Ｙ）のプリントデータに変換処理するとともに、インクジェットプリンタ３に対するプリンタ制御データを生成するプリンタドライバ部１ａと、プリンタドライバ部１ａで変換処理された画像データとしてのプリントデータ及びプリンタ制御データをインクジェットプリンタ３に出力し、インクジェットプリンタ３からの制御状態データを受信するホスト側インターフェース部２００を備えてある。

【００１７】

図４に示すように、前記ホスト側インターフェース部２００と前記プリンタ側インターフェース部７は、プリントデータを片方向通信する画像データ送信制御装置と、プリンタ制御データをインクジェットプリンタ３に送信しインクジェットプリンタ３からの制御状態データを受信する制御データ送信制御装置とを分離して構成してあり、以って、プリントデータの高速且つ低コスト送信を実現している。

【００１８】

前記制御データ送信制御装置は、ホスト側インターフェース部２００に設置された制御データ送受信部２０４とプリンタ側インターフェース部７に設置された制御データ送受信部７０１と、それら間を接続する光ケーブルで双方向通信するＡＲＣＮＥＴ（Ａｔｔａｃｈｅｄ Ｒｅｓｏｕｒｃｅ Ｃｏｍｐｕｔｅｒ ＮＥＴｗｏｒｋ：改良型トークンパッシング方式のＬＡＮプロトコル）で構成され、制御データ送受信部２０４はＰＣＩバスを介してホストコンピュータ１に接続され、制御データ送受信部７０１はプリンタ制御部３５０の内部バスに接続されている。制御データ送信制御装置を介したホストコンピュータ１のプリンタドライバ１ａからのプリントサイズデータやプリント枚数データなどを含むプリントコマンドに応答してインクジェットプリンタ３はプリント動作を実行する一方、インクジェットプリンタ３は用紙切れやインク切れなどの種々の状態をプリンタドライバ１ａに伝える。

【００１９】

前記画像データ送信制御装置は、プリントデータをインクジェットプリンタ３に送信すべくＬＶＤＳ（Ｌｏｗ Ｖｏｌｔａｇｅ Ｄｉｆｆｅｒｅｎｔｉａｌ Ｓｉｇｎａｌｉｎｇ：低電圧差動通信）方式により片方向通信するもので、ＰＣＩバスを介して得られたプリンタドライバ１ａからの１６ビットのプリントデータに５ビットの通信制御データを付加した２１ビットのパラレル送信データを生成出力する画像データ送信側ＬＶＤＳ制御部２０１と、画像データ送信側ＬＶＤＳ制御部２０１からの２１ビットの送信データを７ビット×３のシリアルデータに変換して所定周波数のクロックに同期してインクジェットプリンタ３に出力するＬＶＤＳドライバ２０２で構成される第一データ送信部２０１，２０２と、ＬＶＤＳドライバ２０２からのシリアルデータを受信して２１ビットのパラレルデータに変換するＬＶＤＳレシーバ７０２と、通信制御データに基づき１６ビットのプリントデータを後述するＤＭＡ書込み制御部７０５に順次引渡す画像データ受信側ＬＶＤＳ制御部７０４とで構成される第一データ受信部７０２，７０４を備えてある。

【００２０】

さらに、２１ビットの送信データを７ビット×３のシリアルデータに変換して所定周波数のクロックに同期してホストコンピュータ１に出力するＬＶＤＳドライバ７０３と、ＬＶＤＳドライバ７０３にＤＭＡ書込み制御部７０５から入力された後述の送信準備信号を出力する画像データ受信側ＬＶＤＳ制御部７０４とで構成される第二データ送信部７０３，７０４と、ＬＶＤＳドライバ７０３からのシリアルデータを受信して２１ビットのパラレルデータに変換するＬＶＤＳレシーバ２０３と、前記送信準備信号を受けてＬＶＤＳドライバ２０２への新たな画像データの入力を中止する画像データ送信側ＬＶＤＳ制御部２０１とで構成される第二データ受信部２０１，２０３を設けてある。

【００２１】

前記プリンタ側インターフェース部７は、さらに、画像データ受信側ＬＶＤＳ制御部７０４により受信されたプリントデータを一時格納する５１２ワード×６４ビットの容量のＦＩＦＯ方式のバッファメモリ７０６と、バッファメモリ７０６へデータを書込み制御するＤＭＡ書込み制御部７０５と、バッファメモリ７０６からデータを読出し制御するＤＭＡ

読出し制御部７０７と、ＤＭＡ読出し制御部７０７により読み出されたプリントデータを２５６メガバイトのＳＤＲＡＭ８に書込み、又は、ＳＤＲＡＭ８に書き込まれたプリントデータを読み出すＳＤＲＡＭ制御部７０８を備えてある。

【００２２】

前記ＦＩＦＯ方式のバッファメモリ７０６は、上述した周辺回路７０４，７０５，７０７，７０８とともに、ハードウェア記述言語の一種であるＶＨＤＬを用いて開発可能なプログラマブルゲートアレイＦＰＧＡで構成され、ＤＭＡ書込み制御部７０５により書き込み可能なデータ残容量が、書込み不可能となるフルの容量より所定容量少ない容量に達したときに送信準備信号ＲＥＡＤＹとしてのニヤリーフルフラグ（Ｎｅａｒｌｙ　ＦＦ）をセットしてＤＭＡ書込み制御部７０５に出力する送信準備信号生成手段を備えている。前記バッファメモリ７０６は、ニヤリーフルフラグをセットした後に、前記ＤＭＡ読出し制御部７０７によるデータの読出し処理が進行して、前記残容量が前記所定容量以上となった時点で当該ニヤリーフルフラグをリセットする。

【００２３】

前記画像データ送信側ＬＶＤＳ制御部２０１は、前記ＲＥＡＤＹ信号がアサート（セット）されているときには受信側がデータ受信可能状態にあり、ネゲートされているときにはデータ受信不能状態にあると認識し、ＲＥＡＤＹ信号がネゲートされたことを認識すると直ちに送信を停止し、ＲＥＡＤＹ信号がアサートされるまで待機する。

【００２４】

インクジェットプリンタ３は、図２に示すように、記録媒体としてのロール状の記録紙３１１が収容され、設定量ずつ給紙する記録紙収容部３１０と、記録紙収容部３１０から給紙された記録紙３１１に画像データに基づいてインクを吐出して画像を顕像化する画像記録部３２０と、画像記録部３２０により記録された記録紙３１１を所定長さで切断して出力する排紙部３３０と、記録紙収容部３１０から給紙された記録紙３１１を画像記録部３２０及び排紙部３３０に搬送する記録紙搬送部３４０とからなる各機能ブロックと、各機能ブロックを作動制御するプリンタ制御部３５０とを、ケースで被われた筐体３６０内に設けて構成してある。

【００２５】

前記記録紙収容部３１０は、ケースに対して着脱自在のロールカセット３１４に巻回された長尺の記録紙３１１が正逆回転自在の駆動ローラ３１２及び従動ローラ３１３でなる一対のローラ上に載置され、駆動ローラ３１２を正転駆動することにより記録紙収容部３１０から記録紙３１１が前記画像記録部に向けて給紙され、逆転駆動することによりロールカセット３１４に巻き取られる。

【００２６】

前記記録紙搬送部３４０は、記録紙収容部３１０から給紙された記録紙３１１を画像記録部３２０及び排紙部３３０に向けて搬送する一方向クラッチを備えた駆動ローラと従動ローラで構成され、画像記録部３２０の記録紙搬送方向上流側に配された第一圧着ローラユニット３４１及び画像記録部３２０の記録紙搬送方向下流側に配された第二圧着ローラユニット３４２と、画像記録部３２０の下方に配され、画像記録中の記録紙３１１を裏面から吸引して画像記録部３２０と記録紙３１１との距離を一定に保つ吸引搬送部３４３とからなる。前記吸引搬送部３４３は、略水平な記録紙搬送面に沿って配置され、円形の吸引孔が多数形成された吸引プレート３４４と、吸引プレート３４４に形成された吸引孔から空気を吸引して記録紙３１１を吸引プレート３４４上に密着させる吸引ファン３４５と、吸引ファン３４５により吸引された空気を排気する排気ダクト３４６を吸引プレート３４４の下方に設けて構成してある。

【００２７】

前記画像記録部３２０は、図２及び３に示すように、ブラック（Ｋ）、ライトブラック（ＬＫ）の２色の黒インクを収容したインクカートリッジ３２１と、シアン（Ｃ）、ライトシアン（ＬＣ）、マゼンダ（Ｍ）、ライトマゼンダ（ＬＭ）、イエロー（Ｙ）の５色のインクを収容したカラーインク用カートリッジ３２２を搭載するとともに、下部に各インク

カートリッジから供給されるインクを吐出する画像記録素子としての圧電式の複数のインクジェットノズル３２４を備えた画像記録ヘッドとしてのキャリッジ３２３と、キャリッジ３２３を記録紙３１１の搬送方向と直交する記録紙幅方向に主走査する駆動機構を設けて構成してある。前記駆動機構は、記録紙３１１の紙幅方向に沿ってキャリッジ３２３を往復摺動可能に保持する摺動軸３２９と、記録紙３１１の紙幅方向の一端側に設置されたキャリッジモータ３２５と、その駆動軸に固定された駆動プーリ３２６と、他端側に設置された従動プーリ３２７と、それら一対のプーリ間に張設された無端ベルト３２８からなり、無端ベルト３２８にキャリッジ３２３を固定することにより、キャリッジ３２３を主走査方向に往復駆動自在に構成してある。

【００２８】

前記排紙部３３０は、図２に示すように、第一及び二圧着ローラユニット３４１，３４２により搬送された記録紙３１１を所定サイズで切断する切断ユニット３３１と、切断された記録紙３１１を排出する一対の駆動ローラ３３５と従動ローラ３３６が圧着配置された排紙ローラユニット３３４とからなる。前記切断ユニット３３１は、移動刃３３２と固定刃３３３を記録紙３１１を挟んで上下に配置してあり、移動刃３３２を上方から下方に作動させることにより記録紙３１１を幅方向に沿って切断処理する。

【００２９】

前記プリンタ制御部３５０は、図１に示すように、上述したプリンタの各機能ブロックを全体制御するコントローラとしてのＣＰＵ４と、ＣＰＵ４の実行プログラムを格納したＲＯＭ５と、各種の制御データや設定データを格納するＲＡＭ６と、各機能ブロックを個別に詳細制御する入出力制御部９と、前記ホストコンピュータ１との間で前記プリントデータ及び制御データを送受信するプリンタ側インターフェース部７と、画像記録素子を駆動するタイミング信号を出力するタイミング生成部１９と、画像記録ヘッドの１回の主走査による１ラインの画像データが格納されたプリントバッファ１０などを内部バスで接続して構成してある。

【００３０】

前記入出力制御部９は、内蔵又は外付けのＲＯＭやＲＡＭを備えた入出力制御ＣＰＵ９００に、キャリッジモータ３２５を駆動して画像記録ヘッド３２３を主走査するキャリッジドライバ回路１４と、画像記録ヘッド３２３の主走査方向の位置を検出する後述のエンコーダ装置１２と、エンコーダ装置１２の周期を計測するタイマー回路１３と、給紙用の駆動ローラ３１２、搬送用の圧着ローラユニット３４１，３４２、排紙ローラユニット３３４の各駆動ローラを各別に作動する駆動モータを制御するモータドライバ回路１５と、吸引ファン３４５を駆動するモータドライバ回路１６と、切断ユニット３３１を駆動するモータドライバ回路１７と、ロールカセット３１４の記録紙の有無を検出するペーパーセンサなど各種のセンサの検出値を入力するセンサ入力回路１８などを備えて構成してある。

【００３１】

以下に、インクジェットプリンタ３による画像出力処理プロセスを説明する。上述したように、ＡＲＣＮＥＴを採用した制御データ送信制御装置によりホストコンピュータ１からプリントコマンドを受信し、ＬＶＤＳ方式を採用した画像データ送信制御装置からプリントデータを受信したインクジェットプリンタ３は、図１及び図２に示すように、ＲＯＭ５に記憶された制御プログラムを実行するＣＰＵ４により制御されて以下の所定の画像出力プロセスを実行する。

【００３２】

記録紙収容部３１０の駆動ローラ３１２が正転駆動されて記録紙３１１が給紙され、記録紙搬送部３４０の第一圧着ローラユニット３４１により画像記録部３２０に搬送される。記録紙先端が画像記録部３２０の印字開始位置に到達すると、画像記録ヘッドであるキャリッジ３２３が主走査しながら記録ヘッドドライバ回路１１からのデータに基づいて所定のインクジェットノズルからインクを吐出して記録紙３１１の表面に画像を形成する。記録紙３１１は第一圧着ローラ３４１によりキャリッジ３２３の主走査と同期した所定量ずつ間歇駆動されて搬送方向に副走査される。

【００３３】
前記画像記録ヘッドであるキャリッジ３２３の主走査について詳述する。図３に示すように、画像形成装置としてのインクジェットプリンタ３には、画像記録ヘッドの走査に応じてパルス信号を出力するパルス信号出力手段としてのエンコーダ装置１２と、パルス信号出力手段１２によるパルス信号を逓倍して画像記録素子としての圧電式インクジェットノズルの駆動タイミング信号を生成する駆動タイミング信号生成手段とを設けてある。
【００３４】
前記エンコーダ装置１２は、１インチ当たり１８０本の密度でスリットが等間隔に形成され、画像記録ヘッド３２３の主走査方向に延設された長尺のエンコーダフィルム４０１と、前記画像記録ヘッド３２３と共に走査され、エンコーダフィルム４０１のスリットを検出して位相が９０度ずれた２相のパルス信号を生成するエンコーダセンサ４０２を備えたリニア形のエンコーダ装置で、前記エンコーダセンサ４０２は画像記録ヘッド３２３に設けられ、発光ダイオードと発光ダイオードからの出力光を平行光線に成形するレンズを備えた発光部と、複数のフィトダイオードとその出力信号を処理する信号処理回路を備えた受光部とからなり、発光部と受光部の間にエンコーダフィルム４０１が挟設されるように配置してある。前記信号処理回路は、前記スリットの配列方向の所定位置に配置された発光ダイオードにより検出された明暗のパターンに基づいて、図５に示すような位相が９０度ずれたＡ相、Ｂ相からなる２相のパルス信号が生成される。
【００３５】
タイミング生成部１９は、図５及び図６に示すように、入出力制御ＣＰＵ９００を介して入力されたエンコーダパルス信号のＡ相の立ち上がりエッジからＢ相の立ち上がりエッジまでの時間Ｔｑ１、Ｂ相の立ち上がりエッジからＡ相の立ち下がりエッジまでの時間Ｔｑ２、Ａ相の立ち下がりエッジからＢ相の立ち下がりエッジまでの時間Ｔｑ３、Ｂ相の立ち下がりエッジからＡ相の立ち上がりエッジまでの時間Ｔｑ４の各時間をタイマー回路１３によりカウントし、エンコーダパルスの１周期Ｔの１／４の周期Ｔｑの平均値を演算導出する。尚、エンコーダ装置１２、タイマー回路１３は、入出力制御ＣＰＵ９００を介さずにタイミング生成部１９に直接接続されるように構成してもよい。
【００３６】
次に、演算導出された周期Ｔｑを単位制御周期としてタイミング生成部１９に格納された所定の逓倍数だけ逓倍、ここでは８逓倍して駆動タイミング信号の逓倍周期を演算導出し、演算された逓倍周期データをプリントバッファ１０を介してインクを吐出制御する記録ヘッドドライバ回路１１に出力して駆動タイミング信号を生成する。以下、上述の手順を周期Ｔｑ毎に繰り返し実行して主走査１ライン分の画像出力処理が完結される。即ち、タイミング生成部、タイマー回路１３、プリントバッファ１０、記録ヘッドドライバ回路１１とで駆動タイミング信号生成手段が構成される。尚、駆動タイミング信号生成手段はソフトウェアの介在しないハードウェア回路で構成してもよい。タイミング生成部１９が逓倍周期データに基づいて駆動タイミング信号を生成し、プリントバッファ１０を介して記録ヘッドドライバ回路１１に出力し、記録ヘッドドライバ回路１１がそのタイミングで画素に応じた駆動パルスを出力してもよい。
【００３７】
ＳＤＲＡＭ８からプリントバッファ１０に転送された主走査１ライン分のプリントデータに基づきインクジェットノズルを駆動する圧電素子に印加されるパルス電圧が、画像記録ヘッド３２３に配置された紙端検出センサ３５５による記録紙３１１の紙端検出時点から、前記駆動タイミング信号の立ち上がりエッジに同期して出力され、所望の解像度の画像が形成される。本実施例では、１８０ＤＰＩ×８×４＝５７６０ＤＰＩの解像度の画像が精度良く得られる。
【００３８】
記録紙への１枚分の画像出力が終了すると、第一、第二圧着ローラユニット３４１，３４２、排紙ローラユニット３３４が駆動され、切断ユニット３３１による切断位置まで記録紙３１１が搬送されて停止し、所定のサイズに切断された後に排紙ローラユニット３３４

により排紙される。残余の記録紙３１１は記録紙収容部３１０の駆動ローラ３１２が逆転駆動されて、記録紙先端が所定位置まで巻き取られて、次の画像出力処理プロセスに備える。

【００３９】

以下に別実施の形態を説明する。

先の実施形態では、位相が９０度ずれたＡ相、Ｂ相からなる２相のパルス信号を出力するリニアエンコーダ装置をパルス信号出力手段として採用したものを説明したが、パルス信号としては、画像記録ヘッドの走査に応じて位相差の等しいｎ相（ｎは、ｎ≧２の自然数）のパルス信号を生成するものであれば良く、２相のパルス信号に限定するものではない。また、エンコーダ装置としては、リニアエンコーダ装置に限定するものではなく、ロータリーエンコーダ装置など前記画像記録ヘッドの走査に応じてパルス信号を出力するものであれば適宜態様を変更して用いることが可能である。

【００４０】

前記駆動タイミング信号生成手段は、少なくとも直前のエンコーダパルス信号の１周期Ｔの平均値として単位制御周期Ｔｑを演算導出して、その単位制御周期を所定の逓倍数で除した値を周期として前記駆動タイミング信号を生成するものを説明したが、単位制御周期Ｔｑの演算導出は直前のエンコーダパルス信号の１周期Ｔの平均値に限るものではなく適宜設定すればよい。

【００４１】

【発明の効果】

以上説明した通り、本発明によれば、制御装置のコストパーフォーマンスを低下させることなく、アナログの銀塩写真画像に匹敵するように解像度を高めることのできる画像記録ヘッドの制御装置及び制御方法を提供することができるようになった。

【図面の簡単な説明】

【図１】本発明による画像出力処理装置の制御ブロック構成図

【図２】本発明による画像出力処理装置の機能ブロック構成図

【図３】要部の斜視図

【図４】要部の回路ブロック構成図

【図５】信号説明図

【図６】フローチャート

【符号の説明】

４：ＣＰＵ（駆動タイミング信号生成手段）

５：ＲＯＭ（駆動タイミング信号生成手段）

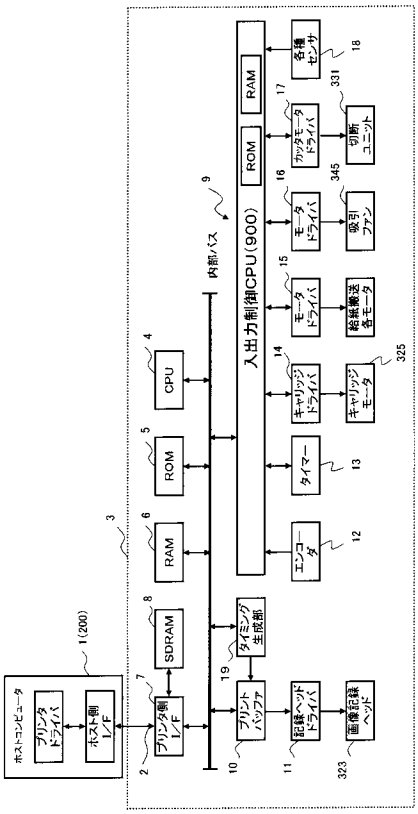
６：ＲＡＭ（駆動タイミング信号生成手段）

１１：記録ヘッドドライバ回路（駆動タイミング信号生成手段）

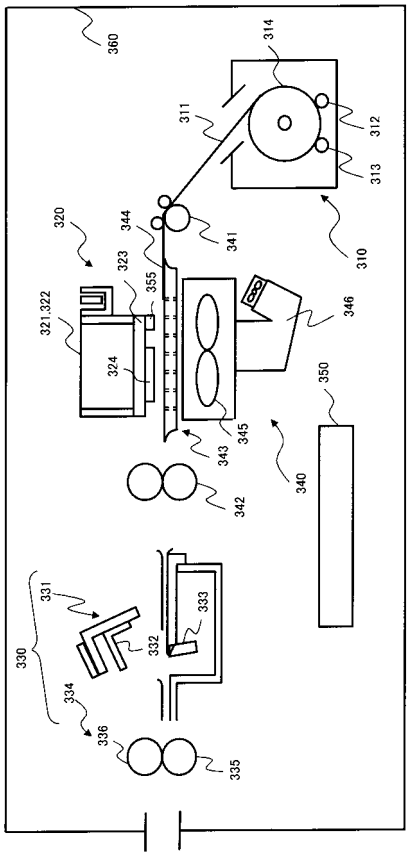
１２：エンコーダ装置（パルス信号出力手段）

１３：タイマー回路（駆動タイミング信号生成手段）

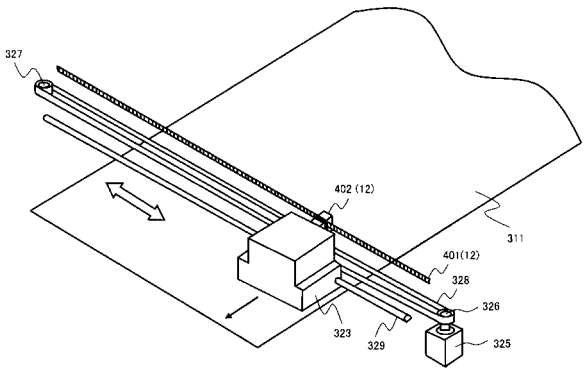
【図１】


ホストコンピュータ
プリンタドライバ
ホスト側I/F
1(200)
プリンタ側I/F
SDRAM
CPU
ROM
RAM
タイミング生成部
プリントバッファ
記録ヘッドドライバ
画像記録ヘッド
入出力制御CPU(900)
ROM
RAM
エンコーダ
タイマー
キャリッジドライバ
キャリッジモータ
モータドライバ
給紙搬送各モータ
カッタモータドライバ
切断ユニット
吸引ファン
各種センサ
内部バス

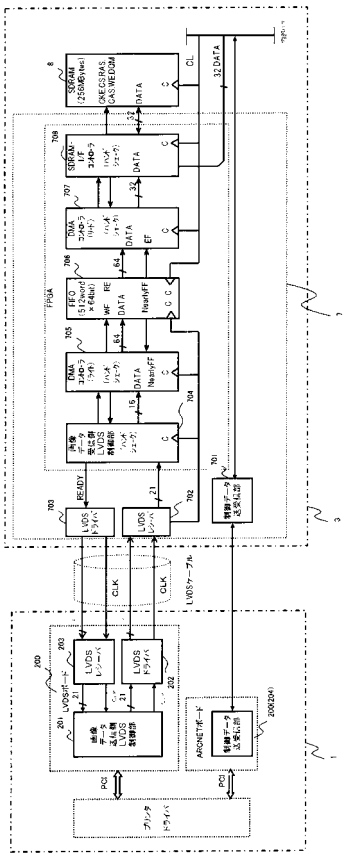
【図２】


360
314
311
312
313
310
320
344
341
323
355
321,322
324
346
345
343
342
340
350
330
331
332
333
334
336
335

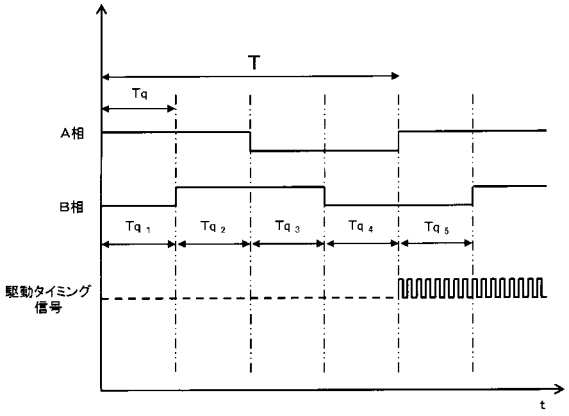
【図３】


327
402 (12)
311
401(12)
328
326
323
329
325

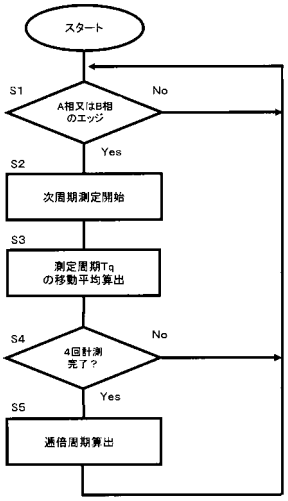
【図４】


FPGA
LVDS
CLK
READY
DATA
PCI
プリンタドライバ

【図５】


T
Tq
A相
B相
Tq 1
Tq 2
Tq 3
Tq 4
Tq 5
駆動タイミング
信号
t

【図６】


スタート
S1
A相又はB相
のエッジ
No
Yes
S2
次周期測定開始
S3
測定周期Tq
の移動平均算出
S4
4回計測
完了？
No
Yes
S5
逓倍周期算出