

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2015年2月5日 (05.02.2015)



(10) 国际公布号
WO 2015/013864 A1

- (51) 国际专利分类号:
H01L 33/00 (2010.01)
- (21) 国际申请号: PCT/CN2013/080335
- (22) 国际申请日: 2013年7月29日 (29.07.2013)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (71) 申请人: 晶元光电股份有限公司 (EPICSTAR CORPORATION) [CN/CN]; 中国台湾省新竹市新竹科学工业园区力行五路五号, Taiwan (CN)。
- (72) 发明人: 吕志强 (LU, Chih Chiang); 中国台湾省新竹市新竹科学工业园区力行五路五号, Taiwan (CN)。林俊宇 (LIN, Chun Yu); 中国台湾省新竹市新竹科学工业园区力行五路五号, Taiwan (CN)。陈怡名 (CHEN, Yi Ming); 中国台湾省新竹市新竹科学工业园区力行五路五号, Taiwan (CN)。林敬倍 (LIN, Ching Pei); 中国台湾省新竹市新竹科学工业园区力行五路五号, Taiwan (CN)。简崇训 (CHIEN, Chung Hsun); 中国台湾省新竹市新竹科学工业园区力行五路五号, Taiwan (CN)。黄建富 (HUANG, Chien-Fu); 中国台湾省新竹市新竹科学工

业园区力行五路五号, Taiwan (CN)。顾浩民 (KU, Hao Min); 中国台湾省新竹市新竹科学工业园区力行五路五号, Taiwan (CN)。谢明勋 (HSIEH, Min Hsun); 中国台湾省新竹市新竹科学工业园区力行五路五号, Taiwan (CN)。徐子杰 (HSU, Tzu Chieh); 中国台湾省新竹市新竹科学工业园区力行五路五号, Taiwan (CN)。

(74) 代理人: 北京市柳沈律师事务所 (LIU, SHEN & ASSOCIATES); 中国北京市海淀区彩和坊路10号1号楼10层, Beijing 100080 (CN)。

(81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

[见续页]

(54) Title: METHOD FOR SELECTIVELY TRANSFERRING SEMICONDUCTOR ELEMENT

(54) 发明名称: 选择性转移半导体元件的方法

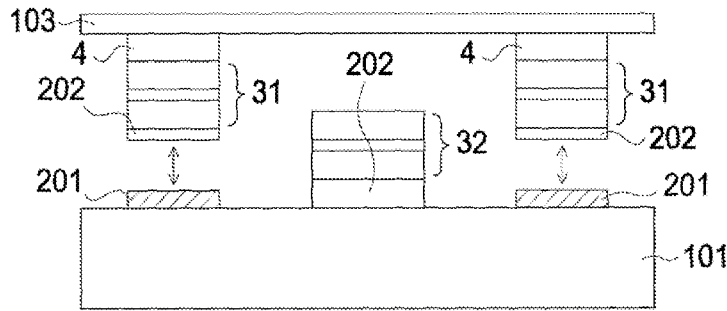


图 2G /Fig.2G

(57) Abstract: A method for selectively separating a semiconductor element, comprising the following steps: a. providing a substrate (101) having a first surface (1011) and a second surface; b. providing a plurality of semiconductor epitaxial stack layers to be located on the first surface (1011), wherein any one of the plurality of semiconductor epitaxial stack layers contains a first semiconductor epitaxial stack layer (31) and a second semiconductor epitaxial stack layer (32); the second semiconductor epitaxial stack layer (32) is spaced apart from the first semiconductor epitaxial stack layer (31) and the substrate (101) is different from an adhesive force between the first semiconductor epitaxial stack layer (31) and the substrate (101); and c. alternatively separating the first semiconductor epitaxial stack layer (31) or the second semiconductor epitaxial stack layer (32) from the substrate (101).

(57) 摘要: 一种选择性分离半导体元件的方法, 包含以下步骤: a. 提供一基板 (101) 具有第一表面 (1011) 及第二表面; b. 提供多个半导体外延叠层位于第一表面 (1011) 上, 其中任一多个半导体外延叠层包含第一半导体外延叠层 (31) 与第二半导体外延叠层 (32), 且第二半导体外延叠层 (32) 与第一半导体外延叠层 (31) 隔开, 其中第一半导体外延叠层 (31) 与基板 (101) 之间的粘着力不同于第二半导体外延叠层 (32) 与基板 (101) 之间的粘着力; c. 自基板 (101) 选择性地分离第一半导体外延叠层 (31) 或第二半导体外延叠层 (32)。



WO 2015/013864 A1



(84) **指定国** (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG,

CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告(条约第 21 条(3))。

选择性转移半导体元件的方法

技术领域

5 本发明涉及一种光电半导体元件的制造方法。

背景技术

随着科技日新月异，光电半导体元件在资讯的传输以及能量的转换上有极大的贡献。以系统的运用为例，例如光纤通讯、光学储存及军事系统等，
10 光电半导体元件皆能有所发挥。以能量的转换方式进行区分，光电半导体元件一般可分为三类：将电能转换为光的放射，如发光二极管及激光二极管；将光的信号转换为电的信号，如光检测器；将光的辐射能转换为电能，如太阳能电池。

在光电半导体元件之中，成长基板扮演着非常重要的角色。形成光电半
15 导体元件所必要的半导体外延结构皆成长于基板之上，并透过基板得到支持。因此，选择一个适合的成长基板，往往成为决定光电半导体元件中元件成长品质的重要因素。

然而，有时一个好的元件成长基板并不一定是一个好的元件承载基板。以发光二极管为例，在已知的红光元件工艺中，为了提升元件的成长品质，
20 会选择晶格常数与半导体外延结构较为接近但不透明的砷化镓（GaAs）基板作为成长基板。然而，对于以发光为操作目的的发光二极管元件而言，在操作过程之中，不透明的成长基板会造成元件的发光效率下降。

为了满足光电半导体元件对于成长基板与承载基板不同需求条件的要求，基板的转移技术于是因应而生。亦即，半导体外延结构先于成长基板上
25 进行成长，再将成长完成的半导体外延结构转移至承载基板，以方便后续的元件操作进行。在半导体外延结构与承载基板结合之后，原有成长基板的移除则成为转移技术的关键之一。

成长基板的移除方式主要包括将原有的成长基板以蚀刻液蚀刻溶解，以物理方式切割磨除，或事先在成长基板与半导体外延结构之间生成牺牲层，
30 再通过蚀刻去除牺牲层的方式将成长基板与半导体分离等。然而，不论是以

蚀刻液溶解基板或是以物理性切割方式磨除基板，对原有的成长基板而言，都是一种破坏。成长基板无法再度利用，在强调环保及节能的现代，无疑是一种材料的浪费。然而，若是使用牺牲层结构进行分离，对于光电半导体元件而言，如何进行有效地选择性转移，则是目前研究的方向之一。

5

发明内容

一种选择性分离半导体元件的方法，包含下列步骤：a. 提供一基板具有一第一表面及一第二表面；b. 提供多个半导体外延叠层位于该第一表面上，其中该多个半导体外延叠层包含一第一半导体外延叠层与一第二半导体外延叠层，且该第二半导体外延叠层与该第一半导体外延叠层隔开，其中该第一半导体外延叠层与该基板之间的粘着力不同于该第二半导体外延叠层与该基板之间的粘着力；c. 自该基板选择性地分离该第一半导体外延叠层或该第二半导体外延叠层。

15

附图说明

图 1A 至图 1I 分别为根据本发明第一实施例的工艺方法于各步骤的对应结构示意图；

图 2A 至图 2H 分别为根据本发明第二实施例的工艺方法于各步骤的对应结构示意图；

20

图 3A 至图 3H 分别为根据本发明第三实施例的工艺方法于各步骤的对应结构示意图；

图 4A 至图 4C 为根据本发明第四实施例的结构示意图；

图 5A 至图 5G 为根据本发明第五实施例的结构示意图；

图 6A 至图 6H 为根据本发明第六实施例的结构示意图；

25

图 7A 至图 7F 为根据本发明第七实施例的结构示意图；

图 8A 至图 8F 分别为根据本发明第八实施例的工艺方法于各步骤的对应结构示意图；

图 9A 至图 9I 分别为根据本发明第九实施例的工艺方法于各步骤的对应结构示意图；

30

图 10A 至图 10C 分别为根据本发明第十实施例的工艺方法于各步骤的对

应结构示意图；

图 11A 至图 11B 分别为根据本发明一实施例的工艺方法于各步骤的对应结构示意图。

5 具体实施方式

第一实施例

图 1A 至图 1I 分别为根据本发明第一实施例的工艺方法于各步骤的对应结构示意图。请参阅图 1A 以及图 1B，其中图 1A 为图 1B 中虚线 AA' 的剖面图。根据本发明所披露的光电半导体元件工艺，提供一粘结基板 101 具有一表面 1011，形成一粘着结构 2 在表面 1011 上，粘着结构 2 具有一厚度 t，
10 在本实施例中，厚度 t 的范围介于 $1\mu\text{m}$ 到 $10\mu\text{m}$ 之间，优选的是介于 $2\mu\text{m}$ 到 $6\mu\text{m}$ 之间。粘着结构 2 包含一粘结层 202 及一牺牲层 201，粘结层 202 与牺牲层 201 并列在表面 1011 上与表面 1011 相接，如图 1B 所示的粘着结构 2 的俯视图，粘结层 202 与牺牲层 201 各具有特定的形状。

15 粘结基板 101 的材料包含电绝缘基板或导电基板，电绝缘基板的材料包含蓝宝石 (Sapphire)、钻石 (Diamond)、玻璃 (Glass)、石英 (Quartz)、亚克力 (Acryl)、氧化锌 (ZnO)、氮化铝 (AlN)、氧化二铝锂 (LiAlO₂) 或陶瓷基板等；导电基板的材料包含硅 (Si)、砷化镓 (GaAs)、碳化硅 (SiC)、氧化锌 (ZnO)、氮化镓 (GaN)、氮化铝 (AlN) 或金属
20 材料的一种或其组合。在本实施例中，粘结层 202 的材料与牺牲层 201 不同，粘结层 202 的材料包含苯并环丁烯 (BCB)；牺牲层 201 的材料包含有机材料，例如紫外光 (UV) 解离胶，包含丙烯酸 (Acrylic acid)、不饱和聚酯环氧树脂 (Unsaturated polyester)、环氧树脂 (Epoxy)、氧杂环丁烷 (Oxetane)、乙烯醚 (Vinyl ether) 等；热塑性塑胶，包含尼龙 (Nylon)、
25 聚丙烯 (PP)、聚对苯二甲酸丁二醇酯 (PBT)、聚苯醚 (PPO)、聚碳酸酯 (PC)、丙烯腈-丁二烯-苯乙烯 (ABS)、聚氯乙烯 (PVC) 等；或者无机材料，例如金属包含钛 (Ti)、金 (Au)、铍 (Be)、钨 (W)、铝 (Al)、锗 (Ge) 或其组合，氧化物包含 SiO_x，或者氮化物包含 SiN_x 等。

30 接续如图 1C 所示，提供一成长基板 102，在成长基板 102 上具有以外延方式成长的一半导体外延叠层 3，接着通过粘着结构 2 将成长基板 102 及半

导体外延叠层 3, 以加热、加压的方式粘结至表面 1011 上与粘结基板 101 黏合, 其中粘结层 202 与牺牲层 201 皆与半导体外延叠层 3 相接。由于粘结层 202 的材料选择不同于牺牲层 201 的材料, 用以造成半导体外延叠层 3 与粘结层 202 之间的粘着力不同于半导体外延叠层 3 与牺牲层 201 之间的粘着力, 5 在本实施例中, 半导体外延叠层 3 与粘结层 202 之间的粘着力大于半导体外延叠层 3 与牺牲层 201 之间的粘着力。

其中, 半导体外延叠层 3 包括至少一第一半导体层 301 具有第一导电型态, 一转换单元 302 以及一第二半导体层 303 具有第二导电型态, 依序形成于成长基板 102 之上。第一半导体层 301 和第二半导体层 303 可为两个单层 10 结构或两个多层结构(多层结构系指两层或两层以上)。第一半导体层 301 和第二半导体层 303 具有不同的导电型态、电性、极性或依掺杂的元素以提供电子或空穴。当第一半导体层 301 为 p 型半导体, 第二半导体层 303 可为相异电性的 n 型半导体, 反的, 当第一半导体层 301 为 n 型半导体, 第二半导体层 303 可为相异电性的 p 型半导体。转换单元 302 形成在第一半导体层 15 301 和第二半导体层 303 之间, 转换单元 302 系将光能和电能相互转换或导致转换。半导体外延叠层 3 可进一步加工应用于一半导体元件、设备、产品、电路, 以进行或导致光能和电能相互转换。具体而言, 半导体外延叠层 3 可进一步加工成为一发光二极管(LED)、一激光二极管(LD)、一太阳能电池或一液晶显示器其中之一。以发光二极管为例, 可以通过改变半导体外延 20 叠层 3 里的其中一层或多层的物理及化学组成, 调整发出的光波长。常用的材料为磷化铝镓铟(aluminum gallium indium phosphide, AlGaInP)系列、氮化铝镓铟(aluminum gallium indium nitride, AlGaInN)系列、氧化锌系列(zinc oxide, ZnO)。转换单元 302 可为单异质结构(single heterostructure, SH), 双异质结构(double heterostructure, DH), 双侧双异质结(double-side double 25 heterostructure, DDH), 多层量子井(multi-quantum well, MWQ)。具体来说, 转换单元 302 可为中性、p 型或 n 型电性的半导体。施以电流通过半导体外延叠层 3 时, 转换单元 302 会发光。当转换单元 302 以磷化铝镓铟(AlGaInP)为基础的材料时, 会发出红、橙、黄光的琥珀色系的光; 当以氮化铝镓铟(AlGaInN)为基础的材料时, 会发出蓝或绿光。

30 接续如图 1D 所示, 将成长基板 102 与半导体外延叠层 3 分离并露出半

导体外延叠层 3 的一表面 3011。分离成长基板 102 的方法包括利用光照法，使用激光光穿透成长基板 102 照射成长基板 102 与半导体外延叠层 3 之间的界面，来达到分离半导体外延叠层 3 与成长基板 102 的目的。另外，也可以利用湿式蚀刻法直接移除成长基板 102，或移除成长基板 102 与半导体外延叠层 3 之间的介面层（未显示），进而分离成长基板 102 与半导体外延叠层 3。除此之外，还可以于高温下利用蒸气蚀刻直接移除成长基板 102 与半导体外延叠层 3 之间的介面层（未显示），达到成长基板 102 与半导体外延叠层 3 分离的目的。

如图 1E 所示，在半导体外延叠层 3 的表面 3011 上形成一图形化的粘着介质 4 对应牺牲层 201，其中形成图形化的粘着介质 4 的方式包含先形成一整层的粘着介质 4 在表面 3011 上，接着利用黄光光刻工艺或者图形化蚀刻的方式，形成图形化的粘着介质 4，黄光光刻工艺及图形化蚀刻系为一般已知的半导体工艺。粘着介质 4 的材料包含有机材料，例如丙烯酸 (Acrylic acid)、不饱和聚酯环氧树脂 (Unsaturated polyester)、环氧树脂 (Epoxy)、氧杂环丁烷 (Oxetane)、乙烯醚 (Vinyl ether)、尼龙 (Nylon)、聚丙烯 (PP)、聚对苯二甲酸丁二醇酯 (PBT)、聚苯醚 (PPO)、聚碳酸酯 (PC)、丙烯腈-丁二烯-苯乙烯 (ABS)、聚氯乙烯 (PVC)、苯并环丁烯 (BCB) 等；或者无机材料，例如金属包含钛 (Ti)、金 (Au)、铍 (Be)、钨 (W)、铝 (Al)、锗 (Ge)、铜 (Cu) 或其组合，氧化物包含铟锡氧化物 (ITO)、镉锡氧化物 (CTO)、铟氧化锡、氧化铟锌、氧化锌铝、及锌锡氧化物、氧化锌 (ZnO)、氧化硅 (SiO_x)，或者氮化物包含氮化硅 (SiN_x) 等。

接续如图 1F 所示，图形化半导体外延叠层 3 及粘着结构 2 并露出表面 1011 以形成互相隔开的多个半导体外延叠层，其中多个半导体外延叠层包含至少一个第一半导体外延叠层 31 及至少一个第二半导体外延叠层 32，在每一个第一半导体外延叠层 31 上具有粘着介质 4，而每一个第二半导体外延叠层 32 的表面 3011 上则无粘着介质 4。图形化半导体外延叠层 3 及粘着结构 2 的方法包含干蚀刻或湿蚀刻，在本实施例中，使用干蚀刻工艺使第一半导体外延叠层 31 及第二半导体外延叠层 32 之间之间隔宽度 w 尽量缩小，以避免蚀刻过多的半导体外延叠层 3 造成浪费，本实施例之间隔宽度 w 介于 $1\mu\text{m}$ 及 $10\mu\text{m}$ ，优选的为 $5\mu\text{m}$ 。

接续如图 1G 所示, 提供一撷取元件 103 通过加温、加压或者利用撷取元件 103 本身具有的黏性, 与粘着介质 4 粘结。撷取元件 103 包含导电材料, 例如导电基板或印刷电路板, 其中导电基板的材料包含硅 (Si)、砷化镓 (GaAs)、碳化硅 (SiC)、氧化锌 (ZnO)、氮化镓 (GaN)、氮化铝 (AlN) 或金属材料的一种或其组合; 印刷电路板包含单面印刷电路板、双面印刷电路板、多层印刷电路板或软性电路板; 或非导电材料, 例如包含蓝宝石 (Sapphire)、钻石 (Diamond)、玻璃 (Glass)、石英 (Quartz)、压克力 (Acryl)、氧化锌 (ZnO)、氮化铝 (AlN)、氧化二铝锂 (LiAlO₂)、陶瓷基板或发泡聚苯乙烯 (EPS) 胶带等, 其中当以发泡聚苯乙烯 (EPS) 胶带形成撷取元件 103 时, 可提供一硬质基板与发泡聚苯乙烯 (EPS) 胶带粘合, 用以支撑发泡聚苯乙烯 (EPS) 胶带, 以避免发泡聚苯乙烯 (EPS) 胶带沾粘第二半导体外延叠层 32 的表面 3011。在另一实施例中, 如图 11A 所示, 撷取元件 103 可进一步包含一软性基板 1032 及一支撑结构 1031, 其中软性基板 1032 的材料包含聚酯树脂 (polyester resin; PET)、聚萘二甲酸乙二醇酯 (polyethylene naphthalate; PEN) 或聚酰亚胺 (polyimide; PI), 支撑结构的材料包含蓝宝石 (Sapphire)、钻石 (Diamond)、玻璃 (Glass)、石英 (Quartz) 或压克力 (Acryl) 等硬质的基板, 用以支撑软性基板 1032。

在另一实施例中, 可以先将图形化的粘着介质 4 形成在撷取元件 103 上, 使用对位粘合的技术, 将粘着介质 4 与第一半导体外延叠层 31 对齐后, 通过加温及加压的方式, 使粘着介质 4 与第一半导体外延叠层 31 粘结。

接续如图 1H 所示, 若牺牲层 201 与第一半导体外延叠层 31 的粘着力小于粘着介质 4 与第一半导体外延叠层 31 的粘着力时, 可直接分别施以反方向的力量于撷取元件 103 及粘结基板 101, 使第一半导体外延叠层 31 与牺牲层 201 分离而不会伤害到第一半导体外延叠层 31 的结构, 例如当牺牲层 201 的材料为紫外光 (UV) 解离材料包含丙烯酸 (Acrylic acid)、不饱和聚酯环氧树脂 (Unsaturated polyester)、环氧树脂 (Epoxy)、氧杂环丁烷 (Oxetane)、乙烯醚 (Vinyl ether) 等, 使用紫外光 (UV) 照射牺牲层 201 可使牺牲层 201 的粘着力降低或消失, 再分别施以反方向的力量于撷取元件 103 及粘结基板 101, 使得第一半导体外延叠层 31 与牺牲层 201 分离; 或者, 当牺牲层 201 的材料为热塑性塑胶包含尼龙 (Nylon)、聚丙烯 (PP)、聚

别形成在半导体外延叠层 3 的表面 311 及粘结基板 101 的表面 1011 上, 接续如图 3B 所示, 通过粘结层 202 及牺牲层 201, 以加热、加压的方式将半导体外延叠层 3 与粘结基板 101 粘合, 由于粘结层 202 的材料包含苯并环丁烯 (BCB), 在上述粘合过程中牺牲层 201 会将牺牲层 201 与粘结基板 101 之间的粘结层 202 材料推开, 使得牺牲层 201 与粘结基板 101 之间的粘结层 202 厚度小于半导体外延叠层 3 与粘结基板 101 之间的粘结层 202 厚度, 以形成图中粘着结构 2。本实施例与前述第一实施例的差异在于粘着结构 2 的结构不同, 牺牲层 201 位于粘结层 202 之上, 不与粘结基板 101 的表面 1011 相接。后续的工艺如图 3B 至图 3H 所示, 皆与前述第一实施相同。

10 第四实施例

图 4A 至图 4C 为根据本发明第四实施例的结构示意图。如图 4A 所示, 本实施例与前述第三实施例的差异在于每一个第一半导体外延叠层 31 的表面 311, 都与图形化的牺牲层 201 及粘结层 202 相接。或者, 如图 4B 所示, 本实施例与前述第一实施例的差异在于每一个第一半导体外延叠层 31 的表面 311, 都与图形化的牺牲层 201 及粘结层 202 相接。或者, 如图 4C 所示, 本实施例与前述第二实施例的差异在于每一个第一半导体外延叠层 31 所对应的图形化的牺牲层 201 被粘结层 202 所覆盖, 并且与粘结基板 101 粘结。

第五实施例

图 5A 至图 5G 为根据本发明第五实施例的结构示意图。如图 5A 所示, 根据本发明所披露的光电半导体元件工艺, 提供一粘结基板 101 具有一表面 1011, 形成一粘着结构 2 在表面 1011 上, 粘着结构 2 具有一厚度 t , 厚度 t 的范围介于 $1\mu\text{m}$ 到 $10\mu\text{m}$ 之间, 优选的是介于 $2\mu\text{m}$ 到 $6\mu\text{m}$ 之间。粘结基板 101 的材料包含电绝缘基板或导电基板, 电绝缘基板的材料包含蓝宝石 (Sapphire)、钻石 (Diamond)、玻璃 (Glass)、石英 (Quartz)、亚克力 (Acryl)、氧化锌 (ZnO)、氮化铝 (AlN)、氧化二铝锂 (LiAlO₂) 或陶瓷基板等; 导电基板的材料包含硅 (Si)、砷化镓 (GaAs)、碳化硅 (SiC)、氧化锌 (ZnO)、氮化镓 (GaN)、氮化铝 (AlN) 或金属材料的一种或其组合。粘着结构 2 的材料包含有机材料, 例如丙烯酸 (Acrylic acid)、不饱和聚酯环氧树脂 (Unsaturated polyester)、环氧树脂 (Epoxy)、氧杂环丁烷 (Oxetane)、乙烯醚 (Vinyl ether)、尼龙 (Nylon)、聚丙烯 (PP)、

聚对苯二甲酸丁二醇酯 (PBT)、聚苯醚 (PPO)、聚碳酸酯 (PC)、丙烯腈-丁二烯-苯乙烯 (ABS)、聚氯乙烯 (PVC)、苯并环丁烯 (BCB) 等; 或者无机材料, 例如金属包含钛 (Ti)、金 (Au)、铍 (Be)、钨 (W)、铝 (Al)、锗 (Ge)、铜 (Cu) 或其组合, 氧化物包含铟锡氧化物 (ITO)、镉锡氧化物 (CTO)、铟氧化锡、氧化铟锌、氧化锌铝、及锌锡氧化物、氧化锌 (ZnO)、氧化硅 (SiO_x), 或者氮化物包含氮化硅 (SiN_x) 等。提供一成长基板 102, 在成长基板 102 上具有以外延方式成长的一半导体外延叠层 3, 接着通过粘着结构 2 将成长基板 102 及半导体外延叠层 3 粘结至表面 1011 上与粘着基板 101 黏合。其中, 半导体外延叠层 3 包括至少一第一半导体层 301 具有第一导电型态, 一转换单元 302 以及一第二半导体层 303 具有第二导电型态, 依序形成于成长基板 102 之上。第一半导体层 301 和第二半导体层 303 可为两个单层结构或两个多层结构 (多层结构是指两层或两层以上)。第一半导体层 301 和第二半导体层 303 具有不同的导电型态、电性、极性 or 依掺杂的元素以提供电子或空穴。当第一半导体层 301 为 p 型半导体, 第二半导体层 303 可为相异电性的 n 型半导体, 反的, 当第一半导体层 301 为 n 型半导体, 第二半导体层 303 可为相异电性的 p 型半导体。转换单元 302 形成在第一半导体层 301 和第二半导体层 303 之间, 转换单元 302 系将光能和电能相互转换或导致转换。半导体外延叠层 3 可进一步加工应用于一半导体元件、设备、产品、电路, 以进行或导致光能和电能相互转换。具体而言, 半导体外延叠层 3 可进一步加工成为一发光二极管 (LED)、一激光二极管 (LD)、一太阳能电池或一液晶显示器其中之一。以发光二极管为例, 可以通过改变半导体外延叠层 3 里的其中一层或多层的物理及化学组成, 调整发出的光波长。常用的材料为磷化铝镓铟 (aluminum gallium indium phosphide, AlGaInP) 系列、氮化铝镓铟 (aluminum gallium indium nitride, AlGaInN) 系列、氧化锌系列 (zinc oxide, ZnO)。转换单元 302 可为单异质结构 (single heterostructure, SH), 双异质结构 (double heterostructure, DH), 双侧双异质结 (double-side double heterostructure, DDH), 多层量子井 (multi-quantum well, MWQ)。具体来说, 转换单元 302 可为中性、p 型或 n 型电性的半导体。施以电流通过半导体外延叠层 3 时, 转换单元 302 会发光。当转换单元 302 以磷化铝镓铟 (AlGaInP) 为基础的材料时, 会发

出红、橙、黄光的琥珀色系的光；当以氮化铝镓铟（AlGaInN）为基础的材料时，会发出蓝或绿光。

5 在另一实施例中，粘着结构 2 可先形成在半导体外延叠层 3 的表面 3012 上，接着通过粘着结构 2 将成长基板 102 及半导体外延叠层 3 粘结至粘结基板 101 的表面 1011 上与粘结基板 101 黏合。

10 接续如图 5B 所示，将成长基板 102 与半导体外延叠层 3 分离并露出半导体外延叠层 3 的一表面 3011。分离成长基板 102 的方法包括利用光照法，使用激光光穿透成长基板 102 照射成长基板 102 与半导体外延叠层 3 之间的界面，来达到分离半导体外延叠层 3 与成长基板 102 的目的。另外，也可以利用湿式蚀刻法直接移除成长基板 102，或移除成长基板 102 与半导体外延叠层 3 之间的介面层（未显示），进而分离成长基板 102 与半导体外延叠层 3。除此之外，还可以于高温下利用蒸气蚀刻直接移除成长基板 102 与半导体外延叠层 3 之间的介面层（未显示），达到成长基板 102 与半导体外延叠层 3 分离的目的。

15 接续如图 5C 所示，在半导体外延叠层 3 的表面 3011 上形成一图形化的粘着介质 4，其中形成图形化的粘着介质 4 的方式包含先形成一整层的粘着介质 4 在表面 3011 上，接着利用黄光光刻工艺或者图形化蚀刻的方式，形成图形化的粘着介质 4，黄光光刻工艺及图形化蚀刻系为一般已知的半导体工艺。粘着介质 4 的材料包含有机材料，例如丙烯酸（Acrylic acid）、不饱和聚酯环氧树脂（Unsaturated polyester）、环氧树脂（Epoxy）、氧杂环丁烷（Oxetane）、乙烯醚（Vinyl ether）、尼龙（Nylon）、聚丙烯（PP）、聚对苯二甲酸丁二醇酯（PBT）、聚苯醚（PPO）、聚碳酸酯（PC）、丙烯腈-丁二烯-苯乙烯（ABS）、聚氯乙烯（PVC）、苯并环丁烯（BCB）等；或者无机材料，例如金属包含钛（Ti）、金（Au）、铍（Be）、钨（W）、铝（Al）、锗（Ge）、铜（Cu）或其组合，氧化物包含铟锡氧化物（ITO）、镉锡氧化物（CTO）、铋氧化锡、氧化铟锌、氧化锌铝、及锌锡氧化物、氧化锌（ZnO）、氧化硅（SiO_x），或者氮化物包含氮化硅（SiN_x）等。

20

25

30 接续如图 5D 所示，图形化半导体外延叠层 3 及粘着结构 2 以露出表面 1011，形成互相隔开的多个半导体外延叠层，其中多个半导体外延叠层包含至少一个第一半导体外延叠层 31 及至少一个第二半导体外延叠层 32，本实

5 施例中，如图 5E 所示图 5D 的俯视图，第一半导体外延叠层 31 的面积较第二半导体外延叠层 32 的面积小，且在每一个第一半导体外延叠层 31 上具有粘着介质 4，而每一个第二半导体外延叠层 31 的表面 3011 上则无粘着介质 4。图形化半导体外延叠层 3 及粘着结构 2 的方法可包含干蚀刻或湿蚀刻，在本
5 实施例中使用属于干蚀刻的 ICP 蚀刻方式图形化半导体外延叠层 3 及粘着结构 2，使第一半导体外延叠层 31 及第二半导体外延叠层 32 之间间隔宽度 w 尽量缩小，以避免蚀刻过多的半导体外延叠层 3 造成浪费，本实施例之间
10 隔宽度 w 介于 $1\mu\text{m}$ 及 $10\mu\text{m}$ ，优选的为 $5\mu\text{m}$ 。

10 接续如图 5F 所示，提供一撷取元件 103 通过加温、加压或者利用撷取元件 103 本身具有的粘性，与粘着介质 4 粘结。撷取元件 103 包含导电材料，例如导电基板或印刷电路板，其中导电基板的材料包含硅 (Si)、砷化镓 (GaAs)、碳化硅 (SiC)、氧化锌 (ZnO)、氮化镓 (GaN)、氮化铝 (AlN) 或金属材料的一种或其组合；印刷电路板包含单面印刷电路板、双面印刷电路板、多层印刷电路板或软性电路板；或非导电材料，例
15 如包含蓝宝石 (Sapphire)、钻石 (Diamond)、玻璃 (Glass)、石英 (Quartz)、亚克力 (Acryl)、氧化锌 (ZnO)、氮化铝 (AlN)、氧化二铝锂 (LiAlO₂)、陶瓷基板或发泡聚苯乙烯 (EPS) 胶带等，其中当以发泡聚苯乙烯 (EPS) 胶带形成撷取元件 103 时，可提供一硬质基板与发泡聚苯乙烯 (EPS) 胶带粘
20 合，用以支撑发泡聚苯乙烯 (EPS) 胶带，以避免发泡聚苯乙烯 (EPS) 胶带沾粘第二半导体外延叠层 32 的表面 3011。

25 在另一实施例中，如图 11A 所示，撷取元件 103 可进一步包含一软性基板 1032 及一支撑结构 1031，其中软性基板 1032 的材料包含聚酯树脂 (polyester resin; PET)、聚萘二甲酸乙二醇酯 (polyethylene naphthalate; PEN) 或聚酰亚胺 (polyimide; PI)，支撑结构 1031 的材料包含蓝宝石 (Sapphire)、钻石 (Diamond)、玻璃 (Glass)、石英 (Quartz) 或亚克力 (Acryl) 等硬质的基板，用以支撑软性基板 1032。

30 在另一实施例中，可以先将图形化的粘着介质 4 形成在撷取元件 103 上，使用对位粘合的技术，将粘着介质 4 与第一半导体外延叠层 31 对齐后，通过加温及加压的方式，使粘着介质 4 与第一半导体外延叠层 31 粘结，以形成如图 5F 所示的结构。

接续如图 5G 所示, 使用湿蚀刻工艺或蒸气蚀刻工艺蚀刻粘着结构 2, 并控制湿蚀刻工艺或蒸气蚀刻工艺的时间, 使第一半导体外延叠层 31 与粘结基板 101 完全分离, 而第二半导体外延叠层 32 与粘结基板 101 之间留下部分的粘着结构 2 以支撑第二半导体外延叠层 32。

- 5 在另一实施例中, 如前述撷取元件 103 包含一软性基板 1032 及一支撑结构 1031, 当第一半导体外延叠层 31 与牺牲层 201 分离后, 接续如图 11B 所示, 可将软性基板 1032 与支撑结构 1031 分离, 进一步制作成软性显示器。

第六实施例

图 6A 至图 6H 为根据本发明第六实施例的结构示意图。如图 6A 所示, 10 根据本发明所披露的光电半导体元件工艺, 提供一粘结基板 101 具有一表面 1011 及一表面 1012 对应表面 1011, 粘结基板 101 具有至少一孔洞 110 从表面 1011 穿透到表面 1012, 粘结基板 101 的俯视图如图 6B 所示, 其中图 6A 为图 6B 中虚线 CC' 的剖面图。粘结基板 101 的材料包含电绝缘基板或导电基板, 电绝缘基板的材料包含蓝宝石 (Sapphire)、钻石 (Diamond)、玻璃 15 (Glass)、石英 (Quartz)、亚克力 (Acryl)、氧化锌 (ZnO)、氮化铝 (AlN)、氧化二铝锂 (LiAlO₂) 或陶瓷基板等; 导电基板的材料包含硅 (Si)、砷化镓 (GaAs)、碳化硅 (SiC)、氧化锌 (ZnO)、氮化镓 (GaN)、氮化铝 (AlN) 或金属材料的一种或其组合。

20 接续如图 7C 所示, 提供一成长基板 102, 在成长基板 102 上具有以外延方式成长的一半导体外延叠层 3, 接着通过一粘着结构 2 将半导体外延叠层 3 粘结至粘结基板 101 的表面 1011 上与粘结基板 101 黏合, 孔洞 110 露出部分的粘着结构 2。在本实施例中, 粘着结构 2 可先形成在半导体外延叠层 3 的表面 3012 上, 接着通过粘着结构 2 将成长基板 102 及半导体外延叠层 3 粘结至粘结基板 101 的表面 1011 上与粘结基板 101 黏合。

25 粘着结构 2 具有一厚度 t, 厚度 t 的范围介于 1 μ m 到 10 μ m 之间, 优选的是介于 2 μ m 到 6 μ m 之间。粘着结构 2 的材料包含有机材料, 例如丙烯酸 (Acrylic acid)、不饱和聚酯环氧树脂 (Unsaturated polyester)、环氧树脂 (Epoxy)、氧杂环丁烷 (Oxetane)、乙烯醚 (Vinyl ether)、尼龙 (Nylon)、聚丙烯 (PP)、聚对苯二甲酸丁二醇酯 (PBT)、聚苯醚 (PPO)、聚碳酸 30 酯 (PC)、丙烯腈-丁二烯-苯乙烯 (ABS)、聚氯乙烯 (PVC)、苯并环丁

烯 (BCB) 等; 或者无机材料, 例如金属包含钛 (Ti)、金 (Au)、铍 (Be)、钨 (W)、铝 (Al)、锗 (Ge)、铜 (Cu) 或其组合, 氧化物包含铟锡氧化物 (ITO)、镉锡氧化物 (CTO)、铟氧化锡、氧化铟锌、氧化锌铝、及铟锡氧化物、氧化锌 (ZnO)、氧化硅 (SiO_x), 或者氮化物包含氮化硅 (SiN_x) 等。

5 半导体外延叠层 3 包括至少一第一半导体层 301 具有第一导电型态, 一转换单元 302 以及一第二半导体层 303 具有第二导电型态, 依序形成于成长基板 102 之上。第一半导体层 301 和第二半导体层 303 可为两个单层结构或两个多层结构 (多层结构系指两层或两层以上)。第一半导体层 301 和第二半导体层 303 具有不同的导电型态、电性、极性或依掺杂的元素以提供电子或空穴。

10 当第一半导体层 301 为 p 型半导体, 第二半导体层 303 可为相异电性的 n 型半导体, 反的, 当第一半导体层 301 为 n 型半导体, 第二半导体层 303 可为相异电性的 p 型半导体。转换单元 302 形成在第一半导体层 301 和第二半导体层 303 之间, 转换单元 302 系将光能和电能相互转换或导致转换。半导体外延叠层 3 可进一步加工应用于一半导体元件、设备、产品、电路,

15 以进行或导致光能和电能相互转换。具体而言, 半导体外延叠层 3 可进一步加工成为一发光二极管 (LED)、一激光二极管 (LD)、一太阳能电池或一液晶显示器其中之一。以发光二极管为例, 可以通过改变半导体外延叠层 3 里的其中一层或多层的物理及化学组成, 调整发出的光波长。常用的材料为磷化铝镓铟 (aluminum gallium indium phosphide, AlGaInP) 系列、氮化铝镓铟 (aluminum gallium indium nitride, AlGaInN) 系列、氧化锌系列 (zinc oxide, ZnO)。

20 转换单元 302 可为单异质结构 (single heterostructure, SH), 双异质结构 (double heterostructure, DH), 双侧双异质结 (double-side double heterostructure, DDH), 多层量子井 (multi-quantum well, MWQ)。具体来说, 转换单元 302 可为中性、p 型或 n 型电性的半导体。施以电流通过半导体外延叠层 3 时, 转换单元 302 会发光。当转换单元 302 以磷化铝镓铟 (AlGaInP) 为基础的材料时, 会发出红、橙、黄光的琥珀色系的光; 当以氮化铝镓铟 (AlGaInN) 为基础的材料时, 会发出蓝或绿光。

25

30 接续如图 6D 所示, 将成长基板 102 与半导体外延叠层 3 分离并露出半导体外延叠层 3 的表面 3011, 以及形成一支撑结构 5 于粘结基板 101 的表面 1012 上、孔洞 110 的壁面 1101 上、以及从孔洞 110 显露出的部分粘着结构 2

上。其中，分离成长基板 102 的方法可包含前述第一实施例中所描述的方法。支撑结构 5 的材料包含有机材料，例如紫外光 (UV) 解离胶，像是丙烯酸 (Acrylic acid)、不饱和聚酯环氧树脂 (Unsaturated polyester)、环氧树脂 (Epoxy)、氧杂环丁烷 (Oxetane)、乙烯醚 (Vinyl ether) 等；热塑性塑胶，像是尼龙 (Nylon)、聚丙烯 (PP)、聚对苯二甲酸丁二醇酯 (PBT)、聚苯醚 (PPO)、聚碳酸酯 (PC)、丙烯腈-丁二烯-苯乙烯 (ABS)、聚氯乙烯 (PVC) 等；或者无机材料，例如金属包含钛 (Ti)、金 (Au)、铍 (Be)、钨 (W)、铝 (Al)、锗 (Ge) 或其组合，氧化物包含氧化硅 (SiO_x)，或者氮化物包含氮化硅 (SiN_x) 等。

10 接续如图 6E 所示，在半导体外延叠层 3 的表面 3011 上形成一图形化的粘着介质 4 对应孔洞 110，其中形成图形化的粘着介质 4 的方式包含先形成一整层的粘着介质 4 在表面 3011 上，接着利用黄光光刻工艺或者图形化蚀刻的方式，形成图形化的粘着介质 4，黄光光刻工艺及图形化蚀刻系为一般已知的半导体工艺。粘着介质 4 的材料包含有机材料，例如丙烯酸 (Acrylic acid)、不饱和聚酯环氧树脂 (Unsaturated polyester)、环氧树脂 (Epoxy)、氧杂环丁烷 (Oxetane)、乙烯醚 (Vinyl ether)、尼龙 (Nylon)、聚丙烯 (PP)、聚对苯二甲酸丁二醇酯 (PBT)、聚苯醚 (PPO)、聚碳酸酯 (PC)、丙烯腈-丁二烯-苯乙烯 (ABS)、聚氯乙烯 (PVC) 等；或者无机材料，例如金属包含钛 (Ti)、金 (Au)、铍 (Be)、钨 (W)、铝 (Al)、锗 (Ge)、铜 (Cu) 或其组合，氧化物包含铟锡氧化物 (ITO)、镉锡氧化物 (CTO)、铟氧化锡、氧化铟锌、氧化锌铝、及锌锡氧化物、氧化锌 (ZnO)、氧化硅 (SiO_x)，或者氮化物包含氮化硅 (SiN_x) 等。

25 接续如图 6F 所示，图形化半导体外延叠层 3 及粘着结构 2 并露出表面 1011 以形成互相隔开的多个半导体外延叠层，其中多个半导体外延叠层包含至少一个第一半导体外延叠层 31 及至少一个第二半导体外延叠层 32，在每一个第一半导体外延叠层 31 上具有粘着介质 4，而每一个第二半导体外延叠层 32 的表面 3011 上则无粘着介质 4，其中，第一半导体外延叠层 31 在孔洞 110 上，因此第一半导体外延叠层 31 与粘结基板 101 之间的粘着力小于第二半导体外延叠层 32 与粘结基板 101 之间的粘着力。图形化半导体外延叠层 3 及粘着结构 2 的方法包含干蚀刻或湿蚀刻，在本实施例中使用干蚀刻制成使

第一半导体外延叠层 31 及第二半导体外延叠层 32 之间之间隔宽度 w 尽量缩小, 以避免蚀刻过多的半导体外延叠层 3 造成浪费, 本实施例之间隔宽度 w 介于 $1\mu\text{m}$ 及 $10\mu\text{m}$, 优选的为 $5\mu\text{m}$ 。

5 接续如图 6G 所示提供一撷取元件 103 通过加温、加压或者利用撷取元件 103 本身具有的粘性, 与粘着介质 4 粘结。撷取元件 103 包含导电材料, 例如导电基板或印刷电路板, 其中导电基板的材料包含硅 (Si)、砷化镓 (GaAs)、碳化硅 (SiC)、氧化锌 (ZnO)、氮化镓 (GaN)、氮化铝 (AlN) 或金属材料的一种或其组合; 印刷电路板包含单面印刷电路板、双面印刷电路板、多层印刷电路板或软性电路板; 或非导电材料, 例如包含蓝宝石 (Sapphire)、钻石 (Diamond)、玻璃 (Glass)、石英 (Quartz)、压克力 (Acryl)、氧化锌 (ZnO)、氮化铝 (AlN)、氧化二铝锂 (LiAlO₂)、陶瓷基板或发泡聚苯乙烯 (EPS) 胶带等, 其中当以发泡聚苯乙烯 (EPS) 胶带形成撷取元件 103 时, 可提供一硬质基板与发泡聚苯乙烯 (EPS) 胶带粘
10 合, 用以支撑发泡聚苯乙烯 (EPS) 胶带, 以避免发泡聚苯乙烯 (EPS) 胶带沾粘第二半导体外延叠层 32 的表面 3011。
15

在另一实施例中, 如图 11A 所示, 撷取元件 103 可进一步包含一软性基板 1032 及一支撑结构 1031, 其中软性基板 1032 的材料包含聚酯树脂 (polyester resin; PET)、聚萘二甲酸乙二醇酯 (polyethylene naphthalate; PEN) 或聚酰亚胺 (polyimide; PI), 支撑结构的材料包含蓝宝石 (Sapphire)、钻石 (Diamond)、玻璃 (Glass)、石英 (Quartz) 或压克力 (Acryl) 等硬质的基板, 用以支撑软性基板 1032。
20

在另一实施例中, 可以先将图形化的粘着介质 4 形成在撷取元件 103 上, 使用对位粘合的技术, 将粘着介质 4 与第一半导体外延叠层 31 对齐后, 通过加温及加压的方式, 使粘着介质 4 与第一半导体外延叠层 31 粘结。

25 接续如图 6H 所示, 当支撑结构 5 的材料为金属材料, 例如钛 (Ti)、铝 (Al)、钛钨 (TiW)、银 (Ag) 等, 或者含硅的材料, 例如氧化硅 (SiO_x)、氮化硅 (SiN_x) 或者多晶硅 (poly-Si) 等材料, 可使用湿蚀刻或者蒸气蚀刻的方式, 移除支撑结构 5, 再分别施以反方向的力量于撷取元件 103 及粘结基板 101, 使得第一半导体外延叠层 31 与牺牲层 201 分离, 本实施例中, 湿
30 蚀刻使用的蚀刻液包含氢氟酸, 蒸气蚀刻使用的化学材料包含氟化氢 (HF)

蒸气。若支撑结构 5 的材料为紫外光 (UV) 解离材料, 像是丙烯酸 (Acrylic acid)、不饱和聚酯环氧树脂 (Unsaturated polyester)、环氧树脂 (Epoxy)、氧杂环丁烷 (Oxetane)、乙烯醚 (Vinyl ether) 等, 使用紫外光 (UV) 照射支撑结构 5 可使支撑结构 5 与粘着结构 2 之间的粘着力降低或消失, 再分别施以反方向的力量于撷取元件 103 及粘着基板 101, 使得第一半导体外延叠层 31 与支撑结构 5 分离; 若支撑结构 5 的材料为热塑性塑胶, 像是尼龙 (Nylon)、聚丙烯 (PP)、聚对苯二甲酸丁二醇酯 (PBT)、聚苯醚 (PPO)、聚碳酸酯 (PC)、丙烯腈-丁二烯-苯乙烯 (ABS)、聚氯乙烯 (PVC) 等, 加热支撑结构 5 可使支撑结构 5 与粘着结构 2 之间的粘着力降低或消失, 再分别施以反方向的力量于撷取元件 103 及粘着基板 101, 使得第一半导体外延叠层 31 与支撑结构 5 分离。

在另一实施例中, 如前述撷取元件 103 包含一软性基板 1032 及一支撑结构 1031, 当第一半导体外延叠层 31 与牺牲层 201 分离后, 接续如图 11B 所示, 可将软性基板 1032 与支撑结构 1031 分离, 进一步制作成软性显示器。

15 第七实施例

图 7A 至图 7F 分别为根据本发明第七实施例的工艺方法于各步骤的对应结构示意图。本实施例与前述第二实施例的差异在于粘着基板 101 具有多个孔洞 120 对应每一个第一半导体外延叠层 31, 使第一半导体外延叠层 31 与粘着基板 101 之间的粘着力比第二实施例中第一半导体外延叠层 31 与粘着基板 101 之间的粘着力还低, 以增加使用机械力分离第一半导体外延叠层 31 与粘着基板 101 的成功机率; 或者, 利用湿蚀刻或蒸气蚀刻去除牺牲层 201 时, 蚀刻液包含氢氟酸或者蒸气蚀刻使用的化学材料包含氟化氢 (HF) 蒸气, 可经由多个孔洞 120 蚀刻牺牲层 201, 以减少蚀刻所需的时间。

第八实施例

25 图 8A 至图 8F 分别为根据本发明第八实施例的工艺方法于各步骤的对应结构示意图。本实施例与前述第七实施例的差异在粘着结构 2 不包含牺牲层, 在粘着基板 101 具有多个孔洞 120 对应每一个第一半导体外延叠层 31, 使第一半导体外延叠层 31 与粘着基板 101 之间的粘着力比第二半导体外延叠层 32 与粘着基板 101 之间的粘着力还低, 使用机械力即可分离第一半导体外延叠层 31 与粘着基板 101。

第九实施例

图 9A 至图 9I 分别为根据本发明第九实施例的工艺方法于各步骤的对应结构示意图。参阅图 9A，提供一成长基板 102 具有一表面 1021 用以后续成长半导体叠层，构成成长基板 102 的材料包含但不限于锗 (Ge)、砷化镓 (GaAs)、磷化铟 (InP)、磷化镓 (GaP)、蓝宝石 (sapphire)、碳化硅 (SiC)、硅 (Si)、氧化二铝锂 (LiAlO₂)、氧化锌 (ZnO)、氮化镓 (GaN)、氮化铝 (AlN) 的一种或其组合。在成长基板 102 的表面 1021 上形成一图形化的牺牲层 601，牺牲层 601 的材料包含半导体材料，例如砷化铝 (AlAs) 或氮化铝 (AlN)，或者氧化物，例如氧化硅 (SiO_x)，其中，若图形化的牺牲层 601 的材料为砷化铝 (AlAs) 或氮化铝 (AlN)，形成的方式包含以有机金属化学气相沉积 (MOCVD) 的方法成长后，再以图形化蚀刻的方式形成；若图形化的牺牲层 601 的材料为氧化硅 (SiO_x)，形成的方式包含以物理气相沉积法 (PVD) 或化学气相沉积法 (CVD) 的方式形成在成长基板 102 上，再施以图形化蚀刻的方式形成。

15 接续如图 9B 所示，在成长基板 102 的表面 1021 上形成一半导体层 304 并覆盖图形化的牺牲层 601，其中半导体层 304 的材料有别于牺牲层 601。半导体层 304 可包含一过渡层 (未显示) 或一窗口层 (未显示)。所述的过渡层可当作一缓冲层介于成长基板 102 及窗口层之间，或介于成长基板 102 及后续形成的半导体外延叠层 3。在发光二极管的结构中，所述的过渡层系为了减少二层材料间的晶格不匹配。另一方面，所述的过渡层可以为单层、多层、二种材料的结合或二分开的结构，其中所述的过渡层的材料可为有机金属、无机金属或半导体中的任一种。所述的过渡层也可作为反射层、热传导层、电传导层、欧姆接触层、抗形变层、应力释放层、应力调整层、接合层、波长转换层或固定结构等。所述的窗口层系为一厚度较大的半导体层，可提升半导体外延叠层 3 的出光效率，以及增加电流横向散布的效果，其材料系包含至少一元素选自于铝 (Al)、镓 (Ga)、铟 (In)、砷 (As)、磷 (P) 及氮 (N) 所构成的群组，或为其组合，例如为 GaN 或 AlGaInP 的半导体化合物。

30 接续如图 9C 所示，在半导体层 304 上继续形成半导体外延叠层 3，其中，半导体外延叠层 3 包括至少一第一半导体层 301 具有第一导电型态，一转换

单元 302 以及一第二半导体层 303 具有第二导电型态, 依序形成于成长基板 102 之上。第一半导体层 301 和第二半导体层 303 可为两个单层结构或两个多层结构(多层结构系指两层或两层以上)。第一半导体层 301 和第二半导体层 303 具有不同的导电型态、电性、极性或依掺杂的元素以提供电子或空穴。当第一半导体层 301 为 p 型半导体, 第二半导体层 303 可为相异电性的 n 型半导体, 反的, 当第一半导体层 301 为 n 型半导体, 第二半导体层 303 可为相异电性的 p 型半导体。转换单元 302 形成在第一半导体层 301 和第二半导体层 303 之间, 转换单元 302 系将光能和电能相互转换或导致转换。半导体外延叠层 3 可进一步加工应用于一半导体元件、设备、产品、电路, 以进行或导致光能和电能相互转换。具体而言, 半导体外延叠层 3 可进一步加工成为一发光二极管(LED)、一激光二极管(LD)、一太阳能电池或一液晶显示器其中之一。以发光二极管为例, 可以通过改变半导体外延叠层 3 里的其中一层或多层的物理及化学组成, 调整发出的光波长。常用的材料为磷化铝镓铟(aluminum gallium indium phosphide, AlGaInP)系列、氮化铝镓铟(aluminum gallium indium nitride, AlGaInN)系列、氧化锌系列(zinc oxide, ZnO)。转换单元 302 可为单异质结构(single heterostructure, SH), 双异质结构(double heterostructure, DH), 双侧双异质结(double-side double heterostructure, DDH), 多层量子井(multi-quantum well, MWQ)。具体来说, 转换单元 302 可为中性、p 型或 n 型电性的半导体。施以电流通过半导体外延叠层 3 时, 转换单元 302 会发光。当转换单元 302 以磷化铝镓铟(AlGaInP)为基础的材料时, 会发出红、橙、黄光的琥珀色系的光; 当以氮化铝镓铟(AlGaInN)为基础的材料时, 会发出蓝或绿光。

接续如图 9D 所示, 在半导体外延叠层 3 的表面 3011 上形成一图形化的粘着介质 4 对应图形化的牺牲层 601, 其中形成图形化的粘着介质 4 的方式包含先形成一整层的粘着介质 4 在表面 3011 上, 接着利用黄光光刻工艺或者图形化蚀刻的方式, 形成图形化的粘着介质 4, 黄光光刻工艺及图形化蚀刻系为一般已知的半导体工艺。粘着介质 4 的材料包含有机材料, 例如丙烯酸(Acrylic acid)、不饱和聚酯环氧树脂(Unsaturated polyester)、环氧树脂(Epoxy)、氧杂环丁烷(Oxetane)、乙烯醚(Vinyl ether)、尼龙(Nylon)、聚丙烯(PP)、聚对苯二甲酸丁二醇酯(PBT)、聚苯醚(PPO)、聚碳酸

酯 (PC)、丙烯腈-丁二烯-苯乙烯 (ABS)、聚氯乙烯 (PVC)、苯并环丁烯 (BCB) 等; 或者无机材料, 例如金属包含钛 (Ti)、金 (Au)、铍 (Be)、钨 (W)、铝 (Al)、锗 (Ge)、铜 (Cu) 或其组合, 氧化物包含铟锡氧化物 (ITO)、镉锡氧化物 (CTO)、铟氧化锡、氧化铟锌、氧化锌铝、及锌锡氧化物、氧化锌 (ZnO)、氧化硅 (SiO_x), 或者氮化物包含氮化硅 (SiN_x) 等。

10 接续如图 9E 所示, 图形化半导体外延叠层 3 及半导体层 304 并露出成长基板 102 的表面 1021 以形成互相隔开的多个半导体外延叠层, 其中多个半导体外延叠层包含至少一个第一半导体外延叠层 31 及至少一个第二半导体外延叠层 32, 在每一个第一半导体外延叠层 31 上具有粘着介质 4, 而每一个第二半导体外延叠层 32 的表面 3011 上则无粘着介质 4。图形化半导体外延叠层 3 及粘着结构 2 的方法包含干蚀刻或湿蚀刻, 在本实施例中使用干蚀刻制成使第一半导体外延叠层 31 及第二半导体外延叠层 32 之间之间隔宽度 w 尽量缩小, 以避免蚀刻过多的半导体外延叠层 3 造成浪费, 本实施例之间隔宽度 w 介于 $1\mu\text{m}$ 及 $10\mu\text{m}$, 优选的为 $5\mu\text{m}$ 。在本实施例中, 由于第一半导体外延叠层 31 与成长基板 102 之间具有牺牲层 601, 而第二半导体外延叠层 32 系直接成长在成长基板 102 上, 因此控制半导体层 304 外延工艺的参数条件, 或利用牺牲层 601 材料与半导体层 304 材料性质的差异, 例如牺牲层 601 的材料为氧化物, 使半导体层 304 与牺牲层 601 之间的附着力小于半导体层 304 与成长基板 102 之间的附着力, 进而使得半导体层 304 与成长基板 102 之间的粘着力于半导体层 304 与成长基板 102 之间的粘着力。

25 接续如图 9F 所示, 所示提供一撷取元件 103 通过加温、加压或者利用撷取元件 103 本身具有的粘性, 与粘着介质 4 粘结。撷取元件 103 包含导电材料, 例如导电基板或印刷电路板, 其中导电基板的材料包含硅 (Si)、砷化镓 (GaAs)、碳化硅 (SiC)、氧化锌 (ZnO)、氮化镓 (GaN)、氮化铝 (AlN) 或金属材料的一种或其组合; 印刷电路板包含单面印刷电路板、双面印刷电路板、多层印刷电路板或软性电路板; 或非导电材料, 例如包含蓝宝石 (Sapphire)、钻石 (Diamond)、玻璃 (Glass)、石英 (Quartz)、压克力 (Acryl)、氧化锌 (ZnO)、氮化铝 (AlN)、氧化二铝锂 (LiAlO₂)、陶瓷基板或发泡聚苯乙烯 (EPS) 胶带等。

在另一实施例中，如图 11A 所示，撷取元件 103 可进一步包含一软性基板 1032 及一支撑结构 1031，其中软性基板 1032 的材料包含聚酯树脂 (polyester resin; PET)、聚萘二甲酸乙二醇酯 (polyethylene naphthalate; PEN) 或聚酰亚胺 (polyimide; PI)，支撑结构的材料包含蓝宝石 (Sapphire)、钻石 (Diamond)、玻璃 (Glass)、石英 (Quartz) 或压克力 (Acryl) 等硬质的基板，用以支撑软性基板 1032。

在另一实施例中，可以先将图形化的粘着介质 4 形成在撷取元件 103 上，使用对位粘合的技术，将粘着介质 4 与第一半导体外延叠层 31 对齐后，通过加温及加压的方式，使粘着介质 4 与第一半导体外延叠层 31 粘结。

10 接续如图 9G 所示，若牺牲层 601 为氧化物 (SiO_x) 或者砷化铝 (AlAs)，可使用湿蚀刻或者蒸气蚀刻的方式，移除牺牲层 601，再分别施以反方向的力量于撷取元件 103 及成长基板 102，使得第一半导体外延叠层 31 与牺牲层 601 分离，本实施例中，湿蚀刻使用的蚀刻液包含氢氟酸，蒸气蚀刻使用的化学材料包含氟化氢 (HF) 蒸气。或者如图 9H 及图 9I 所示，当牺牲层 601 15 的材料为非半导体材料，例如氧化物 (SiO_x) 时，控制半导体层 304 外延工艺中横向外延阶段的温度与压力，例如控制温度介于 1000°C 与 1100°C 之间及压力介于 400mbr 与 600mbar 之间，在半导体层 304 与牺牲层 601 之间形成一孔隙 602，使半导体层 304 与牺牲层 601 之间的接触面积减少，此时即可施以反方向的力量于撷取元件 103 及成长基板 102，直接分离第一半导体 20 外延叠层 31 与牺牲层 601。

在另一实施例中，如图 11A 所示，撷取元件 103 可进一步包含一软性基板 1032 及一支撑结构 1031，其中软性基板 1032 的材料包含聚酯树脂 (polyester resin; PET)、聚萘二甲酸乙二醇酯 (polyethylene naphthalate; PEN) 或聚酰亚胺 (polyimide; PI)，支撑结构的材料包含蓝宝石 (Sapphire)、钻石 (Diamond)、玻璃 (Glass)、石英 (Quartz) 或压克力 (Acryl) 等硬质的基板，用以支撑软性基板 1032。

第十实施例

图 10A 至图 10C 分别为根据本发明第十实施例的工艺方法于各步骤的对应结构示意图。如图 10A 至图 10C 所示，第十实施例与前述第九实施例差异 30 在于粘着介质 4 位于第二半导体外延叠层 32 上，而第一半导体外延叠层 31

露出表面 3011。如图 10C 所示，当半导体层 304 的材料为氮化镓（GaN），牺牲层 601 的材料为氮化铝（AlN），且成长基板 102 为透明基板时，可使用一激光光 7 从成长基板 102 的另一表面 1022 射入用以照射半导体层 304 及牺牲层 601，其中激光光 7 的能量大于氮化镓（GaN）的能隙且小于氮化铝（AlN）的能隙，用以分离每一个第二半导体外延叠层 32 中的半导体层 304 与成长基板 102，接着再施以反方向的力量于撷取元件 103 及成长基板 102，分离第二半导体外延叠层 32 与牺牲层 601。

权利要求书

1. 一种选择性分离半导体元件的方法，系包含下列步骤：
 - a. 提供一基板具有第一表面及第二表面；
 - 5 b. 提供多个半导体外延叠层位于该第一表面上，其中任一该多个半导体外延叠层包含第一半导体外延叠层与第二半导体外延叠层，且该第二半导体外延叠层与该第一半导体外延叠层隔开，其中该第一半导体外延叠层与该基板之间的粘着力不同于该第二半导体外延叠层与该基板之间的粘着力；
 - c. 自该基板选择性地分离该第一半导体外延叠层或该第二半导体外延
- 10 叠层。
 2. 如权利要求 1 的选择性分离半导体元件的方法，其中该 b 步骤包含提供粘着结构以粘着该多个半导体外延叠层至该第一表面上。
 3. 如权利要求 2 的选择性分离半导体元件的方法，其中该 c 步骤包含施加一能量至该粘着结构，以降低该粘着结构的粘着力。
 - 15 4. 如权利要求 3 的选择性分离半导体元件的方法，该能量包含紫外光、激光光或加热。
 5. 如权利要求 2 的选择性分离半导体元件的方法，其中，该 c 步骤还包含移除该粘着结构。
 6. 如权利要求 5 的选择性分离半导体元件的方法，其中，移除该粘着结
 - 20 构包含使用蒸气蚀刻移除该粘着结构。
 7. 如权利要求 6 的选择性分离半导体元件的方法，其中使用蒸气蚀刻移除该粘着结构的方法包含使用氟化氢（HF）气体蚀刻该粘着结构。
 8. 如权利要求 2 的选择性分离半导体元件的方法，其中该粘着结构包含苯并环丁烯（benzocyclobutene; BCB）。
 - 25 9. 如权利要求 2 的选择性分离半导体元件的方法，其中该粘着结构包含粘结层以及牺牲层，其中该牺牲层对应形成于该第一半导体外延叠层上，且该牺牲层与该粘结层的材料相异。
 10. 如权利要求 9 的选择性分离半导体元件的方法，其中该粘结层形成于该牺牲层及该第一半导体外延叠层之间，且该牺牲层与该第一表面相接。
 - 30 11. 如权利要求 9 的选择性分离半导体元件的方法，其中该牺牲层形成

于该粘结层及该第一半导体外延叠层之间，且该牺牲层与该第一半导体外延叠层相接。

12. 如权利要求 9 的选择性分离半导体元件的方法，其中该牺牲层与该第一表面及该第一半导体外延叠层相接。

5 13. 如权利要求 9 的选择性分离半导体元件的方法，其中该牺牲层包含金属或氧化物。

14. 如权利要求 9 的选择性分离半导体元件的方法，其中该牺牲层的厚度不大于 $10\mu\text{m}$ 且不小于 1000\AA 。

10 15. 如权利要求 2 的选择性分离半导体元件的方法，还包含提供撷取元件与该第一半导体外延叠层粘结，通过该撷取元件将该第一半导体外延叠层与该基板分离。

16. 如权利要求 15 的选择性分离半导体元件的方法，其中该撷取元件包含发泡胶带。

15 17. 如权利要求 15 的选择性分离半导体元件的方法，其中在该第一半导体外延叠层与该撷取元件之间具有粘着介质。

18. 如权利要求 17 的选择性分离半导体元件的方法，其中该撷取元件与该第二半导体外延叠层以一间隙隔开。

19. 如权利要求 17 的选择性分离半导体元件的方法，其中该粘着介质包含导电材料。

20 20. 如权利要求 15 的选择性分离半导体元件的方法，其中该撷取元件包含导电基板或印刷电路板。

21. 如权利要求 15 的选择性分离半导体元件的方法，其中该撷取元件包含支撑结构及软性基板位于该支撑结构上。

25 22. 如权利要求 21 的选择性分离半导体元件的方法，其中在该 c 步骤之后还包含分离该软性基板自该支撑结构。

23. 如权利要求 21 的选择性分离半导体元件的方法，其中该软性基板包含聚酯树脂 (polyester resin; PET)、聚萘二甲酸乙二醇酯 (polyethylene naphthalate; PEN) 或聚酰亚胺 (polyimide; PI)。

30 24. 如权利要求 2 的选择性分离半导体元件的方法，其中该 b 步骤包含成长该半导体外延叠层于成长基板上；以该粘着结构将该半导体外延叠层粘

结至该第一表面上；移除该成长基板；以及图案化该半导体外延叠层及该粘着结构形成该多个半导体外延叠层。

25. 如权利要求 24 的选择性分离半导体元件的方法，其中图案化该半导体外延叠层的方法包含湿蚀刻或干蚀刻。

5 26. 如权利要求 2 的选择性分离半导体元件的方法，其中该基板具有孔洞对应该第一半导体外延叠层，其中该孔洞从该第一表面穿透到该第二表面。

27. 如权利要求 26 的选择性分离半导体元件的方法，其中该 b 步骤包含形成支撑结构覆盖该基板的第二表面、该孔洞的壁面、及该粘着结构。

10 28. 如权利要求 27 的选择性分离半导体元件的方法，其中该支撑结构的材料包含金属、氧化物或氮化物。

29. 如权利要求 2 的选择性分离半导体元件的方法，其中该基板具有多个孔洞对应该第一半导体外延叠层，其中该多个孔洞从该第一表面穿透到该第二表面。

15 30. 如权利要求 1 的选择性分离半导体元件的方法，其中该第一半导体外延叠层的面积小于该第二半导体外延叠层的面积。

31. 如权利要求 5 的选择性分离半导体元件的方法，其中该 c 步骤包含控制移除该粘着结构的时间，使该第二半导体外延叠层与该基板之间保留一部分的该粘着结构，以及使该第一半导体外延叠层与该基板之间的该粘着结构完全去除。

20 32. 如权利要求 31 的选择性分离半导体元件的方法，其中去除该粘着结构的方法包含湿蚀刻或蒸气蚀刻。

25 33. 如权利要求 1 的选择性分离半导体元件的方法，其中该 b 步骤包含形成牺牲层在该第一表面上，成长一半导体外延叠层在该第一表面上并包覆该牺牲层，图形化该半导体外延叠层形成第一半导体外延叠层及第二半导体外延叠层，其中该牺牲层位于该第一半导体外延叠层及该第一表面之间。

34. 如权利要求 33 的选择性分离半导体元件的方法，其中该牺牲层包含 III-V 族材料。

35. 权利要求 34 的选择性分离半导体元件的方法，其中该 c 步骤包含以湿蚀刻的方式去除该牺牲层。

30 36. 如权利要求 33 的选择性分离半导体元件的方法，其中该牺牲层包含

氧化物。

37. 如权利要求 36 的选择性分离半导体元件的方法，其中还包含以湿蚀刻或蒸气蚀刻的方式去除该牺牲层。

5 38. 如权利要求 37 的选择性分离半导体元件的方法，其中以湿蚀刻的方式去除该牺牲层的步骤包含以氢氟酸 (HF) 去除该牺牲层。

39. 如权利要求 37 的选择性分离半导体元件的方法，其中以蒸汽蚀刻的方式去除该牺牲层的步骤包含以氟化氢 (HF) 气体去除该牺牲层。

10 40. 如权利要求 33 的选择性分离半导体元件的方法，其中在该 b 步骤的成长该半导体外延叠层在该第一表面上并包覆该牺牲层之后，该半导体外延叠层与该牺牲层之间具有孔隙。

41. 如权利要求 40 的选择性分离半导体元件的方法，其中该 c 步骤包含以机械力将该第一半导体外延叠层与该基板分离。

42. 如权利要求 33 的选择性分离半导体元件的方法，其中该牺牲层的能隙大于该半导体外延叠层的能隙。

15 43. 如权利要求 42 的选择性分离半导体元件的方法，其中该步骤包含提供激光光，其中该激光光的能量大于该半导体外延叠层的能隙且小于该牺牲层的能隙。

20

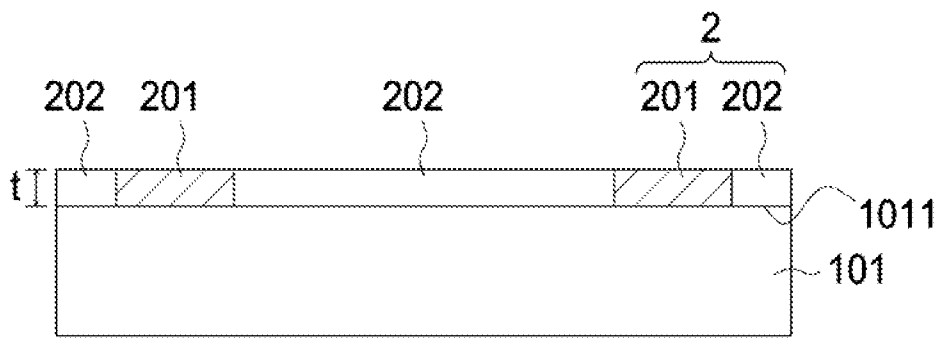


图 1A

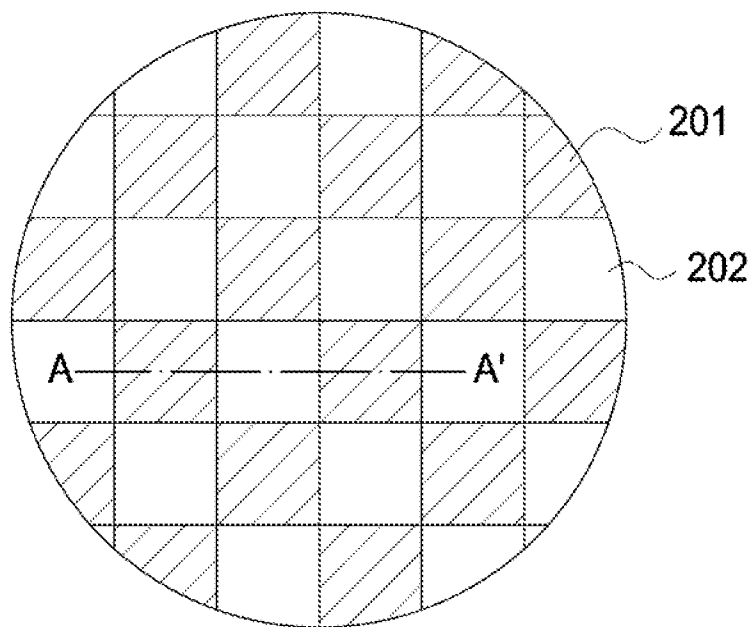


图 1B

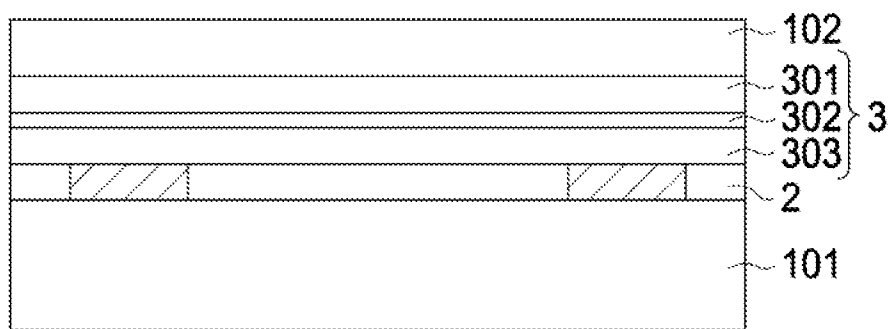


图 1C

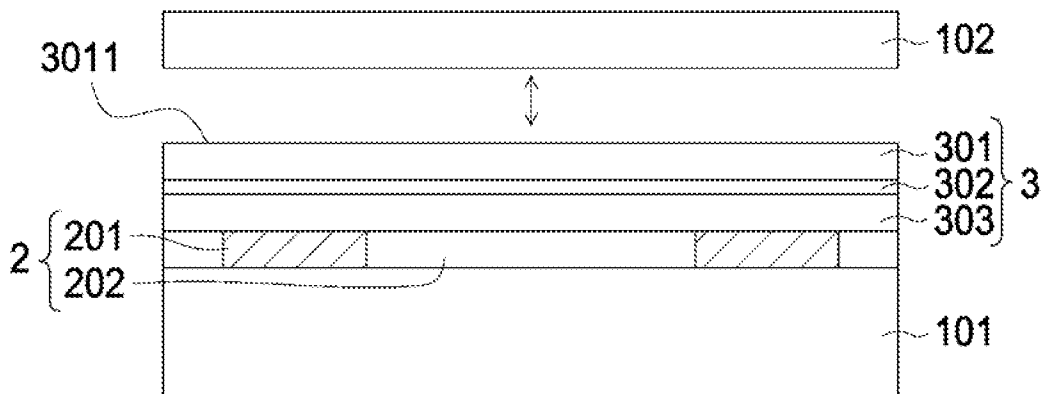


图 1D

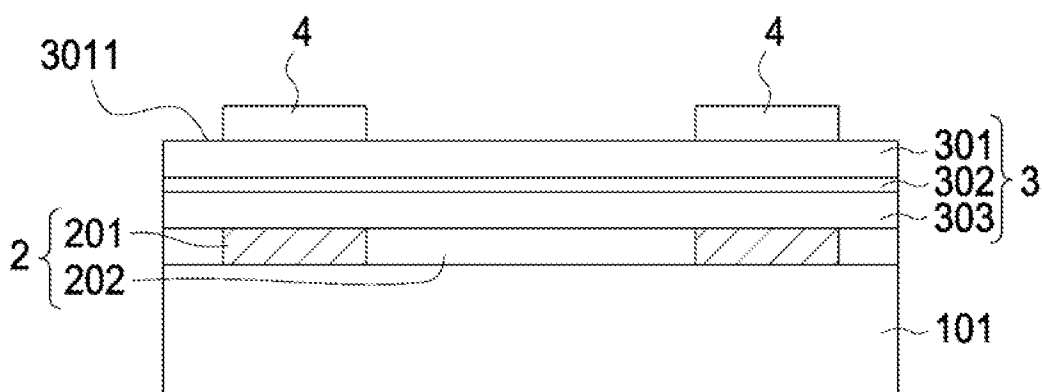


图 1E

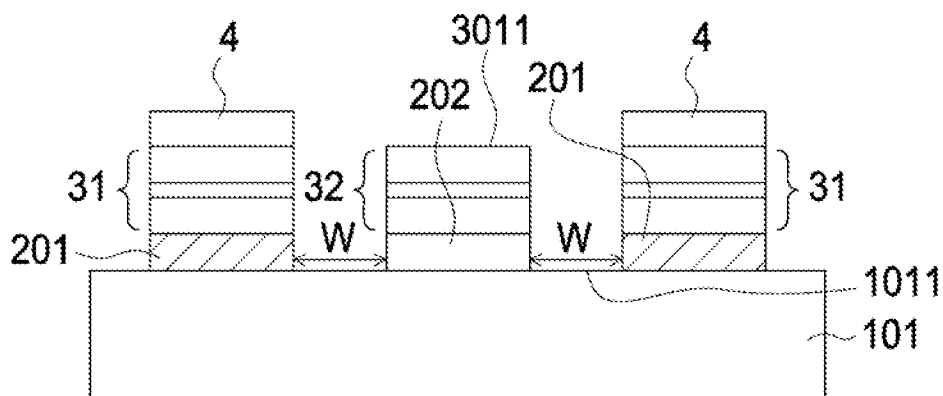


图 1F

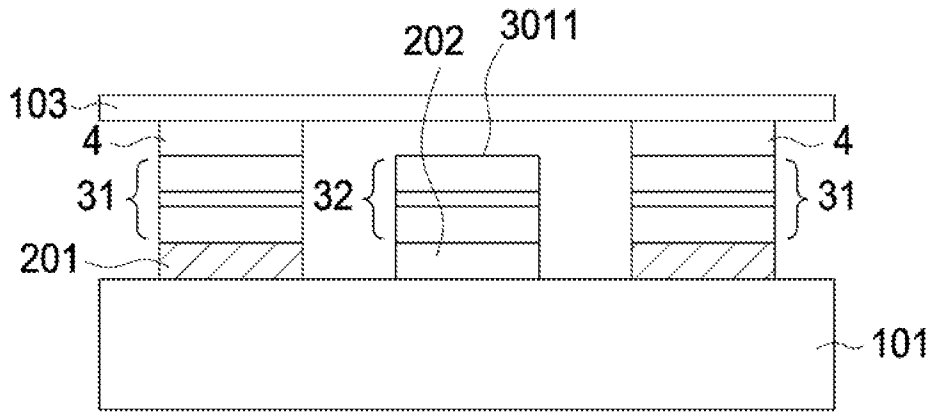


图 1G

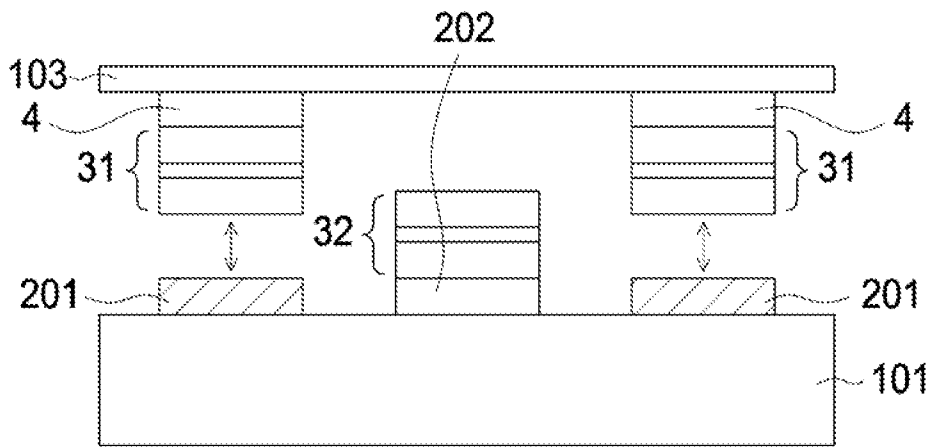


图 1H

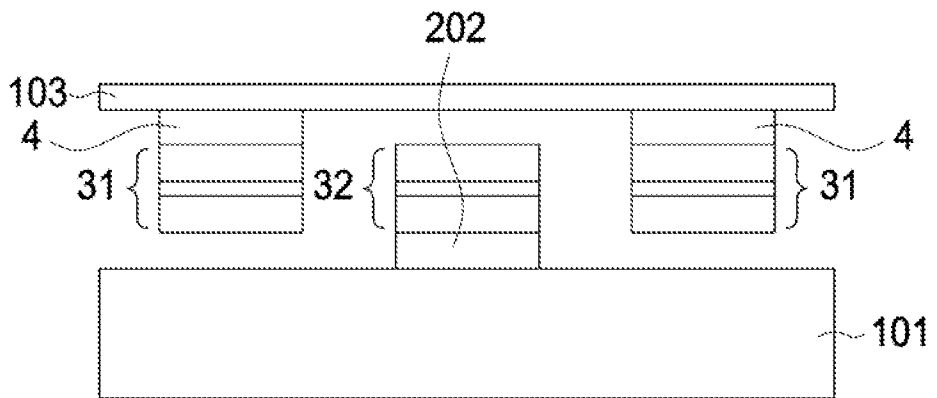


图 1I

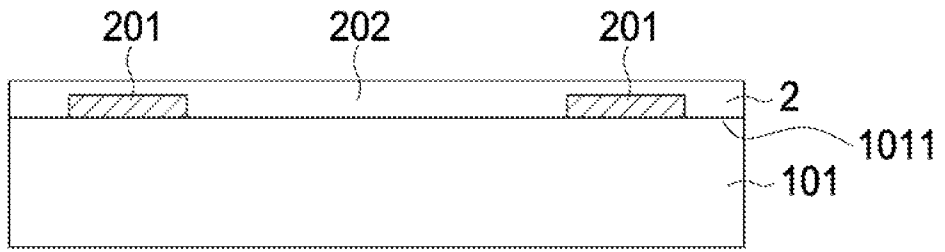


图 2A

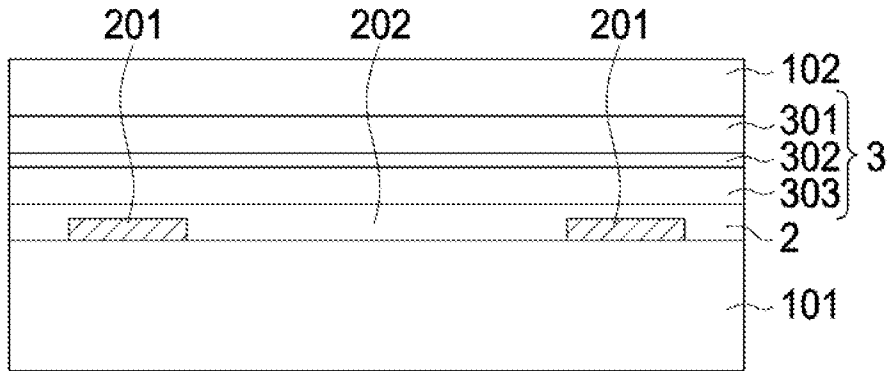


图 2B

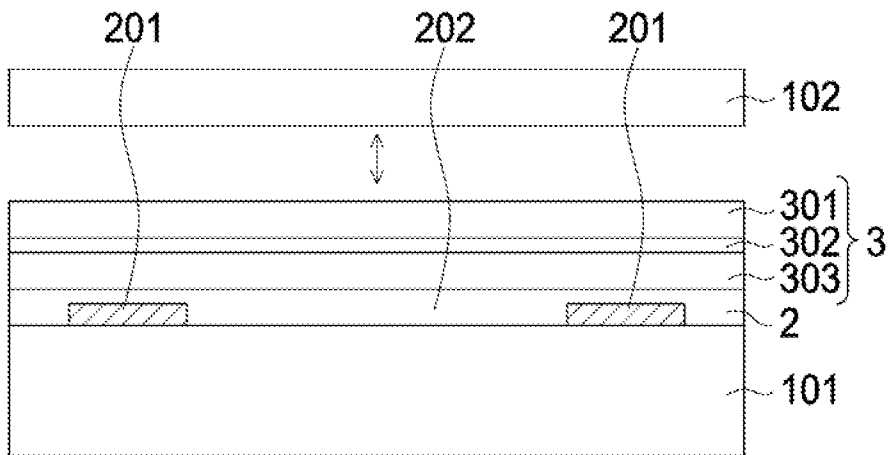


图 2C

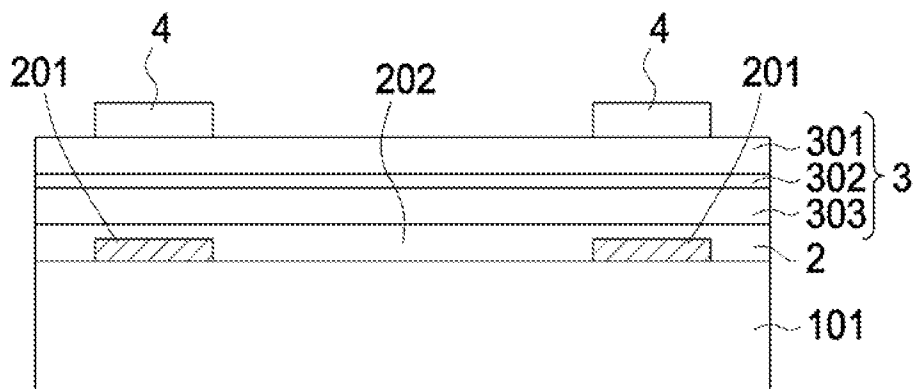


图 2D

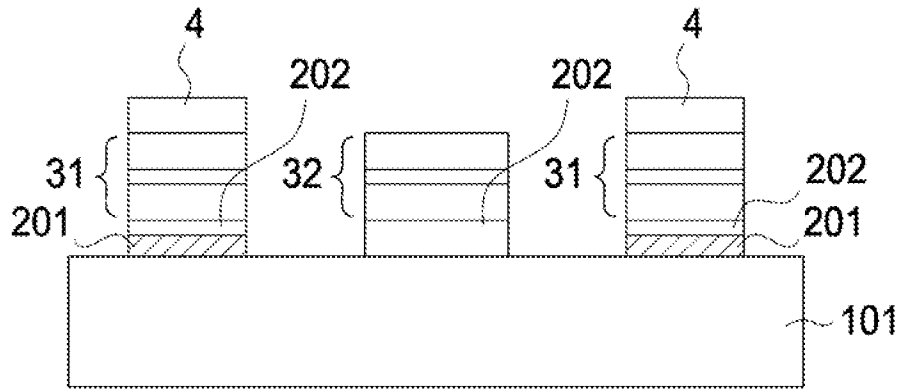


图 2E

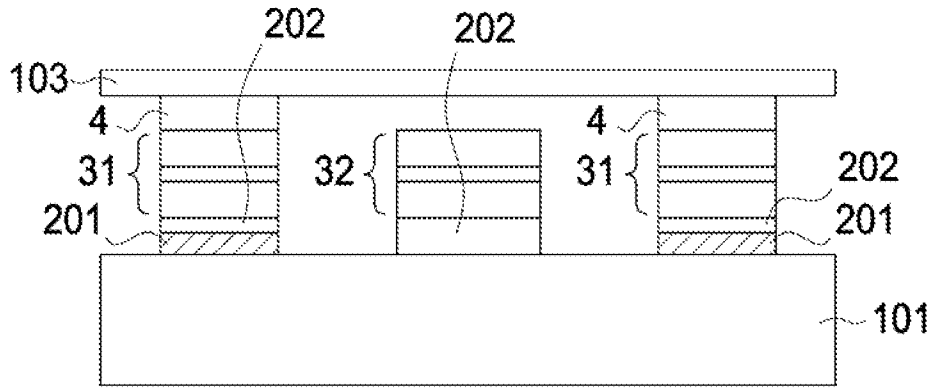


图 2F

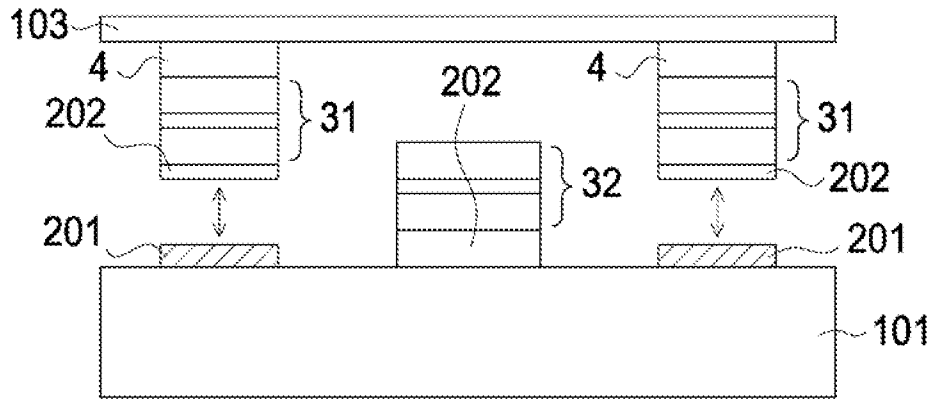


图 2G

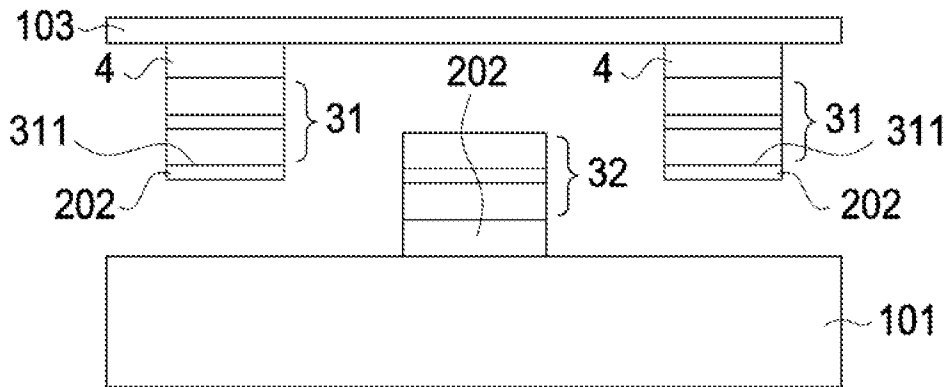


图 2H

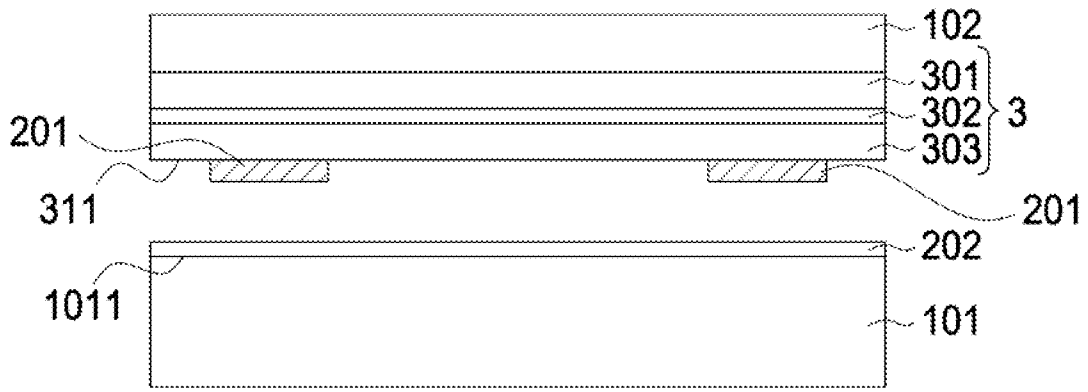


图 3A

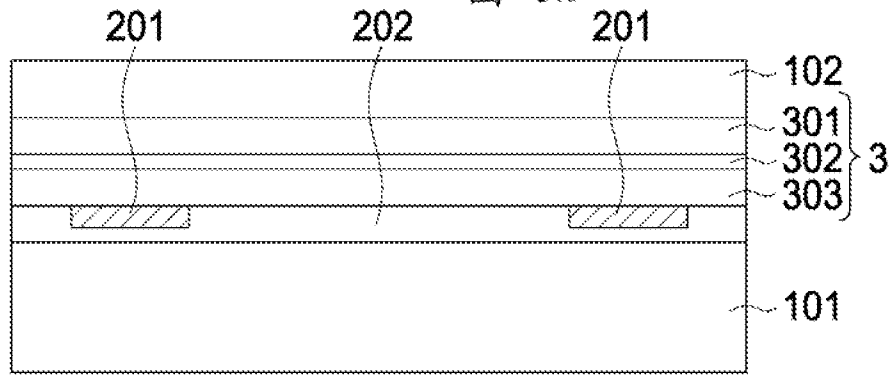


图 3B

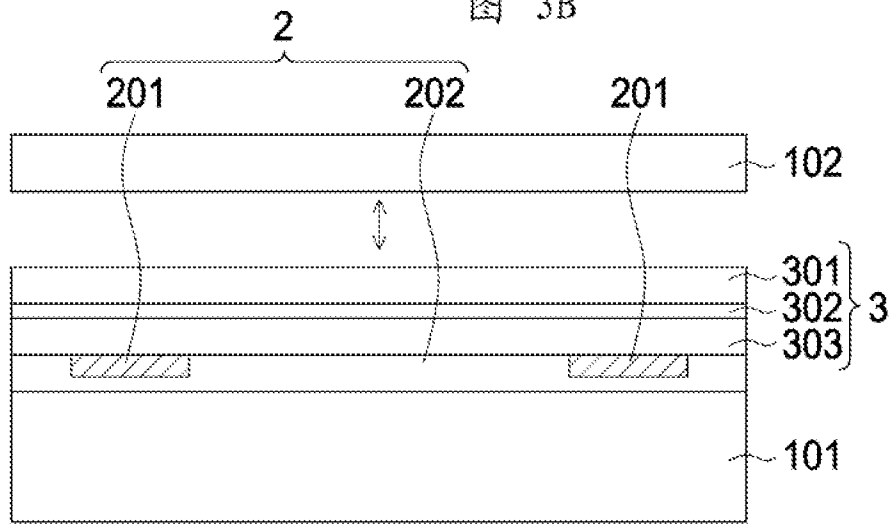


图 3C

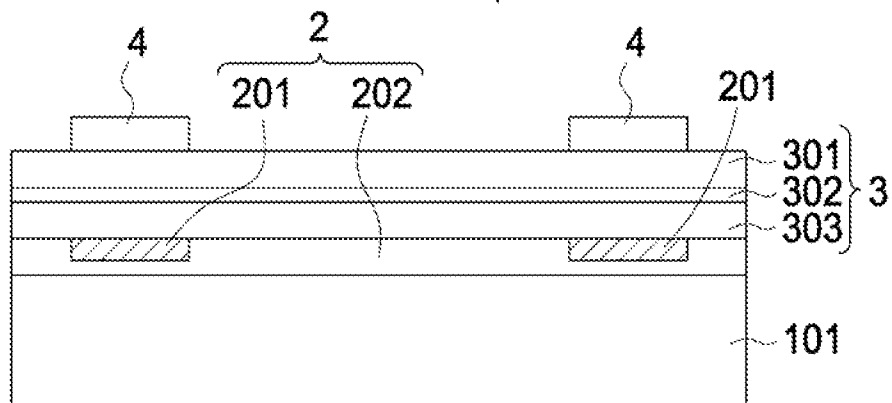


图 3D

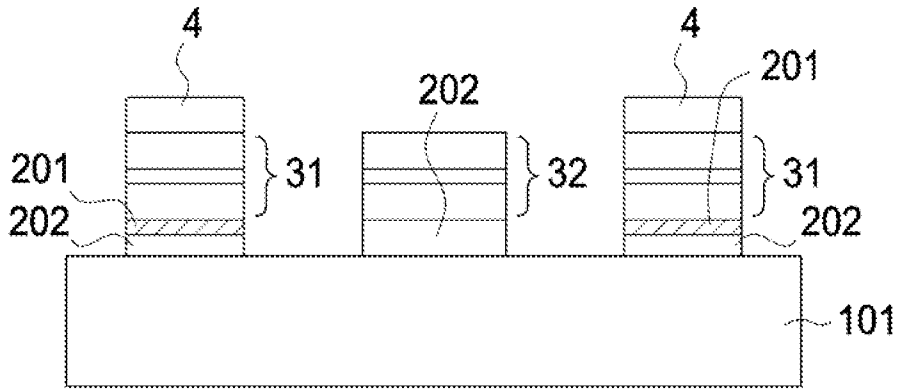


图 3E

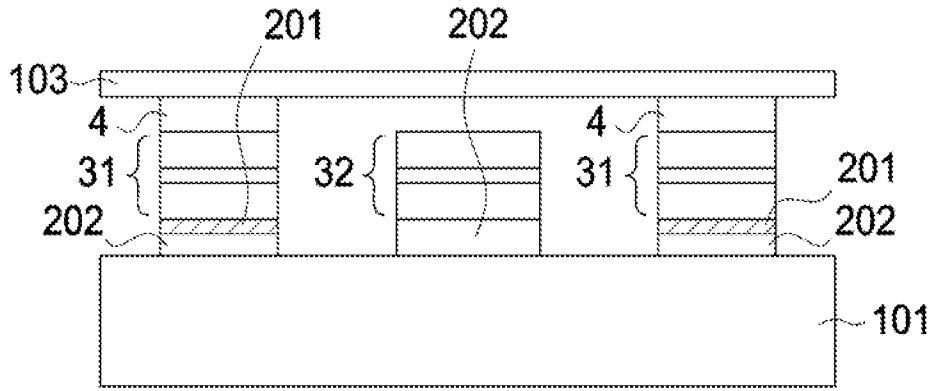


图 3F

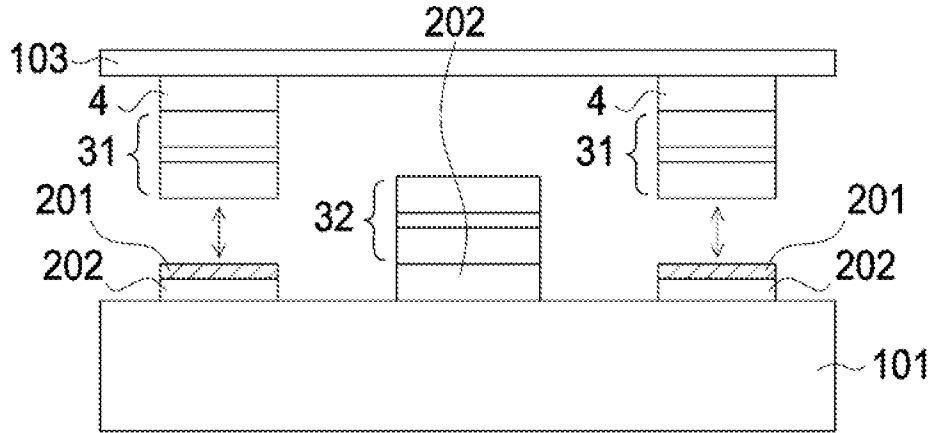


图 3G

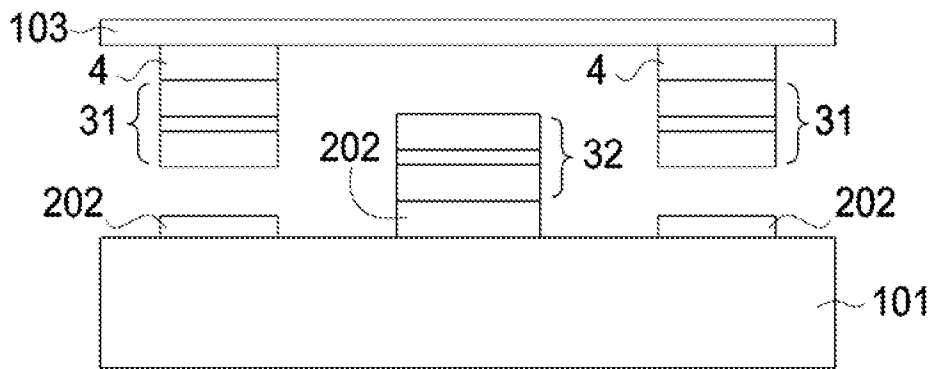


图 3H

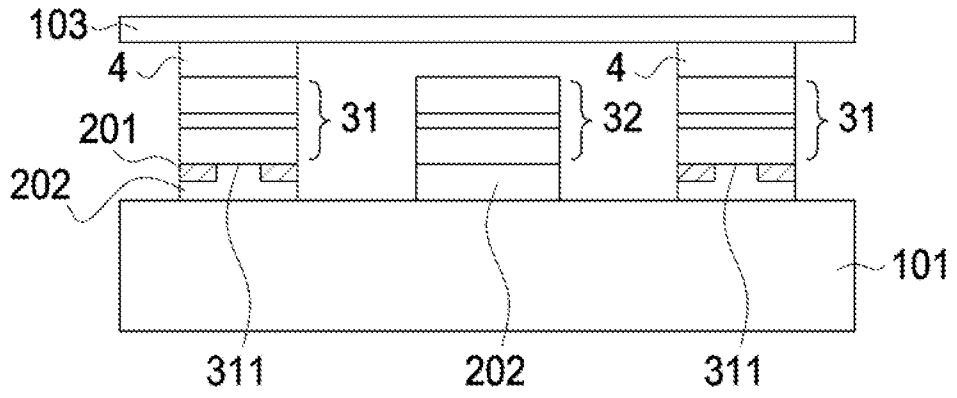


图 4A

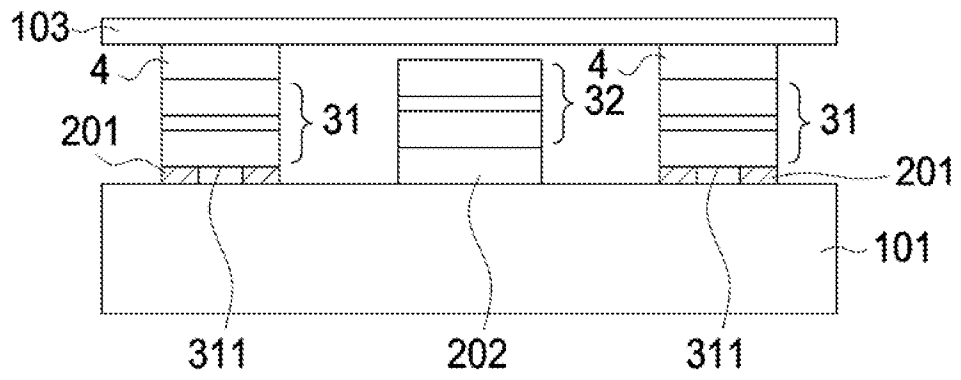


图 4B

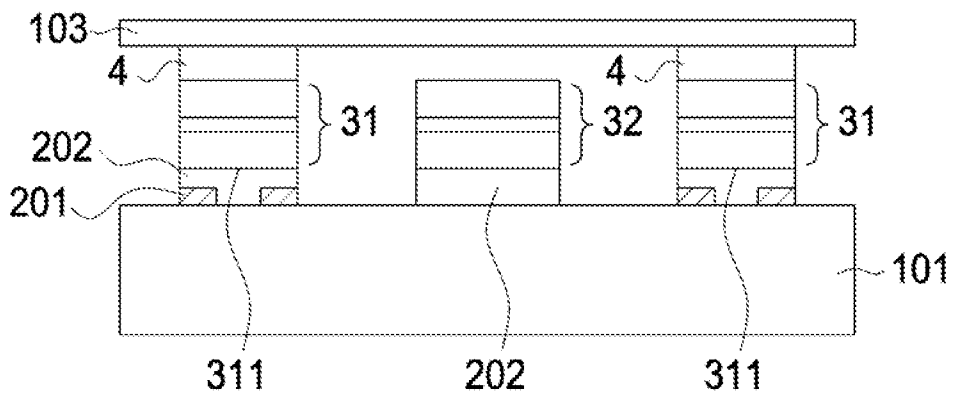


图 4C

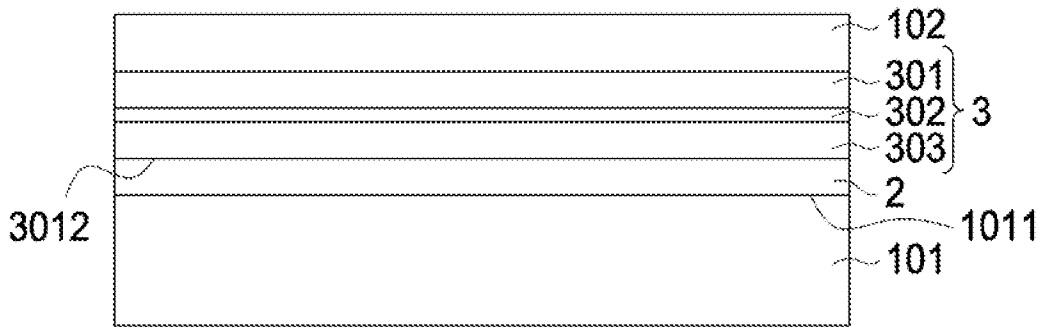


图 5A

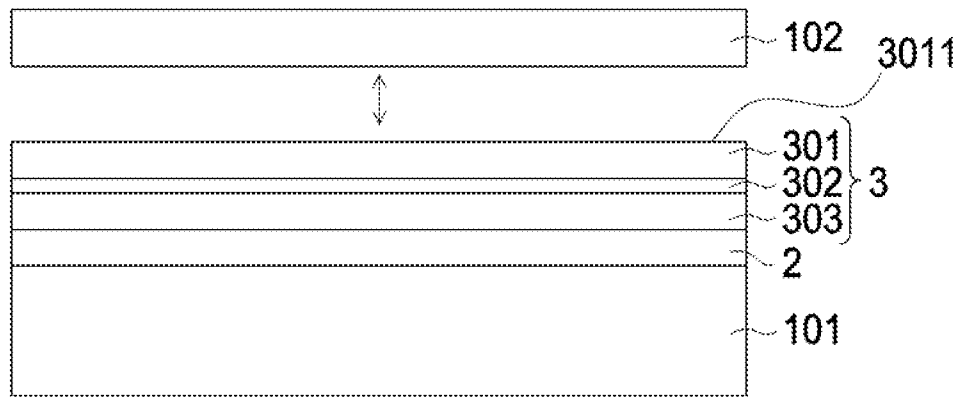


图 5B

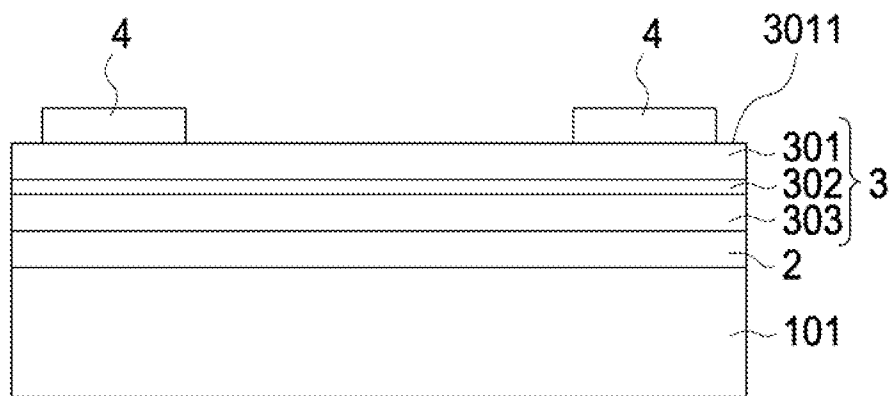


图 5C

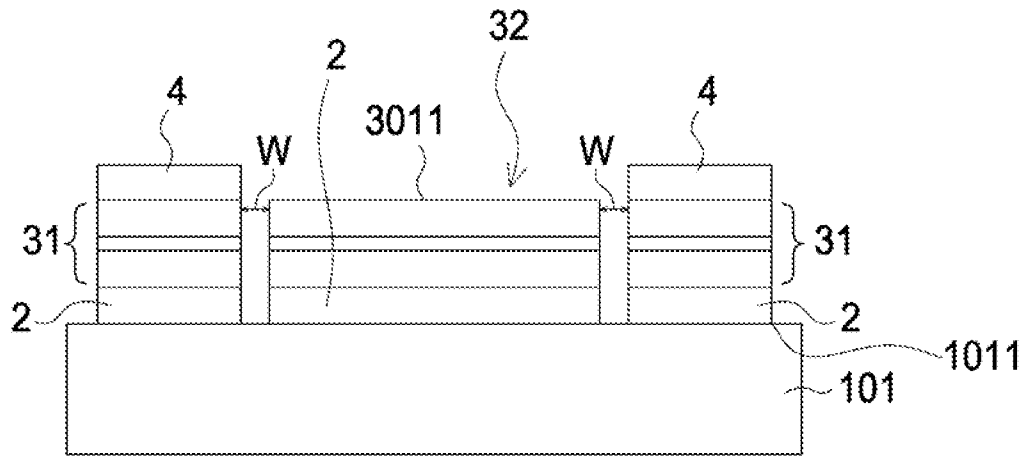


图 5D

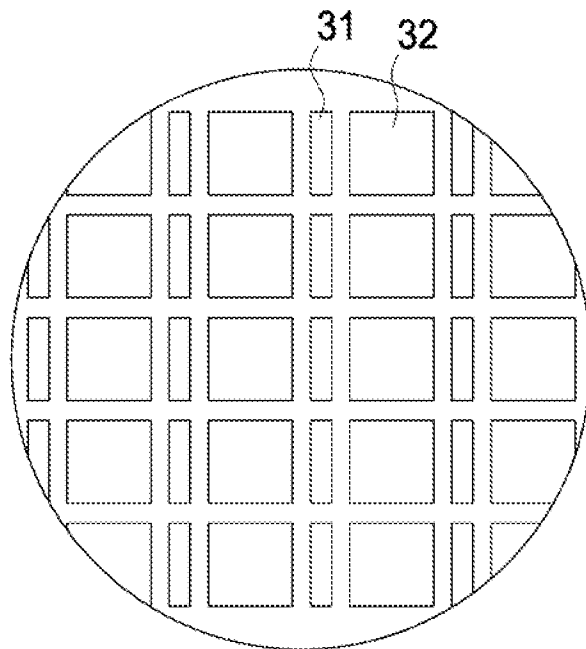


图 5E

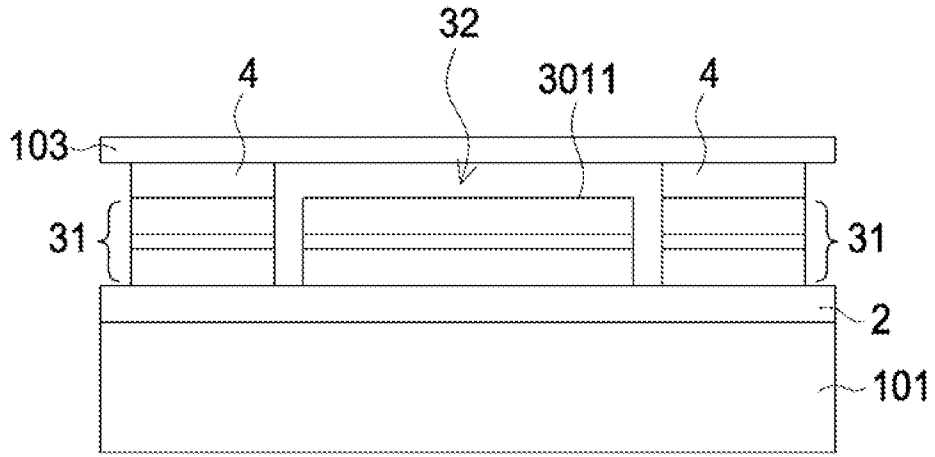


图 5F

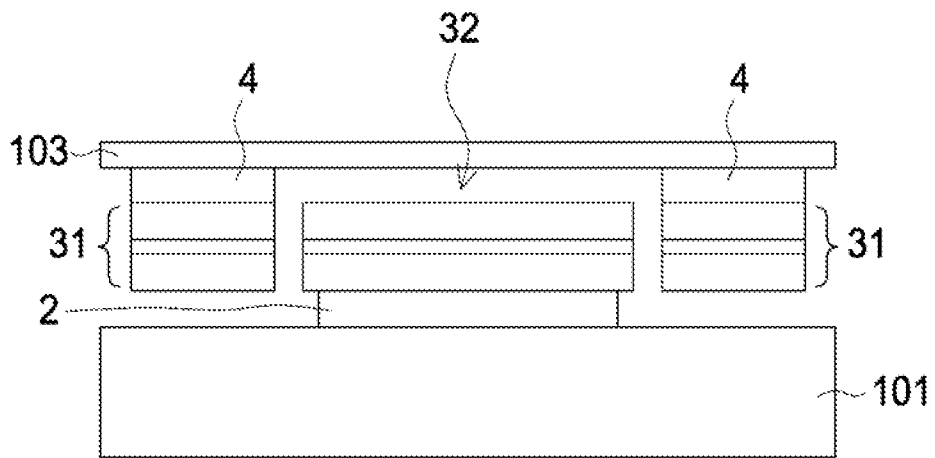


图 5G

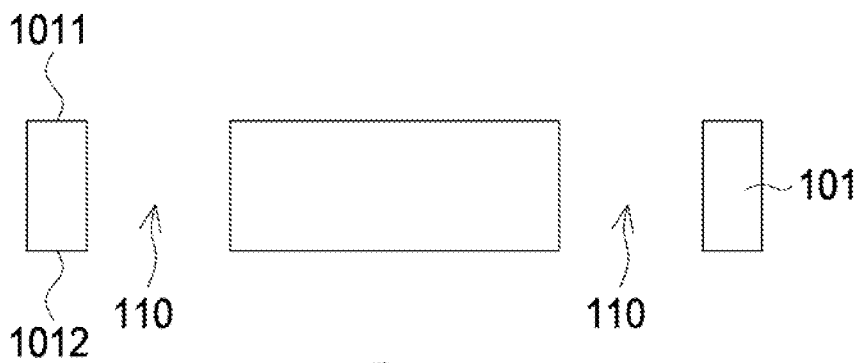


图 6A

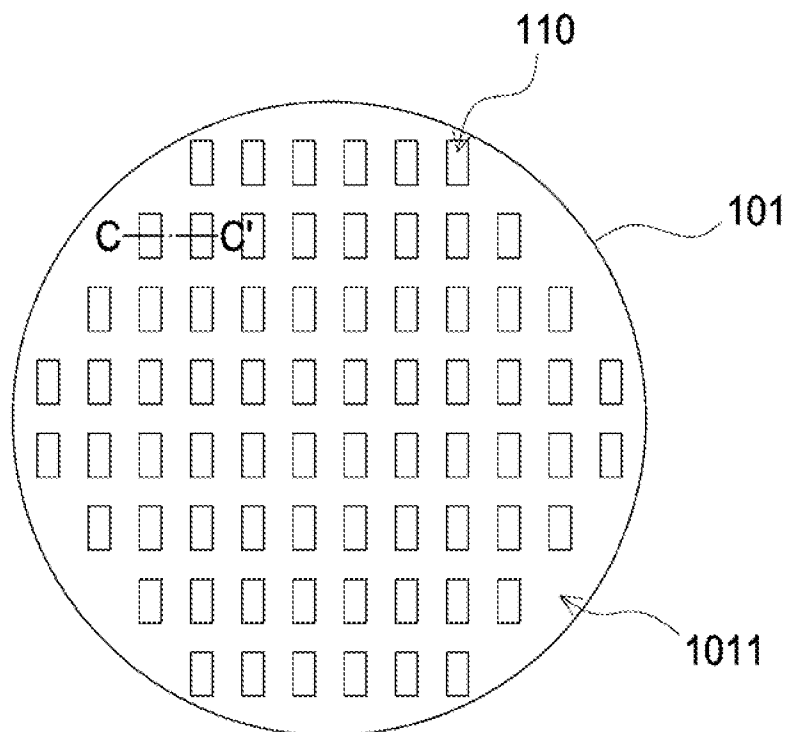


图 6B

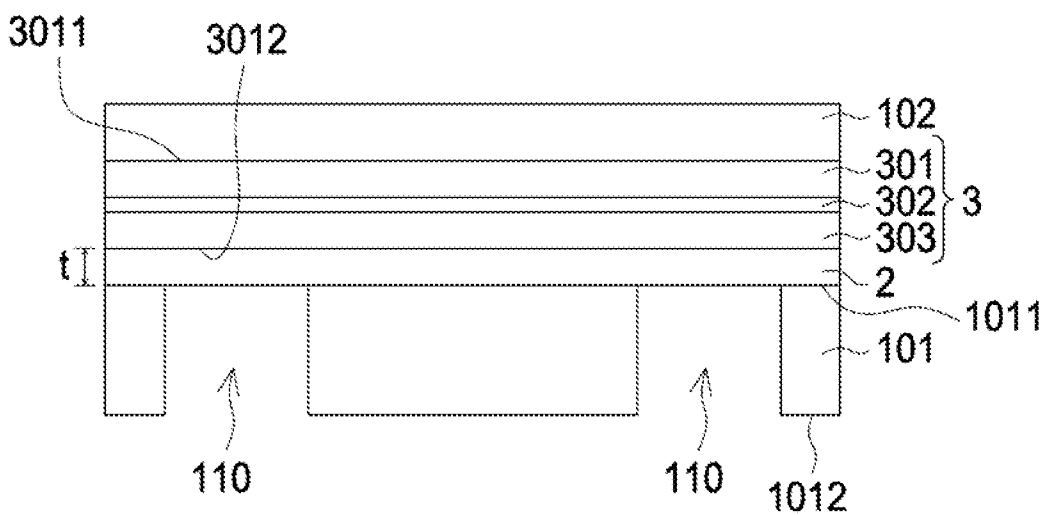


图 6C

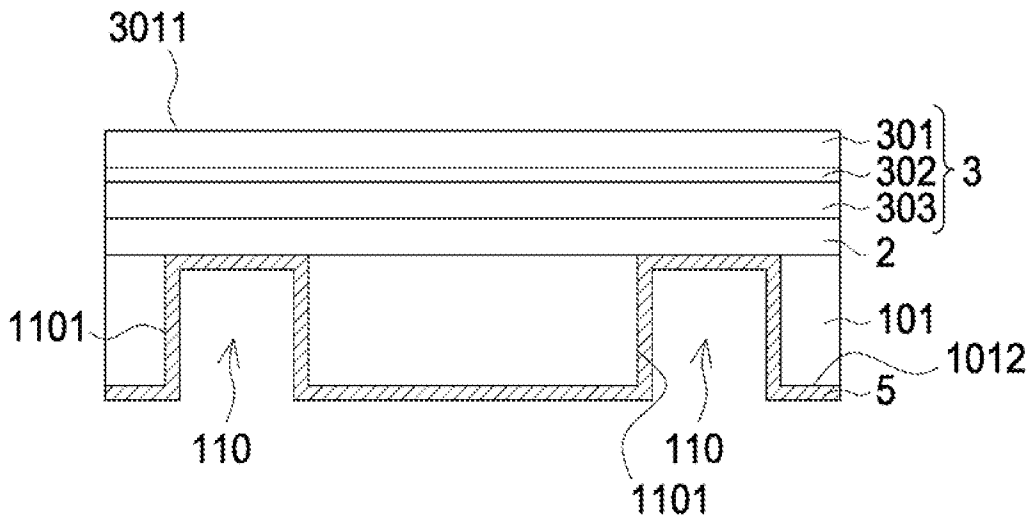


图 6D

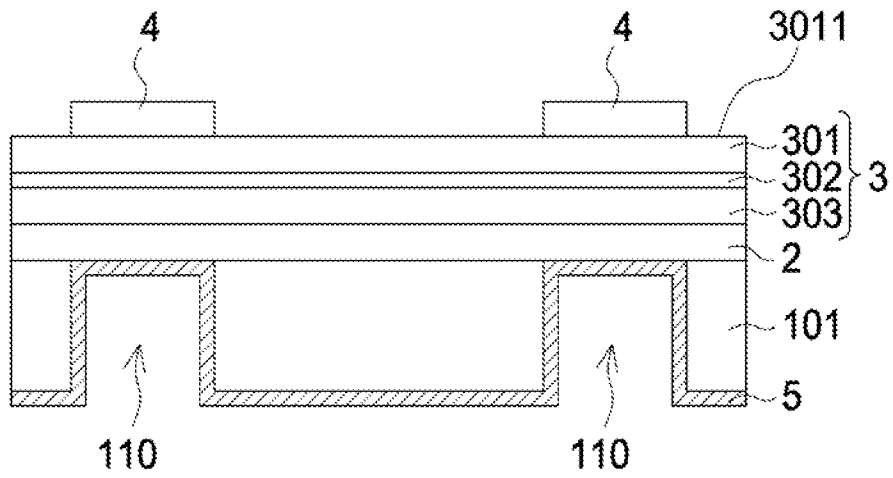


图 6E

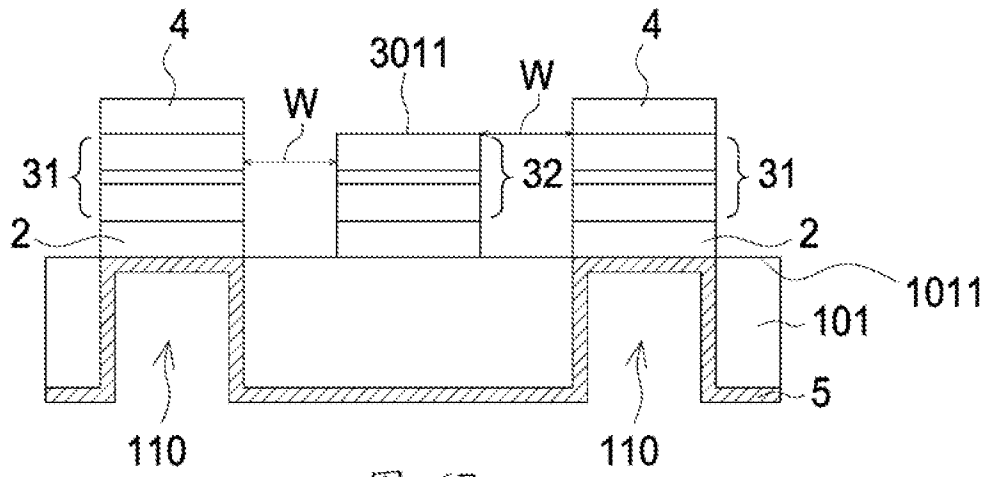


图 6F

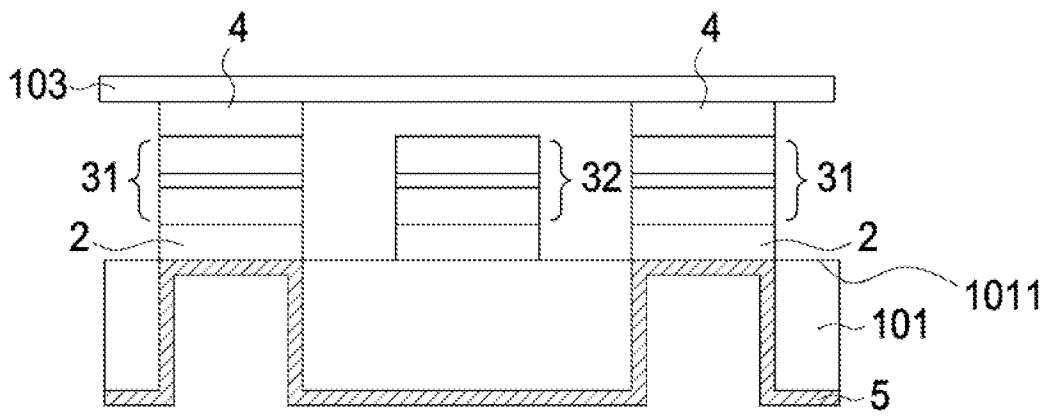


图 6G

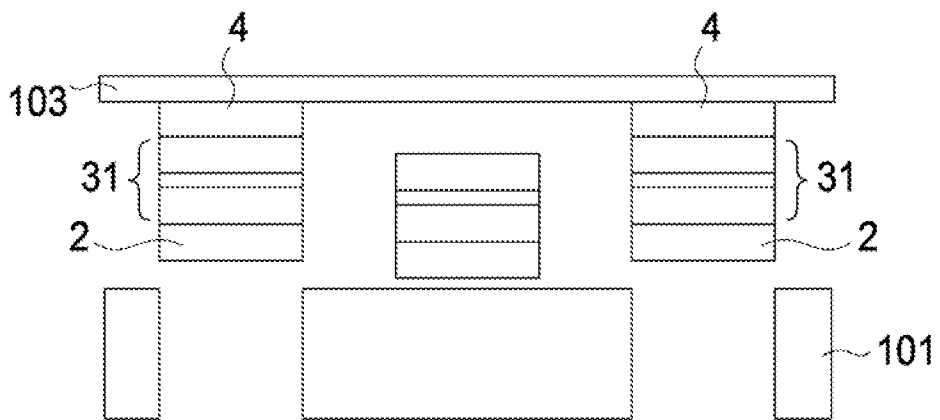


图 6H

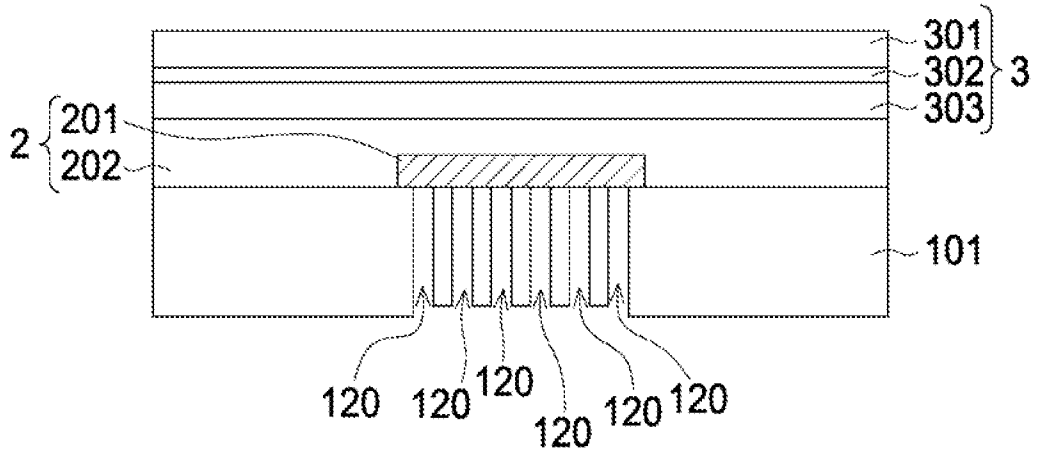


图 7A

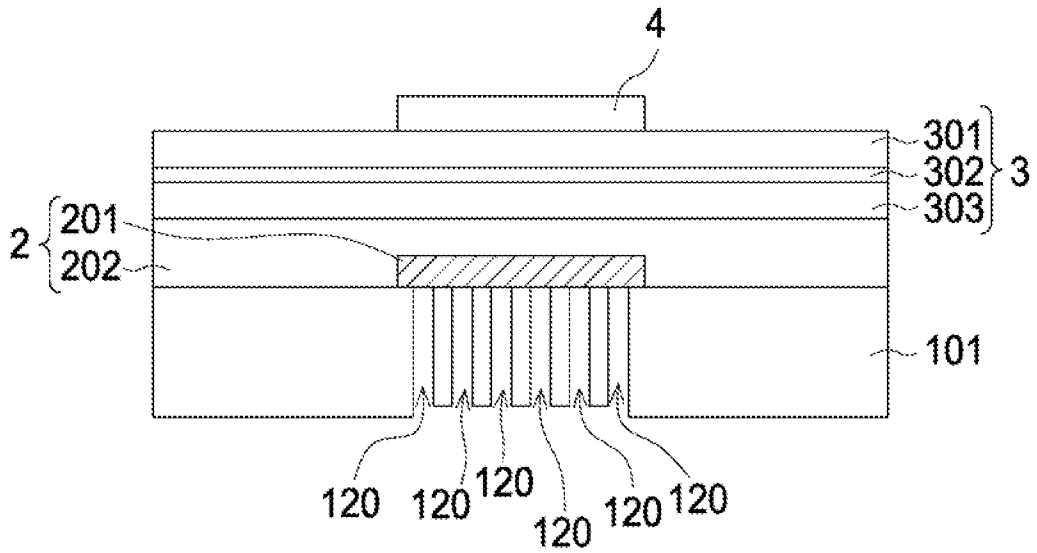


图 7B

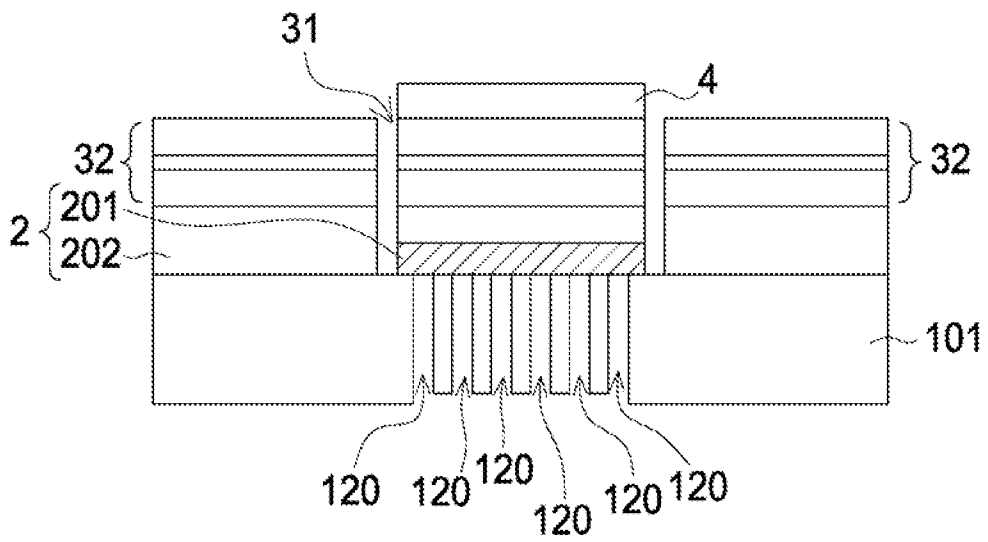


图 7C

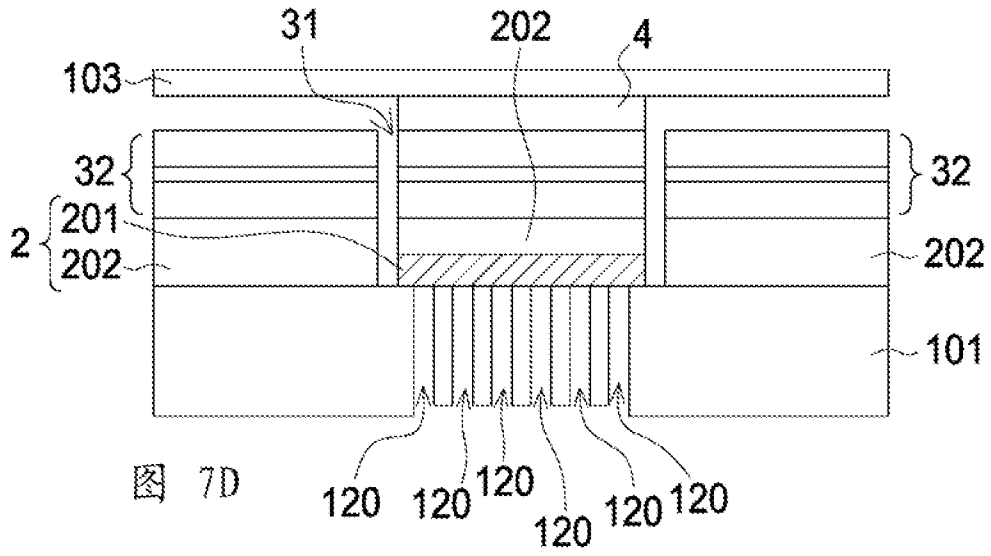


图 7D

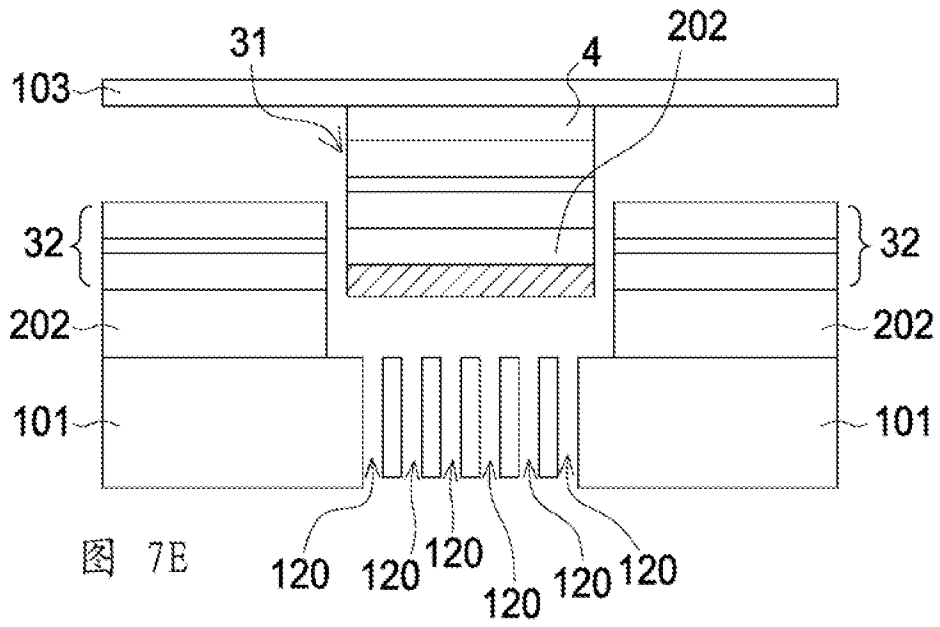


图 7E

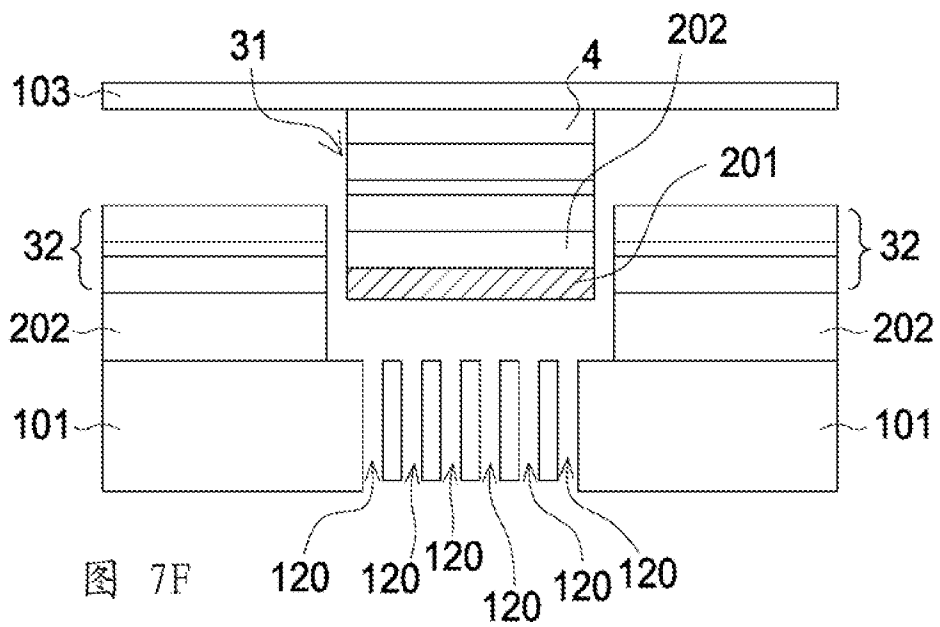


图 7F

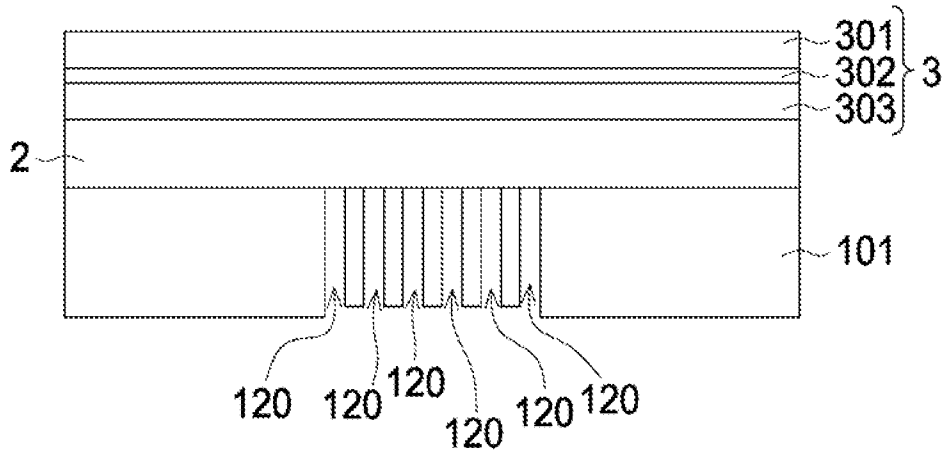


图 8A

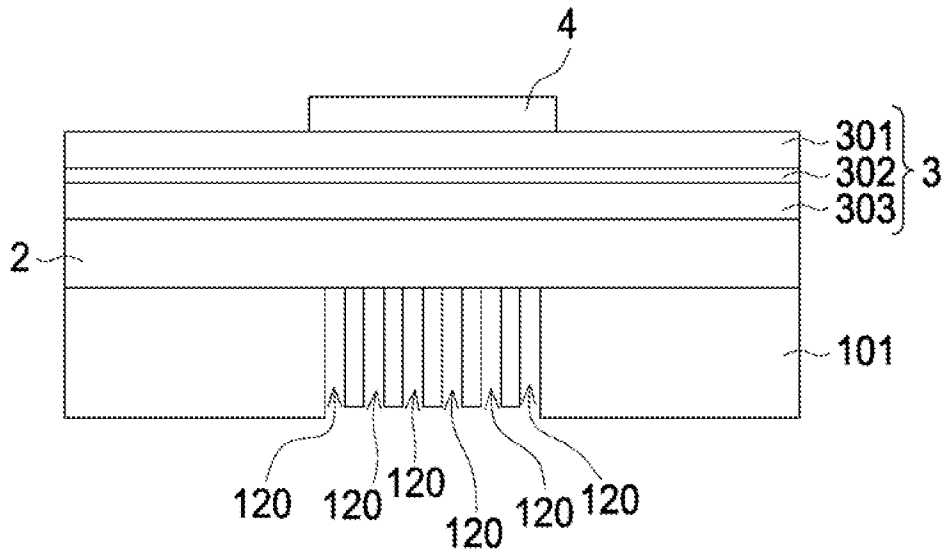


图 8B

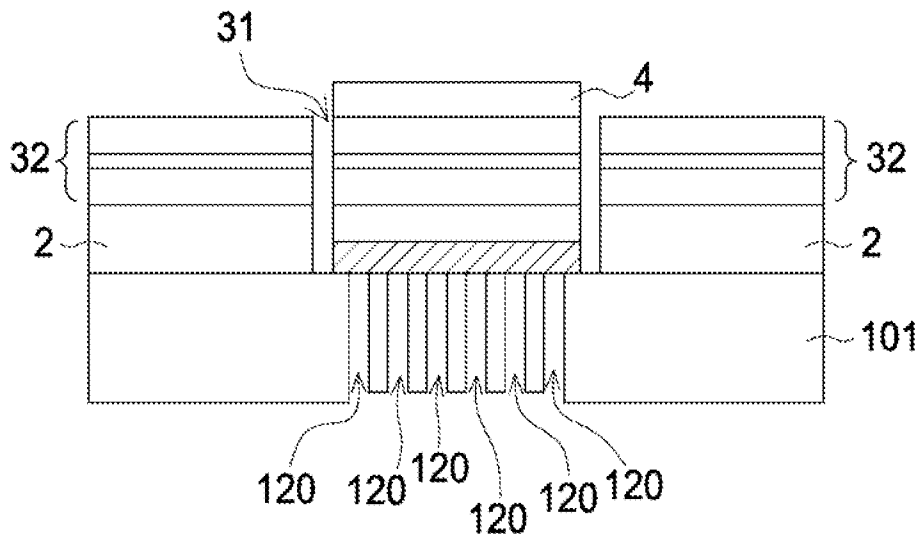
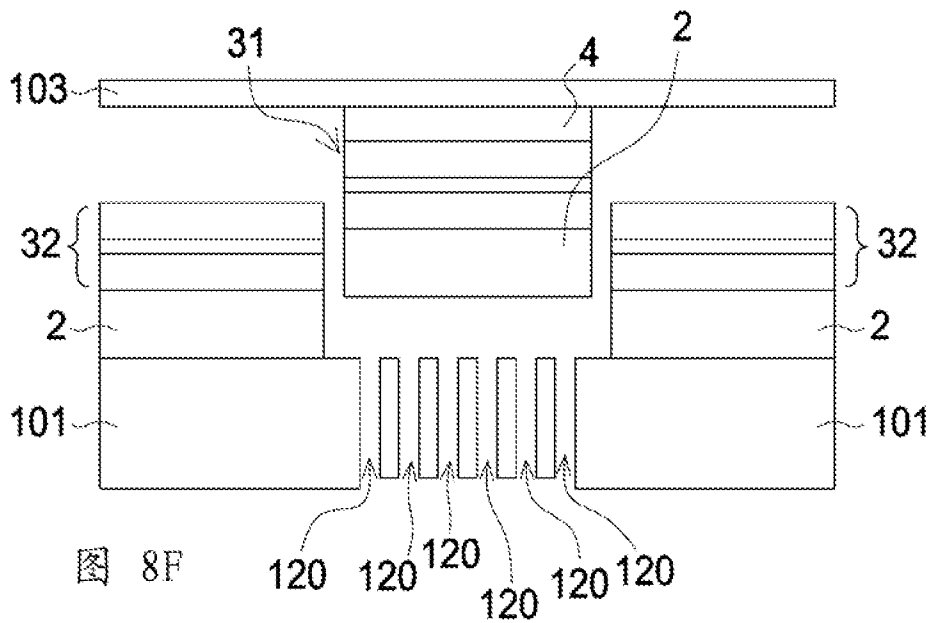
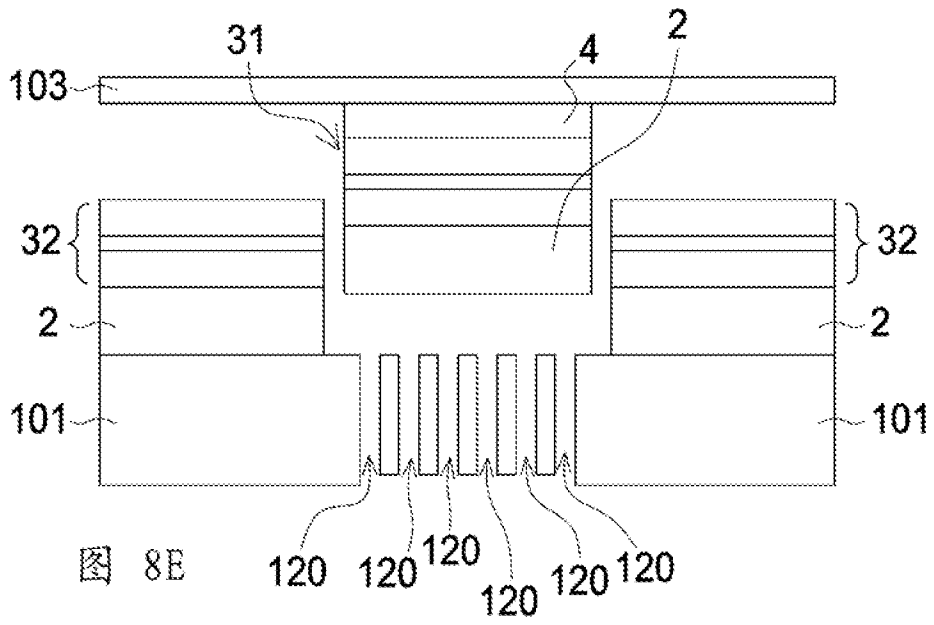
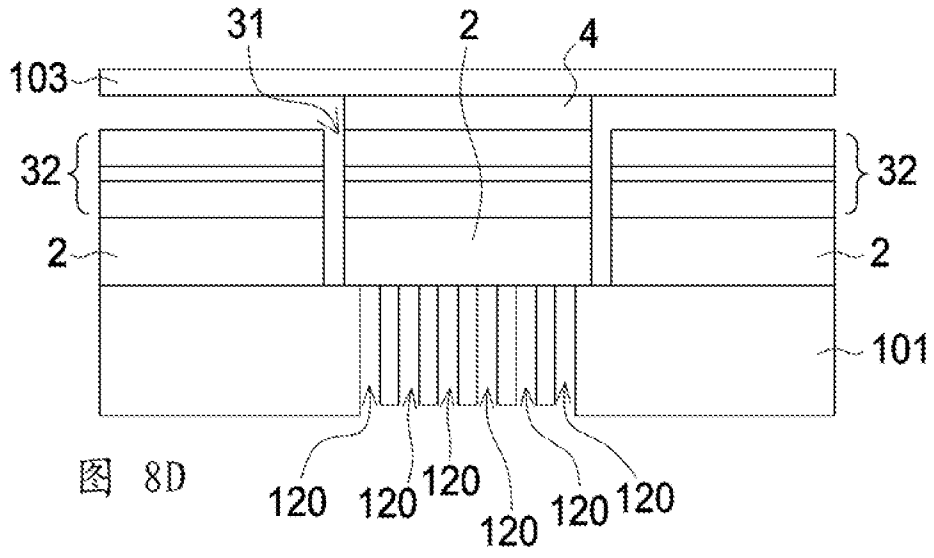


图 8C



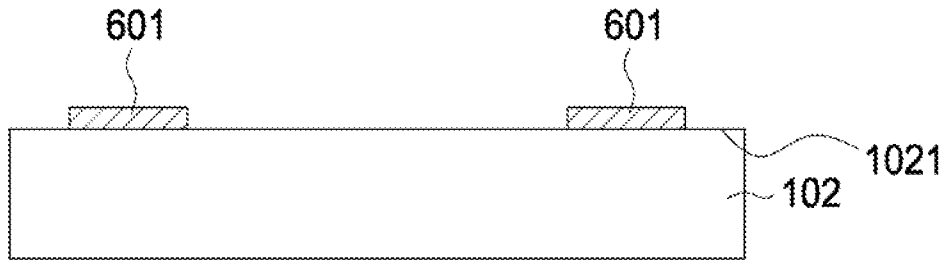


图 9A

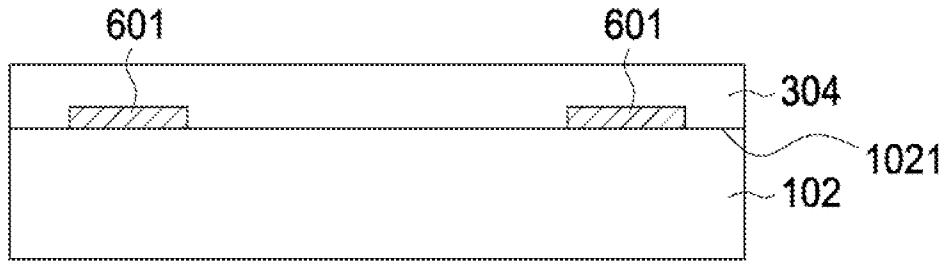


图 9B

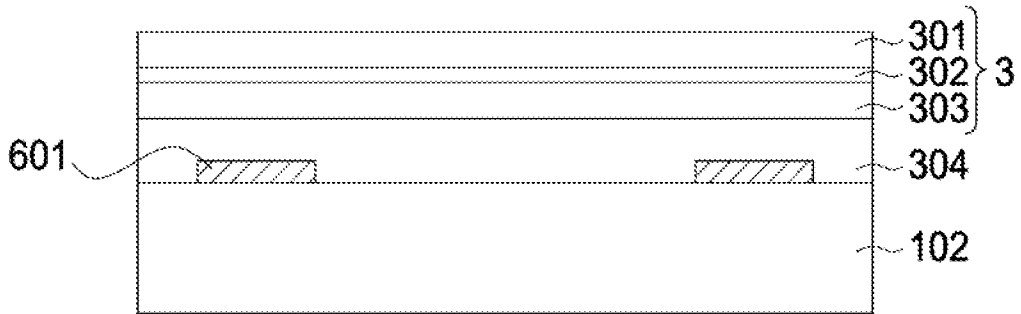


图 9C

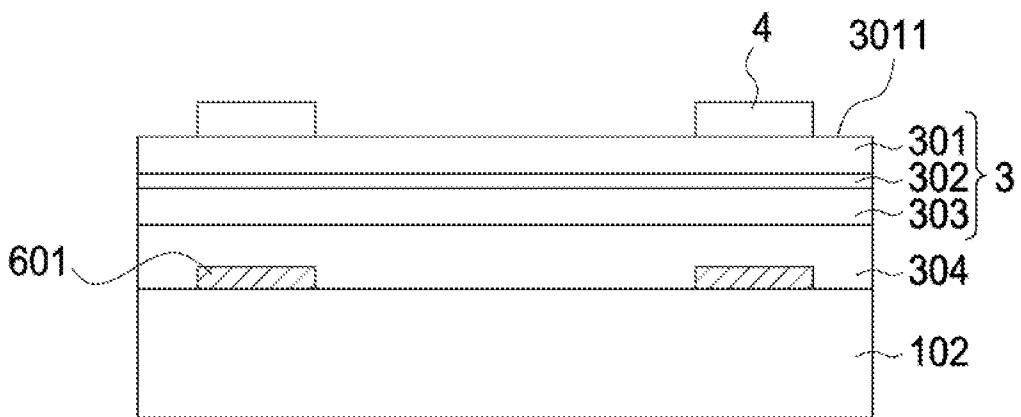


图 9D

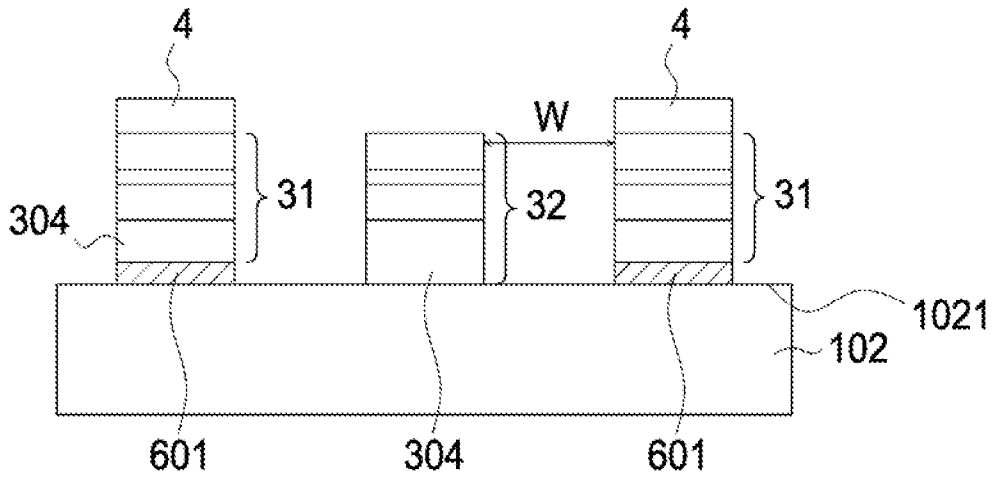


图 9E

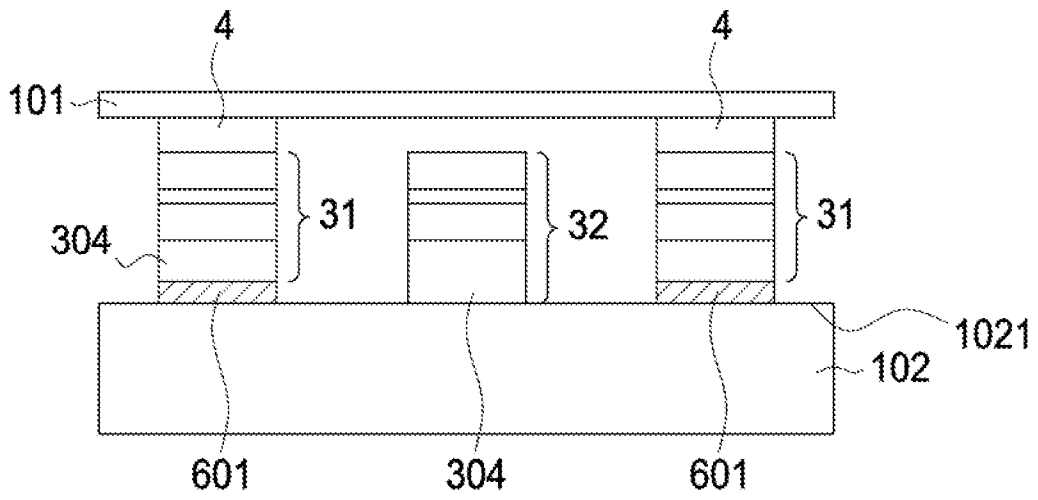


图 9F

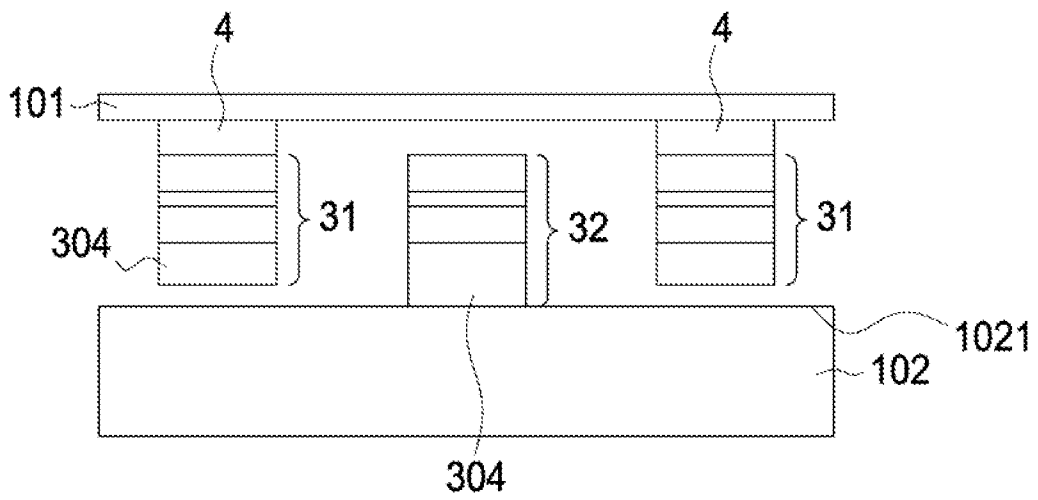


图 9G

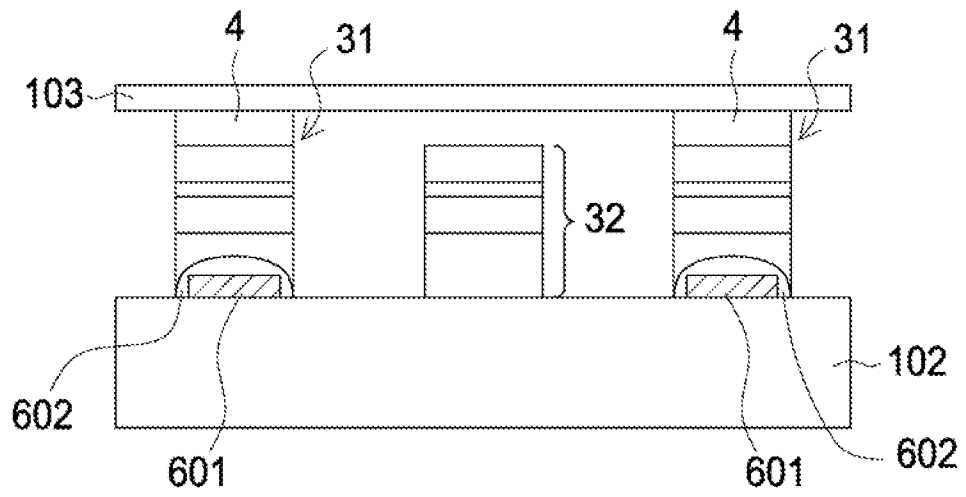


图 9H

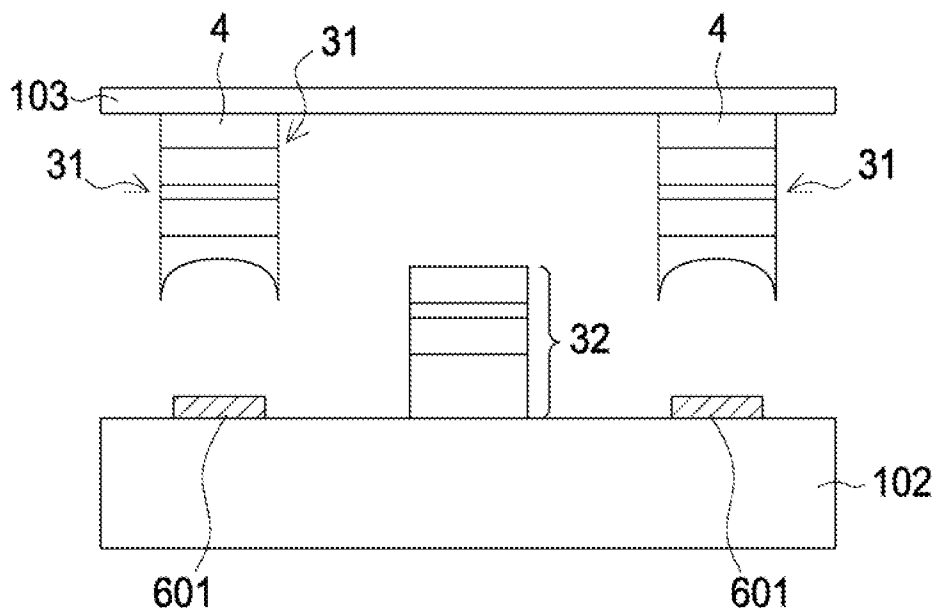


图 9I

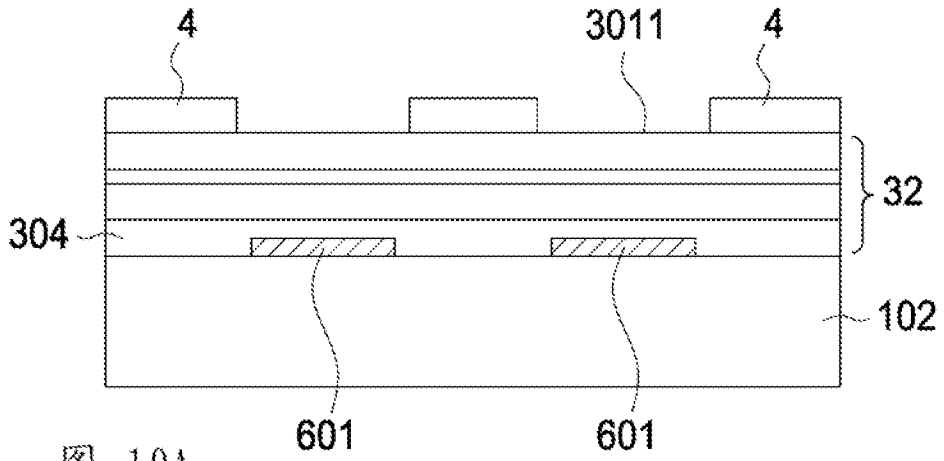


图 10A

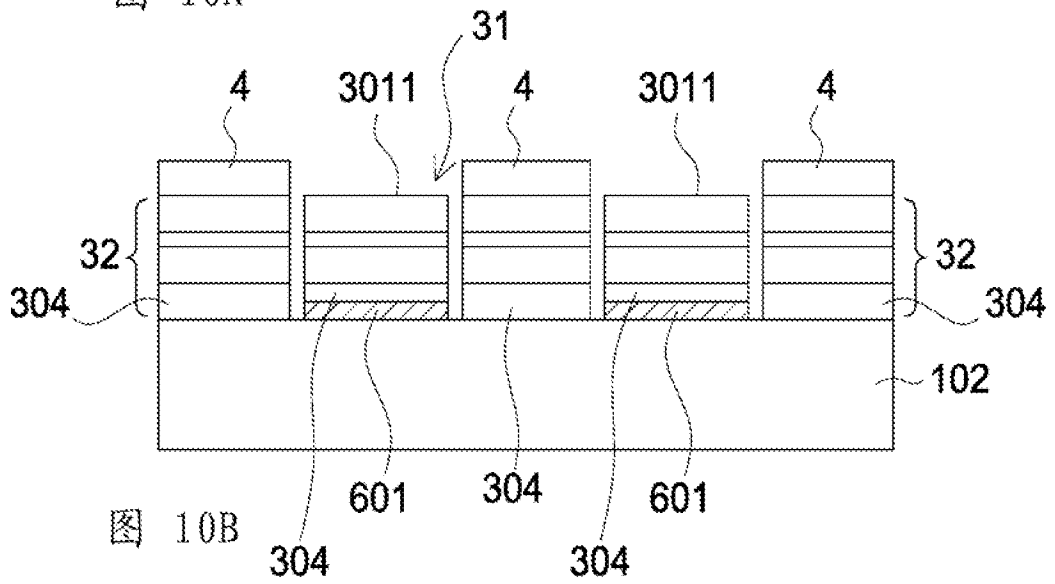


图 10B

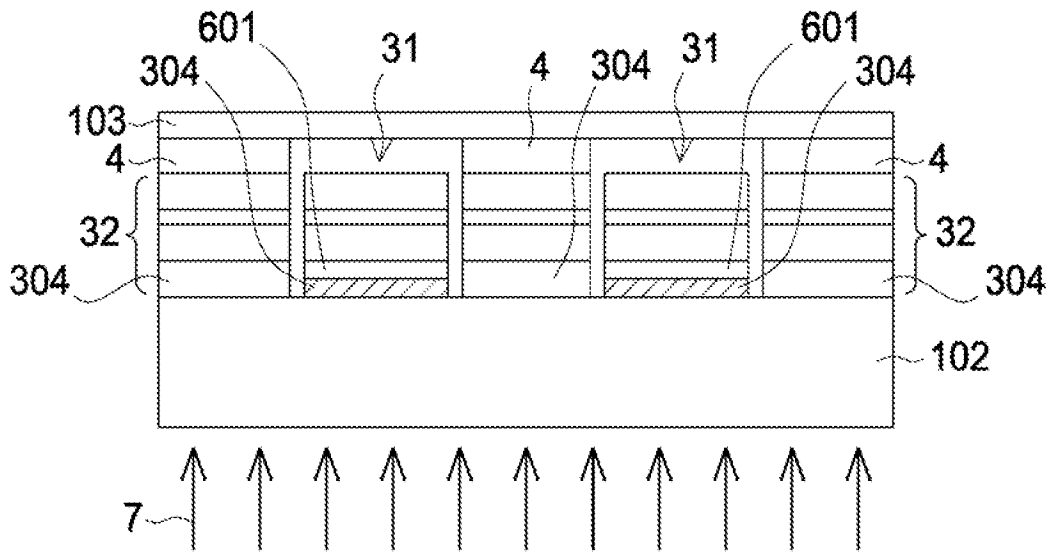


图 10C

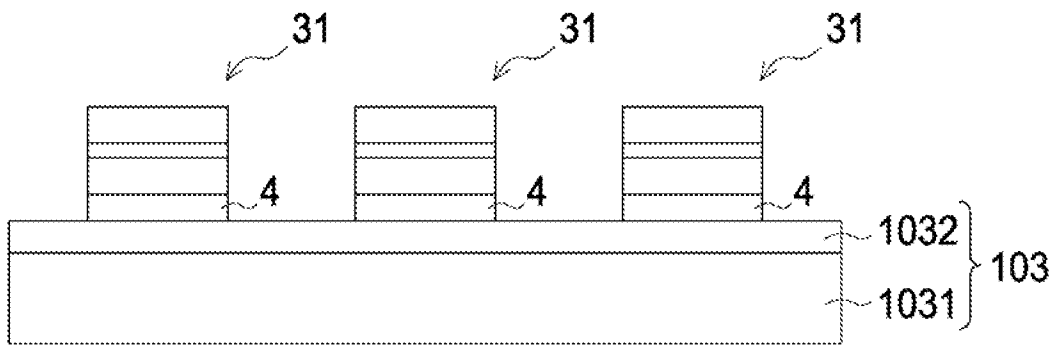


图 11A

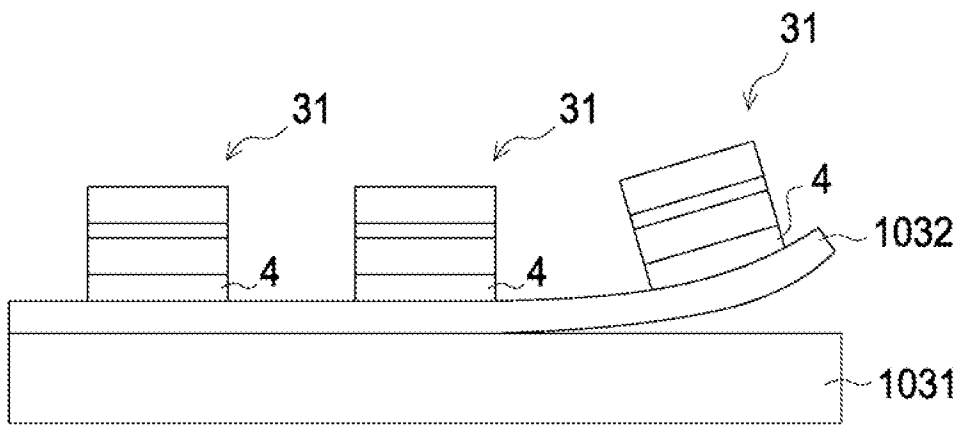


图 11B

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2013/080335

A. CLASSIFICATION OF SUBJECT MATTER

H01L 33/00 (2010.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

DWPI, USTXT, CPRSABS, CNTXT, CNABS, TWXT, VEN, TWABS: bear, carrier, select, adhere, joint, remove, different, difficult, easy, sacrificial layer, separation layer, adhesive layer, part, laminate, epitaxial, circulating, repeat, peeling region, separation region, EPISTAR CORPORATION; LV, Zhiqiang; substrate, growth, support???, big, bigger, weak, weaker, small, smaller, stronger, strong, separat???, peel???, transfer???, force, strength, partially, selectively, sacrificial

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	CN 101262118 A (SANYO ELECTRIC CO., LTD.), 10 September 2008 (10.09.2008), description, page 6, line 19 to page 10, line 13, and figures 1-8	1-43
A	CN 103038902 A (DOWA ELECTRONICS MATERIALS CO., LTD.), 10 April 2013 (10.04.2013), description, paragraphs 0036-0056, and figures 1-2	1-43
A	US 2011294281 A1 (ZANG et al.), 01 December 2011 (01.12.2011), the whole document	1-43

Further documents are listed in the continuation of Box C.

See patent family annex.

<p>* Special categories of cited documents:</p> <p>“A” document defining the general state of the art which is not considered to be of particular relevance</p> <p>“E” earlier application or patent but published on or after the international filing date</p> <p>“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)</p> <p>“O” document referring to an oral disclosure, use, exhibition or other means</p> <p>“P” document published prior to the international filing date but later than the priority date claimed</p>	<p>“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention</p> <p>“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone</p> <p>“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art</p> <p>“&” document member of the same patent family</p>
---	---

Date of the actual completion of the international search
25 April 2014 (25.04.2014)

Date of mailing of the international search report
06 May 2014 (06.05.2014)

Name and mailing address of the ISA/CN:
State Intellectual Property Office of the P. R. China
No. 6, Xitucheng Road, Jimenqiao
Haidian District, Beijing 100088, China
Facsimile No.: (86-10) 62019451

Authorized officer
XU, Xiaoling
Telephone No.: (86-10) **62089121**

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2013/080335

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 101262118 A	10 September 2008	JP 2008252069 A	16 October 2008
		US 2008219309 A1	11 September 2008
CN 103038902 A	10 April 2013	US 8085825 B2	27 December 2011
		EP 2506316 A1	03 October 2012
		WO 2012014448 A1	02 February 2012
		JP 2012049520 A	08 March 2012
		US 2012256327 A1	11 October 2012
		JP 4836218 B1	14 December 2011
		KR 20120057654 A	05 June 2012
		TW 201208119 A	16 February 2012
		KR 1255489 B1	16 April 2013
		US 2011294281 A1	01 December 2011
TW 201030837 A	16 August 2010		
SG 171762 A1	28 July 2011		

<p>A. 主题的分类</p> <p>H01L 33/00(2010.01)i</p> <p>按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类</p>																								
<p>B. 检索领域</p> <p>检索的最低限度文献(标明分类系统和分类号)</p> <p>H01L</p> <p>包含在检索领域中的除最低限度文献以外的检索文献</p> <p>在国际检索时查阅的电子数据库(数据库的名称,和使用的检索词(如使用))</p> <p>DWPI;USTXT;CPRSABS;CNTXT;CNABS;TWTXT;VEN;TWABS:成长,生长,承载,支撑,载体,基板,衬底,选择,粘着,黏着,粘结,结合,接合,粘附,剥离,粘接,转移,分离,移除,剥离,大,小,不同,强,弱,难,易,力,强度,牺牲层,分离层,粘接层,粘着层,选择,部分,叠层,外延,循环,反复,重复,剥离区,分离区,晶元光电,吕志强,substrate, growth, support???, big, bigger, weak, weaker, small, smaller, stronger, strong, separat???, peel???, transfer???, force, strength, partially, selectively, sacrificial</p>																								
<p>C. 相关文件</p> <table border="1"> <thead> <tr> <th>类型*</th> <th>引用文件,必要时,指明相关段落</th> <th>相关的权利要求</th> </tr> </thead> <tbody> <tr> <td>A</td> <td>CN 101262118A ((三洋电机株式会社)) 2008年 9月 10日 (2008 - 09 - 10) 说明书第6页第19行至第10页第13行, 附图1至8</td> <td>1-43</td> </tr> <tr> <td>A</td> <td>CN 103038902A ((同和电子科技有限公司)) 2013年 4月 10日 (2013 - 04 - 10) 说明书第0036段至第0056段, 附图1至2</td> <td>1-43</td> </tr> <tr> <td>A</td> <td>US 2011294281A1 ((ZANG 等)) 2011年 12月 01日 (2011 - 12 - 01) 全文</td> <td>1-43</td> </tr> </tbody> </table> <p><input type="checkbox"/> 其余文件在C栏的续页中列出。 <input checked="" type="checkbox"/> 见同族专利附件。</p> <p>* 引用文件的具体类型:</p> <table border="0"> <tr> <td>“A” 认为不特别相关的表示了现有技术一般状态的文件</td> <td>“T” 在申请日或优先权日之后公布,与申请不相抵触,但为了理解发明之理论或原理的在后文件</td> </tr> <tr> <td>“E” 在国际申请日的当天或之后公布的在先申请或专利</td> <td>“X” 特别相关的文件,单独考虑该文件,认定要求保护的发明不是新颖的或不具有创造性</td> </tr> <tr> <td>“L” 可能对优先权要求构成怀疑的文件,或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的)</td> <td>“Y” 特别相关的文件,当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时,要求保护的发明不具有创造性</td> </tr> <tr> <td>“O” 涉及口头公开、使用、展览或其他方式公开的文件</td> <td>“&” 同族专利的文件</td> </tr> <tr> <td>“P” 公布日先于国际申请日但迟于所要求的优先权日的文件</td> <td></td> </tr> </table>			类型*	引用文件,必要时,指明相关段落	相关的权利要求	A	CN 101262118A ((三洋电机株式会社)) 2008年 9月 10日 (2008 - 09 - 10) 说明书第6页第19行至第10页第13行, 附图1至8	1-43	A	CN 103038902A ((同和电子科技有限公司)) 2013年 4月 10日 (2013 - 04 - 10) 说明书第0036段至第0056段, 附图1至2	1-43	A	US 2011294281A1 ((ZANG 等)) 2011年 12月 01日 (2011 - 12 - 01) 全文	1-43	“A” 认为不特别相关的表示了现有技术一般状态的文件	“T” 在申请日或优先权日之后公布,与申请不相抵触,但为了理解发明之理论或原理的在后文件	“E” 在国际申请日的当天或之后公布的在先申请或专利	“X” 特别相关的文件,单独考虑该文件,认定要求保护的发明不是新颖的或不具有创造性	“L” 可能对优先权要求构成怀疑的文件,或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的)	“Y” 特别相关的文件,当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时,要求保护的发明不具有创造性	“O” 涉及口头公开、使用、展览或其他方式公开的文件	“&” 同族专利的文件	“P” 公布日先于国际申请日但迟于所要求的优先权日的文件	
类型*	引用文件,必要时,指明相关段落	相关的权利要求																						
A	CN 101262118A ((三洋电机株式会社)) 2008年 9月 10日 (2008 - 09 - 10) 说明书第6页第19行至第10页第13行, 附图1至8	1-43																						
A	CN 103038902A ((同和电子科技有限公司)) 2013年 4月 10日 (2013 - 04 - 10) 说明书第0036段至第0056段, 附图1至2	1-43																						
A	US 2011294281A1 ((ZANG 等)) 2011年 12月 01日 (2011 - 12 - 01) 全文	1-43																						
“A” 认为不特别相关的表示了现有技术一般状态的文件	“T” 在申请日或优先权日之后公布,与申请不相抵触,但为了理解发明之理论或原理的在后文件																							
“E” 在国际申请日的当天或之后公布的在先申请或专利	“X” 特别相关的文件,单独考虑该文件,认定要求保护的发明不是新颖的或不具有创造性																							
“L” 可能对优先权要求构成怀疑的文件,或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的)	“Y” 特别相关的文件,当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时,要求保护的发明不具有创造性																							
“O” 涉及口头公开、使用、展览或其他方式公开的文件	“&” 同族专利的文件																							
“P” 公布日先于国际申请日但迟于所要求的优先权日的文件																								
国际检索实际完成的日期	国际检索报告邮寄日期																							
2014年 4月 25日	2014年 5月 06日																							
ISA/CN的名称和邮寄地址	授权官员																							
中华人民共和国国家知识产权局(ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088 中国	徐小岭																							
传真号 (86-10)62019451	电话号码 (86-10)62089121																							

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2013/080335

检索报告引用的专利文件		公布日 (年/月/日)	同族专利		公布日 (年/月/日)
CN	101262118A	2008年 9月 10日	JP	2008252069A	2008年 10月 16日
			US	2008219309A1	2008年 9月 11日
			US	8085825B2	2011年 12月 27日
CN	103038902A	2013年 4月 10日	EP	2506316A1	2012年 10月 03日
			WO	2012014448A1	2012年 2月 02日
			JP	2012049520A	2012年 3月 08日
			US	2012256327A1	2012年 10月 11日
			JP	4836218B1	2011年 12月 14日
			KR	20120057654A	2012年 6月 05日
			TW	201208119A	2012年 2月 16日
			KR	1255489B1	2013年 4月 16日
US	2011294281A1	2011年 12月 01日	WO	2010059131A1	2010年 5月 27日
			TW	201030837A	2010年 8月 16日
			SG	171762A1	2011年 7月 28日