



(12) 发明专利

(10) 授权公告号 CN 1898813 B

(45) 授权公告日 2010. 11. 24

(21) 申请号 200480039014. 9

H01L 41/22(2006. 01)

(22) 申请日 2004. 12. 24

H01G 4/30(2006. 01)

H01G 4/12(2006. 01)

(30) 优先权数据

433680/2003 2003. 12. 26 JP

(56) 对比文件

CN 1416986 A, 2003. 05. 14, 说明书第 2 页.

(85) PCT 申请进入国家阶段日

2006. 06. 26

JP 特开 2001-210884 A, 2001. 08. 03, 说明书第 3、4 栏及附图 1、2.

(86) PCT 申请的申请数据

PCT/JP2004/019362 2004. 12. 24

审查员 张艳

(87) PCT 申请的公布数据

W02005/064700 JA 2005. 07. 14

(73) 专利权人 株式会社村田制作所

地址 日本京都府

(72) 发明人 高冈秀清 进藤智 野田悟

浜田邦彦

(74) 专利代理机构 中科专利商标代理有限责任

公司 11021

代理人 陈瑞丰

(51) Int. Cl.

H01L 41/083(2006. 01)

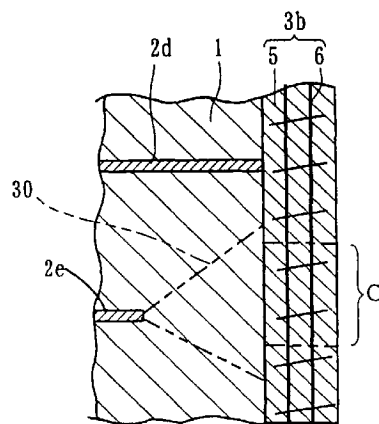
权利要求书 1 页 说明书 9 页 附图 4 页

(54) 发明名称

厚膜电极和多层陶瓷电子器件

(57) 摘要

本发明涉及一种具有厚膜电极作为外电极的多层陶瓷电子器件,如多层压电器件。根据本发明的一种多层陶瓷器件包括安置在压电陶瓷体 1 上的外电极 3b,所述压电陶瓷体 1 含有内电极 2d 和 2e。外电极 3b 由烧结体形成,其中 Ag 栅格 6 整个嵌埋在主要由 Ag 组成的涂膜 5 中。因此,可以获得具有满意性能的多层陶瓷器件,例如耐久性和耐湿性,即使长期进行连续操作或者将电极长期放置时,也不导致电连接变差和导电性的下降。



1. 一种厚膜电极,其包含一种烧结体,该烧结体含有导电粉和导电加强部件,所述导电粉与所述导电加强部件成为一体,其中所述导电加强部件为栅格形式,并且嵌埋在主要含有所述导电粉的涂膜中,其中所述导电加强部件具有由贱金属组成的芯体和由贵金属组成的表面。

2. 根据权利要求 1 的厚膜电极,其中至少所述导电加强部件的表面具有导电性。

3. 根据权利要求 1 或 2 的厚膜电极,其中构成所述导电加强部件的栅格的部分线从涂膜暴露在外。

4. 一种多层陶瓷电子器件,其包含陶瓷体、内电极和外电极,所述内电极嵌埋在所述陶瓷体中,所述外电极安置在所述陶瓷体的表面上,并且所述内电极与所述外电极电连接,其中所述外电极包含一种烧结体,该烧结体含有导电粉和导电加强部件,所述导电粉与所述导电加强部件成为一体,并且所述导电加强部件为栅格形式,并且嵌埋在主要含有导电粉的涂膜中,其中所述导电加强部件具有由贱金属组成的芯体和由贵金属组成的表面。

5. 根据权利要求 4 的多层陶瓷电子器件,至少所述导电加强部件的表面具有导电性。

6. 根据权利要求 4 或 5 的多层陶瓷电子器件,其中将主要由导电粉组成的涂膜安置在陶瓷体的侧表面上,以将其与内电极的一端电连接,所述导电加强部件为栅格形式,并且将所述导电线形状的部件以将导电加强部件的栅格的部分线暴露于涂膜表面的方式嵌埋在涂膜中。

7. 根据权利要求 4 或 5 的多层陶瓷电子器件,其还包含一种栅格构件,该栅格构件的表面由在焊接温度下熔化的金属组成,其中将所述栅格构件层压在外电极上以与外电极电连接。

8. 根据权利要求 4 或 5 的多层陶瓷电子器件,其中所述陶瓷体是由压电材料组成的压电元件体。

## 厚膜电极和多层陶瓷电子器件

### 技术领域

[0001] 本发明涉及厚膜电极和多层陶瓷电子器件。具体而言,本发明涉及一种安置在各种电子器件中任何一种的表面的厚膜电极,所述电子器件如多层陶瓷电子器件,还涉及一种多层陶瓷电子器件,如包含作为外电极的厚膜电极的多层压电器件。

### 背景技术

[0002] 在常规的多层陶瓷电子器件如多层压电器件中,将各自主要由诸如 Ag 的导电材料组成的多个厚膜外电极安置在其中嵌埋有内电极的多层压电元件的两个端面上。

[0003] 通常,通过在多层压电元件上印刷或涂覆导电膏然后进行烧制而形成外电极,所述导电膏是通过捏合诸如 Ag 的导电粉、玻璃料、有机树脂和有机溶剂而形成的。

[0004] 但是,在这种多层陶瓷电子器件中,在极化处理或在随后的长期操作中,陶瓷层压体的重复的微小伸长和收缩可能使陶瓷层压体疲劳从而导致裂缝。于是,裂缝延伸到外电极,从而使外电极破裂。结果,多层陶瓷电子器件无法起到电子器件作用。

[0005] 因此,已经提出了一种已知的多层陶瓷电容器型电致伸缩器件,该器件是通过以下步骤制备的:将诸如金属膏、钢丝棉或导电橡胶的导电部件与外电极的侧表面接触,用热收缩管覆盖导电部件,并且用热风使热收缩管收缩(专利文件 1)。

[0006] 专利文件 1 试图通过导电部件结合到外电极上,从而即使在层压体或外电极中出现裂缝,也确保电连接。

[0007] 关于另一种已知的技术,已经提出了一种多层压电致动器器件,该器件具有一对导电构件和一对外电极,每个导电构件均与相应的侧表面分开并且面对相应的侧表面,并且每个导电构件均连接到相应的外电极上(专利文件 2)。

[0008] 在专利文件 2 中,通过铜焊将导电构件在宽度方向上的一端结合到外电极上,而导电构件在宽度方向上的另一端是自由端。即使在层压体或外电极中出现裂缝,这种结构也将避免裂缝的延伸,从而确保导电构件的连续性,如此防止功能劣化。

[0009] 专利文件 1:日本未审查专利申请出版物 No. 5-218519

[0010] 专利文件 2:日本未审查专利申请出版物 No. 2002-9356。

### 发明内容

[0011] 本发明将要解决的问题

[0012] 但是,专利文件 1 存在以下问题:如图 7 所示,导电构件 53 仅仅通过热收缩管 51 结合到外电极 52 上。即,导电构件 53 没有与外电极 51 形成一个整体,导致结合表面 54 处的不连续粘附。因此,当由于例如长期连续操作而在陶瓷层压体 55 中出现裂缝 56 时,拉伸应力作用于箭头 a 和 a' 的方向上。结果,外电极 52 可能破裂,从而导致电气连接差。

[0013] 专利文件 1 的另外的问题描述如下:外电极 52 是如上所述地结合到导电构件 53 上的。即,外电极 52 和导电构件 53 之间的接触建立连接。因此,如果将器件长期置于高温和高湿下,则导电性不利地下降。

[0014] 此外,专利文件 2 存在以下问题:由于外电极不是与导电构件作为一个整体形成的,该器件的机械强度低。因此,类似于专利文件 1,层压体或外电极中裂缝的出现导致连接失败。而且,如果将器件长期置于高温和高湿下,则导电性不利地下降。

[0015] 专利文件 2 的另外的问题描述如下:由于外电极是通过铜焊结合到导电构件上的,应力容易集中在外电极和导电构件之间的界面上;因此,在界面处容易发生分离。

[0016] 本发明是考虑这些问题而完成的。本发明的一个目的是提供一种厚膜电极,该厚膜电极具有满意的性能,如耐久性和耐湿性,即使在长期进行操作或者将电极长期放置时,也不导致电气连接变差和导电性的下降。本发明的另一目的是提供一种多层陶瓷电子器件,如多层压电器件,所述多层陶瓷电子器件包含作为外电极的厚膜电极。解决问题的方式

[0017] 为了达到上述目的,根据本发明的厚膜电极包含一种烧结体,该烧结体含有导电粉和导电加强部件,所述导电粉与导电加强部件成为一体,其中所述导电加强部件为栅格形式,并且嵌入在主要含有导电粉的涂膜中。

[0018] 在根据本发明的厚膜电极中,导电加强部件具有由贱金属组成的芯体和由贵金属组成的表面。

[0019] 在根据本发明的厚膜电极中,至少导电加强部件的表面具有导电性。

[0020] 在根据本发明的厚膜电极中,构成导电加强部件的栅格的部分线从涂膜暴露在外。

[0021] 根据本发明的一种多层陶瓷电子器件包含陶瓷体、内电极和外电极,所述内电极嵌入在所述陶瓷体中,所述外电极安置在所述陶瓷体的表面上,并且所述内电极与所述外电极电连接,其中所述外电极包含一种烧结体,该烧结体含有导电粉和导电加强部件,所述导电粉与导电加强部件成为一体,并且所述导电加强部件为栅格形式,并且嵌入在主要含有导电粉的涂膜中。

[0022] 在根据本发明的多层陶瓷电子器件中,外电极具有厚膜电极的特征。

[0023] 在根据本发明的多层陶瓷电子器件中,将主要由导电粉组成的涂膜安置在陶瓷体的侧面上,以将其与内电极的一端电连接,所述导电加强部件为栅格形式,并且将导线形状的部件以将导电加强部件的栅格的部分线暴露于涂膜表面的方式嵌入在涂膜中。

[0024] 根据本发明的多层陶瓷电子器件还包含一种栅格构件,该栅格构件的表面由在焊接温度下熔化的金属组成,其中将所述栅格构件层压在外电极上以与外电极电连接。

[0025] 在根据本发明的多层陶瓷电子器件中,所述陶瓷体是一种由压电材料组成的压电元件体。

[0026] 优点

[0027] 根据上述结构,厚膜电极包含一种烧结体,该烧结体含有导电粉和导电加强部件,所述导电粉与导电加强部件成为一体,其中所述导电加强部件为栅格形式,并且嵌入在主要含有导电粉的涂膜中。因此,厚膜电极的机械强度得以改善。另外,即使涂膜破裂,也可以确保与导电加强部件的连接,并且获得具有满意耐久性的厚膜电极。

[0028] 此外,含有导电加强部件和导电粉的烧结体的连接不仅仅是通过接触,而且还通过由烧结造成的金属的强结合而确保的。因此,即使将器件长期至于高温和高湿下,也可以抑制导电性的劣化,并且可以改善耐湿性。

[0029] 另外,导电加强部件具有由贱金属组成的芯体和由贵金属组成的表面。因此,可以

抑制烧制中的贱金属的氧化并且改善导电加强部件与导电粉的结合性,从而进一步改善耐久性。

[0030] 此外,至少导电加强部件的表面具有导电性。因此,使用耐热非金属材料作为芯体,并且非金属材料的表面由贵金属材料组成。结果,可以确保耐热性并且改善耐久性。

[0031] 而且,构成导电加强部件的栅格的部分线从涂膜暴露在外。因此,可以抑制导电加强部件的破裂并且进一步改善耐久性。

[0032] 根据所述的多层陶瓷电子器件,外电极包含一种烧结体,该烧结体含有导电粉和导电加强部件,所述导电粉与导电加强部件成为一体,其中所述导电加强部件为栅格形式,并且嵌埋在主要含有导电粉的涂膜中。此外,所述外电极具有上述厚膜电极的特征。因而,即使当多层陶瓷电子器件在层积方向上重复微小的伸长和收缩时,也可以防止外电极的破裂,并且即使在施加高电场时也防止断路。因此,可以获得一种具有满意的耐久性和耐湿性的多层陶瓷电子器件如多层压电器件。

[0033] 外电极的加强改善了外电极的强度,因此防止了陶瓷体中裂缝的出现。此外,即使在内电极之间出现裂缝使涂膜破裂,通过导电加强部件也可以确保连接。

[0034] 所述器件还包含栅格构件,该栅格构件的表面由在焊接温度下熔化的金属组成,其中将所述栅格构件层压在外电极上以与外电极电连接。因此,栅格构件的表面在焊接温度下熔化,从而改善焊接性。

[0035] 附图简述

[0036] 图 1 是根据本发明一个实施方案的作为包含厚膜电极的多层陶瓷电子器件的多层压电器件的横截面图。

[0037] 图 2 是图 1 中 B 部分的放大图。

[0038] 图 3 是其中将导电图案安置在陶瓷片上的状态的平面图。

[0039] 图 4 是举例说明多层压电器件制造方法的一个实例的透视图。

[0040] 图 5 是根据第二实施方案的多层压电器件的局部放大图。

[0041] 图 6 是根据第三实施方案的多层压电器件的局部放大图。

[0042] 图 7 是举例说明已知电致伸缩器件的结构和问题的局部放大图。

[0043] 参考数字

[0044] 1 压电陶瓷体(陶瓷体)

[0045] 2 内电极

[0046] 3a, 3b 外电极(厚膜电极)

[0047] 5 涂膜(导电粉的烧结体)

[0048] 6 Ag 栅格(导电加强部件)

[0049] 9 导电构件(栅格构件)

[0050] 10 Ag 栅格(导电加强部件)

[0051] 实施本发明的最佳方式

[0052] 本发明的实施方案将基于附图进行描述。

[0053] 图 1 是根据本发明一个实施方案(第一实施方案)的作为包含厚膜电极的多层陶瓷电子器件的多层压电器件的示意性横截面图。

[0054] 该多层压电器件包含一个主要由锆酸铅·钛酸铅(以下称作“PZT”)组成的压

电陶瓷体 1 ; 嵌埋在压电陶瓷体 1 中多个内电极 2a ~ 2g, 这些内电极 2a ~ 2g 是平行的 ; 安置在压电陶瓷体 1 两端的厚膜外电极 3a 和 3b ; 和分别连接到外电极 3a 和 3b 的引线 4a 和 4b。

[0055] 在该多层压电器件中, 每个内电极 2a、2c、2e 和 2g 的一端与一个外电极 3a 电连接, 并且每个内电极 2b、2d 和 2f 的一端与另一外电极 3b 电连接。当分别通过引线 4a 和 4b 在外电极 3a 和外电极 3b 之间施加电压时, 由于纵向压电效应, 多层压电器件在箭头 A 的层积方向上微小伸长和收缩。

[0056] 图 2 是图 1 中 B 部分的放大图。外电极 3b 是根据本发明的厚膜电极。

[0057] 即, 外电极 3b 是由烧结体形成的, 其中起导电加强部件作用的 Ag 栅格 6 被完全嵌埋在由作为导电材料的 Ag 粉组成的涂膜 5 中, 形成单一结构。

[0058] 外电极 3a 与外电极 3b 具有相同的结构 ; 因此省略其描述。

[0059] 在第一实施方案中, Ag 栅格 6 被嵌埋在主要由 Ag 粉组成的涂膜 5 中, 形成单一结构, 然后进行烧制以形成外电极 3b。即使多层压电器件长期在箭头 A 的方向上重复微小的伸长和收缩, 从而产生例如如在压电陶瓷体 1 中的内电极 2d 和内电极 2e 之间的虚线所示的裂缝 30, 并且如图中 C 部分所示的使涂膜 5 破裂, 内电极 2 也通过具有加强效果的 Ag 栅格 6 与外电极 3b 电连接。以这种方式, 即使施加高电压, 也可以确保连接。

[0060] 此外, 可以确保 Ag 栅格 6 和涂膜 5 之间有足够的接触区域。因此, 抑制了在 Ag 栅格 6 和涂膜 5 之间界面处的分离。结果, 可以获得具有满意耐久性的多层压电器件。

[0061] 而且, Ag 栅格 6 不仅与涂膜 5 中 Ag 粉的烧结体接触, 而且通过烧制与烧结体强结合。因此, 即使将器件置于高温和高湿下, 也可以防止导电性的下降。此外, 还改善了耐湿性。

[0062] 下面将详细描述多层压电器件的制造方法。

[0063] 称取预定量的陶瓷原料, 如 Pb3O4、ZrO2 和 TiO2, 并且装入含有研磨介质如氧化锆球的球磨机中。例如, 将混合物混合、磨碎、煅烧, 以制备陶瓷粉。将有机粘合剂、分散剂和充当溶剂的水加到混合陶瓷粉中以形成浆液。然后, 通过刮刀方法制备主要由 PZT 组成的陶瓷生片 (以下简称“陶瓷片”)。

[0064] 例如, 如图 3 所示, 用于内电极的导电膏通过丝网印刷在陶瓷片 7 上形成具有凸起部分 8a 的导电图案 8, 该膏含有 Ag 和 Pd, Ag/Pd 的重量比率被调节为 70/30。

[0065] 如图 4 所示, 将预定数量 (例如 500 个) 的具有凸起部分 8a 的陶瓷片 7 以凸起部分 8a 交替安置的方式层压。将得到的层压结构体安置在各自不含导电图案 8 的陶瓷片之间, 形成层压体。如虚线所示, 外电极 3a 或外电极 3b 与每个另外的导电图案 8 电连接。随后, 将层压体加热到 500°C 或更低的温度以进行脱脂。然后, 将得到的层压体在 950°C ~ 1, 100°C 的温度烧制, 制备压电陶瓷体 1。

[0066] 将 Ag 膏涂覆在压电陶瓷体 1 的两端, 形成涂膜 5。将 Ag 栅格 6 完全嵌埋在每个涂膜 5 中。将涂膜 5 干燥, 然后在 700°C ~ 800°C 烧制。从而形成由烧结体形成的外电极 3a 和 3b, 其中 Ag 栅格 6 整个嵌埋在涂膜 5 中。结果, 制备出具有预定尺寸 (例如, 长 7mm, 宽 7mm, 厚 35mm) 的多层压电器件。

[0067] 图 5 是根据第二实施方案的多层压电器件的局部放大图。

[0068] 在第二实施方案中, 除了根据第一实施方案的结构外, 将栅格导电构件 9 层压在

外电极 3b 上并且点焊, 以与外电极 3b 电连接。

[0069] 具体而言, 导电构件 9 具有由 Al 等组成的芯体。导电构件的表面覆盖有在焊接温度下熔化的金属, 例如 Sn。

[0070] 导电构件 9 的表面在焊接温度下熔化, 因此除了第一实施方案中所述的效果外, 还改善了焊接性。

[0071] 即使 Ag 栅格 6 破裂, 也可以用导电构件 9 确保涂膜 5 的连接, 因此进一步改善耐久性。

[0072] 图 6 是根据第三实施方案的外电极 3b(厚膜电极) 的局部放大平面图。

[0073] 在第三实施方案中, 导电加强部件是由如第一和第二实施方案中的 Ag 栅格 10 形成的。所述 Ag 栅格 10 被嵌埋在涂膜 5 中。Ag 栅格 10 的栅格的至少部分线暴露于涂膜 5 的表面。

[0074] 由于 Ag 栅格 10 的栅格的至少部分线暴露于涂膜 5 的表面, Ag 栅格 10 的一端是自由端。结果, 抑制了 Ag 栅格 10 的破裂, 从而显著改善了耐久性。

[0075] 本发明不限于上述实施方案。在所述实施方案中, 考虑到耐湿性和焊接性, 导电加强部件是由 Ag 组成的。但是, 可以优选使用电阻率小于所述导电粉材料电阻率的材料。除 Ag 外, 还可以使用贵金属, 如 Pd、Au 或 Pt。备选地, 还可以使用具有更高强度的耐热贱金属材料, 如 Ni。

[0076] 此外, 优选芯体由具有满意耐热性的贱金属如 Ni、Ni 合金或 Cr 组成, 并且表面用抗氧化材料如氧化物玻璃或贵金属材料覆盖。在这种情况下, 氧化物玻璃和贵金属材料在烧制过程中扩散到导电粉中。另外, 如果抗氧化材料的耐热性差, 则抗氧化材料在烧制温度下泄漏出烧结体。

[0077] 此外, 优选导电加强部件的芯体由能够承受烧制温度以保持其形状的耐热陶瓷纤维或玻璃纤维组成, 并且导电加强部件的表面由上述导电金属材料中的任何一种组成。

[0078] 在第一至第三实施方案中, 采用的是其中将导电加强部件嵌埋在涂膜中的方法。但是, 可以采用这样一种方法, 该方法包括将导电加强部件置于涂膜上, 在导电加强部件上形成涂膜, 并且进行烧制。

[0079] 关于外电极上导电加强部件的位置, 外电极需要通过烧制而只与导电粉作为一个整体形成。除了如上述实施方案中的其中将导电加强部件嵌埋在涂膜中的结构外, 可以在其中导电加强部件暴露于表面的状态下进行烧制, 从而形成单一结构。

[0080] 在上述实施方案中, 多层压电器件被描述为多层陶瓷电子器件。本发明还可用于电阻器、用在中到高电压下的多层陶瓷电容器等。特别是在通过烧结制造的厚膜电极中, 电阻率高于构成厚膜电极的金属的电阻率。因此, 通过使用根据本发明的厚膜电极, 可以获得各种多层陶瓷电子器件, 每个均包含具有足够的可靠性不出现裂缝的低电阻外电极。

[0081] 实施例

[0082] 下面将描述本发明的具体实施例。

[0083] [ 样品制备 ]

[0084] ( 实施例 1 )

[0085] 制备导电膏, 该导电膏由含有 50 ~ 60 重量% 的平均粒子大小为  $2.0 \mu\text{m}$  的 Ag 粉的有机载体、0.1 ~ 7 重量% 的玻璃料和构成余量的乙基纤维素树脂 ( 粘合剂树脂 ) 和丁基

卡必醇（有机溶剂）组成。将导电膏涂覆在多层压电体的两侧表面上，所述的多层压电体含有内电极并且其长度为 7mm、宽度为 7mm 和厚度为 30mm，涂覆是使用金属掩模通过印刷进行的，以在多层压电体两个侧表面形成各自宽度为 4mm 并且厚度为 400  $\mu\text{m}$  的涂膜。将线直径为 100  $\mu\text{m}$  并且筛孔为 100 目的 Ni 栅格嵌埋在每个涂膜中，在炉中于 150°C 干燥 10 分钟，并且在大气中于 740°C 烧制，以在多层压电器件的每个侧表面上制备外电极（厚膜电极），其中 Ni 栅格完全嵌埋在每个涂膜中形成单一结构。

[0086] 将各自的线直径为 250  $\mu\text{m}$  并且覆盖有搪瓷的 Cu 引线用焊料焊接到外电极上，所述的焊料含有作为主要组分的 Sn、3 重量%的 Ag 和 0.5 重量%的 Cu，从而将引线连接到外电极上。在 80°C 的油中和 3kV/mm 的电压下进行极化处理，使其具有压电性能。接着，用烃清洁剂进行洗涤以制备实施例 1 的样品。

[0087] （实施例 2）

[0088] 以与实施例 1 相同的方法和程序，不同之处在于使用线直径为 100  $\mu\text{m}$  并且筛孔为 100 目的 Ag 栅格代替 Ni 栅格，形成外电极，其中将 Ag 栅格完全嵌埋在多层压电器件的两个侧表面中，形成单一结构。在引线连接后，赋予其压电性能，从而制备实施例 2 的样品。

[0089] （实施例 3）

[0090] 将与实施例 1 相同的 Ni 栅格用 Ag 电解电镀，以制备覆盖有各自厚度为 30  $\mu\text{m}$  的 Ag 膜的 Ni 栅格。

[0091] 然后，以与实施例 1 相同的方法和程序形成外电极，其中将镀 Ag 的 Ni 栅格嵌埋在多层压电器件的两个侧表面中，形成单一结构。在将引线连接到外电电极后，赋予其压电性能，从而制备实施例 3 的样品。

[0092] （实施例 4）

[0093] 以与实施例 1 相同的方法和程序，在长 7mm、宽 7mm 和厚 30mm 的多层压电器件的两个侧表面上形成宽度为 4mm 并且厚度为 400  $\mu\text{m}$  的涂膜。然后，将各自宽度为 5mm、线直径为 150  $\mu\text{m}$  并且筛孔为 40 目的 Ni 栅格，以栅格的至少部分线暴露于每个涂膜表面的方式嵌埋在涂膜中。将得到的器件在炉中于 150°C 干燥 10 分钟，并且在大气中于 740°C 烧制。从而，在多层压电器件的每个侧表面上形成外电极，其中 Ni 栅格的部分线暴露在表面上。在将引线连接到外电极后，赋予其压电性能，从而制备实施例 4 的样品。

[0094] （实施例 5）

[0095] 以与实施例 4 相同的方法和程序，不同之处在于使用宽度为 5mm、线直径为 150  $\mu\text{m}$  并且筛孔为 40 目的 Ag 栅格代替 Ni 栅格，形成外电极，其中 Ag 的部分栅格线暴露在涂膜表面上。在将引线连接到外电极后，赋予其压电性能，从而制备实施例 5 的样品。

[0096] （实施例 6）

[0097] 将与实施例 4 相同的 Ni 栅格用 Ag 电解电镀，以制备覆盖有各自厚度为 30  $\mu\text{m}$  的 Ag 膜的 Ni 栅格。

[0098] 然后，以与实施例 4 相同的方法和程序形成外电极，其中将镀 Ag 的 Ni 栅格嵌埋在多层压电器件的两个侧表面中，形成单一结构。在将引线连接外电极后，赋予其压电性能，从而制备实施例 6 的样品。

[0099] （实施例 7）

[0100] 将各自线直径为 100  $\mu\text{m}$  并且筛孔为 100 目的 Al 栅格用 Sn 电解电镀，以形成各自

覆盖有厚度为 30  $\mu\text{m}$  的 Sn 膜的 Al 栅格。

[0101] 以与实施例 4 相同的方法和程序,在多层压电器件的两个侧表面上形成厚度为 400  $\mu\text{m}$  的涂膜。然后,如实施例 6 那样将镀 Ag 的 Ni 栅格嵌埋在涂膜中。烧制得到的器件以形成外电极,其中将镀 Ag 的 Ni 栅格部分嵌埋以形成单一结构。将镀 Sn 的 Al 栅格点焊在外电极上,以将 Al 栅格连接到外电极表面上。在将引线连接到 Al 栅格后,赋予其压电性能,从而制备实施例 7 的样品。

[0102] (比较例 1)

[0103] 以与实施例 1 相同的方法和程序,通过使用金属掩模进行印刷,在长度为 7mm、宽度为 7mm 和厚度为 30mm 的多层压电器件两个侧表面上,形成宽度为 4mm 并且厚度为 400  $\mu\text{m}$  的涂膜。在连接引线后,赋予其压电性能,从而制备比较例 1 的样品。

[0104] (比较例 2)

[0105] 将线直径为 100  $\mu\text{m}$  并且筛孔为 100 目的 Ni 栅格置于比较例 1 样品的涂膜上。向其涂覆导电粘合剂并且干燥,以将涂膜与 Ni 栅格连接。然后,如实施例 1 那样赋予其压电性能,从而制备比较例 2 的样品。

[0106] [特性评估]

[0107] 评估得到的实施例和比较例样品的耐久性和耐湿性。

[0108] 耐久性评估如下:通过施加频率为 138Hz 并且电压为 200V 的三角波驱动实施例和比较例各自的样品。测量样品破裂所需的时间。

[0109] 耐湿性评估如下:将实施例和比较例各自的样品置于 85°C 的温度和 85% RH 的湿度 500 小时。在试验之前和之后,用阻抗分析仪 (Model 4192A, 由 Hewlett-Packard Development Company, L.P. 制造) 测量绝缘电阻 (IR)。根据等式 (1) 计算变化率  $z$  :

$$[0110] \quad z = \{(x-y)/y\} \times 100 \quad (1)$$

[0111] 其中  $x$  表示绝缘电阻 (IR) (500 小时后), 并且  $y$  表示绝缘电阻 (IR) 的初始值。

[0112] 此外,还评估实施例 6 和 7 以及比较例 2 的焊接性。

[0113] 焊接性评估如下:使用含有 25 重量%松香的异丙醇作为助焊剂。将实施例 6 和 7 以及比较例 2 的每种样品在 250°C 的焊料浴中浸渍 2 秒,该焊料浴含有作为主要组分的 Sn、3 重量%的 Al 和 0.5 重量%的 Cu。计算每种外电极的电极表面的焊料覆盖率。

[0114] 表 1 显示了实施例和比较例每个的外电极 (厚膜电极) 的结构、驱动时间、绝缘电阻 (IR) 的变化率以及焊料覆盖率。

[0115] [表 1]

[0116]

	外电极（厚膜电极）的结构	驱动时间 (hr)	绝缘电阻的变化率 (IR) (%)	焊料覆盖率 (%)
实施例	1 集成的烧结体, 其中 Ni 栅格被完全嵌埋	0.5	2	-
	2 集成的烧结体, 其中 Ag 栅格被完全嵌埋	2	5	-
	3 集成的烧结体, 其中镀 Ag 的 Ni 栅格被完全嵌埋	31	-3	-
	4 集成的烧结体, 其中 Ni 栅格在表面部分暴露	65	2	-
	5 集成的烧结体, 其中 Ag 栅格在表面部分暴露	$\geq 300$	-1	-
	6 集成的烧结体, 其中镀 Ag 的 Ni 栅格在表面部分暴露	$\geq 300$	1	90
	7 附着有 Al 栅格的集成烧结体, 其中镀 Ag 的 Ni 栅格在表面部分暴露	$\geq 300$	3	98
比较例	1 具有涂膜的烧结体	0 (极化时破裂)	-2	-
	2 具有涂膜、具有 Ni 栅格的烧结体	0.3	75	35

[0117] 如从表 1 清楚的是, 在比较例 1 中, 外电极只由涂膜形成。因此, 样品在极化时破裂, 导致连接失败。因此, 驱动时间为“0”。

[0118] 在比较例 2 中,样品在 0.3 小时破裂,导致连接失败。另外,绝缘电阻 (IR) 的变化率高达 75%。焊料覆盖率低至 35%。因此,证实了耐久性、耐湿性和焊接性中任何一项下降。

[0119] 据信,样品在 0.3 小时的短时间破裂的原因在于,由于每个 Ni 栅格仅是用粘合剂与相应的涂膜结合,应力集中在每个 Ni 栅格和相应涂膜之间的界面上,使每个 Ni 栅格与相应的涂膜分离。此外,据信 75% 的大绝缘电阻 (IR) 变化率的原因在于,由于连接仅是通过导电粘合剂和 Ag 粉之间的接触而实现的,即由于金属材料没有结合,连接性下降。

[0120] 相反,在实施例 1 和 2 中,每个外电极都是烧结体,在烧结体中 Ni 栅格或 Ag 栅格被完全嵌埋以形成单一结构。因此,与比较例 2 相比,每个涂膜与相应 Ni 栅格或 Ag 栅格之间的接触面积增加,并且由于外电极的加强而延长驱动时间。即,耐久性得到改善。此外,连接不仅是通过如比较例 1 的接触,而且还通过金属的结合而实现。因此,绝缘电阻 (IR) 的变化率被抑制到 2% 或 5%。即,耐湿性也得到改善。

[0121] 在实施例 3 中,每个 Ni 栅格均覆盖有 Ag 膜;因此,在烧制中每个 Ni 栅格的氧化被抑制,从而改善了每个涂膜与相应 Ni 栅格之间的结合性。此外,Ni 具有高于 Ag 的强度;因此,驱动时间长达 31 小时。即,耐久性得到改善。类似于实施例 1,连接是通过金属的结合实现的。因此,绝缘电阻 (IR) 的变化率被抑制到 -3%。即,可以获得满意的耐湿性。

[0122] 在实施例 4 中,每个 Ni 栅格的至少部分线暴露于相应涂膜的表面。因此,抑制了每个 Ni 栅格的破裂。结果,证实了驱动时间为 65 小时,并且绝缘电阻 (IR) 的变化率低到 -1%。

[0123] 在实施例 5 中,每个 Ag 栅格的至少部分线暴露于相应涂膜的表面。此外,使用的是抗氧化性比 Ni 栅格更满意的 Ag 栅格。因此,即使在驱动样品 300 小时时,样品也不破裂。绝缘电阻 (IR) 的变化率低到 -1%。

[0124] 在实施例 6 中,每个 Ni 栅格的至少部分线暴露于相应涂膜的表面。此外,每个 Ni 栅格覆盖有具有满意抗氧化性的 Ag 膜。因此,抑制了每个 Ni 栅格的破裂。据证实,即使驱动样品 300 小时,样品也不破裂,并且绝缘电阻 (IR) 的变化率也低到 1%。而且,如上所述,由于抑制了每个 Ni 栅格的氧化,获得良好的焊料覆盖率,为 90%。

[0125] 在实施例 7 中,每个镀 Sn 的 Al 栅格均结合到每个外电极的表面,其中如实施例 6 所述,每个镀 Ag 的 Ni 栅格都是部分嵌埋的。Sn 在焊接温度 (250°C) 熔化。因此,获得更满意的焊料覆盖率,为 98%。

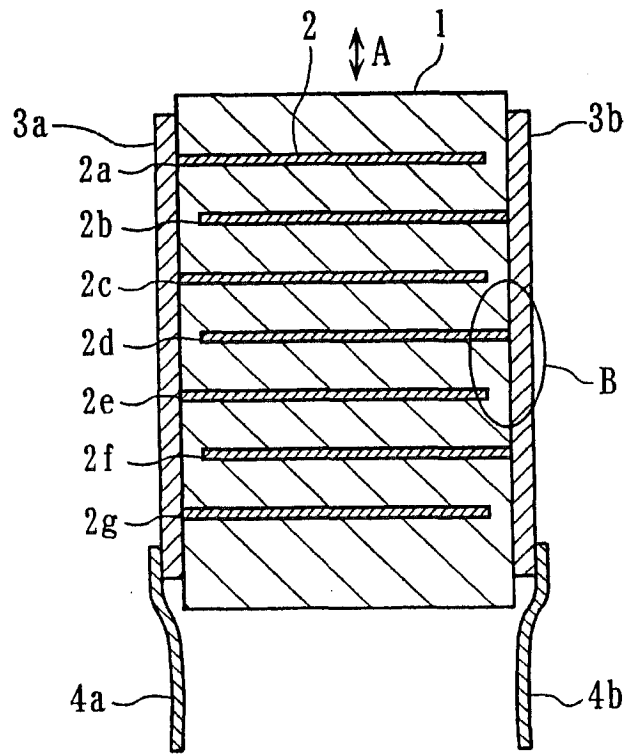


图 1

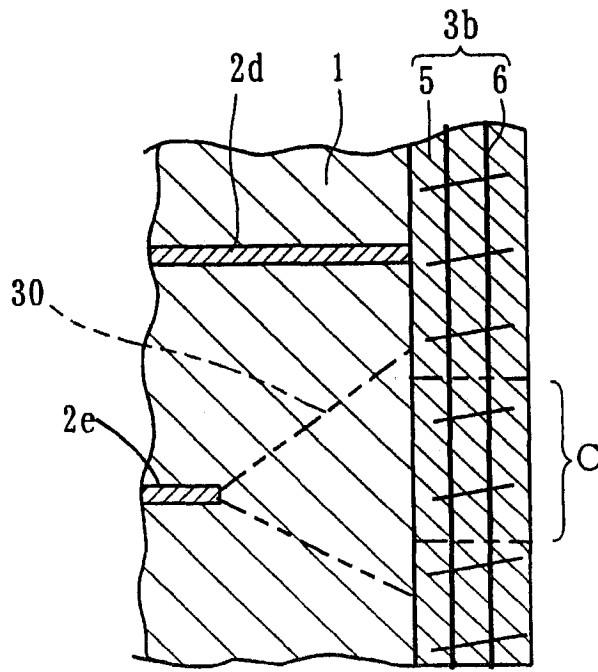


图 2

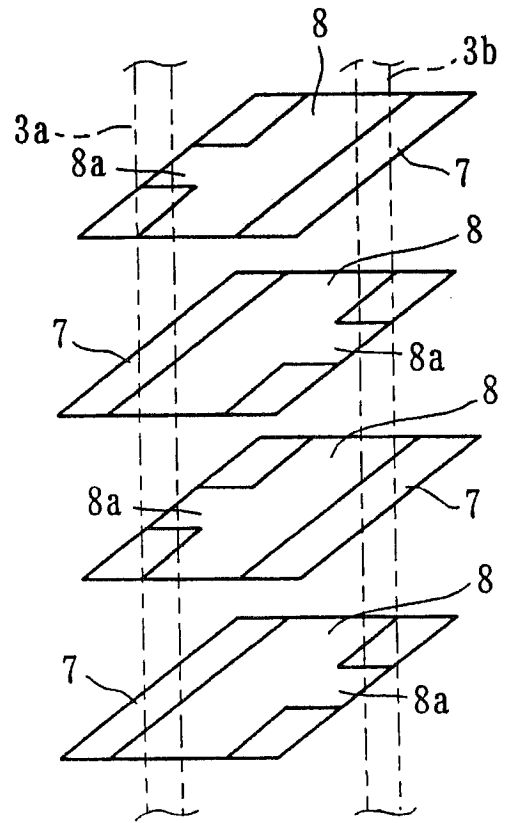


图 4

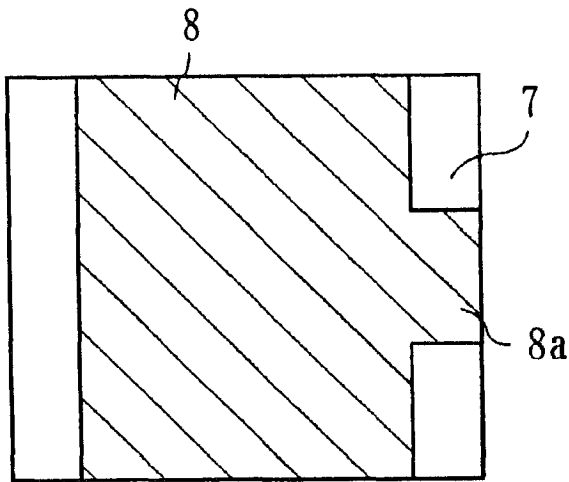


图 3

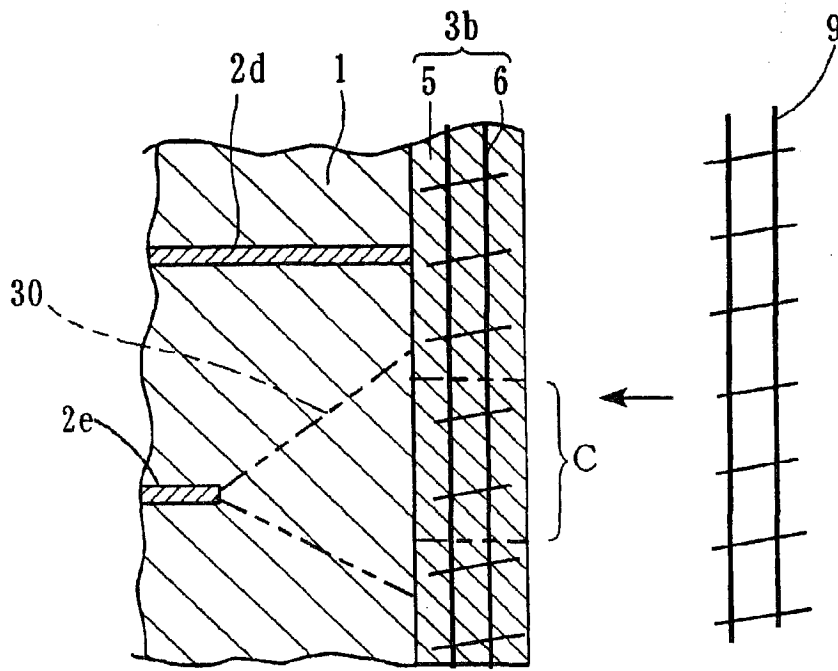


图 5

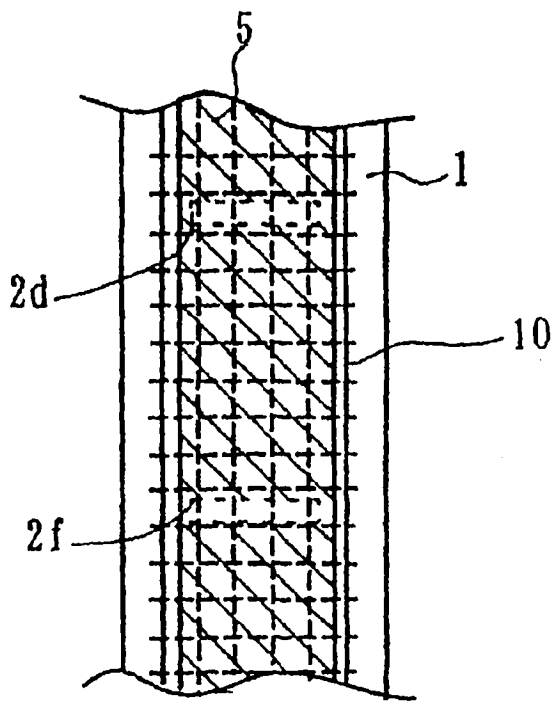


图 6

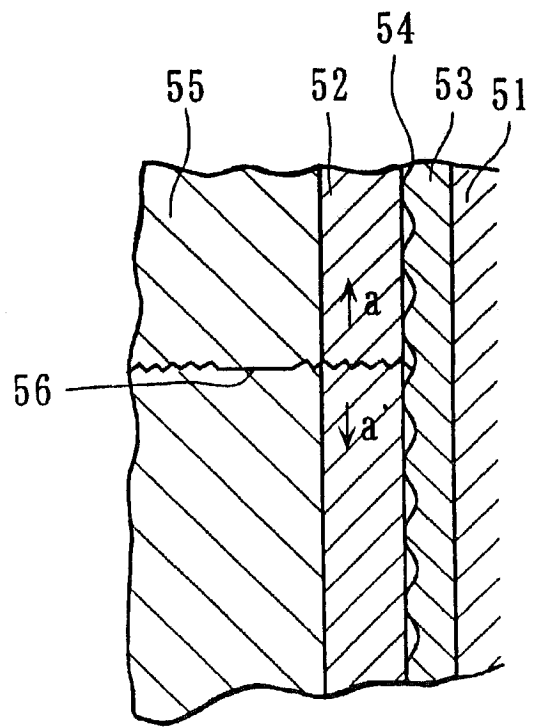


图 7