

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2010年4月1日(01.04.2010)

PCT

(10) 国際公開番号
WO 2010/035671 A1

- (51) 国際特許分類:
G01T 1/24 (2006.01) H01L 31/09 (2006.01)
H01L 27/14 (2006.01) H04N 5/32 (2006.01)
- (21) 国際出願番号: PCT/JP2009/066170
- (22) 国際出願日: 2009年9月16日(16.09.2009)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2008-243816 2008年9月24日(24.09.2008) JP
- (71) 出願人 (米国を除く全ての指定国について): 株式会社 東芝 (KABUSHIKI KAISHA TOSHIBA) [JP/JP]; 〒1058001 東京都港区芝浦一丁目1番1号 Tokyo (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 中尾 英之 (NAKAO, Hideyuki) [JP/JP]; 〒1058001 東京都港区芝浦一丁目1番1号 株式会社 東芝 知的財産部内 Tokyo (JP). 原 雄二郎 (HARA, Yujiro) [JP/JP]; 〒1058001 東京都港区芝浦一丁目1番1号 株式会社 東芝 知的財産部内 Tokyo (JP).
- (74) 代理人: 吉武 賢次, 外 (YOSHITAKE, Kenji et al.); 〒1000005 東京都千代田区丸の内三丁目2

番3号 富士ビル323号 協和特許法律事務所 Tokyo (JP).

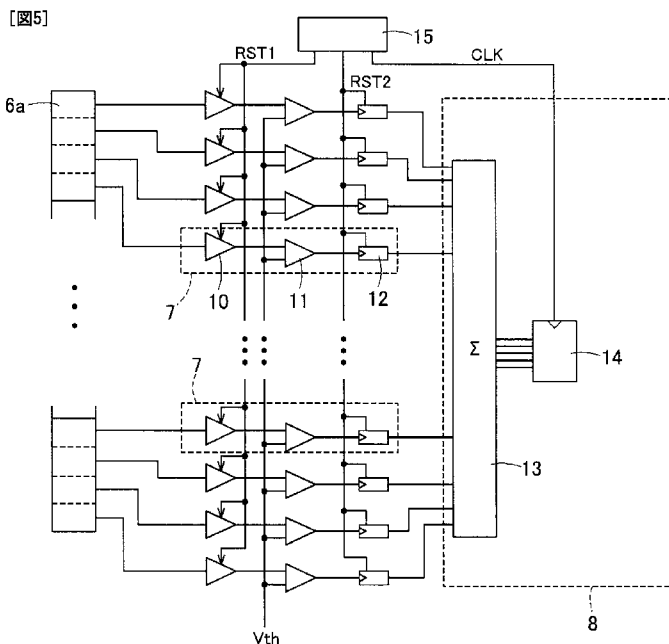
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告 (条約第21条(3))

(54) Title: X-RAY DETECTOR

(54) 発明の名称: X線検出器



(57) Abstract: Disclosed is an X-ray detector capable of reducing a detection circuit scale and enlarging the number of divided pixels per pixel. The X-ray detector comprises: a conversion layer (1) for converting an X-ray into a charge signal, first to m-th sub-pixel electrodes (5) provided to cause one pixel region to correspond individually to sub-pixel regions (4) divided from one pixel region into an m-number (m designates an integer of 2 or more); a k-th amplifier (10) for converting the charge signal which has been fed thereto through the k-th sub-pixel electrode (k designates an integer satisfying the ranges of $1 \leq k \leq m$), into a voltage signal, thereby to output the voltage signal; a k-th comparator (11) for comparing the voltage signal outputted from the k-th amplifier and the voltage value of a reference voltage signal (V_{th}), thereby to output comparison results; a k-th flip-flop (12) for holding and outputting the comparison result outputted from the k-th comparator; and a calculation unit (8) for adding and counting the comparison results outputted from the first to m-th flip-flops.

(57) 要約: [課題] 検出回路規模を低減し、1画素当たりの分割画素数を大きくできるX線検出器を提供する。

[続葉有]

WO 2010/035671 A1



〔解決手段〕 X線を電荷信号に変換する変換層1と、1画素領域をm個（mは2以上の整数）に分割したサブ画素領域4にそれぞれ対応するように設けられた第1～第mのサブ画素電極5と、前記第kのサブ画素電極（kは $1 \leq k \leq m$ を満たす整数）を介して与えられた前記電荷信号を電圧信号に変換して出力する第kの増幅器10と、前記第kの増幅器から出力される前記電圧信号と基準電圧信号 V_{th} との電圧値を比較し、比較結果を出力する第kの比較器11と、前記第kの比較器から出力される前記比較結果を保持して出力する第kのフリップフロップ12と、前記第1～第mのフリップフロップから出力される前記比較結果を加算してカウントする算出部8と、を備える。

明 細 書

発明の名称： X線検出器

技術分野

[0001] 本発明は、X線検出器に関するものである。

背景技術

[0002] 近年、X線コンピュータトモグラフィー（X線CT）は、空間分解能や撮影時間の改善により、呼吸器系や消化器系だけでなく、心臓を含めた循環器系や脳の断層診断にも用いられている。

[0003] 現在のX線CT用X線検出器では、シンチレータによりX線を可視光に変換し、その可視光をフォトダイオードに入射して電荷を生成している。この電荷は検出回路のチャージアンプに送られ、電荷量として検出される。このようなX線の検出方法は電荷積分方式と呼ばれている。この検出方法はアナログ的で、かつノイズが発生しやすい方式である。そのため、所望のS/N比を得るためには、X線照射線量を大きくする必要がある。

[0004] 電荷積分方式以外のX線検出方法として、検出器に入射したX線のフォトン数を計測するフォトンカウンティング方式が提案されている。この検出方法は、デジタル的な計測方法であり、ノイズを少なくすることが出来るため、X線照射線量を少なくすることが出来る。

[0005] しかし、このフォトンカウンティング方式は、X線の入射線量が高い場合、フォトンを経時的に個々に分離することができず、フォトンの数え落としが発生していた。X線フォトン1個を分離してカウントできる最小周期として0.1 μ sec $\sim$ 2 μ sec程度は必要となるため、毎秒2000フレーム程度の速度で画像データを検出している医用X線CTにおいては、1フレーム時間内に必要な信号レベルが得られない、という問題があった。

[0006] この問題を解決するため、放射線画像の1画素を複数個に分割し、分割画素毎にX線センサでフォトンを検出し、検出したフォトン数をカウントし、分割画素毎のカウント値を加算して1画素分のデータを得る放射線像撮像装

置が提案されている（例えば特許文献 1 参照）。

[0007] このように 1 画素あたりのフォトン数を複数個の X 線センサで分割して検出することで、各 X 線センサに入射する X 線線量を低くすることができ、フォトン数のえ落としを抑制することが出来る。また、分割画素毎にフォトン数をカウントした場合、分割画素毎のカウント値をそのまま用いることで、空間分解能を向上させたデータが得られる。

[0008] このような従来の放射線像撮像装置では、分割画素が 1 次元的に配列している構成をとっており、画素から検出回路への配線引き出しが容易なので、検出回路も画素を構成する X 線変換膜とは別の場所に配置することができる。そのため、検出回路のスペースには制約が少なく、分割画素毎にカウンタを用いてフォトン数をカウントし、各カウンタのカウント値を加算するという構成をとっても問題は無い。

[0009] しかし、分割画素が 2 次元的に配列している場合は、画素からの配線引き出しが困難になり、画素を構成する X 線変換膜と回路が構成されている基板とは積層構造になり、両者の間は画素毎にバンプなどで接続されることになる。このような構成では、各画素に必要な検出回路に割けるスペースは各画素の面積と等しくなる。

[0010] そのため、従来の放射線像撮像装置のように、分割画素毎にカウンタを用いてフォトン数をカウントし、各カウント値を加算するという回路面積が大きな構成をとることは困難であり、検出回路を形成するスペースを確保するために、1 画素当たりの分割数を大きくできないという問題があった。

先行技術文献

特許文献

[0011] 特許文献 1：特開平 9－5 4 4 5 号公報

発明の概要

発明が解決しようとする課題

[0012] 本発明は検出回路規模を低減し、1 画素当たりの分割画素数を大きくでき

るX線検出器を提供することを目的とする。

課題を解決するための手段

[0013] 本発明の一態様によるX線検出器は、X線を電荷信号に変換する変換層と、前記変換層の第1面に設けられた電極と、前記変換層の前記第1面とは反対の第2面に、2次元マトリクス状に複数設定された画素領域をそれぞれ m 個（ m は2以上の整数）に分割したサブ画素領域にそれぞれ対応するように設けられた第1～第 m のサブ画素電極と、前記第 k のサブ画素電極（ k は $1 \leq k \leq m$ の範囲における連続する整数）を介して前記電荷信号が与えられ、与えられた電荷信号を電圧信号に変換して出力する第 k の増幅器と、前記第 k の増幅器から出力される前記電圧信号と基準電圧信号とが与えられ、前記電圧信号と前記基準電圧信号との電圧値を比較し、比較結果を出力する第 k の比較器と、前記第 k の比較器から出力される前記比較結果を保持して出力する第 k のフリップフロップと、前記第1～第 m のフリップフロップから出力される前記比較結果を加算してカウントする算出部と、を備えるものである。

[0014] 本発明の一態様によるX線検出器は、X線を電荷信号に変換する変換層と、前記変換層の第1面に設けられた電極と、前記変換層の前記第1面とは反対の第2面に、2次元マトリクス状に複数設定された画素領域をそれぞれ m 個（ m は2以上の整数）に分割した第1～第 m のサブ画素領域にそれぞれ対応するように設けられた第1～第 m のサブ画素電極と、前記第 k のサブ画素電極（ k は $1 \leq k \leq m$ の範囲における連続する整数）を介して前記電荷信号が与えられ、与えられた電荷信号を電圧信号に変換して出力する第 k の増幅器と、前記第 k の増幅器から出力される前記電圧信号と基準電圧信号とが与えられ、前記電圧信号と前記基準電圧信号との電圧値を比較し、比較結果を出力する第 k の比較器と、前記第 k の比較器から出力される前記比較結果を保持して出力する第 k のフリップフロップと、それぞれ、互いに隣接する2つの前記サブ画素領域に対応する2つの前記比較器から出力される前記比較結果が与えられ、前記2つの比較器から出力される前記比較結果が同じタイ

ミングでハイレベルになった場合に検出信号を出力する複数の同時入射検出部と、対応する前記同時入射検出部から出力される前記検出信号を保持して出力する複数の第 $m+1$ のフリップフロップと、前記第 $1 \sim m$ のフリップフロップから出力される前記比較結果を加算し、前記複数の第 $m+1$ のフリップフロップから出力される前記検出信号を減算し、計算結果を出力する加減算回路と、前記加減算回路から出力される前記計算結果をカウントするカウンタと、を備えるものである。

- [0015] 本発明の一態様によるX線検出器は、X線を電荷信号に変換する変換層と、前記変換層の第1面に設けられた電極と、前記変換層の前記第1面とは反対の第2面に、2次元マトリクス状に複数設定された画素領域をそれぞれ m 個（ m は2以上の整数）に分割したサブ画素領域にそれぞれ対応するように設けられた第 $1 \sim m$ のサブ画素電極と、前記第 k のサブ画素電極（ k は $1 \leq k \leq m$ の範囲における連続する整数）を介して前記電荷信号が与えられ、与えられた電荷信号を電圧信号に変換して出力する第 k の増幅器と、前記第 k の増幅器から出力される前記電圧信号及び第 j の基準電圧信号（ j は $1 \leq j \leq n$ の範囲における連続する整数であり、 n は2以上の整数）が与えられ、前記電圧信号と前記第 j の基準電圧信号との電圧値を比較し、比較結果を出力する第 k の比較器を含む第 j の比較器群と、前記第 j の比較器群に含まれる前記第 k の比較器から出力される前記比較結果を保持して出力する第 k のフリップフロップを含む第 j のフリップフロップ群と、前記第 j のフリップフロップ群に含まれる前記第 $1 \sim m$ のフリップフロップから出力される前記比較結果を加算してカウントする第 j の算出部と、を備えるものである。

発明の効果

- [0016] 本発明によれば、検出回路規模を低減し、1画素当たりの分割画素数を大きくできる。

図面の簡単な説明

- [0017] [図1]本発明の第1の実施形態に係るX線検出器の外観図である。

[図2] 同第 1 の実施形態に係る X 線検出器における電極の概略構成図である。

[図3] 同第 1 の実施形態に係る X 線検出器の縦断面図である。

[図4] 同第 1 の実施形態に係る X 線検出器の検出回路の概略構成図である。

[図5] 同第 1 の実施形態に係る検出回路の変換部及び算出部の概略構成図である。

[図6] 同第 1 の実施形態に係る検出回路の動作を示すタイミングチャートである。

[図7] 本発明の第 2 の実施形態に係る X 線検出器における検出回路の概略構成図である。

[図8] 本発明の第 3 の実施形態に係る X 線検出器における検出回路の概略構成図である。

[図9] 同第 3 の実施形態に係る X 線検出器における同時入射検出部の概略構成図である。

[図10] 変形例による検出回路の概略構成図である。

発明を実施するための形態

[0018] 以下、本発明の実施の形態による X 線検出器を図面に基づいて説明する。

[0019] (第 1 の実施形態) 図 1 は本発明の第 1 の実施形態に係る X 線検出器の外観斜視図である。X 線検出器は、入射した X 線を電荷に変換する変換層 1 と、その電荷による電圧パルスのカウントする検出回路が形成されている回路基板 2 と、を備える。

[0020] 本実施形態では、変換層 1 として単結晶 CdTe を用いている。また、回路基板 2 はシリコン基板であり、CMOS 技術を用いて検出回路が形成されている。

[0021] 変換層 1 の X 線入射側と検出回路側の両面にはそれぞれ電極が設けられている。図 2 (a) に示すように、変換層 1 の X 線入射側には全画素に共通した電極 3 が設けられている。

[0022] また、図 2 (b) に示すように、変換層 1 の検出回路側は、1 画素分の領域 (単位画素領域) 4 が 2 次元マトリクス状に複数設定され、各単位画素領

域 4 は複数のサブ画素領域に分割され、各サブ画素領域に対応するようにサブ画素電極 5 が設けられている。本実施形態では、1 画素分の領域 4 を縦 4 分割、横 4 分割の 16 個のサブ画素領域に分割している。

[0023] 例えば、1 画素は 1 mm 角、サブ画素電極 5 は 200 μ m 角、サブ画素電極 5 間のスペースは 50 μ m となる。

[0024] 図 3 に X 線検出器の縦断面を示す。変換層 1 の検出回路（回路基板 2）側に設けられたサブ画素電極 5 はバンプ 6 により検出回路（回路基板 2）と接続されている。変換層 1 の両面に設けられた電極 3 とサブ画素電極 5 との間には電位差が設定されている。変換層 1 に X 線が入射すると、変換層 1 内で複数の電子（電荷）が発生する。変換層 1 内で発生した電荷は、電極 3、サブ画素電極 5 間の電界により検出回路（回路基板 2）側へ移動し、検出回路でパルス波形を形成することで、X 線のフォトンが入射したことが検知される。

[0025] 図 4 に回路基板 2 に形成された検出回路の概略構成を示す。図 4 は 1 画素分の領域に対応する検出回路を示しており、図 3 のバンプ 6 を形成する電極 6 a が縦 4 個、横 4 個の計 16 個設けられている。また、各々の電極 6 a の近傍には、変換層 1 で生じた電荷を電圧に変換する変換部 7 が設けられている。

[0026] また、16 個の変換部 7 の出力が与えられ、16 個のサブ画素の X 線フォトン数を加算し、1 フレーム期間内の X 線フォトンの総数をカウントする算出部 8 が設けられている。

[0027] 図 5 に変換部 7 及び算出部 8 の概略構成を示す。変換部 7 はプリアンプ 10、コンパレータ 11、及びフリップフロップ 12 を有する。変換層 1 内で発生した電子（電荷信号）はサブ画素電極 5、電極 6 a（バンプ 6）を介してプリアンプ 10 に入力し、電圧値に変換される。

[0028] コンパレータ 11 は、プリアンプ 10 から出力される電圧値と基準電圧 V_{th} とが与えられ、プリアンプ 10 の出力電圧値が閾値電圧 V_{th} を超えている間に High レベルとなる信号を出力する。

- [0029] コンパレータ 11 の出力はフリップフロップ 12 に与えられ、コンパレータ 11 の出力値の立ち上がりで、フリップフロップ 12 の保持及び出力する値が High レベルになる。
- [0030] 算出部 8 は加算回路 13 及びカウンタ 14 を有する。加算回路 13 は 16 個の変換部 7（フリップフロップ 12）の出力が与えられ、出力値が High になっている個数を計測し、計測値を出力する。本実施形態ではサブ画素電極 5 が 16 個あり、それに対応する変換部 7（フリップフロップ 12）も 16 個あるため、加算回路 13 の出力は 5 ビットのデジタル信号となる。
- [0031] カウンタ 14 は、加算回路 13 の出力が与えられ、加算回路 13 の出力をカウントする。
- [0032] 制御回路 15 は、プリアンプ 10 内の積分コンデンサ（図示せず）及びフリップフロップ 12 にリセット信号 RST1、RST2 を出力し、一定周期（例えば 100 ns）でリセットする。また、制御回路 15 は、リセット信号 RST1、RST2 と同じ一定周期で、かつリセット信号 RST を出力する所定時間前に、クロック信号 CLK をカウンタ 14 へ出力する。なお、この所定時間は極めて短い時間とし、制御回路 15 はクロック信号 CLK を一定周期（リセット周期）の終了直前に出力する。
- [0033] これにより、サブ画素に入射する X 線フォトンのうち、プリアンプ 10 出力が基準電圧 V_{th} を超えるものの個数が、一定周期ごとに加算回路 13 で計測される。また、加算回路 13 の出力が一定周期ごとにカウンタ 14 でカウントされる。
- [0034] 制御回路 15 は回路基板 2 内に設けてもよく、また X 線検出器外に設けた外部回路としてもよい。基準電圧 V_{th} は制御回路 15 から出力するようにしてもよい。
- [0035] 検出回路の動作を図 6 に示すタイミングチャートを用いて説明する。ここでは、説明の便宜上、変換部 7 の個数を 4 つとする。図 6 は 4 つの変換部 7 の各々のプリアンプ 10a ~ 10d の出力及びフリップフロップ 12a ~ 12d の出力と、加算回路 13 の出力と、カウンタ 14 の出力と、を示す。

- [0036] X線が変換層1に入射し、発生した電荷信号がサブ画素電極5を介してプリアンプに入力されると、図6に示すように、プリアンプ10a~10dの出力は電荷信号の電荷量に比例した電圧値を示す。プリアンプは積分アンプで構成されており、周期T内で電荷量に比例した電圧値を示すと、その電圧値を維持する。
- [0037] プリアンプ10a~10dの出力が、基準（閾値）電圧 V_{th} より大きくなると、次段のコンパレータ11出力がLowレベルからHighレベルになり、これに伴い、図6に示すように、フリップフロップ12a~12dの出力がLowレベルからHighレベルに変わる。
- [0038] 周期Tの終了時点での加算回路13の出力値から、Highレベルになっているフリップフロップの数、すなわちX線フォトンが入射したサブ画素電極の数がわかる。周期Tの終了直前にカウンタ14にクロック信号CLKが与えられ、加算回路13の出力値がカウントされる。
- [0039] 周期Tが終了すると、制御回路15から出力されるリセット信号RST1により、プリアンプ10a~10dの積分アンプのコンデンサが放電され、プリアンプ10a~10dの出力は0Vになる。また、リセット信号RST2によりフリップフロップ12a~12dもリセットされ、フリップフロップ12a~12dの出力はLowレベルになる。
- [0040] 例えば、図6に示すように、n番目（nは自然数）の周期 T_n では3つのフリップフロップ12a、12b、12dの出力がHighレベルとなり、周期 T_n の終了直前に加算回路13の出力値3がカウンタ14でカウントされる。これにより、周期 T_{n+1} でのカウンタ14の値（ X_{n+1} ）は周期 T_n でのカウンタ14の値（ X_n ）に3を加えたものとなる。
- [0041] 周期 T_n が終了すると、プリアンプ10a~10dの出力は0Vになり、フリップフロップ12a~12dの出力はLowレベルになる。
- [0042] 周期 T_{n+1} では2つのフリップフロップ12a、12cの出力がHighレベルとなり、周期 T_{n+1} の終了直前に加算回路13の出力値2がカウンタ14でカウントされる。これにより、周期 T_{n+2} でのカウンタ14の値（ X_{n+2} ）

は周期 T_{n+1} でのカウンタ 14 の値 (X_{n+1}) に 2 を加えたものとなる。

[0043] 周期 T_{n+1} が終了すると、プリアンプ 10a ~ 10d の出力は 0V になり、フリップフロップ 12a ~ 12d の出力は Low レベルになる。

[0044] 本実施形態のように 16 個のサブ画素電極 5、変換部 7 で X 線を検出する場合、リセット周期 T を 100 ns とすると、毎秒 2000 フレーム (1 フレームあたり $5 \times 10^{-4}\text{ s}$) の撮影条件で、フォトン数として 80000 カウントまで計測が可能となる。例えば、一般に医用 X 線 CT では 16384 カウント程度の計測が求められており、本実施形態により医用 X 線 CT で必要な信号数が得られることがわかる。

[0045] 本実施形態では、サブ画素電極で生成された電荷により発生する電圧パルス の数を 1 画素分加算してから 1 つのカウンタでカウントしている。つまり複数のサブ画素に分割される 1 画素あたりにカウンタの数を 1 つにできるので、検出回路の回路規模を削減でき、サブ画素の分割数の制約が緩和され、サブ画素を 2 次元配列等にして分割数を大きくすることができる。

[0046] (第 2 の実施形態) 本発明の第 2 の実施形態に係る X 線検出器について説明する。検出回路の算出部 8 以外の変換層 1、電極 3、サブ画素電極 5、変換部 7 は上記第 1 の実施形態 (図 1 ~ 図 4 参照) と同様であるため、説明を省略する。

[0047] 図 7 に本実施形態に係る X 線検出器における検出回路の概略構成を示す。算出部 8 はマルチプレクサ 16 及びカウンタ 14 を有する。各変換部 7 のフリップフロップ 12 の出力はマルチプレクサ 16 に入力される。

[0048] 制御回路 15 は、リセット周期が終了する (リセット信号 $RST1$ 、 $RST2$ を出力する) 所定時間前に、マルチプレクサ 16 へ制御信号 $Ctrl$ を出力し、カウンタ 14 へクロック信号 CLK を出力する。

[0049] マルチプレクサ 16 は、制御信号 $Ctrl$ に基づいて、各変換部 7 のフリップフロップ 12 の出力を順次読み出してカウンタ 14 へ出力する。マルチプレクサ 16 はリセット周期が終了する前 (制御回路 15 がリセット信号 $RST1$ 、 $RST2$ を出力する前) に、すべての変換部 7 のフリップフロップ

１２の出力を読み出してカウンタ１４へ出力する。

[0050] カウンタ１４はクロック信号ＣＬＫに基づいて、マルチプレクサ１６の出力をカウントする。

[0051] このように、一定周期毎にサブ画素に対応するフリップフロップ１２の出力を順次読み出して、カウンタ１４で順次カウントすることでも、一定周期内に各サブ画素に入射したＸ線フォトンの総数を計測することができる。従って、本実施形態のように算出部８に加算回路でなくマルチプレクサ１６を設けるようにしても、上記第１の実施形態と同様の効果を得ることができる。

[0052] （第３の実施形態）本発明の第３の実施形態に係るＸ線検出器について説明する。検出回路以外の変換層１、電極３、サブ画素電極５、変換部７は上記第１の実施形態（図１～図４参照）と同様であるため、説明を省略する。

[0053] 互いに隣接したサブ画素電極間にＸ線フォトンが入射すると、両方のサブ画素電極へ電荷信号が流れ込み、フォトン数の二重数えが発生する。１画素の分割数（サブ画素数）を大きくしていくと、この現象が生じる隣接サブ画素電極の境界領域が増えて、二重数えが頻発するおそれがある。

[0054] 本実施形態によるＸ線検出器は、隣接した２つのサブ画素電極で同時に電荷信号が発生することを検出し、その場合は１画素あたりのカウント数を１つ減じることで、二重数えによるＸ線フォトンのカウント数の変動を抑制するものである。

[0055] 図８に本実施形態に係るＸ線検出器における検出回路の概略構成を示す。検出回路は各サブ画素電極に対応する複数の変換部７、算出部８、同時入射検出部１７、及びフリップフロップ１８を有する。変換部７は上記第１の実施形態と同様にプリアンプ１０、コンパレータ１１、及びフリップフロップ１２を有する。

[0056] 同時入射検出部１７は、互いに隣接するサブ画素電極Ａ、Ｂに対応するコンパレータ１１ａ、１１ｂの出力が同じタイミングでＨｉｇｈレベルになった場合にＨｉｇｈレベルとなる検出信号を出力する。

- [0057] 同時入射検出部 17 から出力される検出信号はフリップフロップ 18 で保持され、算出部 8 へ出力される。
- [0058] 制御回路 15 は一定周期で、プリアンプ 10 内の積分コンデンサへリセット信号 RST1 を、フリップフロップ 12 及び 18 へリセット信号 RST2 を、同時入射検出部 17 へリセット信号 RST3 を出力し、これらをリセットする。
- [0059] また、制御回路 15 は、リセット信号 RST1～3 と同じ一定周期で、かつリセット信号 RST1～3 を出力する所定時間前に、クロック信号 CLK を算出部 8 へ出力する。
- [0060] 図 9 に同時入射検出部 17 の回路構成の一例を示す。同時入射検出部 17 は XOR ゲート 21、フリップフロップ 22、AND ゲート 23、24 を有する。
- [0061] XOR ゲート 21 はコンパレータ 11a、11b の出力が与えられ、コンパレータ 11a、11b の出力が異なるタイミングで High レベルになる時、すなわち互いに隣接するサブ画素電極 A、B の両方に異なるタイミングで X 線フォトンが入射した時に、パルス信号を出力する。
- [0062] フリップフロップ 22 は XOR ゲートから出力されるパルス信号をクロックとする。このフリップフロップ 22 は一定周期（リセット周期）毎に制御回路 15 から出力されるリセット信号 RST3 により High レベルを保持するようにセットされ、クロックが入力すると Low レベルを保持する。
- [0063] AND ゲート 23 はコンパレータ 11a、11b の出力が与えられ、コンパレータ 11a、11b の出力が共に High レベルの時、すなわち互いに隣接するサブ画素電極 A、B の両方に X 線フォトンが入射した時に、High レベルの信号を出力する。
- [0064] AND ゲート 24 はフリップフロップ 22 の出力と AND ゲート 23 の出力が与えられる。AND ゲート 24 は、フリップフロップ 22 の出力と AND ゲート 23 の出力が共に High レベルのとき、すなわち互いに隣接するサブ画素電極 A、B の両方に X 線フォトンが入射し、そのタイミングが同時

であるときに、Highレベルの信号を出力する。

- [0065] この同時入射検出部17及びフリップフロップ18は隣接サブ画素電極の境界領域の数だけ設けられる。
- [0066] 算出部8は加減算回路19及びカウンタ14を有する。加減算回路19は変換部7（フリップフロップ12）の出力を加算し、フリップフロップ18の出力を減算する。フリップフロップ18の出力を減算することで、二重数えした分を相殺することができる。
- [0067] カウンタ14はクロック信号CLKに基づいて、加減算回路19の計測値をカウントする。
- [0068] このように、本実施形態では、サブ画素電極で生成された電荷により発生するパルス数を1画素分加算し、二重数えの分を減算してから1つのカウンタでカウントしている。つまり複数のサブ画素に分割される1画素あたりにカウンタの数を1つにできるので、検出回路の回路規模を削減でき、サブ画素の分割数の制約が緩和され、サブ画素を2次元配列等にして分割数を大きくすることができる。
- [0069] また、互いに隣接するサブ画素電極に対応する変換部7のコンパレータ出力を用いて、X線フォトンが同時に入射したか否かを検出でき、フォトン数の2重数えを防止できる。
- [0070] この検出回路は、隣接したサブ画素電極に異なるX線フォトンが同時に入射した時もフォトン数を1つ減算してしまうが、このようなことが起こる確率は非常に低く、影響は小さいと考えられる。
- [0071] 上記実施形態では変換層1の材料として単結晶CdTeを用いていたが、その他の半導体材料を用いてもよい。
- [0072] また、上記実施形態では変換層1の材料として、直接変換方式の材料を用いているが、間接変換方式の材料でもよい。例えば、シンチレータとしてLYSO（Cerium doped Lutetium Orthosilicate）のような残光が短いものを用い、PD（フォトダイオード）として応答の速いアバランシェPDを用いることで、フォトンカウンティング方式のX線検出器を構成できる。

- [0073] 検出回路のプリアンプ10以降の構成要素（コンパレータ11、フリップフロップ12、算出部8）を並列に複数設け、それぞれのコンパレータ11に異なる基準電圧を与えることで、X線のエネルギー情報を得るようにしてもよい。
- [0074] 例えば図10に示すように、プリアンプ10a～10dの後段に、コンパレータ11a～11d、フリップフロップ12a～12d、加算回路13、及びカウンタ14と、コンパレータ11'a～11'd、フリップフロップ12'a～12'd、加算回路13'、及びカウンタ14'とを並列に設ける。コンパレータ11a～11dには基準電圧 V_{th1} を与え、コンパレータ11'a～11'dには基準電圧 V_{th2} （ $>V_{th1}$ ）を与える。カウンタ14、14'のカウント値を用いることで、異なるエネルギーの弁別画像を得ることができる。
- [0075] なお、本発明は上記実施形態そのままに限定されるものではなく、実施段階ではその要旨を逸脱しない範囲で構成要素を変形して具体化できる。また、上記実施形態に開示されている複数の構成要素の適宜な組み合わせにより、種々の発明を形成できる。例えば、実施形態に示される全構成要素から幾つかの構成要素を削除してもよい。さらに、異なる実施形態にわたる構成要素を適宜組み合わせてもよい。

符号の説明

- [0076] 1 変換層
2 回路基板
3 電極
4 1画素領域
5 サブ画素電極
6 バンプ
7 変換部
8 算出部
10 プリアンプ

- 1 1 コンパレータ
- 1 2、1 8 フリップフロップ
- 1 3 加算回路
- 1 4 カウンタ
- 1 5 制御回路
- 1 6 マルチプレクサ
- 1 7 同時入射検出部
- 1 9 加減算回路

請求の範囲

[請求項1]

×線を電荷信号に変換する変換層と、
前記変換層の第1面に設けられた電極と、
前記変換層の前記第1面とは反対の第2面に、2次元マトリクス状に複数設定された画素領域をそれぞれ m 個（ m は2以上の整数）に分割したサブ画素領域にそれぞれ対応するように設けられた第1～第 m のサブ画素電極と、
前記第 k のサブ画素電極（ k は $1 \leq k \leq m$ の範囲における連続する整数）を介して前記電荷信号が与えられ、与えられた電荷信号を電圧信号に変換して出力する第 k の増幅器と、
前記第 k の増幅器から出力される前記電圧信号と基準電圧信号とが与えられ、前記電圧信号と前記基準電圧信号との電圧値を比較し、比較結果を出力する第 k の比較器と、
前記第 k の比較器から出力される前記比較結果を保持して出力する第 k のフリップフロップと、
前記第1～第 m のフリップフロップから出力される前記比較結果を加算してカウントする算出部と、
を備える×線検出器。

[請求項2]

前記算出部は、
前記第1～第 m のフリップフロップから出力される前記比較結果を加算し、加算結果を出力する加算回路と、
前記加算回路から出力される前記加算結果をカウントするカウンタと、
を有することを特徴とする請求項1に記載の×線検出器。

[請求項3]

所定周期毎に、前記第1～第 m の増幅器及び前記第1～第 m のフリップフロップへリセット信号を出力し、前記リセット信号を出力する所定時間前に前記カウンタへクロック信号を出力する制御回路をさらに備え、

前記第 1 ～ 第 m の増幅器及び前記第 1 ～ 第 m のフリップフロップは前記リセット信号に基づいてリセットされ、前記カウンタは前記クロック信号に基づいて前記加算結果をカウントすることを特徴とする請求項 2 に記載の X 線検出器。

[請求項 4]

前記算出部は、

前記第 1 ～ 第 m のフリップフロップから出力される前記比較結果が与えられ、前記比較結果を順次選択して出力するマルチプレクサと、
前記マルチプレクサから出力される前記比較結果を順次カウントするカウンタと、

を有することを特徴とする請求項 1 に記載の X 線検出器。

[請求項 5]

所定周期毎に、前記第 1 ～ 第 m の増幅器及び前記第 1 ～ 第 m のフリップフロップへリセット信号を出力し、前記リセット信号を出力する所定時間前に前記マルチプレクサへ制御信号を出力すると共に前記カウンタへクロック信号を出力する制御回路をさらに備え、

前記第 1 ～ 第 m の増幅器及び前記第 1 ～ 第 m のフリップフロップは前記リセット信号に基づいてリセットされ、前記マルチプレクサは前記制御信号に基づいて前記比較結果の選択及び出力を開始し、前記カウンタは前記クロック信号に基づいて前記比較結果をカウントすることを特徴とする請求項 4 に記載の X 線検出器。

[請求項 6]

X 線を電荷信号に変換する変換層と、

前記変換層の第 1 面に設けられた電極と、

前記変換層の前記第 1 面とは反対の第 2 面に、2 次元マトリクス状に複数設定された画素領域をそれぞれ m 個 (m は 2 以上の整数) に分割した第 1 ～ 第 m のサブ画素領域にそれぞれ対応するように設けられた第 1 ～ 第 m のサブ画素電極と、

前記第 k のサブ画素電極 (k は $1 \leq k \leq m$ の範囲における連続する整数) を介して前記電荷信号が与えられ、与えられた電荷信号を電圧信号に変換して出力する第 k の増幅器と、

前記第 k の増幅器から出力される前記電圧信号と基準電圧信号とが与えられ、前記電圧信号と前記基準電圧信号との電圧値を比較し、比較結果を出力する第 k の比較器と、

前記第 k の比較器から出力される前記比較結果を保持して出力する第 k のフリップフロップと、

それぞれ、互いに隣接する 2 つの前記サブ画素領域に対応する 2 つの前記比較器から出力される前記比較結果が与えられ、前記 2 つの比較器から出力される前記比較結果が同じタイミングでハイレベルになった場合に検出信号を出力する複数の同時入射検出部と、

対応する前記同時入射検出部から出力される前記検出信号を保持して出力する複数の第 $m+1$ のフリップフロップと、

前記第 1 ～第 m のフリップフロップから出力される前記比較結果を加算し、前記複数の第 $m+1$ のフリップフロップから出力される前記検出信号を減算し、計算結果を出力する加減算回路と、

前記加減算回路から出力される前記計算結果をカウントするカウンタと、

を備える X 線検出器。

[請求項7]

所定周期毎に、前記第 1 ～第 m の増幅器、前記第 1 ～第 m のフリップフロップ、前記複数の第 $m+1$ のフリップフロップ、及び前記同時入射検出部へリセット信号を出力し、前記リセット信号を出力する所定時間前に前記カウンタへクロック信号を出力する制御回路をさらに備え、

前記第 1 ～第 m の増幅器、前記第 1 ～第 m のフリップフロップ、前記複数の第 $m+1$ のフリップフロップ、及び前記同時入射検出部は前記リセット信号に基づいてリセットされ、前記カウンタは前記クロック信号に基づいて前記計算結果をカウントすることを特徴とする請求項 6 に記載の X 線検出器。

[請求項8]

前記複数の同時入射検出部はそれぞれ、

前記互いに隣接する2つの前記サブ画素領域に対応する2つの前記比較器から出力される前記比較結果が与えられるXORゲートと、

前記XORゲートの出力をクロック入力とし、クロックが与えられるとロウレベルを保持して出力する第 $m+2$ のフリップフロップと、

前記互いに隣接する2つの前記サブ画素領域に対応する2つの前記比較器から出力される前記比較結果が与えられる第1のANDゲートと、

前記第 $m+2$ のフリップフロップの出力及び前記第1のANDゲートの出力が与えられ、前記検出信号を出力する第2のANDゲートと、

を有することを特徴とする請求項6に記載のX線検出器。

[請求項9]

所定周期毎に、前記第1～第 m の増幅器、前記第1～第 m のフリップフロップ、前記複数の第 $m+1$ のフリップフロップ、及び前記第 $m+2$ のフリップフロップへリセット信号を出力し、前記リセット信号を出力する所定時間前に前記カウンタへクロック信号を出力する制御回路をさらに備え、

前記第1～第 m の増幅器、前記第1～第 m のフリップフロップ、及び前記複数の第 $m+1$ のフリップフロップは前記リセット信号に基づいてリセットされ、前記第 $m+2$ のフリップフロップは前記リセット信号に基づいてハイレベルを保持して出力し、前記カウンタは前記クロック信号に基づいて前記計算結果をカウントすることを特徴とする請求項8に記載のX線検出器。

[請求項10]

X線を電荷信号に変換する変換層と、

前記変換層の第1面に設けられた電極と、

前記変換層の前記第1面とは反対の第2面に、2次元マトリクス状に複数設定された画素領域をそれぞれ m 個（ m は2以上の整数）に分割したサブ画素領域にそれぞれ対応するように設けられた第1～第 m のサブ画素電極と、

前記第 k のサブ画素電極（ k は $1 \leq k \leq m$ の範囲における連続する整数）を介して前記電荷信号が与えられ、与えられた電荷信号を電圧信号に変換して出力する第 k の増幅器と、

前記第 k の増幅器から出力される前記電圧信号及び第 j の基準電圧信号（ j は $1 \leq j \leq n$ の範囲における連続する整数であり、 n は 2 以上の整数）が与えられ、前記電圧信号と前記第 j の基準電圧信号との電圧値を比較し、比較結果を出力する第 k の比較器を含む第 j の比較器群と、

前記第 j の比較器群に含まれる前記第 k の比較器から出力される前記比較結果を保持して出力する第 k のフリップフロップを含む第 j のフリップフロップ群と、

前記第 j のフリップフロップ群に含まれる前記第 1 ～第 m のフリップフロップから出力される前記比較結果を加算してカウントする第 j の算出部と、

を備える X 線検出器。

[請求項11]

前記第 1 ～第 n の算出部はそれぞれ、

前記第 1 ～第 m のフリップフロップから出力される前記比較結果を加算し、加算結果を出力する加算回路と、

前記加算回路から出力される前記加算結果をカウントするカウンタと、

を有することを特徴とする請求項 10 に記載の X 線検出器。

[請求項12]

所定周期毎に、前記第 1 ～第 m の増幅器及び前記第 1 ～第 n のフリップフロップ群に含まれる前記第 1 ～第 m のフリップフロップへリセット信号を出力し、前記リセット信号を出力する所定時間前に前記第 1 ～第 n の算出部に含まれる前記カウンタへクロック信号を出力する制御回路をさらに備え、

前記第 1 ～第 m の増幅器及び前記第 1 ～第 n のフリップフロップ群に含まれる前記第 1 ～第 m のフリップフロップは前記リセット信号に

基づいてリセットされ、前記カウンタは前記クロック信号に基づいて前記加算結果をカウントすることを特徴とする請求項 11 に記載の X 線検出器。

[請求項13]

前記第 1 ～第 n の算出部はそれぞれ、

前記第 1 ～第 m のフリップフロップから出力される前記比較結果が与えられ、前記比較結果を順次選択して出力するマルチプレクサと、

前記マルチプレクサから出力される前記比較結果を順次カウントするカウンタと、

を有することを特徴とする請求項 10 に記載の X 線検出器。

[請求項14]

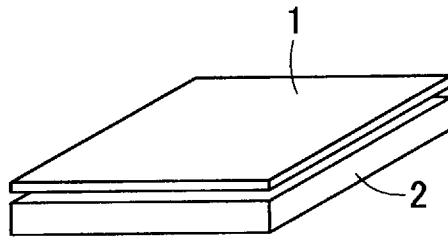
所定周期毎に、前記第 1 ～第 m の増幅器及び前記第 1 ～第 n のフリップフロップ群に含まれる前記第 1 ～第 m のフリップフロップへリセット信号を出力し、前記リセット信号を出力する所定時間前に前記第 1 ～第 n の算出部に含まれる前記マルチプレクサへ制御信号を出力すると共に前記カウンタへクロック信号を出力する制御回路をさらに備え、

前記第 1 ～第 m の増幅器及び前記第 1 ～第 n のフリップフロップ群に含まれる前記第 1 ～第 m のフリップフロップは前記リセット信号に基づいてリセットされ、前記マルチプレクサは前記制御信号に基づいて前記比較結果の選択を開始し、前記カウンタは前記クロック信号に基づいて前記比較結果をカウントすることを特徴とする請求項 13 に記載の X 線検出器。

[請求項15]

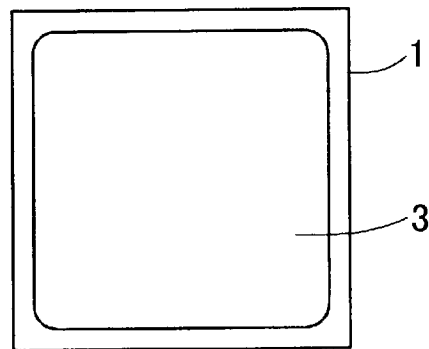
前記第 1 ～第 n の基準電圧信号はそれぞれ電圧値が異なることを特徴とする請求項 10 に記載の X 線検出器。

[図1]

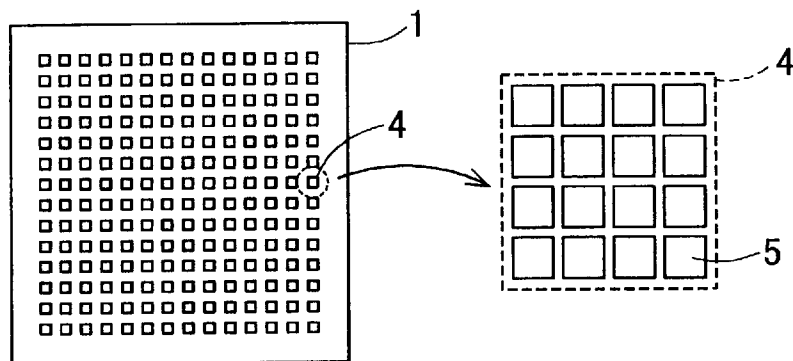


[図2]

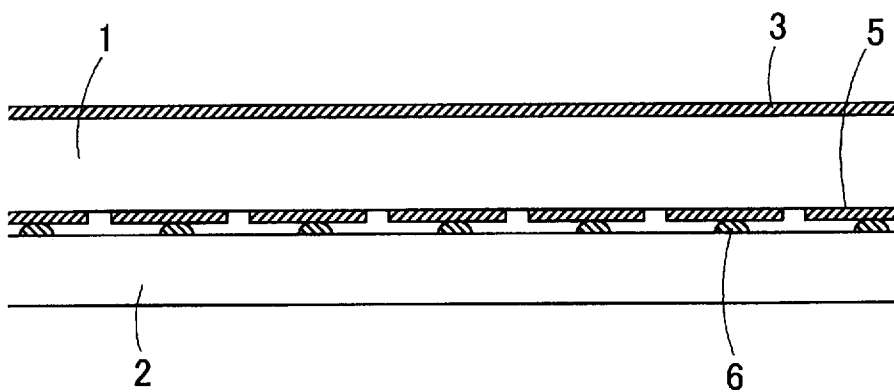
(a)



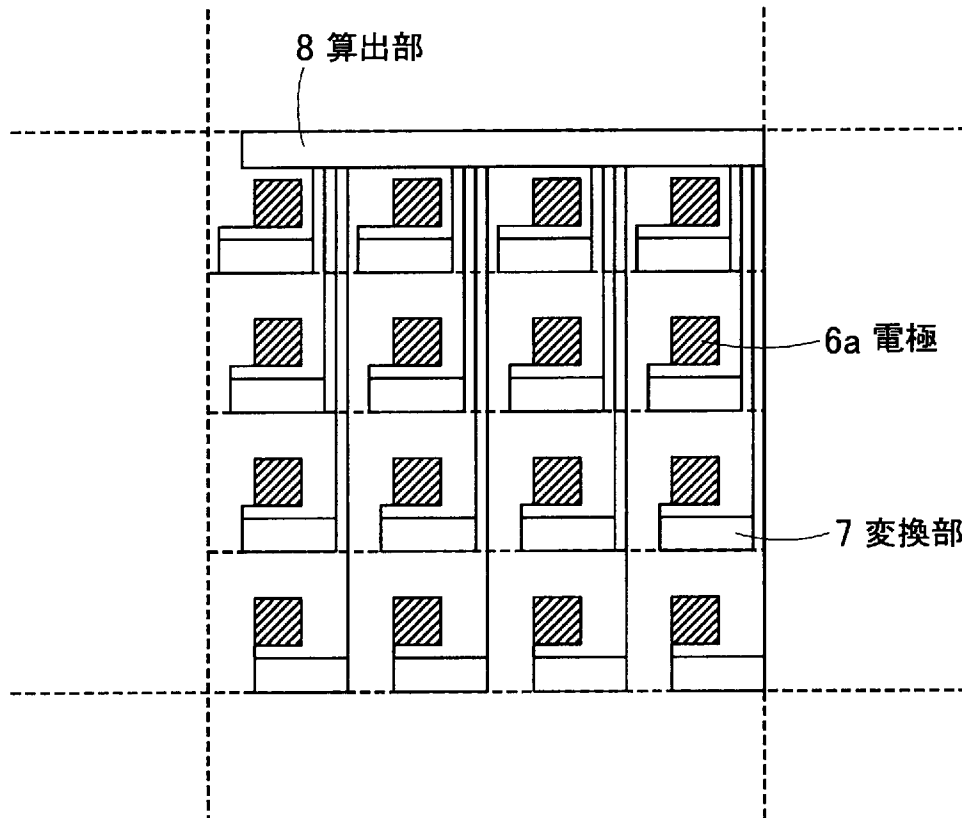
(b)



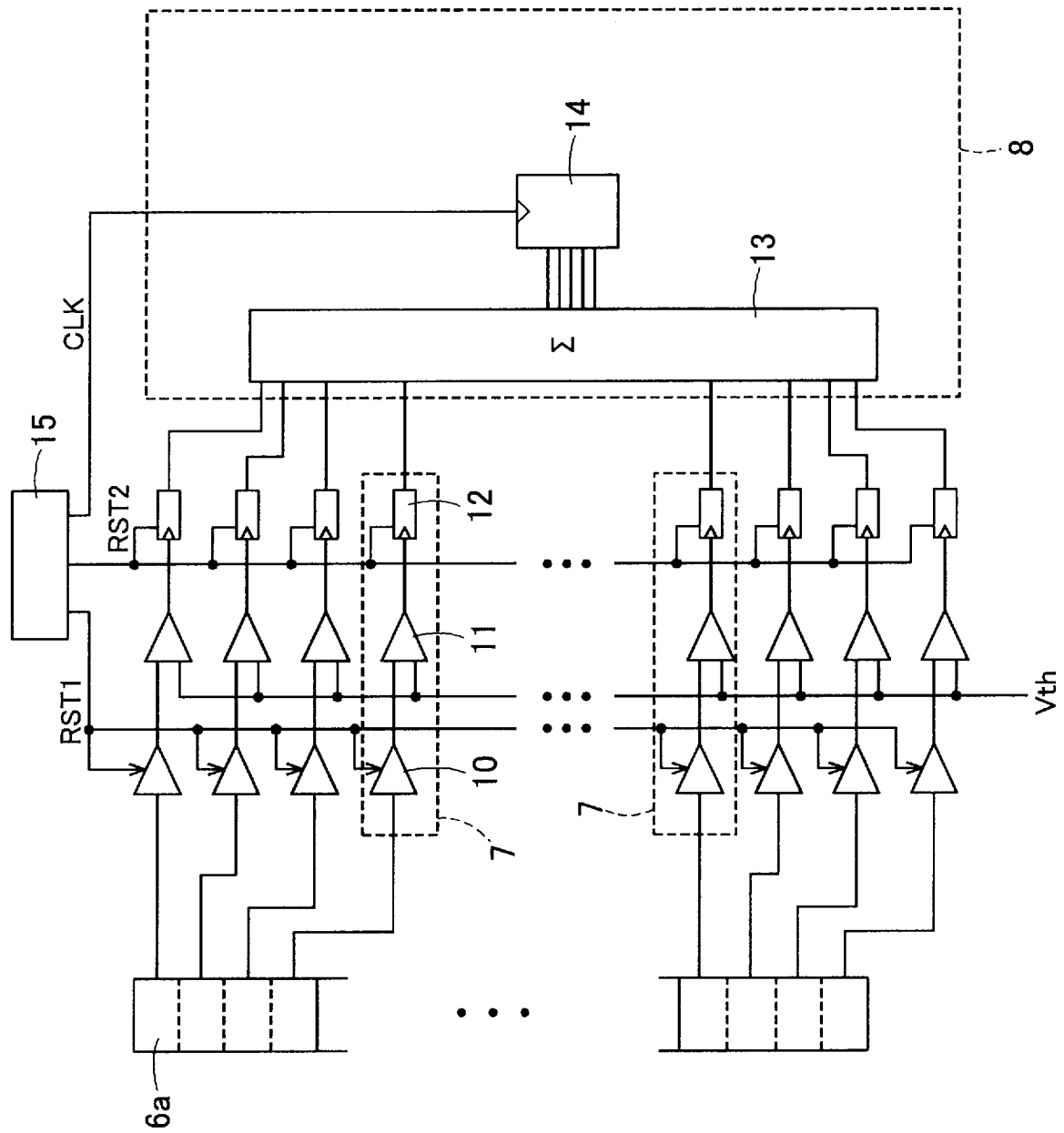
[図3]



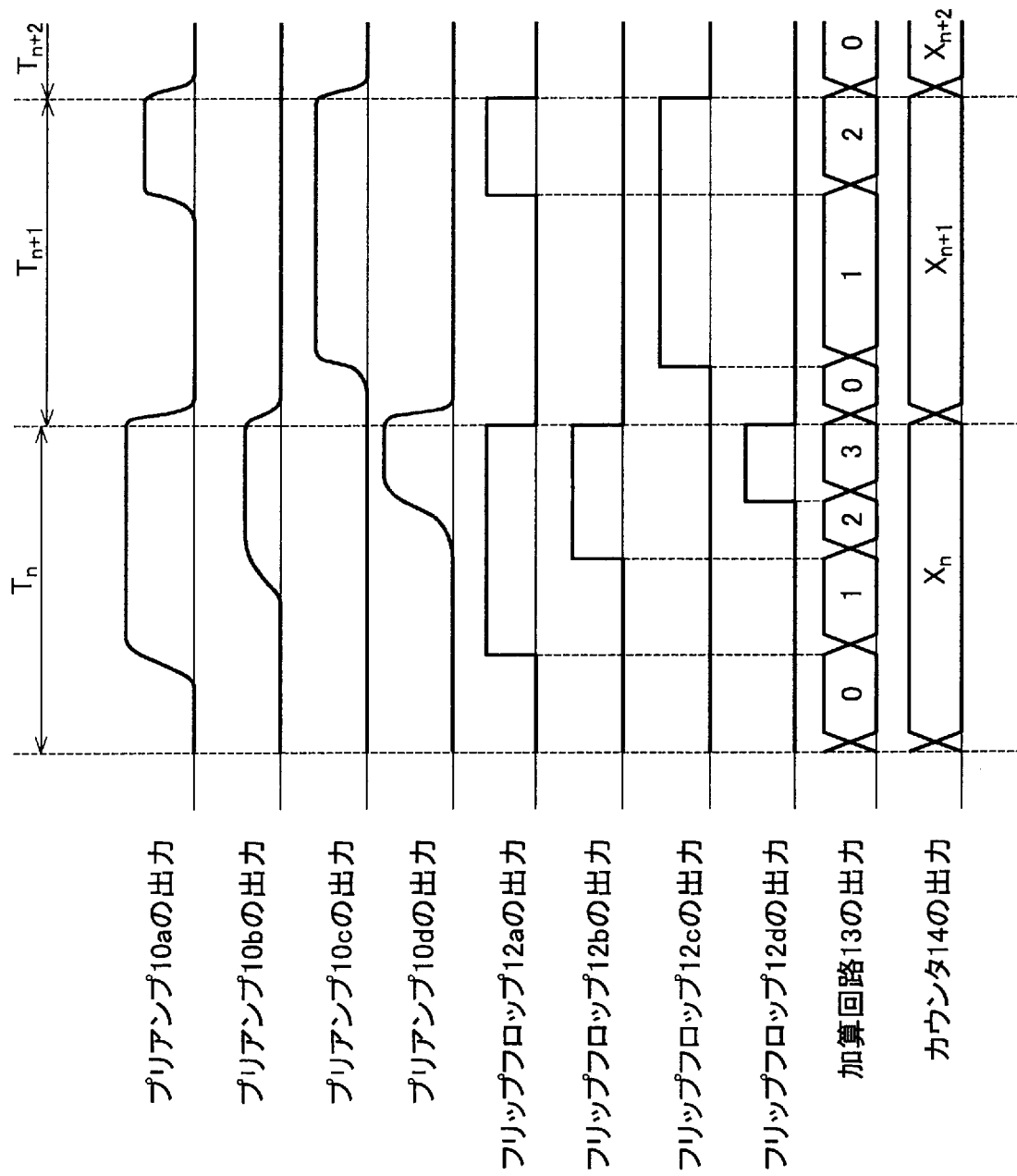
[図4]



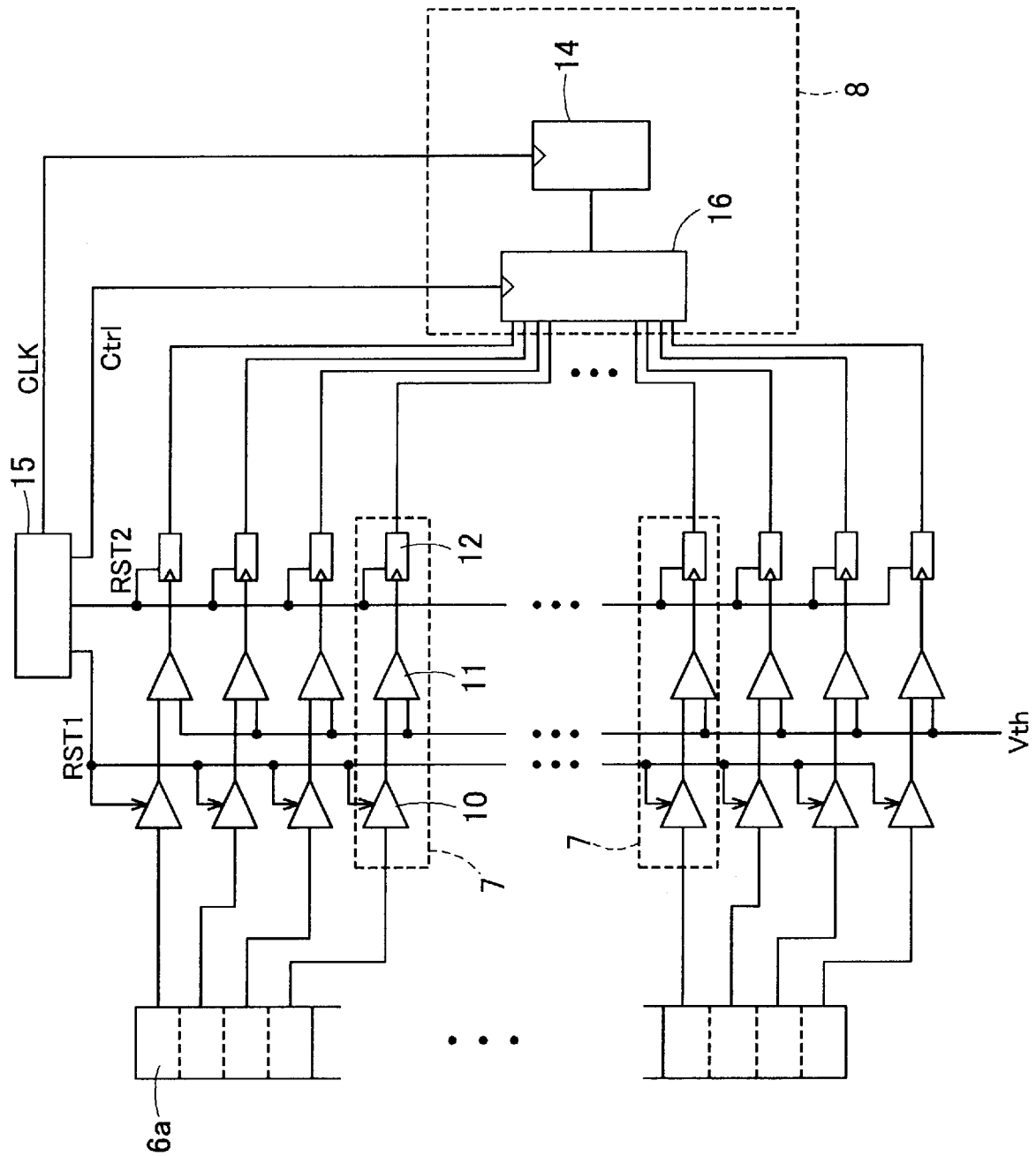
[図5]



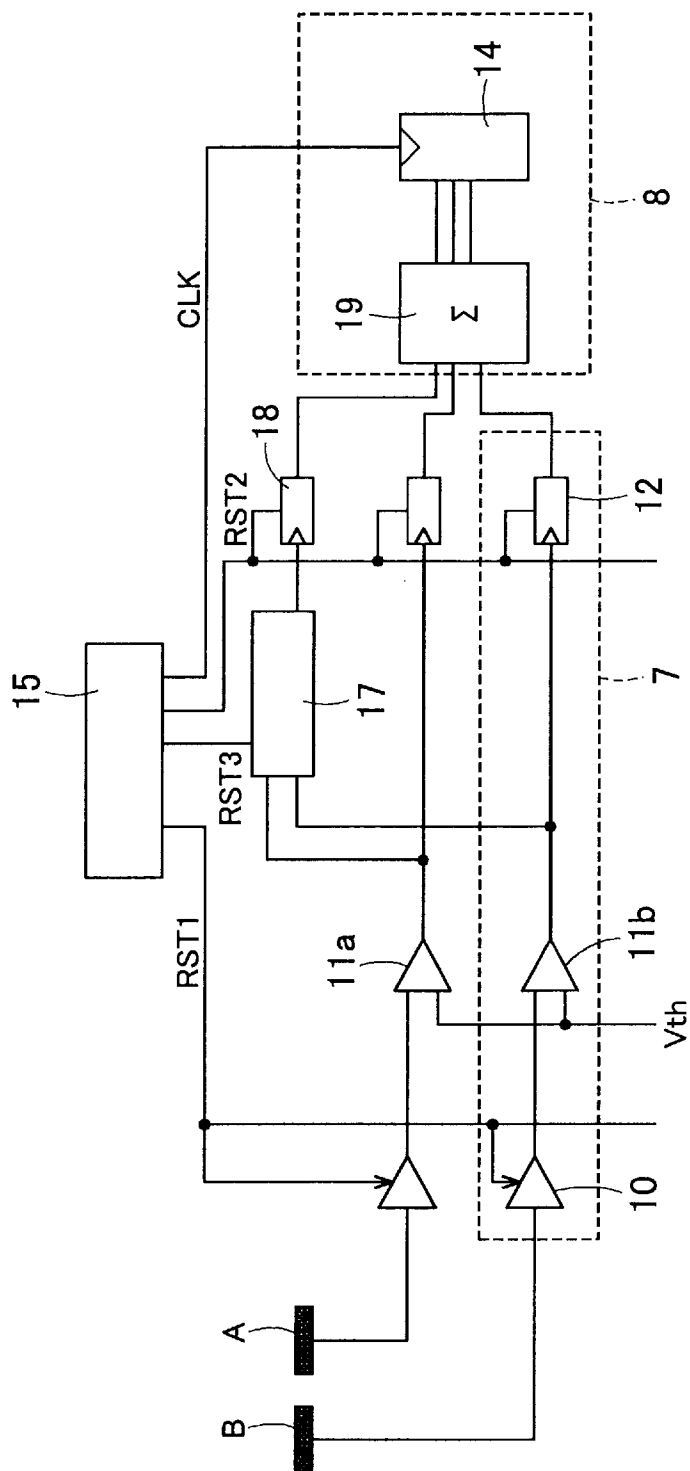
[図6]

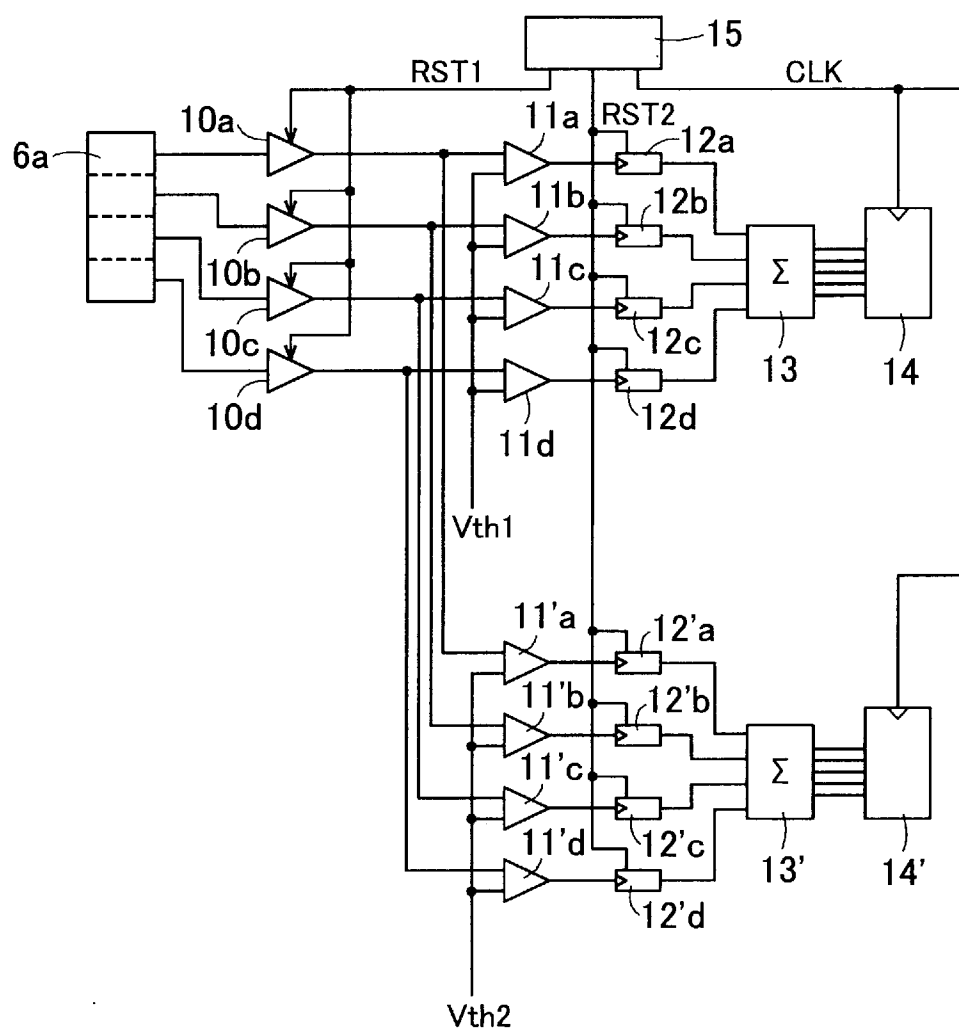
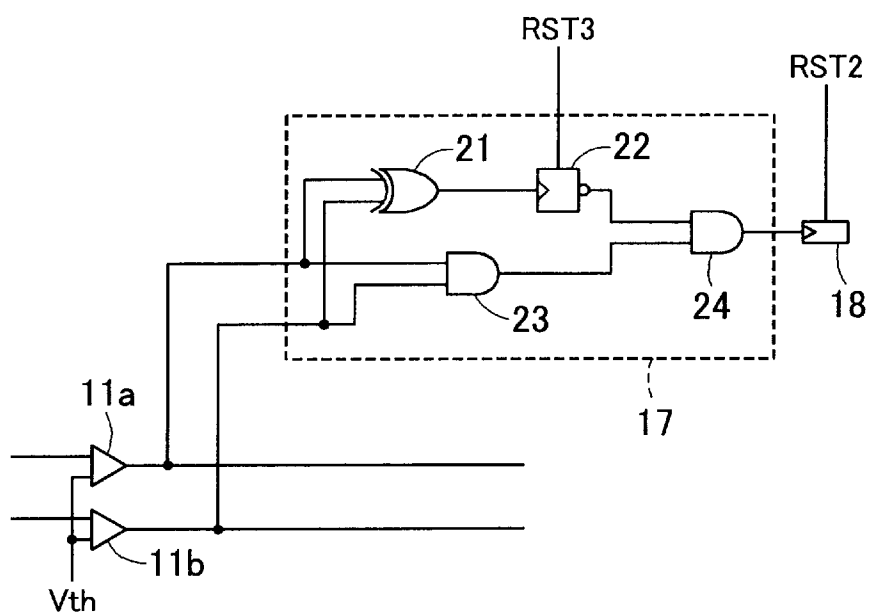


[図7]



[図8]





INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2009/066170

A. CLASSIFICATION OF SUBJECT MATTER

G01T1/24(2006.01)i, H01L27/14(2006.01)i, H01L31/09(2006.01)i, H04N5/32(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G01T1/24, H01L27/14, H01L31/09, H04N5/32

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2009
Kokai Jitsuyo Shinan Koho	1971-2009	Toroku Jitsuyo Shinan Koho	1994-2009

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y	JP 5-209967 A (Shimadzu Corp.), 20 August 1993 (20.08.1993), paragraphs [0009] to [0019]; fig. 1 (Family: none)	1, 10, 15 2-5, 11-14
Y	JP 9-5445 A (Shimadzu Corp.), 10 January 1997 (10.01.1997), paragraphs [0011] to [0021]; fig. 1 (Family: none)	2-3, 11-12
Y	JP 2006-519368 A (Siemens AG.), 24 August 2006 (24.08.2006), paragraphs [0010], [0011], [0026] & US 2006/81785 A1 & WO 2004/71299 A1	2-3, 11-12

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search
17 December, 2009 (17.12.09)

Date of mailing of the international search report
28 December, 2009 (28.12.09)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2009/066170

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2000-131440 A (Toshiba Corp.), 12 May 2000 (12.05.2000), paragraph [0037] (Family: none)	3, 5, 12, 14
Y	WO 2007/15777 A1 (MEDICAL SYSTEMS ISREAL, LTD.), 08 February 2007 (08.02.2007), page 12; fig. 2 & US 2007/23669 A1	4-5, 13-14
Y	JP 2-257085 A (Shimadzu Corp.), 17 October 1990 (17.10.1990), page 677, lower right column, lines 11 to 15 (Family: none)	4-5, 13-14
A	JP 2006-234727 A (Toshiba Corp.), 07 September 2006 (07.09.2006), paragraph [0040] (Family: none)	6-9
A	JP 2004-734 A (Varian Medical Systems, Inc.), 08 January 2004 (08.01.2004), paragraph [0025] & WO 93/18822 A1	6-9

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2009/066170

Box No. II Observations where certain claims were found unsearchable (Continuation of item 2 of first sheet)

This international search report has not been established in respect of certain claims under Article 17(2)(a) for the following reasons:

1. ☐ Claims Nos.:
because they relate to subject matter not required to be searched by this Authority, namely:

2. ☐ Claims Nos.:
because they relate to parts of the international application that do not comply with the prescribed requirements to such an extent that no meaningful international search can be carried out, specifically:

3. ☐ Claims Nos.:
because they are dependent claims and are not drafted in accordance with the second and third sentences of Rule 6.4(a).

Box No. III Observations where unity of invention is lacking (Continuation of item 3 of first sheet)

This International Searching Authority found multiple inventions in this international application, as follows:

Document 1: JP 5-209967 A (Shimadzu Corp.), 20 August 1993 (20.08.1993), paragraphs [0009] to [0019], fig. 1 describes an X-ray detector comprising a k-th amplifier (a charge-voltage converter 2a), a k-th comparator (a comparator 3a), a k-th flip-flop (a flip-flop 4a), a calculation unit (a counter 6), and a j-th comparator group (as referred to paragraph [0016]). The invention of claims 1, 10 and 15 is not admitted to involve any novelty to and any special technical feature over the invention described in Document 1.

(Invention 1) Invention of claims 1 - 3, 10 - 12 and 15

(Invention 2) Invention of claims 4, 5, 13 and 14

(Invention 3) Invention of claims 6 - 9

1. ☒ As all required additional search fees were timely paid by the applicant, this international search report covers all searchable claims.
2. ☐ As all searchable claims could be searched without effort justifying additional fees, this Authority did not invite payment of additional fees.
3. ☐ As only some of the required additional search fees were timely paid by the applicant, this international search report covers only those claims for which fees were paid, specifically claims Nos.:

4. ☐ No required additional search fees were timely paid by the applicant. Consequently, this international search report is restricted to the invention first mentioned in the claims; it is covered by claims Nos.:

Remark on Protest

- ☐ The additional search fees were accompanied by the applicant's protest and, where applicable, the payment of a protest fee.
- ☐ The additional search fees were accompanied by the applicant's protest but the applicable protest fee was not paid within the time limit specified in the invitation.
- ☐ No protest accompanied the payment of additional search fees.

A. 発明の属する分野の分類（国際特許分類（I P C））

Int.Cl. G01T1/24(2006.01)i, H01L27/14(2006.01)i, H01L31/09(2006.01)i, H04N5/32(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. G01T1/24, H01L27/14, H01L31/09, H04N5/32

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 0 9 年
日本国実用新案登録公報	1 9 9 6 - 2 0 0 9 年
日本国登録実用新案公報	1 9 9 4 - 2 0 0 9 年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X Y	JP 5-209967 A（株式会社島津製作所）1993.08.20, 段落【0009】 ～【0019】、図1（ファミリーなし）	1, 10, 15 2-5, 11-14
Y	JP 9-5445 A（株式会社島津製作所）1997.01.10, 段落【0011】 ～【0021】、図1（ファミリーなし）	2-3, 11-12
Y	JP 2006-519368 A（シーメンス アクチエンゲゼルシャフト） 2006.08.24, 段落【0010】、【0011】、【0026】 & US 2006/81785 A1 & WO 2004/71299 A1	2-3, 11-12

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

1 7 . 1 2 . 2 0 0 9

国際調査報告の発送日

2 8 . 1 2 . 2 0 0 9

国際調査機関の名称及びあて先

日本国特許庁（I S A / J P）

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

木下 忠

2 I

3 9 0 4

電話番号 03-3581-1101 内線 3273

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2000-131440 A (株式会社東芝) 2000.05.12, 段落【0037】(ファミリーなし)	3, 5, 12, 14
Y	WO 2007/15777 A1 (MEDICAL SYSTEMS ISREAL, LTD.) 2007.02.08, 第12頁、図2 & US 2007/23669 A1	4-5, 13-14
Y	JP 2-257085 A (株式会社島津製作所) 1990.10.17, 第677頁右下欄第11-15行 (ファミリーなし)	4-5, 13-14
A	JP 2006-234727 A (株式会社東芝) 2006.09.07, 段落【0040】(ファミリーなし)	6-9
A	JP 2004-734 A (バリアン・メディカル・システムズ・インコーポレイテッド) 2004.01.08, 段落【0025】 & WO 93/18822 A1	6-9

第Ⅱ欄 請求の範囲の一部の調査ができないときの意見（第1ページの2の続き）

法第8条第3項（PCT17条(2)(a)）の規定により、この国際調査報告は次の理由により請求の範囲の一部について作成しなかった。

1. ☐ 請求項 _____ は、この国際調査機関が調査をすることを要しない対象に係るものである。
つまり、
2. ☐ 請求項 _____ は、有意義な国際調査をすることができる程度まで所定の要件を満たしていない国際出願の部分に係るものである。つまり、
3. ☐ 請求項 _____ は、従属請求の範囲であってPCT規則6.4(a)の第2文及び第3文の規定に従って記載されていない。

第Ⅲ欄 発明の単一性が欠如しているときの意見（第1ページの3の続き）

次に述べるようにこの国際出願に二以上の発明があるところの国際調査機関は認めた。

文献 JP 5-209967 A（株式会社島津製作所）1993.08.20, 段落【0009】～【0019】、図1には、第kの増幅器（電荷電圧変換器2a）、第kの比較器（コンパレータ3a）、第kのフリップフロップ（フリップフロップ4a）、算出部（カウンタ6）、第jの比較器群（段落【0016】参照）を有するX線検出器が記載されており、請求項1, 10, 15に係る発明は、文献1に記載された発明に対して新規性が認められず、特別な技術的特徴を有しない。

- （発明1）請求項1－3, 10－12, 15に係る発明
（発明2）請求項4, 5, 13, 14に係る発明
（発明3）請求項6－9に係る発明

1. ☒ 出願人が必要な追加調査手数料をすべて期間内に納付したので、この国際調査報告は、すべての調査可能な請求項について作成した。
2. ☐ 追加調査手数料を要求するまでもなく、すべての調査可能な請求項について調査することができたので、追加調査手数料の納付を求めなかった。
3. ☐ 出願人が必要な追加調査手数料を一部のみしか期間内に納付しなかったため、この国際調査報告は、手数料の納付のあった次の請求項のみについて作成した。
4. ☐ 出願人が必要な追加調査手数料を期間内に納付しなかったため、この国際調査報告は、請求の範囲の最初に記載されている発明に係る次の請求項について作成した。

追加調査手数料の異議の申立てに関する注意

- ☐ 追加調査手数料及び、該当する場合には、異議申立手数料の納付と共に、出願人から異議申立てがあった。
- ☐ 追加調査手数料の納付と共に出願人から異議申立てがあったが、異議申立手数料が納付命令書に示した期間内に支払われなかった。
- ☐ 追加調査手数料の納付はあったが、異議申立てはなかった。