

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5627835号
(P5627835)

(45) 発行日 平成26年11月19日(2014.11.19)

(24) 登録日 平成26年10月10日(2014.10.10)

(51) Int.Cl.	F I
HO 1 L 21/60 (2006.01)	HO 1 L 21/92 GO 2 H
HO 1 L 23/12 (2006.01)	HO 1 L 23/12 GO 1 P

請求項の数 17 (全 11 頁)

(21) 出願番号	特願2007-298361 (P2007-298361)	(73) 特許権者	000116024
(22) 出願日	平成19年11月16日(2007.11.16)		ローム株式会社
(65) 公開番号	特開2009-124042 (P2009-124042A)		京都府京都市右京区西院溝崎町2 1 番地
(43) 公開日	平成21年6月4日(2009.6.4)	(74) 代理人	100087701
審査請求日	平成22年11月12日(2010.11.12)		弁理士 稲岡 耕作
審判番号	不服2013-17068 (P2013-17068/J1)	(74) 代理人	100101328
審判請求日	平成25年9月4日(2013.9.4)		弁理士 川崎 実夫
		(74) 代理人	100149766
			弁理士 京村 順二
		(72) 発明者	鮫島 克己
			京都市右京区西院溝崎町2 1 番地 ローム株式会社内

最終頁に続く

(54) 【発明の名称】 半導体装置および半導体装置の製造方法

(57) 【特許請求の範囲】

【請求項 1】

半導体チップと、
 前記半導体チップ上に形成された配線と、
 前記配線を被覆するパッシベーション膜と、
 前記パッシベーション膜を貫通して形成され、前記配線を前記パッシベーション膜から部分的に露出させるための開口と、
 前記配線における前記開口に臨む部分上に形成され、その周縁部が前記パッシベーション膜における前記開口の周囲に乗り上げて形成された介在膜と、
 前記介在膜上に形成されたポストパンプとを備え、
 前記ポストパンプは、その下面が前記介在膜に下側から支持された基端部と、前記基端部の前記下面と同一平面からなる下面を有し、当該下面と前記パッシベーション膜との間に空間が形成されるように前記基端部から前記介在膜の周縁よりも側方にはみ出した周縁部とを含み、
 前記介在膜の周縁に対する前記ポストパンプの周縁部のはみ出し量は、前記介在膜の膜厚よりも大きい、半導体装置。

【請求項 2】

半導体チップと、
 前記半導体チップ上に形成された配線と、
 前記配線を被覆するパッシベーション膜と、

10

20

前記パッシベーション膜を貫通して形成され、前記配線を前記パッシベーション膜から部分的に露出させるための開口と、

前記開口内において前記配線の表面および前記パッシベーション膜の側面を覆い、前記パッシベーション膜における前記開口の周囲を覆う介在膜と、

前記介在膜上に形成されたポストバンプとを備え、

前記ポストバンプは、その下面が前記介在膜に下側から支持された基端部と、前記基端部の前記下面と同一平面からなる下面を有し、当該下面と前記パッシベーション膜との間に空間が形成されるように前記基端部から前記介在膜の周縁よりも側方にはみ出した周縁部とを含み、

前記介在膜の周縁に対する前記ポストバンプの周縁部のはみ出し量は、前記介在膜の膜厚よりも大きい、半導体装置。

10

【請求項 3】

半導体チップと、

前記半導体チップ上に形成された配線と、

前記配線を被覆するパッシベーション膜と、

前記パッシベーション膜を貫通して形成され、前記配線を前記パッシベーション膜から部分的に露出させるための開口と、

前記配線における前記開口に臨む部分上に形成され、その周縁部が前記パッシベーション膜における前記開口の周囲に乗り上げて形成された介在膜と、

前記介在膜上に形成されたポストバンプとを備え、

20

前記ポストバンプは、その下面が前記介在膜に下側から支持された基端部と、前記基端部の前記下面と同一平面からなる下面を有し、当該下面と前記パッシベーション膜との間に空間が形成されるように前記基端部から前記介在膜の周縁よりも断面視で側方にはみ出した周縁部とを含み、

前記介在膜の周縁に対する前記ポストバンプの周縁部のはみ出し量は、前記介在膜の膜厚よりも大きい、半導体装置。

【請求項 4】

半導体チップと、

前記半導体チップ上に形成された配線と、

前記配線を被覆するパッシベーション膜と、

前記パッシベーション膜を貫通して形成され、前記配線を前記パッシベーション膜から部分的に露出させるための開口と、

30

前記配線における前記開口に臨む部分上に形成され、その周縁部が前記パッシベーション膜における前記開口の周囲に乗り上げて形成された介在膜と、

前記介在膜上に形成されたポストバンプと、

前記ポストバンプに接合された半田ボールとを備え、

前記ポストバンプは、その下面が前記介在膜に下側から支持された基端部と、前記基端部の前記下面と同一平面からなる下面を有し、当該下面と前記パッシベーション膜との間に空間が形成されるように前記基端部から前記介在膜の周縁よりも側方にはみ出した周縁部とを含み、

40

前記介在膜の周縁に対する前記ポストバンプの周縁部のはみ出し量は、前記介在膜の膜厚よりも大きい、半導体装置。

【請求項 5】

前記介在膜上に形成されたシード膜をさらに含み、

前記ポストバンプは、前記シード膜上に形成されている、請求項 1 ~ 4 のいずれか一項に記載の半導体装置。

【請求項 6】

前記シード膜は、その周縁部が前記介在膜の周縁よりも側方にはみ出している、請求項 5 に記載の半導体装置。

【請求項 7】

50

前記介在膜の周縁に対する前記シード膜の周縁部のはみ出し量は、前記介在膜の膜厚よりも大きい、請求項 6 に記載の半導体装置。

【請求項 8】

前記ポストバンプの側面が、前記シード膜の側面と面一をなしている、請求項 5 ~ 7 のいずれか一項に記載の半導体装置。

【請求項 9】

前記半導体チップの表層部に形成された層間絶縁膜をさらに含み、

前記配線は、前記層間絶縁膜上に形成されている、請求項 1 ~ 8 のいずれか一項に記載の半導体装置。

【請求項 10】

前記ポストバンプが Cu からなり、

前記介在膜が、TiW、Ti、Ta および TaN からなる群から選択される 1 種からなるバリア膜である、請求項 1 ~ 9 のいずれか一項に記載の半導体装置。

【請求項 11】

前記ポストバンプが Au からなり、

前記介在膜が、TiW からなるバリア膜である、請求項 1 ~ 9 のいずれか一項に記載の半導体装置。

【請求項 12】

前記配線が、Al からなる、請求項 1 ~ 11 のいずれか一項に記載の半導体装置。

【請求項 13】

前記配線が、Cu を含む金属材料を用いて形成されている、請求項 1 ~ 11 のいずれか一項に記載の半導体装置。

【請求項 14】

前記配線が、AlCu からなる、請求項 13 に記載の半導体装置。

【請求項 15】

前記配線が、Cu からなる、請求項 13 に記載の半導体装置。

【請求項 16】

半導体チップ上に配線を形成する工程と、

前記配線を被覆するようにパッシベーション膜を形成する工程と、

前記パッシベーション膜を貫通することにより、前記配線を前記パッシベーション膜から部分的に露出させるための開口を形成する工程と、

前記配線における前記開口に臨む部分および前記パッシベーション膜に介在膜を形成する工程と、

前記介在膜上に、シード膜を形成する工程と、

前記シード膜上に、所定の形状の開口を有するレジスト膜を形成する工程と、

前記シード膜からのめっき成長により、前記レジスト膜の前記開口内にポストバンプを形成する工程と、

前記ポストバンプの形成後、前記レジスト膜を除去し、当該除去により露出した前記シード膜における前記ポストバンプから露出した部分を、前記シード膜をエッチング可能な液により除去する工程と、

前記シード膜の除去後、前記シード膜の下方の前記介在膜にまでエッチングが進行するように、前記介在膜をエッチング可能な液を前記介在膜に供給することにより、前記介在膜における前記シード膜から露出した部分を除去し、さらに前記介在膜における前記シード膜の周縁部と前記パッシベーション膜とに挟まれた部分を前記介在膜の膜厚よりも多く除去することによって、前記ポストバンプに、残った前記介在膜にその下面が下側から支持された基端部と、前記基端部の前記下面と同一平面からなる下面を有し、当該下面と前記パッシベーション膜との間に空間が形成されるように前記基端部から前記介在膜の周縁よりも側方にはみ出した周縁部とを形成する工程とを含む、半導体装置の製造方法。

【請求項 17】

前記介在膜をエッチングする工程では、前記シード膜の下方の前記介在膜にまでエッチ

10

20

30

40

50

ングが進行するように、エッチング液の供給時間を設定する、請求項 16 に記載の半導体装置の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

この発明は、いわゆる W L - C S P (ウエハレベルチップサイズパッケージ : Wafer Level-Chip Size Package) 技術が適用された半導体装置およびその製造方法に関する。

【背景技術】

【0002】

最近、半導体装置の高機能化・多機能化に伴って、W L - C S P 技術の実用化が進んでいる。W L - C S P 技術では、ウエハ状態でパッケージング工程が完了され、ダイシングによって切り出された個々のチップサイズがパッケージサイズとなる。

10

図 4 は、W L - C S P 技術が適用された半導体装置の構造を示す図解的な断面図である。

【0003】

この半導体装置 101 は、その基体をなす半導体チップ (図示せず) を備えている。半導体チップ上には、S i O₂ (酸化シリコン) からなる層間絶縁膜 102 が形成されている。層間絶縁膜 102 上には、A l (アルミニウム) からなる配線 103 が所定の配線パターンで形成されている。層間絶縁膜 102 および配線 103 上には、S i N (窒化シリコン) からなり、配線 103 を被覆するパッシベーション膜 104 が形成されている。パッシベーション膜 104 には、配線 103 の一部をパッシベーション膜 104 から露出させるための開口 105 が形成されている。

20

【0004】

配線 103 における開口 105 に臨む部分上には、T i (チタン) からなるバリア膜 106 が形成されている。バリア膜 106 の周縁部は、パッシベーション膜 104 に乗り上げている。バリア膜 106 上には、C u (銅) からなるポストバンプ 107 が形成されている。ポストバンプ 107 の側面は、バリア膜 106 の側面と面一をなしている。ポストバンプ 107 上には、半田ボール 108 が形成されている。半田ボール 108 は、配線基板上の外部配線に接続される外部端子である。半田ボール 108 が配線基板上の外部配線に接続されることにより、配線 103 と外部配線との電気的な接続が達成されるとともに、半導体装置 101 が配線基板上に支持される。

30

【特許文献 1】特開 2005 - 353897 号公報

【発明の開示】

【発明が解決しようとする課題】

【0005】

このような構造では、半田ボール 108 に外力が加わると、バリア膜 106 およびポストバンプ 107 の周縁部に応力が集中し、この応力の集中により、バリア膜 106 の周縁部の直下に位置するパッシベーション膜 104 にクラックが生じるおそれがある。

また、パッシベーション膜 104 におけるクラックの発生を防止するために、パッシベーション膜 104 上に開口 105 と連通する貫通孔を有するポリイミド層を形成し、バリア膜 106 の周縁部をポリイミド層上に配置することが考えられる。バリア膜 106 の周縁部とパッシベーション膜 104 との間にポリイミド層が介在されるため、バリア膜 106 およびポストバンプ 107 の周縁部に応力が集中しても、その応力は、ポリイミド層によって吸収され、パッシベーション膜 104 に伝達されない。よって、パッシベーション膜 104 にクラックが生じるのを防止することができる。

40

【0006】

しかし、ポリイミド層を形成する工程を追加しなければならないので、半導体装置 101 の製造工程数の増加を招き、製造コストが増大してしまう。また、ポリイミド層は、応力を吸収することができる十分な厚さに形成する必要がある。そのため、半導体装置 101 の厚さが増すという問題もある。

50

そこで、本発明の目的は、製造工程数の増加や厚さの増大などの問題を生じることなく、パッシベーション膜にクラックが生じるのを防止することができる半導体装置およびその製造方法を提供することにある。

【課題を解決するための手段】

【0007】

前記目的を達成するための請求項1記載の発明は、半導体チップと、前記半導体チップ上に形成された配線と、前記配線を被覆するパッシベーション膜と、前記パッシベーション膜を貫通して形成され、前記配線を前記パッシベーション膜から部分的に露出させるための開口と、前記配線における前記開口に臨む部分上に形成され、その周縁部が前記パッシベーション膜における前記開口の周囲に乗り上げて形成された介在膜と、前記介在膜上に形成されたポストパンプとを備え、前記ポストパンプは、その下面が前記介在膜に下側から支持された基端部と、前記基端部の前記下面と同一平面からなる下面を有し、当該下面と前記パッシベーション膜との間に空間が形成されるように前記基端部から前記介在膜の周縁よりも側方にはみ出した周縁部とを含み、前記介在膜の周縁に対する前記ポストパンプの周縁部のはみ出し量は、前記介在膜の膜厚よりも大きい、半導体装置である。

10

また、請求項2記載の発明は、半導体チップと、前記半導体チップ上に形成された配線と、前記配線を被覆するパッシベーション膜と、前記パッシベーション膜を貫通して形成され、前記配線を前記パッシベーション膜から部分的に露出させるための開口と、前記開口内において前記配線の表面および前記パッシベーション膜の側面を覆い、前記パッシベーション膜における前記開口の周囲を覆う介在膜と、前記介在膜上に形成されたポストパンプとを備え、前記ポストパンプは、その下面が前記介在膜に下側から支持された基端部と、前記基端部の前記下面と同一平面からなる下面を有し、当該下面と前記パッシベーション膜との間に空間が形成されるように前記基端部から前記介在膜の周縁よりも側方にはみ出した周縁部とを含み、前記介在膜の周縁に対する前記ポストパンプの周縁部のはみ出し量は、前記介在膜の膜厚よりも大きい、半導体装置である。

20

また、請求項3記載の発明は、半導体チップと、前記半導体チップ上に形成された配線と、前記配線を被覆するパッシベーション膜と、前記パッシベーション膜を貫通して形成され、前記配線を前記パッシベーション膜から部分的に露出させるための開口と、前記配線における前記開口に臨む部分上に形成され、その周縁部が前記パッシベーション膜における前記開口の周囲に乗り上げて形成された介在膜と、前記介在膜上に形成されたポストパンプとを備え、前記ポストパンプは、その下面が前記介在膜に下側から支持された基端部と、前記基端部の前記下面と同一平面からなる下面を有し、当該下面と前記パッシベーション膜との間に空間が形成されるように前記基端部から前記介在膜の周縁よりも断面視で側方にはみ出した周縁部とを含み、前記介在膜の周縁に対する前記ポストパンプの周縁部のはみ出し量は、前記介在膜の膜厚よりも大きい、半導体装置である。

30

また、請求項4記載の発明は、半導体チップと、前記半導体チップ上に形成された配線と、前記配線を被覆するパッシベーション膜と、前記パッシベーション膜を貫通して形成され、前記配線を前記パッシベーション膜から部分的に露出させるための開口と、前記配線における前記開口に臨む部分上に形成され、その周縁部が前記パッシベーション膜における前記開口の周囲に乗り上げて形成された介在膜と、前記介在膜上に形成されたポストパンプと、前記ポストパンプに接合された半田ボールとを備え、前記ポストパンプは、その下面が前記介在膜に下側から支持された基端部と、前記基端部の前記下面と同一平面からなる下面を有し、当該下面と前記パッシベーション膜との間に空間が形成されるように前記基端部から前記介在膜の周縁よりも側方にはみ出した周縁部とを含み、前記介在膜の周縁に対する前記ポストパンプの周縁部のはみ出し量は、前記介在膜の膜厚よりも大きい、半導体装置である。

40

【0008】

この構成によれば、半導体チップ上には、配線が形成されている。配線は、パッシベーション膜によって被覆されている。パッシベーション膜には、配線をパッシベーション膜から部分的に露出させるための開口が形成されている。配線における開口に臨む部分上に

50

は、介在膜が形成されている。介在膜上には、その周縁部が介在膜の周縁部よりも側方にはみ出した隆起状のポストパンプが形成されている。

【 0 0 0 9 】

ポストパンプの周縁部が介在膜の周縁よりも側方にはみ出していることにより、ポストパンプの周縁部とパッシベーション膜との間に空間が生じている。この空間が存在することにより、ポストパンプの周縁部は、パッシベーション膜との対向方向に変形可能である。よって、ポストパンプに応力が生じて、その応力をポストパンプの周縁部の変形により吸収することができる。その結果、パッシベーション膜にクラックが生じるのを防止することができる。

【 0 0 1 0 】

また、この構成では、パッシベーション膜とポストパンプとの間に、応力緩和のためのポリイミド層が介在されないので、ポリイミド層を設けることによる製造工程数の増加や半導体装置の厚さの増大などの問題を生じない。

また、前記介在膜の周縁に対する前記ポストパンプの周縁部のはみ出し量は、前記介在膜の膜厚よりも大きい。

【 0 0 1 1 】

このように、ポストパンプの周縁部のはみ出し量が介在膜の膜厚よりも大きいことにより、ポストパンプにおける変形可能な周縁部の幅を介在膜の膜厚よりも大きく確保することができる。なお、ポストパンプの周縁部のはみ出し量を介在膜の膜厚よりも大きくするためには、たとえば、パッシベーション膜上および配線上に介在膜の材料からなる層を形成し、その層上にポストパンプを形成した後、ウェットエッチングにより、介在膜の材料からなる層をパターニングする工程において、ポストパンプの下方にまでエッチングが進行するようにエッチング時間を設定すればよい。

【 0 0 1 2 】

また、請求項 5 記載の発明は、前記介在膜上に形成されたシード膜をさらに含み、前記ポストパンプは、前記シード膜上に形成されている、請求項 1 ~ 4 のいずれか一項に記載の半導体装置である。

また、請求項 6 記載の発明は、前記シード膜は、その周縁部が前記介在膜の周縁よりも側方にはみ出している、請求項 5 に記載の半導体装置である。

また、請求項 7 記載の発明は、前記介在膜の周縁に対する前記シード膜の周縁部のはみ出し量は、前記介在膜の膜厚よりも大きい、請求項 6 に記載の半導体装置である。

また、請求項 8 記載の発明は、前記ポストパンプの側面が、前記シード膜の側面と面一をなしている、請求項 5 ~ 7 のいずれか一項に記載の半導体装置である。

また、請求項 9 記載の発明は、前記半導体チップの表層部に形成された層間絶縁膜をさらに含み、前記配線は、前記層間絶縁膜上に形成されている、請求項 1 ~ 8 のいずれか一項に記載の半導体装置である。

また、請求項 1 0 記載の発明は、前記ポストパンプが C u からなり、前記介在膜が、T i W、T i、T a および T a N からなる群から選択される 1 種からなるバリア膜である、請求項 1 ~ 9 のいずれか一項に記載の半導体装置である。

また、請求項 1 1 記載の発明は、前記ポストパンプが A u からなり、前記介在膜が、T i W からなるバリア膜である、請求項 1 ~ 9 のいずれか一項に記載の半導体装置である。

また、請求項 1 2 記載の発明は、前記配線が、A l からなる、請求項 1 ~ 1 1 のいずれか一項に記載の半導体装置である。

また、請求項 1 3 記載の発明は、前記配線が、C u を含む金属材料を用いて形成されている、請求項 1 ~ 1 1 のいずれか一項に記載の半導体装置である。

また、請求項 1 4 記載の発明は、前記配線が、A l C u からなる、請求項 1 3 に記載の半導体装置である。

また、請求項 1 5 記載の発明は、前記配線が、C u からなる、請求項 1 3 に記載の半導体装置である。

また、請求項 1 6 記載の発明は、半導体チップ上に配線を形成する工程と、前記配線を

10

20

30

40

50

被覆するようにパッシベーション膜を形成する工程と、前記パッシベーション膜を貫通することにより、前記配線を前記パッシベーション膜から部分的に露出させるための開口を形成する工程と、前記配線における前記開口に臨む部分および前記パッシベーション膜に介在膜を形成する工程と、前記介在膜上に、シード膜を形成する工程と、前記シード膜上に、所定の形状の開口を有するレジスト膜を形成する工程と、前記シード膜からのめっき成長により、前記レジスト膜の前記開口内にポストパンプを形成する工程と、前記ポストパンプの形成後、前記レジスト膜を除去し、当該除去により露出した前記シード膜における前記ポストパンプから露出した部分を、前記シード膜をエッチング可能な液により除去する工程と、前記シード膜の除去後、前記シード膜の下方の前記介在膜にまでエッチングが進行するように、前記介在膜をエッチング可能な液を前記介在膜に供給することにより、前記介在膜における前記シード膜から露出した部分を除去し、さらに前記介在膜における前記シード膜の周縁部と前記パッシベーション膜とに挟まれた部分を前記介在膜の膜厚よりも多く除去することによって、前記ポストパンプに、残った前記介在膜にその下面が下側から支持された基端部と、前記基端部の前記下面と同一平面からなる下面を有し、当該下面と前記パッシベーション膜との間に空間が形成されるように前記基端部から前記介在膜の周縁よりも側方にはみ出した周縁部とを形成する工程とを含む、半導体装置の製造方法である。

10

また、請求項 1 7 記載の発明は、前記介在膜をエッチングする工程では、前記シード膜の下方の前記介在膜にまでエッチングが進行するように、エッチング液の供給時間を設定する、請求項 1 6 に記載の半導体装置の製造方法である。

20

【発明を実施するための最良の形態】

【0013】

以下では、本発明の実施の形態を、添付図面を参照して詳細に説明する。

図 1 は、本発明の一実施形態に係る半導体装置の外観を示す側面図である。

この半導体装置 1 は、W L - C S P 技術が適用された半導体装置であり、半導体チップ 2 と、半導体チップ 2 上に設けられた複数のポストパンプ 3 と、各ポストパンプ 3 に接合された半田ボール 4 とを備えている。

【0014】

図 2 は、図 1 における破線 A で囲まれた部分の構造を示す図解的な断面図である。

半導体チップ 2 の表層部には、 SiO_2 からなる層間絶縁膜 5 が形成されている。層間絶縁膜 5 上には、A 1 からなる配線 6 が所定の配線パターンで形成されている。

30

層間絶縁膜 5 および配線 6 上には、配線 6 を被覆するパッシベーション膜 7 が形成され、パッシベーション膜 7 には、配線 6 の一部をパッシベーション膜 7 から露出させるための開口 8 が形成されている。

【0015】

配線 6 における開口 8 に臨む部分上には、T i W (チタングステン) からなるバリア膜 9 が被着されている。バリア膜 9 は、所定の膜厚 T (たとえば、180 nm) を有しており、開口 8 内において、配線 6 の表面およびパッシベーション膜 7 の側面を覆い、その周縁部がパッシベーション膜 7 の表面に乗り上がっている。

バリア膜 9 上には、C u からなるシード膜 10 が形成されている。シード膜 10 の周縁部は、バリア膜 9 の周縁に対して側方に、バリア膜 9 の膜厚 T よりも大きいはみ出し量 D ではみ出して形成されている。

40

【0016】

シード膜 10 上には、ポストパンプ 3 が隆起状に形成されている。ポストパンプ 3 は、たとえば、C u からなる。ポストパンプ 3 の側面は、シード膜 10 の側面とほぼ面一をなしている。

ポストパンプ 3 は、その下面がバリア膜 9 に下側から支持された基端部と、当該基端部の下面と同一平面からなる下面を有し、当該下面とパッシベーション膜 7 との間に空間が形成されるように基端部からバリア膜 9 の周縁よりも側方にはみ出した周縁部とを含む。すなわち、ポストパンプ 3 の周縁部がバリア膜 9 の周縁よりも側方にはみ出していること

50

により、ポストパンプ 3 の周縁部とパッシベーション膜 7 との間に空間が生じている。この空間が存在することにより、ポストパンプ 3 の周縁部は、パッシベーション膜 7 との対向方向に変形可能である。よって、ポストパンプ 3 に応力が生じても、その応力をポストパンプ 3 の周縁部の変形により吸収することができる。その結果、パッシベーション膜 7 にクラックが生じるのを防止することができる。

【 0 0 1 7 】

また、半導体装置 1 では、パッシベーション膜 7 とポストパンプ 3 との間に、応力緩和のためのポリイミド層が介在されないので、ポリイミド層を設けることによる製造工程数の増加や、半導体装置 1 の厚さの増大などの問題を生じない。

また、ポストパンプ 3 の周縁部のはみ出し量 D は、バリア膜 9 の膜厚 T よりも大きい。これにより、ポストパンプ 3 における変形可能な周縁部の幅をバリア膜 9 の膜厚よりも大きく確保することができる。

【 0 0 1 8 】

図 3 A ~ 3 E は、図 2 に示す半導体装置の一部の製造方法を工程順に示す図解的な断面図である。

まず、図 3 A に示すように、C V D (Chemical Vapor Deposition : 化学的気相成長) 法により、層間絶縁膜 5 が形成される。その後、スパッタ法により、層間絶縁膜 5 上の全面に、A l からなる金属膜 (図示せず) が形成される。そして、公知のフォトリソグラフィ技術およびエッチング技術により、層間絶縁膜 5 上の金属膜が選択的に除去される。これにより、層間絶縁膜 5 上に、所定の配線パターンを有する配線 6 が形成される。

【 0 0 1 9 】

次いで、C V D 法により、層間絶縁膜 5 および配線 6 上に、パッシベーション膜 7 が形成される。その後、パッシベーション膜 7 上に、レジストパターン (図示せず) が形成される。このレジストパターンをマスクとして、パッシベーション膜 7 がエッチングされることにより、図 3 B に示すように、パッシベーション膜 7 に、配線 6 の一部をパッシベーション膜 7 から露出させる開口 8 が形成される。開口 8 の形成後、レジストパターンは除去される。

【 0 0 2 0 】

その後、スパッタ法により、配線 6 における開口 8 に臨む部分およびパッシベーション膜 7 上に、T i W からなるバリア膜 9 が形成される。次いで、スパッタ法により、バリア膜 9 上に C u からなるシード膜 1 0 が形成される。そして、シード膜 1 0 上に、ポストパンプ 3 が形成されるべき部分に開口 1 1 を有するレジスト膜 1 2 が形成される。その後、レジスト膜 1 2 の開口 1 1 内に、C u をめっき成長させることにより、図 3 C に示すように、ポストパンプ 3 が形成される。ポストパンプ 3 の形成後、レジスト膜 1 2 は除去される。

【 0 0 2 1 】

次いで、ウェットエッチングにより、シード膜 1 0 におけるポストパンプ 3 から露出した部分が除去される。すなわち、シード膜 1 0 をエッチング可能な液がシード膜 1 0 に供給されて、シード膜 1 0 がポストパンプ 3 と接する部分を残して除去される。これにより、図 3 D に示すように、ポストパンプ 3 とバリア膜 9 との間にポストパンプ 3 の側面とほぼ面一な側面を有するシード膜 1 0 が残る。

【 0 0 2 2 】

その後、バリア膜 9 をエッチング可能な液がバリア膜 9 に供給される。このとき、シード膜 1 0 の下方のバリア膜 9 にまでエッチングが進行するように、エッチング液の供給時間が設定される。これにより、図 3 E に示すように、バリア膜 9 におけるシード膜 1 0 から露出した部分およびシード膜 1 0 の周縁部とパッシベーション膜 7 とに挟まれた部分が除去される。その結果、バリア膜 9 の側面は、シード膜 1 0 の側面よりも内側 (開口 8 側) に位置し、ポストパンプ 3 およびシード膜 1 0 は、それらの周縁部がバリア膜 9 の周縁に対して側方にはみ出した形状となる。

【 0 0 2 3 】

10

20

30

40

50

このように、ウェットエッチングにより、バリア膜 9 の材料からなる層をパターニングする工程において、ポストバンプ 3 の下方にまでエッチングが進行するようにエッチング時間を設定することにより、ポストバンプ 3 の周縁部のはみ出し量 D をバリア膜 9 の膜厚 T よりも大きくすることができる。これにより、製造工程数の増加を招くことなく、シード膜 10 の周縁部とパッシベーション膜 7 との間に空間を形成することができる。

【 0 0 2 4 】

以上、本発明の一実施形態について説明したが、本発明は、他の形態で実施することもできる。

たとえば、上記の実施例では、バリア膜 9 の材料として T i W を用いたが、バリア膜 9 の材料としては、C u の拡散に対するバリア性を有する材料であればよく、例えば、T i (チタン)、T a (タンタル) および T a N (窒化タンタル)などを例示することができる。

10

【 0 0 2 5 】

また、ポストバンプ 3 の材料として C u を用いたが、ポストバンプ 3 の材料としては、A u (金)を用いてもよい。ポストバンプ 3 の材料として A u が採用された場合、バリア膜 9 の材料としては、T i W を用いることができる。

また、配線 6 は、C u を含む金属材料を用いて形成されていてもよい。C u を含む金属材料としては、例えば、A l C u (アルミニウム / 銅合金) および C u を例示することができる。その場合、層間絶縁膜 5 に、その上面から掘り下がった配線溝が形成され、この配線溝に配線 6 が埋設されてもよい。

20

【 0 0 2 6 】

その他、特許請求の範囲に記載された事項の範囲で種々の設計変更を施すことが可能である。

【図面の簡単な説明】

【 0 0 2 7 】

【図 1】本発明の一実施形態に係る半導体装置の外観を示す側面図である。

【図 2】本発明の一実施形態に係る半導体装置の構造を示す図解的な断面図である。

【図 3 A】図 2 に示す半導体装置の製造方法を説明するための図解的な断面図である。

【図 3 B】図 3 A の次の工程を示す図解的な断面図である。

【図 3 C】図 3 B の次の工程を示す図解的な断面図である。

30

【図 3 D】図 3 C の次の工程を示す図解的な断面図である。

【図 3 E】図 3 D の次の工程を示す図解的な断面図である。

【図 4】従来の半導体装置の構造を示す図解的な断面図である。

【符号の説明】

【 0 0 2 8 】

- | | |
|---|-------------|
| 1 | 半導体装置 |
| 2 | 半導体チップ |
| 3 | ポストバンプ |
| 6 | 配線 |
| 7 | パッシベーション膜 |
| 8 | 開口 |
| 9 | バリア膜 (介在膜) |
| D | はみ出し量 |
| T | 膜厚 (介在膜の膜厚) |

40

フロントページの続き

合議体

審判長 小野田 誠

審判官 松本 貢

審判官 加藤 浩一

- (56)参考文献 特開平9 - 199505 (JP, A)
特開2005 - 85857 (JP, A)
特開2005 - 166959 (JP, A)
特開2006 - 278551 (JP, A)
特開平1 - 278751 (JP, A)

- (58)調査した分野(Int.Cl. , DB名)

H01L21/60