(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2023-0106111
(43) 공개일자 2023년07월12일

(51) 국제특허분류(Int. Cl.)
H10B 63/00 (2023.01) *H01L 29/872* (2006.01)
H10N 70/20 (2023.01)
(52) CPC특허분류
H10B 63/32 (2023.02)
H01L 29/872 (2013.01)
(21) 출원번호 10-2022-0190685
(22) 출원일자 2022년12월30일
심사청구일자 2022년12월30일
(30) 우선권주장
1020210191978 2021년12월30일 대한민국(KR)

(71) 출원인
세종대학교산학협력단
서울특별시 광진구 능동로 209 (군자동, 세종대학교)
(72) 발명자
김덕기
서울특별시 노원구 덕릉로71길 30, 104동 302호
김홍균
서울특별시 동대문구 무학로26길 30 신동아아파트 4동 1704호
아지즈 자말
서울특별시 광진구 능동로 209 세종대학교 충무관 501B
(74) 대리인
특허법인이상

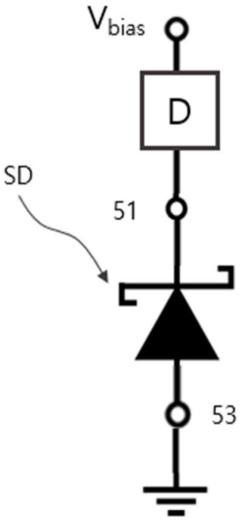
전체 청구항 수 : 총 10 항

(54) 발명의 명칭 **직렬연결된 쇼트키 다이오드와 스위치 소자를 구비하는 반도체 장치**

(57) 요 약

반도체 장치를 제공한다. 상기 반도체 장치는 바이어스 전압이 인가되는 터미널과 그라운드 전압이 인가되는 터미널 사이에 직렬연결된 스위치 소자와 쇼트키 다이오드를 구비한다. 상기 쇼트키 다이오드가 역방향 바이어스에서 전기적 항복상태일 때 상기 반도체 장치는 온 상태에 있다.

대 표 도 - 도3a



(52) CPC특허분류
H10N 70/253 (2023.02)

이 발명을 지원한 국가연구개발사업
과제고유번호 1711115733
과제번호 10080581
부처명 과학기술정보통신부
과제관리(전문)기관명 한국산업기술평가관리원
연구사업명 전자정보디바이스산업원천기술개발(R&D)
연구과제명 공정 조건에 따른 박막 stress 변화에 대한 이론적 해석 및 simulation model 개발
기 여 율 1/2
과제수행기관명 세종대학교산학협력단
연구기간 2017.07.01 ~ 2021.12.31
이 발명을 지원한 국가연구개발사업
과제고유번호 1345350232
과제번호 2016R1D1A1B01009537
부처명 교육부
과제관리(전문)기관명 한국연구재단
연구사업명 개인기초연구(교육부)(R&D)
연구과제명 초절전 원자 스위치 소자용 산소공공 방지막을 가진 이중층 고체 전해질 및 열역학적 동작 기구 연구
기 여 율 1/2
과제수행기관명 세종대학교
연구기간 2022.03.01 ~ 2023.02.28

명 세 서

청구범위

청구항 1

바이어스 전압이 인가되는 터미널과 그라운드 전압이 인가되는 터미널 사이에 직렬연결된 스위치 소자와 쇼트키 다이오드를 구비하는 반도체 장치이되,

상기 쇼트키 다이오드가 역방향 바이어스에서 전기적 항복상태일 때 상기 반도체 장치는 온 상태에 있는 반도체 장치.

청구항 2

청구항 1에 있어서,

상기 쇼트키 다이오드가 역방향 바이어스에서 전기적 항복상태 전 상태이거나 상기 스위치 소자가 오프 상태일 때 상기 반도체 장치는 오프 상태에 있고,

상기 쇼트키 다이오드가 역방향 바이어스에서 전기적 항복상태이고 상기 스위치 소자가 온 상태일 때 상기 반도체 장치는 온 상태에 있는 반도체 장치.

청구항 3

청구항 1에 있어서,

상기 스위치 소자는 MOSFET (metal-oxide-semiconductor field-effect transistor)이고,

상기 MOSFET의 드레인 전극은 상기 바이어스 전압이 인가되는 터미널에 전기적으로 연결되고, 소오스 전극은 상기 그라운드 전압이 인가되는 터미널에 전기적으로 연결되는 반도체 장치.

청구항 4

청구항 3에 있어서,

상기 쇼트키 다이오드의 캐소드는 상기 바이어스 전압이 인가되는 터미널에 전기적으로 연결되고, 애노드는 상기 MOSFET의 드레인 전극에 전기적으로 연결되는 반도체 장치.

청구항 5

청구항 3에 있어서,

상기 쇼트키 다이오드의 캐소드는 상기 MOSFET의 소오스 전극에 전기적으로 연결되고, 애노드는 상기 상기 그라운드 전압이 인가되는 터미널에 전기적으로 연결되는 반도체 장치.

청구항 6

청구항 1에 있어서,

상기 스위치 소자는 RRAM(Resistive Random Access Memory)이고,

상기 쇼트키 다이오드가 역방향 바이어스에서 전기적 항복상태일 때 상기 장치는 HRS(high resistance state)에서 LRS(low resistance state)로 셋 전이하는 반도체 장치.

청구항 7

청구항 6에 있어서,

상기 RRAM은 바이폴라 스위칭 RRAM이고,

상기 쇼트키 다이오드가 정방향 바이어스에서 턴온 상태일 때 상기 장치는 LRS(low resistance state)에서

HRS(high resistance state)로 리셋 전이하는 반도체 장치.

청구항 8

청구항 1에 있어서,

상기 쇼트키 다이오드는 반도체층, 상기 반도체층에 쇼트키 접합을 하는 애노드, 및 상기 반도체층에 오믹 접합 또는 쇼트키 접합을 하는 캐소드를 포함하고,

상기 캐소드가 상기 반도체층에 대해 쇼트키 접합을 하는 경우 이들 사이의 쇼트키 배리어 높이(Schottky barrier height)는 상기 애노드와 상기 반도체층 사이의 쇼트키 배리어 높이에 비해 낮은 반도체 장치.

청구항 9

청구항 8에 있어서,

상기 반도체층은 다수의 결정립들 사이에 결정입계(Grain Boundary)가 형성된 다결정층인 반도체 장치.

청구항 10

청구항 8에 있어서,

상기 반도체층은 산화물 반도체층인 반도체 장치.

발명의 설명

기 술 분 야

[0001] 본 발명은 반도체 장치에 관한 것으로, 보다 상세하게는 쇼트키 다이오드를 포함하는 반도체 장치에 관한 것이다.

배 경 기 술

[0002] 쇼트키 다이오드 혹은 쇼트키 배리어 다이오드는 금속과 반도체의 접합에 의해 생기는 쇼트키 장벽을 이용한 소자로서, PN 접합을 갖는 다이오드에 비해 순방향 턴-온 전압이 비교적 낮고 스위칭 속도가 빠른 장점을 가진다.

[0003] 이에 쇼트키 다이오드는 반도체 장치에서 정류기로 사용된다. 이 경우, 쇼트키 다이오드는 순방향 바이어스가 인가된 상태에서 턴-온될 때 반도체 장치는 턴-온되고, 역방향 바이어스가 인가된 상태에서는 오프 상태를 유지한다. 그러나, 쇼트키 다이오드가 턴-온될 때 전압에 대한 전류의 변화량이 크지 않은 단점이 있다.

발명의 내용

해결하려는 과제

[0004] 본 발명이 해결하고자 하는 과제는, 전류가 흐르지 않은 상태에서 전류가 흐르는 상태로 변화할 때 전압에 대한 전류의 변화량이 매우 큰 쇼트키 다이오드를 포함하는 반도체 장치를 제공함에 있다.

[0005] 본 발명의 기술적 과제들은 이상에서 언급한 기술적 과제로 제한되지 않으며, 언급되지 않은 또 다른 기술적 과제들은 아래의 기재로부터 당업자에게 명확하게 이해될 수 있을 것이다.

과제의 해결 수단

[0006] 상기 기술적 과제를 이루기 위하여 본 발명의 일 실시예는 반도체 장치를 제공한다. 상기 반도체 장치는 바이어스 전압이 인가되는 터미널과 그라운드 전압이 인가되는 터미널 사이에 직렬연결된 스위치 소자와 쇼트키 다이오드를 구비한다. 상기 쇼트키 다이오드가 역방향 바이어스에서 전기적 항복상태일 때 상기 반도체 장치는 온 상태에 있다.

[0007] 상기 반도체 장치는, 상기 쇼트키 다이오드가 역방향 바이어스에서 전기적 항복상태 전 상태이거나 상기 스위치 소자가 오프 상태일 때 상기 반도체 장치는 오프 상태에 있고, 상기 쇼트키 다이오드가 역방향 바이어스에서 전기적 항복상태이고 상기 스위치 소자가 온 상태일 때 상기 반도체 장치는 온 상태에 있을 수 있다.

[0008] 상기 스위치 소자는 MOSFET (metal-oxide-semiconductor field-effect transistor)이고, 상기 MOSFET의 드레인

전극은 상기 바이어스 전압이 인가되는 터미널에 전기적으로 연결되고, 소오스 전극은 상기 그라운드 전압이 인가되는 터미널에 전기적으로 연결될 수 있다. 일 예에서, 상기 쇼트키 다이오드의 캐소드는 상기 바이어스 전압이 인가되는 터미널에 전기적으로 연결되고, 애노드는 상기 MOSFET의 드레인 전극에 전기적으로 연결될 수 있다. 다른 예에서, 상기 쇼트키 다이오드의 캐소드는 상기 MOSFET의 소오스 전극에 전기적으로 연결되고, 애노드는 상기 상기 그라운드 전압이 인가되는 터미널에 전기적으로 연결될 수 있다.

[0009] 다른 예에서, 상기 스위치 소자는 RRAM(Resistive Random Access Memory)이고, 상기 쇼트키 다이오드가 역방향 바이어스에서 전기적 항복상태일 때 상기 반도체 장치는 HRS(high resistance state)에서 LRS(low resistance state)로 셋 전이할 수 있다. 상기 RRAM은 바이폴라 스위칭 RRAM이고, 상기 쇼트키 다이오드가 정방향 바이어스에서 턴온 상태일 때 상기 반도체 장치는 LRS(low resistance state)에서 HRS(high resistance state)로 리셋 전이할 수 있다.

[0010] 상기 쇼트키 다이오드는 반도체층, 상기 반도체층에 쇼트키 접합을 하는 애노드, 및 상기 반도체층에 오믹 접합 또는 쇼트키 접합을 하는 캐소드를 포함하고, 상기 캐소드가 상기 반도체층에 대해 쇼트키 접합을 하는 경우 이들 사이의 쇼트키 배리어 높이(Schottky barrier height)는 상기 애노드와 상기 반도체층 사이의 쇼트키 배리어 높이에 비해 낮을 수 있다. 상기 반도체층은 다수의 결정립들 사이에 결정입계(Grain Boundary)가 형성된 다결정층일 수 있다. 상기 반도체층은 산화물 반도체층일 수 있다.

발명의 효과

[0011] 상술한 바와 같이 본 발명 실시예에 따른 반도체 장치는 바이어스 전압이 인가되는 터미널과 그라운드 전압이 인가되는 터미널 사이에 직렬연결된 스위치 소자와 쇼트키 다이오드를 구비하고, 상기 쇼트키 다이오드가 역방향 바이어스에서 전기적 항복상태일 때 상기 반도체 장치는 온 상태에 있을 수 있어, 턴온 시 전압 변화에 대한 전류 변화가 매우 커서 온-오프 구별이 보다 명확해질 수 있다.

[0012] 이하, 본 발명의 이해를 돕기 위하여 바람직한 실험예(example)를 제시한다. 다만, 하기의 실험예는 본 발명의 이해를 돕기 위한 것일 뿐, 본 발명이 하기의 실험예에 의해 한정되는 것은 아니다.

도면의 간단한 설명

[0013] 도 1은 본 발명의 일 실시예에 따른 쇼트키 다이오드를 나타낸 개략도이다.

도 2는 상기 쇼트키 다이오드에 바이어스가 걸리지 않았을 경우, 역방향 바이어스가 인가되었을 경우, 그리고 정방향 바이어스가 인가되었을 경우의 밴드다이어그램을 나타낸다.

도 3a은 도 1의 쇼트키 다이오드를 포함하는 본 발명의 일 실시예에 따른 반도체 장치의 회로도이다.

도 3b은 도 1의 쇼트키 다이오드를 포함하는 본 발명의 다른 실시예에 따른 반도체 장치의 회로도이다.

도 4는 본 발명의 다른 실시예에 따른 반도체 장치의 회로도이다.

도 5는 본 발명의 다른 실시예에 따른 반도체 장치의 회로도이다.

도 6은 쇼트키 다이오드 제조예에서 얻어진 W/ZnO/ITO 쇼트키 다이오드의 개략도(a)와 이의 투과율을 나타낸 그래프(b)를 보여준다.

도 7은 쇼트키 다이오드 제조예에서 얻어진 W/ZnO/ITO 쇼트키 다이오드의 DC IV 특성 (스텝 크기가 10인 10^3 사이클)(a), 10^4 사이클 동안 순방향 및 역방향 바이어스의 비대칭 전류 밀도(b), 굽힘 반경에 따른 IV 특성(c), 및 굽힘 반경에 따른 항복전압 및 턴온전압 변화를 나타낸 그래프(d)를 보여준다.

도 8은 쇼트키 다이오드 제조예에서 얻어진 W/ZnO/ITO 쇼트키 다이오드와 저항(Rser)을 직렬 연결하여 쇼트키 다이오드의 전류 제어 IV 스윕(sweep)을 나타낸 그래프(a)와 전압 바이어스의 함수로서 비대칭(f_{ASYM}) 및 비선형성(f_{NL})에서의 정류특성(b)을 보여준다.

도 9는 MOS트랜지스터의 소오스 전극과 기준 전극 사이에 연결된 쇼트키 다이오드 제조예에서 얻어진 W/ZnO/ITO 쇼트키 다이오드를 보여주는 개략도(a), 트랜지스터의 V_{GS}를 양의 방향으로 스윕하는 동안 소자의 출력특성(I_D-V_{GS})(b), 쇼트키 다이오드와 저항 스위칭 메모리 소자(Au/Nb_2O_5/Pt)의 IV 특성(c), 및 쇼트키 다이오드와 저항

스위칭 메모리 소자가 직렬연결된 경우 상보적 저항 스위칭(d)을 나타낸다.

발명을 실시하기 위한 구체적인 내용

[0014] 이하, 본 발명을 보다 구체적으로 설명하기 위하여 본 발명에 따른 바람직한 실시예를 첨부된 도면을 참조하여 보다 상세하게 설명한다. 그러나, 본 발명은 여기서 설명되어지는 실시예에 한정되지 않고 다른 형태로 구체화될 수도 있다. 층이 다른 층 또는 기판 "상"에 있다고 언급되어지는 경우에 그것은 다른 층 또는 기판 상에 직접 형성될 수 있거나 또는 그들 사이에 제 3의 층이 개재될 수도 있다.

[0015]

[0016] 도 1은 본 발명의 일 실시예에 따른 쇼트키 다이오드를 나타낸 개략도이다. 도 2는 상기 쇼트키 다이오드에 바이어스가 걸리지 않았을 경우, 역방향 바이어스가 인가되었을 경우, 그리고 정방향 바이어스가 인가되었을 경우의 밴드다이어그램을 나타낸다.

[0017] 도 1 및 도 2를 참조하면, 쇼트키 다이오드(SD)는 캐소드(51), 애노드(53), 및 이들 사이에 배치된 반도체층(52)을 포함한다.

[0018] 상기 반도체층(52)은 산화물 반도체층으로, n형 산화물 반도체층일 수 있다. 상기 반도체층(52)은 일 예로서, ZnO층일 수 있다. 상기 반도체층(52)의 두께는 약 10 내지 50nm 구체적으로 20 내지 30nm로 비교적 얇을 수 있다. 또한 상기 반도체층(52)은 다수의 결정립들 사이에 결정입계(Grain Boundary)가 형성된 다결정층일 수 있다.

[0019] 상기 애노드(53)는 상기 반도체층(52)에 대해 쇼트키 접합을 하는 쇼트키 전극일 수 있다. 상기 캐소드(51)는 상기 반도체층(52)에 대해 오믹 접합을 하거나 혹은 쇼트키 접합을 하되, 상기 캐소드(51)가 상기 반도체층(52)에 대해 쇼트키 접합을 하는 경우 이들 사이의 쇼트키 배리어 높이(Schottky barrier height, φ_{B1})는 상기 애노드(53)와 상기 반도체층(52) 사이의 쇼트키 배리어 높이(φ_{B2})에 비해 낮을 수 있다. 일 예로서, 상기 애노드(53)와 상기 반도체층(52) 사이의 쇼트키 배리어 높이(φ_{B2})는 0.6 내지 1 eV일 예로서, 약 0.8 eV일 수 있고, 상기 캐소드(51)와 상기 반도체층(52) 사이의 쇼트키 배리어 높이(φ_{B1})는 0.05 내지 0.15 eV일 예로서, 약 0.1eV일 수 있다. 일 예에서, 상기 애노드(53)는 W일 수 있고, 상기 캐소드(51)는 ITO일 수 있다.

[0020] 이러한 쇼트키 다이오드(SD)에 정방향 바이어스가 인가되고, 턴온 전압 이상의 전압이 인가되면 전자가 상기 캐소드(51)로부터 상기 반도체층(52)으로 주입될 수 있다. 상기 턴온전압(TOV)은 약 0.5 내지 1V일 수 있다.

[0021] 상기 쇼트키 다이오드(SD)에 역방향 바이어스가 인가되면 상기 반도체층(52) 내의 결정입계에서 전계에 의한 공핍 영역이 발생하고 이 공핍 영역에서 열전자 충격 이온화에 의해 전자-홀 쌍을 생성할 수 있다. 상기 반도체층(52)이 상기 애노드(53)과 접하는 계면에 일정량 이상의 홀이 축적되면 상기 애노드(53)의 페르미 준위에서 상기 반도체층(52)의 전도대(CB)로 전자가 터널링할 수 있다. 이 경우, 상기 쇼트키 다이오드(SD)의 전기적 항복이 발생할 수 있고 이 전기적 항복은 비교적 낮은 항복전압에서 이루어질 수 있다. 상기 쇼트키 다이오드(SD)의 항복전압(V_{BR})은 약 -3 내지 -5V일 수 있다.

[0023] 도 3a은 도 1의 쇼트키 다이오드를 포함하는 본 발명의 일 실시예에 따른 반도체 장치의 회로도이다. 도 3b은 도 1의 쇼트키 다이오드를 포함하는 본 발명의 다른 실시예에 따른 반도체 장치의 회로도이다.

[0024] 도 1, 도 3a, 및 도 3b을 동시에 참조하면, 쇼트키 다이오드(SD)는 다른 스위치 소자(D)와 함께 반도체 스위치 장치를 구성할 수 있다. 상기 반도체 스위치 장치는 온 상태와 오프 상태를 구현하는 반도체 장치일 수 있다.

[0025] 구체적으로, 바이어스 전압(V_{bias})이 인가되는 터미널과 기준전압 (혹은 그라운드 전압)이 인가되는 터미널 사이에 상기 스위치 소자(D)와 상기 쇼트키 다이오드(SD)가 직렬연결될 수 있다. 이 때, 쇼트키 다이오드(SD)의 캐소드(51)는 상기 바이어스 전압(V_{bias})이 인가되는 터미널에 전기적으로 연결되고, 쇼트키 다이오드(SD)의 애노드(53)는 상기 그라운드 전압이 인가되는 터미널에 전기적으로 연결될 수 있다. 이 경우, 상기 쇼트키 다이오드(SD)는 역방향 바이어스가 걸린 상태에 있을 수 있다. 상기 바이어스 전압(V_{bias})은 0보다 큰 전압 즉, 양전압일

수 있다.

[0026] 상기 반도체 장치는 상기 쇼트키 다이오드(SD)와 상기 스위치 소자(D) 중 어느 하나가 오프된 상태에서 오프상태에 있을 수 있고, 반면 상기 쇼트키 다이오드(SD) 및 상기 스위치 소자(D)가 모두 턴온된 상태에서 턴온상태에 있을 수 있다. 구체적으로, 상기 쇼트키 다이오드(SD)가 역방향 바이어스에서 전기적 항복상태 전 상태(즉, 오프 상태)이거나 상기 스위치 소자가 오프 상태일 때 상기 반도체 장치는 오프 상태에 있고, 상기 쇼트키 다이오드가 역방향 바이어스에서 전기적 항복상태(즉, 온 상태)이고 상기 스위치 소자가 온 상태일 때 상기 반도체 장치는 온 상태에 있을 수 있다.

[0027] 상기 반도체 장치는 바이어스 전압(V_{bias})이 적어도 상기 쇼트키 다이오드(SD)의 항복전압의 절대값보다 큰 상태에서 구체적으로 하기 수학식 1로 나타낸 상태에서 턴온될 수 있다.

[0028] [수학식 1]

[0029] $$V_{bias} \geq V_{D,on} + V_{SD,EB}$$

[0030] 상기 수학식 1에서, V_{bias}는 반도체 장치에 인가되는 바이어스 전압이고, $V_{D,on}$은 스위치 소자가 온 상태로 전이할 때 스위치 소자에 인가되는 부분전압이고, $V_{SD,EB}$는 쇼트키 다이오드(SD)의 전기적 항복상태로 전이될 때의 부분전압 즉 항복전압의 절대값이다.

[0031] 상기 쇼트키 다이오드(SD)의 항복전압은 약 -3V 내지 -5V일 수 있다. 상기 쇼트키 다이오드(SD)가 역방향 바이어스 상태에서 전기적 항복상태로 전이될 때의 부분전압, 즉 항복전압의 절대값보다 큰 전압이 인가되는 경우, 상기 쇼트키 다이오드(SD)는 전기적 항복상태(electrical breakdown, EBR)에 있을 수 있고, 상기 전기적 항복상태의 쇼트키 다이오드(SD)에 인가되는 전압의 변화량에 대한 전류의 변화량 즉, $\triangle I_{SD}/\triangle V_{SD}$ (여기서, $\triangle I_{SD}$는 쇼트키 다이오드에 흐르는 부분전류의 변화량이고 $\triangle V_{SD}$는 쇼트키 다이오드에 인가되는 부분전압의 변화량)매우 클 수 있다. 다시 말해서, 상기 쇼트키 다이오드(SD)는 역방향 바이어스 상태에서 전기적 항복 전의 누설전류 대비 전기적 항복 후의 항복전류가 큰 차이를 나타낼 수 있다.

[0032] 이와 같이, 상기 반도체 장치는 오프 상태에서 즉, 상기 쇼트키 다이오드(SD)와 상기 스위치 소자(D) 중 어느 하나가 오프된 상태에서, 상기 쇼트키 다이오드(SD)의 역방향 바이어스 상태 누설전류 또는 상기 스위치 소자(D)의 누설전류에 의해 반도체 장치의 전체 누설전류가 제한된다. 이 때, 상기 스위치 소자(D)의 누설전류에 비해 상기 쇼트키 다이오드(SD)의 역방향 바이어스 상태 누설전류가 적은 경우, 상기 쇼트키 다이오드(SD)의 역방향 바이어스 상태 누설전류에 의해 반도체 장치의 전체 누설전류가 제한될 수 있다. 이에 따라, 상기 반도체 장치의 전체 누설전류는 크게 줄어들 수 있다.

[0033] 반면, 상기 반도체 장치는 턴온되는 순간 즉, 상기 쇼트키 다이오드(SD) 및 상기 스위치 소자(D)가 둘 모두 온 상태가 되는 순간, 상기 쇼트키 다이오드(SD)의 항복전류의 급격한 증가($\triangle I_{SD}/\triangle V_{SD}$)에 의해 상기 반도체 장치는 전체전압의 변화량에 대한 전체전류의 변화량 즉, $\triangle I_{total}/\triangle V_{total}$ (여기서, $\triangle I_{total}$는 반도체 장치에 흐르는 전체전류의 변화량이고 $\triangle V_{total}$는 반도체 장치에 인가되는 전체전압의 변화량)이 매우 클 수 있다. 그 결과, 상기 반도체 장치는 턴온 시 전압 변화에 대한 전류 변화가 매우 커서 온-오프 구별이 보다 명확해질 수 있다.

[0035] 도 4는 본 발명의 다른 실시예에 따른 반도체 장치의 회로도이다.

[0036] 도 4를 참조하면, 도 3a 및 도 3b를 참조하여 설명한 스위치 소자(D)는 MOSFET (metal-oxide-semiconductor field-effect transistor, TR)일 수 있다. 상기 MOSFET (TR)의 드레인 전극은 바이어스 전압(V_{bias})이 인가되는 터미널에 전기적으로 연결되고 소오스 전극(미도시)은 그라운드 전압이 인가되는 터미널에 전기적으로 연결될 수 있다. 이 때, 상기 쇼트키 다이오드(SD)의 캐소드(51)는 상기 MOSFET의 소오스 전극(미도시)에 전기적으로 연결되고, 애노드(53)는 상기 상기 그라운드 전압이 인가되는 터미널에 전기적으로 연결될 수 있다.

[0037] 상기 MOSFET (TR)은 n형 MOSFET일 수 있다. MOSFET (TR)은 박막형태의 반도체층을 채널층으로 포함하는 TFT(thin film transistor) 또는 벌크 반도체를 채널층으로 포함하는 벌크 트랜지스터일 수 있다. 벌크 반도체은 Si 기판일 수 있고, 박막형태의 반도체층은 Si 박막(결정질 혹은 비정질) 혹은 산화물 반도체 박막일 수 있다.

[0038] 이러한 반도체 스위치 장치는 도 3a 및 도 3b를 참조하여 설명한 바와 같이, 턴온 시 전압 변화에 대한 전류 변화가 매우 커서 온-오프 구별이 보다 명확해질 수 있다. 이에 따라, 상기 반도체 스위치 장치는 MOSFET (TR) 대비 더 낮은 SS (subthreshold swing)을 나타낼 수 있다.

[0039] 도 4에서는 도 3a의 스위칭 소자를 MOSFET으로 치환한 것을 도시하였으나, 이에 한정되지 않고 도 3b의 스위칭 소자를 MOSFET으로 치환할 수도 있다. 구체적으로, 상기 쇼트키 다이오드(SD)의 캐소드(51)는 상기 바이어스 전압(V_{bias})이 인가되는 터미널에 전기적으로 연결되고, 애노드(53)는 상기 MOSFET(TR)의 드레인 전극에 전기적으로 연결될 수 있다.

[0041] 도 5는 본 발명의 다른 실시예에 따른 반도체 장치의 회로도이다.

[0042] 도 5를 참조하면, 도 3a 및 도 3b를 참조하여 설명한 스위치 소자는 RRAM(Resistive Random Access Memory)일 수 있다. RRAM은 오프 상태인 high resistance state (HRS)에서 턴온 상태인 low resistance state (LRS) 사이를 스위칭할 수 있으며, 전원이 제거된 상태에서도 이 상태를 유지할 수 있는 소자를 의미한다. HRS에서 LRS로의 스위칭 전이 즉, 셋 전이를 가능하게 하는 전압을 셋 전압(Vset)이라고 하며, LRS에서 HRS로의 스위칭 전이 즉, 리셋 전이를 가능하게 하는 전압을 리셋 전압(Vreset)이라고 한다.

[0043] 상기 반도체 장치는 바이어스 전압이 인가되는 터미널과 그라운드 전압이 인가되는 터미널 사이에 직렬연결된 RRAM과 쇼트키 다이오드(SD)를 구비하는 반도체 장치이다.

[0044] 본 실시예에서, 셋 전압은 양의 부호를 가질 수 있다.

[0045] 상기 반도체 장치 즉, 상기 RRAM와 상기 쇼트키 다이오드(SD)가 직렬연결된 반도체 장치는 상기 바이어스 전압(V_{bias})이 제로에서 양의 방향으로 스윕될 때, 상기 쇼트키 다이오드(SD)에 역방향 바이어스가 걸린 상태에서 항복전압 미만의 전압이 인가되는 오프 상태이거나 혹은 상기 RRAM이 HRS 상태인 경우 오프 상태 즉, HRS 상태를 나타내고, 이후 상기 쇼트키 다이오드(SD)가 역방향 바이어스가 걸린 상태에서 항복전압 이상의 전압이 인가되는 전기적 항복상태이고 상기 RRAM이 LRS 상태인 경우 온 상태 즉, LRS 상태를 나타낸다. 다시 말해서, 상기 쇼트키 다이오드가 역방향 바이어스에서 전기적 항복상태일 때, 상기 반도체 장치는 HRS에서 LRS로 셋 전이할 수 있다.

[0046] 일 예에서, 상기 셋 전압은 양의 부호를 갖고 상기 리셋 전압은 음의 부호를 가질 수 있다. 다시 말해서, 상기 RRAM은 바이폴라 스위칭 RRAM일 수 있다.

[0047] 상기 바이어스 전압(V_{bias})이 제로에서 음의 방향으로 스윕될 때, 상기 쇼트키 다이오드(SD)에 정방향 바이어스가 걸린 상태에서 턴온전압 미만의 전압이 인가되는 오프 상태이면서 상기 RRAM이 LRS 상태인 경우 오프 상태 즉, HRS 상태를 나타낸 후, 상기 쇼트키 다이오드(SD)에 정방향 바이어스가 걸린 상태에서 턴온전압 이상의 전압이 인가되는 턴온 상태이면서 상기 RRAM이 LRS 상태인 경우 온 상태 즉, LRS 상태를 나타낸 후, 상기 쇼트키 다이오드(SD)가 턴온 상태에서 상기 RRAM이 HRS 상태로 전이하면서 오프 상태 즉, HRS 상태를 나타낸다. 이와 같이, 상기 반도체 장치는 상기 쇼트키 다이오드(SD)가 정방향 바이어스에서 턴온 상태일 때 LRS에서 HRS로 리셋 전이할 수 있다.

[0048] 상기 RRAM은 일 예로서, 한쌍의 전극들 사이에 배치된 전이금속산화물막을 구비할 수 있다. 상기 한쌍의 전극들은 서로에 관계없이 Au 또는 Pt일 수 있고, 상기 전이금속산화물막은 니오븀 산화물막 일 예로서, Nb_2O_{5-x} ($0 < x < 0.5$)일 수 있다.

[0049] 도 5에서는 도 3a의 스위칭 소자를 RRAM으로 치환한 것을 도시하였으나, 이에 한정되지 않고 도 3b의 스위칭 소자를 RRAM으로 치환할 수도 있다.

[0051] 이하, 본 발명의 이해를 돕기 위하여 바람직한 실험예(example)를 제시한다. 다만, 하기의 실험예는 본 발명의 이해를 돕기 위한 것일 뿐, 본 발명이 하기의 실험예에 의해 한정되는 것은 아니다.

[0053] <쇼트키 다이오드 제조예>

[0054] ITO 코팅된 유연한 폴리에틸렌 테레프탈레이트(PET) 기판(Sigma-Aldrich, S. Korea) 상에, 고순도 ZnO 세라믹(99.995%)을 스퍼터링 타겟으로 사용하여 2μTorr의 기본 압력으로 실온에서 RF-마그네트론 스퍼터링 기술에 의해, 25nm 두께의 ZnO 필름을 증착하였다. 진공을 깨뜨리지 않은 상태에서, 상기 ZnO 필름 상에 W 금속(99.995%)을 스퍼터링 타겟으로 사용하고 120μm × 120μm 면적의 금속 섀도우 마스크를 통해, 70nm 두께의 W 상부 전극을 증착하였다.

[0056] 도 6은 쇼트키 다이오드 제조예에서 얻어진 W/ZnO/ITO 쇼트키 다이오드의 개략도(a)와 이의 투과율을 나타낸 그래프(b)를 보여준다.

[0057] 도 6을 참조하면, 쇼트키 다이오드 제조예에서 얻어진 W/ZnO/ITO 쇼트키 다이오드는 유연한 PET 기판에 제작되어, 가시광선 영역(400-800nm)에서 60% 이상의 우수한 평균 광투과율을 유지하는 것을 알 수 있다.

[0058] 한편, 증착된 ZnO 필름은 음의 홀 계수에 의해 n형의 특성을 갖는 것으로 나타났다.

[0060] 도 7은 쇼트키 다이오드 제조예에서 얻어진 W/ZnO/ITO 쇼트키 다이오드의 DC IV 특성 (스텝 크기가 10인 10^3 사이클)(a), 10^4 사이클 동안 순방향 및 역방향 바이어스의 비대칭 전류 밀도(b), 굽힘 반경에 따른 IV 특성(c), 및 굽힘 반경에 따른 항복전압 및 턴온전압 변화를 나타낸 그래프(d)를 보여준다. (a)와 (b)의 사이클 테스트에서 순방향 및 역방향 전류에 대한 펄스는 각각 (+0.2V, 20μs) 및 (-0.2V, 20μs)이었고, 전기적 항복(electrical breakdown, EBR) 과정에서 과열을 방지하기 위해 2mA의 컴플라이언스 전류(CC)가 설정되으며, WGFMU라고 하는 애질런트 B1500A의 파형 발생기/고속 측정 장치를 사용했다.

[0061] 도 7(a)를 참조하면, ITO 하부 전극이 접지되는 동안 W 상부 전극에 전기적 바이어스가 인가되었다. 10^3 사이클의 IV 특성은 정류 특성을 나타내며, ± 0.2 V에서 측정된 정류비는 $>10^3$ 이었다. 턴온전압(TOV)의 평균값은 ~0.7V이고 평균 항복전압(VBR)은 10^3 스위칭 사이클 동안 ~ 4.25V 이다. 이러한 비대칭 IV 곡선은 삽입 그림에 표시된 것처럼 W/ZnO 및 ZnO/ITO의 쇼트키 인터페이스들에서 쇼트키 장벽 높이가 서로 다른 결과인 것을 알 수 있다.

[0062] 여기서 W 상부 전극에 대한 양의 전압과 음의 전압은 각각 ITO 하부 전극이 접지된 순방향 바이어스 및 역방향 바이어스 조건에 해당한다. 이 쇼트키 다이오드 동작은 다음과 같다.

[0063] 순방향 바이어스 조건의 경우, ITO에서 e^-가 전기장의 방향을 따라 ZnO에 주입되고 W의 일함수 5eV와 ITO의 일함수 4.3eV의 차이로 인해 다이오드 내장 전위가 생성됨을 경험한다. 전압이 증가하면 주입된 전자의 증가로 인해 전류가 기하급수적으로 증가한다. 순방향 전류 밀도는 ITO/ZnO 인터페이스에서 쇼트키 장벽에 의해 제한된다.

[0064] 역방향 바이어스에서 e^-는 W에서 ZnO 로 주입되고 0.64eV 의 상당히 높은 쇼트키 장벽 높이를 경험한다. 이는 초저전류(10^{-8} A)와 정류 특성을 가져온다.

[0065] 도 7(b)를 참조하면, 위와 같은 IV 비대칭은 ZnO의 입계(Grain Boundary, GB)에서 이중 Schottky 장벽에 의해 발생하며, 10^4 사이클 이상 동안 안정성을 보임을 알 수 있다. 또한, 순방향 전류밀도 (105 ± 15 mA/cm^2) 와 역방향 전류밀도 (0.35 ± 0.04 mA/cm^2)에서 현저한 저하는 관찰되지 않았다. 쇼트키 다이오드 제조예에서 얻어진 10개의 다이오드가 측정되었고(장치당 1200개의 테스트 포인트), 가역적 EBR을 사용한 비대칭이 관찰되었다.

[0066] e^--h^+ 쌍 생성 및 GB를 통한 재조합의 결과로 이러한 전기적 항복(EBR)은 설명될 수 있다. e^--h^+ 쌍 생성은 높은 전기장 하에서 GB 전체의 공핍 영역에서 열전자 충격 이온화에 의해 발생할 수 있다. 인터페이스에 홀이 쌓이면 EBR이 발생할 수 있다. EBR 동안 전자는 금속 페르미 준위에서 반도체의 전도대(CB)로 터널링할 수 있다. 이는 CB 아래에 전자가 없고 페르미 준위 아래의 상태가 채워져 순방향 바이어스의 전류에 기여할 수 있는 순방향 바이어스와 대조된다. 이 비대칭 전압 영역에서의 전송은, ZnO /금속 접합을 통한 열전자 충격 이온화에 의한 입계 현상이다.

[0067] 도 7(c) 및 도 7(d)를 참조하면, 쇼트키 다이오드 제조예에서 얻어진 W/ZnO/ITO 쇼트키 다이오드의 굽힘 반경을 10 mm까지 감소시키더라도, 턴온전압(TOV)과 평균 항복전압(VBR)의 현저한 저하는 나타나지 않는다. 이러한 특성은 ZnO 필름의 고품질 및 압전 특성에 기인한다.

[0068] 다만, W/ZnO/ITO 쇼트키 다이오드를 굽히면, VBR이 증가하고 TOV가 감소한다. 이는 굽힘이 발생하면, ITO와 ZnO 사이에 계면 균열이 형성되며, 이러한 균열로 인해 쇼트키 다이오드의 전도도가 감소함에 기인할 수 있다. 도 7(c)의 삽입그림(ITO의 표면 형태를 촬영한 전계 방출 주사 전자 현미경(FESEM) 이미지)에서 볼 수 있듯이 굽힘 후 ITO 표면에 불규칙한 미세 균열이 나타나기 시작했다. 따라서 응력이 가해지면 ITO의 균열에 의해 전기 전도가 크게 영향을 받기 때문에 다이오드 누설 전류가 감소할 수 있다. 또한 공기 중의 산소는 미세 계면 균열을 따라 필름을 통해 쉽게 침투하여 산화 과정을 가속화하여 국부 공핍 폭을 줄일 수 있다. 따라서 굽힘 후 ITO의 일함수 감소와 균열 밀도의 증가는 ZnO/ITO 계면에서 쇼트키 장벽 높이를 낮추어 쇼크키 다이오드의 TOV를 낮추는 것으로 추정되었다.

[0070] 도 8은 쇼트키 다이오드 제조예에서 얻어진 W/ZnO/ITO 쇼트키 다이오드와 저항(Rser)을 직렬 연결하여 쇼트키 다이오드의 전류 제어 IV 스윕(sweep)을 나타낸 그래프(a)와 전압 바이어스의 함수로서 비대칭(f_{ASYM}) 및 비선형성(f_{NL})에서의 정류특성(b)을 보여준다.

[0071] 도 8(a)을 참조하면, 전압 소스와 쇼트키 다이오드 사이에 직렬저항(Rser)을 삽입한 경우, 역방향 바이어스 동안 대부분의 전압은 전압 <VBR에 대해 쇼트키 다이오드에서 강하하였다. VBR에 도달하면 쇼트키 다이오드 양단의 저항이 감소하고 전류가 증가하면, 직렬저항(Rser) 양단의 전압 강하가 충분해진다. 따라서, 쇼트키 다이오드가 EBR 상태에 있을 때, 직렬저항(Rser) 양단의 전류 증폭을 유도할 수 있다. 이와 같이, 전압 소스와 쇼트키 다이오드 사이에 직렬저항(Rser)이 삽입된 경우 NDR(Negative Differential Resistance)을 관찰할 수 있다.

[0072] 도 8(b)을 참조하면, 도 8(a)에 도시된 것과 같이, 0.8V에서 비대칭(f_{ASYM}) 및 비선형성(f_{NL})은 각각 ~11.7 및 > 10^3이었다. 이는 ZnO의 전자친화도(4.2eV)와 ITO의 일함수(4.3eV)가 서로 근접함에 따라 성능지수가 개선된 것으로 추정되었다.

[0074] 도 9는 MOS트랜지스터의 소오스 전극과 기준 전극 사이에 연결된 쇼트키 다이오드 제조예에서 얻어진 W/ZnO/ITO 쇼트키 다이오드를 보여주는 개략도(a), 트랜지스터의 V_{GS}를 양의 방향으로 스윕하는 동안 소자의 출력특성(I_D-V_{GS})(b), 쇼트키 다이오드와 저항 스위칭 메모리 소자(Au/Nb_2O_5/Pt)의 IV 특성(c), 및 쇼트키 다이오드와 저항 스위칭 메모리 소자가 직렬연결된 경우 상보적 저항 스위칭(d)을 나타낸다.

[0075] 도 9(a)를 참조하면, MOS 트랜지스터의 소오스 전극과 기준전압이 인가되는 터미널 사이에 쇼트키 다이오드가 연결된다. 구체적으로, 쇼트키 다이오드의 ITO 전극 즉, 캐소드는 트랜지스터의 소오스 전극에 연결되고, 쇼트키 다이오드의 W 전극 즉, 애노드에는 기준전압 혹은 그라운드 전압이 인가된다.

[0076] 도 9(b)를 참조하면, 쇼트키 다이오드가 연결되지 않은 MOS 트랜지스터는 60 mV/dec의 문턱이하 스윙($\partial V_{GS}/\partial \log10(I_D)$)을 나타낸다. 그러나, 쇼트키 다이오드가 연결된 MOS 트랜지스터의 경우, V_{DS}는 저항값에 비례하여 쇼트키 다이오드와 MOSFET 간에 분할된다. 초기에 쇼트키 다이오드는 역방향 바이어스가 걸려 낮은 OFF 전류를 나타낸다. V_{GS}가 증가함에 따라 MOSFET 채널 저항은 전류 I_D 가 임계값 VBR에 도달할 때까지 감소한다. I_D 를 줄이면 MOSFET 채널 저항이 증가하고 쇼트키 다이오드는 OFF 상태로 돌아간다. 히스테리시스가 있는 < 5.2mV/dec의 문턱값 이하 스윙(Subthreshold Swing)은 그림 9b 에 표시된 것처럼 순방향 V_{GS} 스위프 중에 나타난다. SS 값은 고정된 V_{DS}에 의해 변조되는데, V_{DS}가 4V에서 5.5V로 증가하면, SS값은 5.2mV/dec에서 3.1mV/dec로 감소한다. 다시 말해서, V_{DS}를 증가시키면 EBR 동안 캐리어 증폭에 영향을 주어 기울기가 더 가파르게 된다. ZnO층의 두께를 더 줄이는 경우, 쇼트키 다이오드의 VBR을 더욱 감소시킬 수 있다. 한편, I_D는 V_{GS}가 증가되더라도 포화된다.

[0077] MOS 트랜지스터의 소오스 전극과 기준전압이 인가되는 터미널 사이에 쇼트키 다이오드가 연결된 단위소자는, 쇼트키 다이오드의 EBR 동안 NDR이 유도된다. 이는 (i) 단위소자를 통해 흐르는 I_D의 증가 및 (ii) EBR 동안 ZnO 양단의 전압 감소 (-ΔV NDR)를 초래할 것이다. 전압 <VBR의 경우 ZnO 양단의 전압 강하로 인해 효과적인 게이

트 대 소스 전압 V_{GS} 강하가 발생한다. 이 전압은 역방향 바이어스 동안 쇼트키 다이오드에서 강하하여 베어 MOSFET에 비해 단위소자의 OFF 상태 전류($I_{D,OFF}$)가 급격히 감소하는 반면 ON 상태 전류($I_{D,ON}$)은 쇼트키 다이오드는가 전도 상태에 있고 전압 강하가 최소화된다. 이로 인해 전반적인 향상 효과, 더 높은 $I_{D,ON}/I_{D,OFF}$ 비율이 발생할 수 있다.

[0078] $$\left|\frac{\Delta I_D}{\Delta V_{GS'}}\right| = \frac{g_{FET}}{1 + g_{FET} R_{SD}} \quad (1)$$

[0079] 여기서 g_{FET}는 베어 MOSFET의 컨덕턴스이고, ZnO 쇼트키 다이오드에 걸친 EBR 동안 NDR이 발생된다. 따라서, $R_{SD}=-\triangle V_{NDR}/\triangle I_D$ 이다(R_{SD}는 쇼트키다이오드의 저항). 또한, I_D는 MOSFET의 드레인 전류, V_{GS}는 쇼트키 다이오드에 걸리는 전압을 뺀 MOSFET 게이트에 걸리는 전압 ($V_{GS'} = V_{GS} - V_{SD}$), ΔI_D는 쇼트키 다이오드와 MOSFET 직렬 연결에서 다이오드가 EBR 상태가 됐을 때, 드레인 전류의 증가량, ΔV_{GS}는 쇼트키 다이오드와 MOSFET 직렬 연결에서 다이오드가 EBR 상태가 됐을 때, 게이트 전압의 증가량이다. R_{SD}는 쇼트키 다이오드가 EBR 상태가 됐을 때, 다이오드의 저항이다. ($-\triangle V_{NDR}/\triangle I_D$)

[0080] $$\left|\frac{\Delta I_D}{\Delta V_{GS'}}\right|_{EBR,SST} = \frac{g_{FET}}{1 - g_{FET}\left(\frac{\Delta V_{NDR}}{\Delta I_D}\right)_{EBR}} = \beta g_{FET} \quad (2)$$

$$\beta = \frac{1}{1 - g_{FET}\left(\frac{\Delta V_{NDR}}{\Delta I_D}\right)_{EBR}} > 1$$

[0081] 여기서,

[0082] 또한, $\triangle V_{NDR}$는 쇼트키 다이오드가 EBR 상태가 됐을 때, 쇼트키 다이오드와 MOSFET 직렬 연결에서 다이오드가 EBR 상태가 됐을 때, 드레인 전류의 증가량이다.

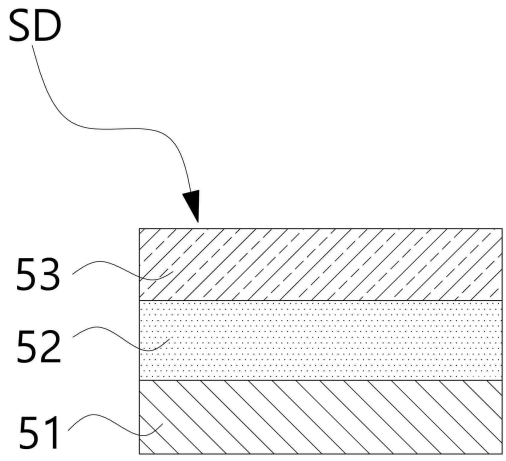
[0083] 특정 게이트 전압 스윕에서, Eq. (2)는 단위 소자의 증폭 차동 컨덕턴스(amplified differential conductance, βg_{FET} , β >1)에 해당하며 베어 MOSFET에 비해 전류의 더 큰 변화를 촉진한다. 따라서 ZnO SD 는 MOSFET과 직렬로 연결될 때 내부 증폭을 나타내며 컨덕턴스 향상($\beta g_{FET} > 1$)을 초래 하며 이는 EBR 동안 SD의 캐리어 증배와 직접적으로 관련된다.

[0085] 도 9(c) 및 도 9(d)를 참조하면, 기존의 단극성 1D-1R 구조와 달리 ZnO SD 및 Au/Nb_2O_5/Pt 저항성 랜덤 액세스 메모리(RRAM)를 적층하면 두 가지 이점이 있다. 첫째로, 크로스바 어레이에서 누설 전류 문제를 완화하고, 둘째로 RRAM의 R_{OFF}/R_{ON} (이 경우 ~10^3)을 증가시킨다. SD 및 RRAM 장치의 IV 곡선은 도 7(c)에 나와 있고, 도 7(d)는 1D-1R 스택의 IV 곡선을 보여준다. Au 상부 전극이 바이어스 되었을 때, ZnO SD(VBR)에서 EBR이 발생할 때 Nb_2O_5 RRAM에서 SET 프로세스가 발생합니다. 전압을 VBR 미만으로 낮추면 SD는 정류 동작을 복구하고 전체 스택은 OFF 상태로 이동한다. Au 상단 전극을 음으로 바이어스하면 전류 레벨은 SD 순방향 전류 밀도에 의해 제한되고 RRAM의 RESET 프로세스는 SD의 전류 밀도가 RRAM에 선행할 때 발생한다. 예상대로 RRAM의 낮은 저항 상태에서의 전류 값은 0.8V 판독 전압에서의 동일한 값보다 100배 이상 높으며 제안된 스택이 크로스바 어레이에서 노이즈 전류를 억제할 수 있다.

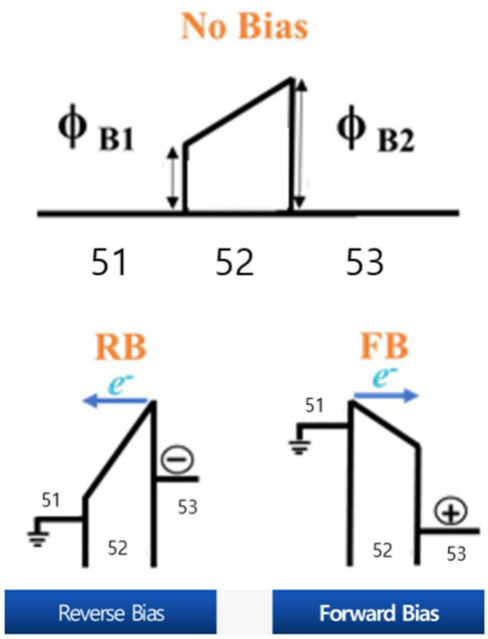
[0087] 이상, 본 발명을 바람직한 실시예를 들어 상세하게 설명하였으나, 본 발명은 상기 실시예에 한정되지 않고, 본 발명의 기술적 사상 및 범위 내에서 당 분야에서 통상의 지식을 가진 자에 의하여 여러가지 변형 및 변경이 가능하다.

도면

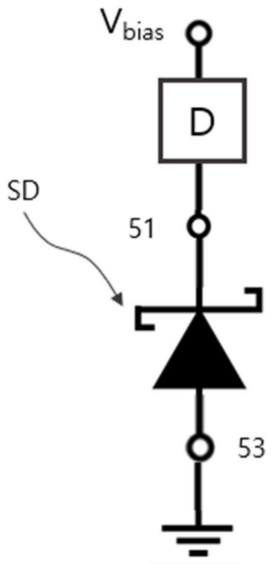
도면1



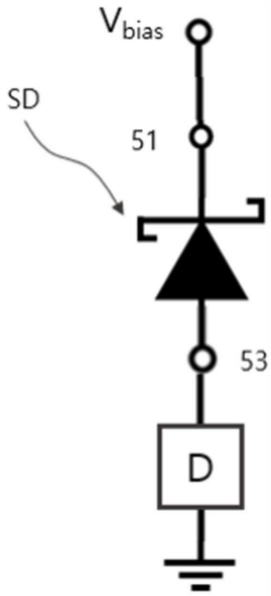
도면2



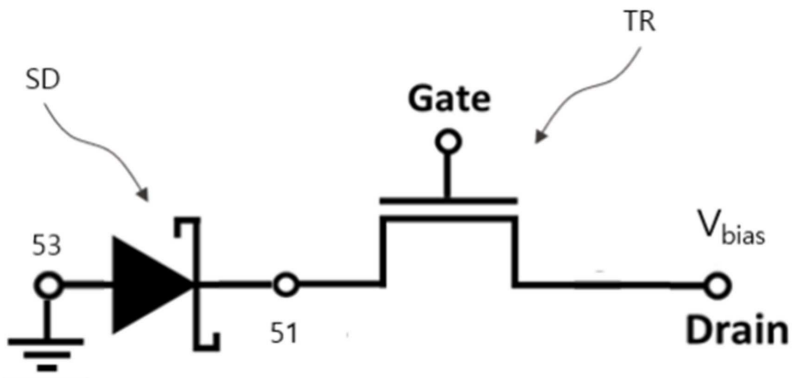
도면3a



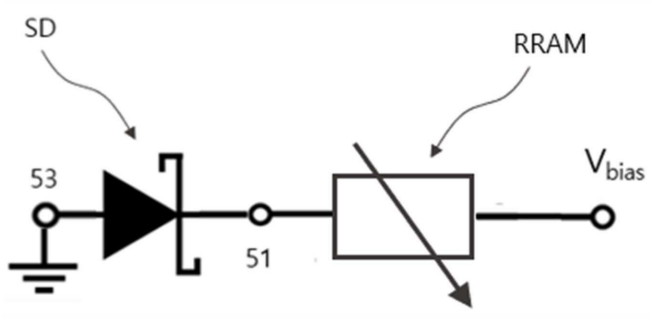
도면3b



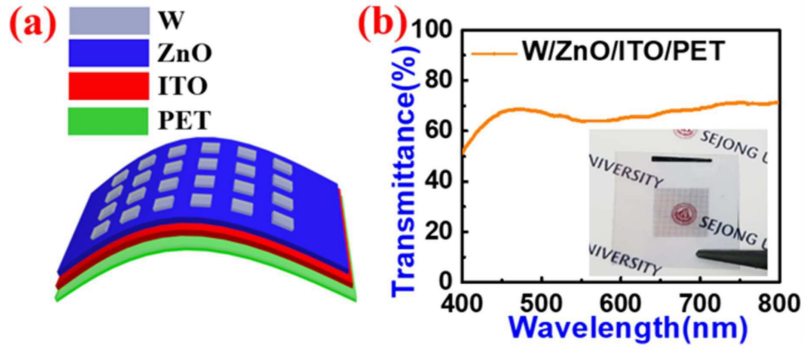
도면4



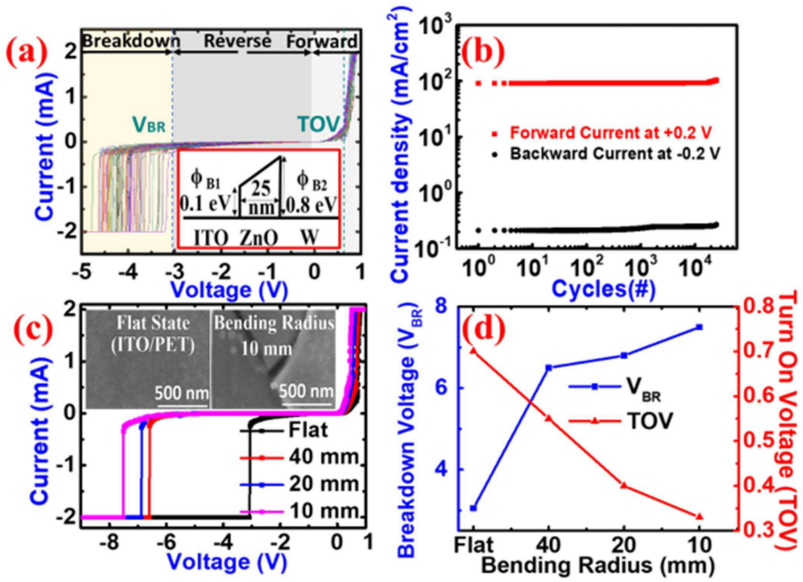
도면5


SD
RRAM
53
51
V_{bias}

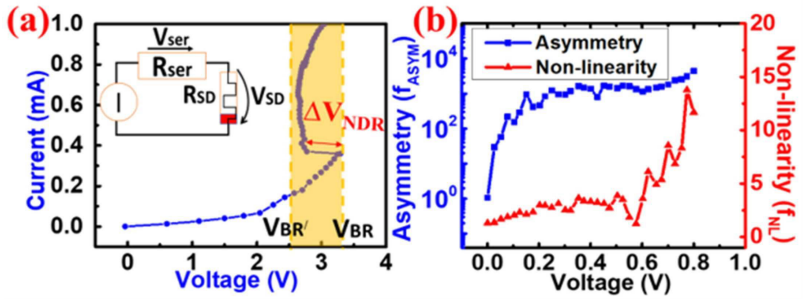
도면6


(a)
W
ZnO
ITO
PET
(b)
W/ZnO/ITO/PET
Transmittance(%)
Wavelength(nm)

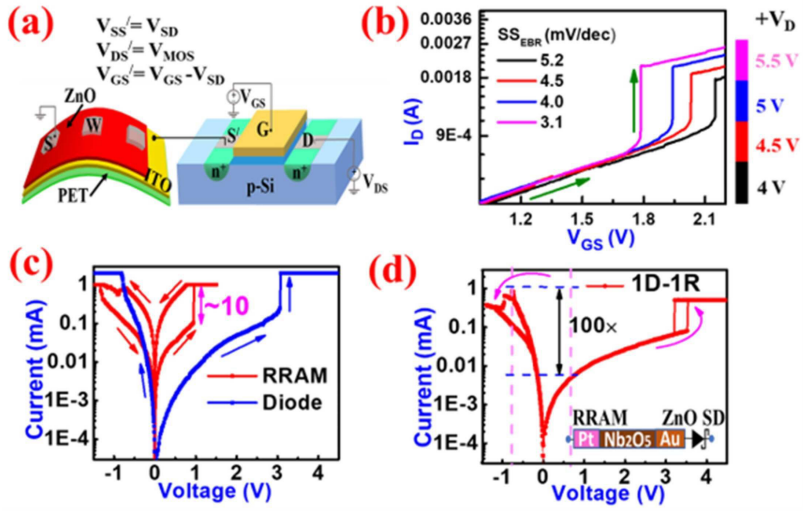
도면7


(a)
Breakdown
Reverse
Forward
V_{BR}
TOV
ϕ_{B1} 0.1 eV
25 nm
ϕ_{B2} 0.8 eV
ITO ZnO W
Current (mA)
Voltage (V)
(b)
Forward Current at +0.2 V
Backward Current at -0.2 V
Current density (mA/cm²)
Cycles(#)
(c)
Flat State (ITO/PET)
Bending Radius 10 mm
500 nm
Flat
40 mm
20 mm
10 mm
Current (mA)
Voltage (V)
(d)
V_{BR}
TOV
Breakdown Voltage (V_{BR})
Turn On Voltage (TOV)
Flat
40
20
10
Bending Radius (mm)

도면8


(a)
Vser
Rser
RSD
VSD
ΔVNDR
VBR'
VBR
Current (mA)
Voltage (V)
(b)
Asymmetry
Non-linearity
Asymmetry (fASYM)
Non-linearity (fNL)
Voltage (V)

도면9


(a)
VSS'= VSD
VDS'= VMOS
VGS'= VGS-VSD
ZnO
W
ITO
PET
VGS
S
G
D
n+
p-Si
VDS
(b)
SSEBR (mV/dec)
5.2
4.5
4.0
3.1
ID (A)
VGS (V)
+VD
5.5 V
5 V
4.5 V
4 V
(c)
~10
RRAM
Diode
Current (mA)
Voltage (V)
(d)
1D-1R
100×
RRAM
ZnO SD
Pt Nb2O5 Au
Current (mA)
Voltage (V)