

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】平成26年7月10日(2014.7.10)

【公開番号】特開2012-15499(P2012-15499A)

【公開日】平成24年1月19日(2012.1.19)

【年通号数】公開・登録公報2012-003

【出願番号】特願2011-123651(P2011-123651)

【国際特許分類】

H 01 L	29/786	(2006.01)
H 01 L	21/8234	(2006.01)
H 01 L	27/088	(2006.01)
H 01 L	27/08	(2006.01)
H 01 L	21/8242	(2006.01)
H 01 L	27/108	(2006.01)
H 01 L	27/115	(2006.01)
H 01 L	21/8247	(2006.01)
H 01 L	21/336	(2006.01)
H 01 L	29/788	(2006.01)
H 01 L	29/792	(2006.01)
H 01 L	27/10	(2006.01)
G 11 C	11/405	(2006.01)

【F I】

H 01 L	29/78	6 1 6 T
H 01 L	29/78	6 1 8 B
H 01 L	27/08	1 0 2 E
H 01 L	27/08	3 3 1 E
H 01 L	27/10	3 2 1
H 01 L	27/10	4 3 4
H 01 L	29/78	3 7 1
H 01 L	27/10	4 8 1
G 11 C	11/34	3 5 2 B
H 01 L	29/78	6 2 7 C

【手続補正書】

【提出日】平成26年5月27日(2014.5.27)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

チャネル形成領域を含む半導体層と、

前記チャネル形成領域と電気的に接続されたソース電極と、

前記チャネル形成領域と電気的に接続されたドレイン電極と、

前記チャネル形成領域と重なるゲート電極と、

前記チャネル形成領域と前記ゲート電極との間のゲート絶縁層と、を有し、

前記ソース電極の上面と、前記ドレイン電極の上面とは、前記ゲート絶縁層に覆われて  
おり、

前記ソース電極と前記ドレイン電極とは、金属、金属酸化物、または金属窒化物を含み

、  
前記ソース電極は、前記半導体層の側面と接する領域を有し、

前記ドレイン電極は、前記半導体層の側面と接する領域を有し、

前記ゲート絶縁層の側面の一部と、前記ソース電極または前記ドレイン電極の側面の一部と、は、平面方向から見て概略一致していることを特徴とする半導体装置。

【請求項2】

請求項1において、

前記チャネル形成領域は、酸化物半導体を含むことを特徴とする半導体装置。

【請求項3】

請求項1または2において、

前記ゲート絶縁層と、前記ソース電極または前記ドレイン電極とは、同じ工程で加工可能な材料を含むことを特徴とする半導体装置。

【請求項4】

請求項1乃至3のいずれか一において、

前記ゲート絶縁層の側面の一部は、チャネル長方向に対し垂直であることを特徴とする半導体装置。

【請求項5】

請求項1乃至4のいずれか一において、

前記ゲート絶縁層上に電極を有し、

前記電極は、前記ゲート絶縁層を介して、前記ソース電極または前記ドレイン電極と重なる領域を有し、

前記電極の側面の一部と、前記ゲート絶縁層の側面の一部とは、平面方向から見て概略一致していることを特徴とする半導体装置。

【請求項6】

請求項1乃至5のいずれか一において、

前記半導体層の側面の一部と、前記ソース電極または前記ドレイン電極の側面の別の一部と、は、平面方向から見て概略一致していることを特徴とする半導体装置。

【請求項7】

第1のトランジスタと、第2のトランジスタと、を有し、

前記第1のトランジスタは、

半導体基板に設けられたソース領域と、

前記半導体基板に設けられたドレイン領域と、

前記半導体基板に設けられ、前記ソース領域と前記ドレイン領域との間の第1のチャネル形成領域と、

前記第1のチャネル形成領域上の第1のゲート絶縁層と、

前記第1のゲート絶縁層上に設けられ、前記第1のチャネル形成領域と重なる第1のゲート電極と、を有し、

前記第2のトランジスタは、

第2のチャネル形成領域を含む半導体層と、

前記第2のチャネル形成領域と電気的に接続されたソース電極と、

前記第2のチャネル形成領域と電気的に接続されたドレイン電極と、

前記第2のチャネル形成領域と重なる第2のゲート電極と、

前記第2のチャネル形成領域と前記第2のゲート電極との間の第2のゲート絶縁層と、を有し、

前記第1のチャネル形成領域と前記第2のチャネル形成領域とは、互いに異なる半導体材料を含み、

前記ソース電極の上面と、前記ドレイン電極の上面とは、前記第2のゲート絶縁層に覆われてあり、

前記第1のゲート電極は、前記ソース電極または前記ドレイン電極と接する領域を有し

前記ソース電極と前記ドレイン電極とは、金属、金属酸化物、または金属窒化物を含み

前記ソース電極は、前記半導体層の側面と接する領域を有し、  
前記ドレイン電極は、前記半導体層の側面と接する領域を有し、

前記第2のゲート絶縁層の側面の一部と、前記ソース電極または前記ドレイン電極の側面の一部と、は、平面方向から見て概略一致していることを特徴とする半導体装置。

**【請求項8】**

請求項7において、

前記第2のチャネル形成領域は、酸化物半導体を含むことを特徴とする半導体装置。

**【請求項9】**

請求項7または8において、

前記第2のゲート絶縁層と、前記ソース電極および前記ドレイン電極と、は、同じ工程で加工可能な材料を含むことを特徴とする半導体装置。

**【請求項10】**

請求項7乃至9のいずれか一において、

前記第2のゲート絶縁層の側面の一部は、前記第2のチャネル形成領域のチャネル長方向に対し垂直であることを特徴とする半導体装置。

**【請求項11】**

請求項7乃至10のいずれか一において、

前記第2のゲート絶縁層上に電極を有し、

前記電極は、前記第2のゲート絶縁層を介して、前記ソース電極または前記ドレイン電極と重なる領域を有し、

前記電極の側面の一部と、前記第2のゲート絶縁層の側面の一部とは、平面方向から見て概略一致していることを特徴とする半導体装置。

**【請求項12】**

請求項7乃至11のいずれか一において、

前記半導体層の側面の一部と、前記ソース電極または前記ドレイン電極の側面の別の一部と、は、平面方向から見て概略一致していることを特徴とする半導体装置。

**【請求項13】**

請求項7乃至12のいずれか一において、

前記第1のトランジスタを複数有し、

前記第2のトランジスタを複数有し、

前記複数の第1のトランジスタのうち、一におけるソース領域またはドレイン領域は、前記一と隣接する他の一におけるドレイン領域またはソース領域と電気的に接続されており、

前記複数の第2のトランジスタのうち、一におけるソース電極またはドレイン電極は、前記一と隣接する他の一におけるソース電極またはドレイン電極と電気的に接続されていることを特徴とする半導体装置