



(12) 发明专利

(10) 授权公告号 CN 102316278 B

(45) 授权公告日 2014. 04. 02

(21) 申请号 201110184988. 8

JP 2006310933 A, 2006. 11. 09,

(22) 申请日 2011. 07. 04

CN 1604655 A, 2005. 04. 06,

(30) 优先权数据

CN 101043046 A, 2007. 09. 26,

2010-155260 2010. 07. 07 JP

审查员 于晨君

(73) 专利权人 佳能株式会社

地址 日本东京

(72) 发明人 松田崇 菊池伸 小泉徹

(74) 专利代理机构 中国国际贸易促进委员会专

利商标事务所 11038

代理人 欧阳帆

(51) Int. Cl.

H04N 5/335(2011. 01)

H04N 5/3745(2011. 01)

H04N 5/378(2011. 01)

H01L 27/146(2006. 01)

(56) 对比文件

KR 20080033881 A, 2008. 04. 17,

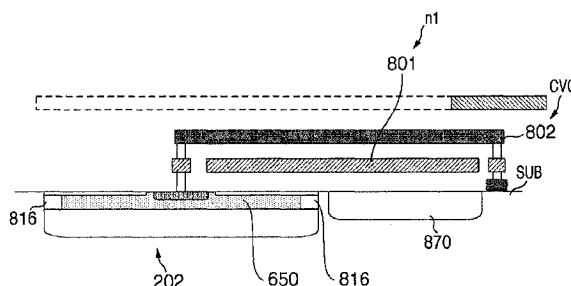
权利要求书2页 说明书8页 附图11页

(54) 发明名称

固态成像设备和成像系统

(57) 摘要

本发明涉及固态成像设备和成像系统。该固态成像设备包括：其中布置有多个像素的像素阵列，其中所述像素阵列具有由供应有固定电位的半导体和导体之一形成的区域，每个像素包括：光电转换器、将由光电转换器产生的电荷转换成电压的电荷-电压转换器以及放大单元，所述放大单元以正的增益放大由电荷-电压转换器产生的信号并且将放大后的信号输出到输出线，并且所述输出线包括屏蔽部分，所述屏蔽部分被布置为相对于所述区域屏蔽电荷-电压转换器的至少一部分。



1. 一种固态成像设备,包括其中布置有多个像素的像素阵列,
所述像素阵列包括由供应有固定电位的半导体和导电体之一形成的区域;以及
每个像素包括
光电转换器,
电荷-电压转换器,所述电荷-电压转换器将由光电转换器产生的电荷转换成电压,以及

放大单元,所述放大单元以正的增益放大由电荷-电压转换器产生的信号并且将放大后的信号输出到输出节点,

其中形成所述输出节点的第一导电图案的一部分被布置在所述区域的至少一部分与所述电荷-电压转换器的至少一部分之间。

2. 根据权利要求1所述的固态成像设备,其中
所述光电转换器被布置在半导体衬底中,
所述区域包括布置在所述半导体衬底中的杂质区,以及
所述电荷-电压转换器包括沿第一导电图案布置在第一导电图案上方的第二导电图案。

3. 根据权利要求1所述的固态成像设备,其中
所述第一导电图案被布置在第一布线层中,
所述电荷-电压转换器包括沿第一导电图案布置在第一布线层上方的第二布线层中的第二导电图案,

所述固态成像设备还包括第三导电图案,所述第三导电图案被布置在第二布线层上方的第三布线层中,并且在从上侧观看时与所述光电转换器对应的部分处具有开口部分,以及

在从上侧观看时所述第二导电图案被布置在所述开口部分中。

4. 根据权利要求1所述的固态成像设备,其中
所述光电转换器被布置在半导体衬底中,
每个像素还包括传送单元,所述传送单元将来自光电转换器的电荷传送到电荷-电压转换器,

所述电荷-电压转换器包括布置在半导体衬底中的杂质区、布置在第一布线层中的第二导电图案以及连接所述杂质区与所述第二导电图案的接触塞,

所述第一导电图案包括第三导电图案、第四导电图案以及连接所述第三导电图案与所述第四导电图案的通孔塞,所述第三导电图案被布置在第一布线层中并且包括与第二导电图案的至少一部分平行的部分,所述第四导电图案被布置在第一布线层上方的第二布线层中,

所述导电体包括布置在第二布线层上方的第三布线层中的第五导电图案,以及
所述第四导电图案被布置在第二导电图案的至少一部分与第五导电图案的至少一部分之间。

5. 根据权利要求1所述的固态成像设备,还包括将辐射转换成可见光的闪烁体,
其中所述像素阵列被布置为对所述可见光进行光电转换,以及
所述固态成像设备被形成为辐射成像设备。

6. 一种成像系统,包括:

在权利要求 1 到 5 中的任何一个中限定的固态成像设备;以及
处理器,所述处理器处理从所述固态成像设备输出的信号。

固态成像设备和成像系统

技术领域

[0001] 本发明涉及固态成像设备和成像系统。

背景技术

[0002] 在固态成像设备中,由诸如浮置扩散之类的电荷-电压转换器将由光电转换器产生的电荷转换为电压。设 Q 为电荷, V 为电压,并且 C 为电荷-电压转换器的电容。由于 $V = Q/C$,因此通过减少电荷-电压转换器的电容可以提高灵敏度。

[0003] 日本专利公开 No. 7-58308 公开了一种固态成像设备,其包括光接收单元 1、存储单元 2、水平传送单元 3、浮置扩散 23、输出放大器 27 和缓冲放大器 31。光接收单元 1 包括在垂直方向上连续的多个移位寄存器。存储单元 2 包括跟随光接收单元 1 的那些移位寄存器的多个移位寄存器,并且存储与一屏对应的信息电荷。水平传送单元 3 针对每个水平线来接收存储在存储单元 2 中的一屏的信息电荷,并且顺序地输出它们。浮置扩散 23 暂时地存储从水平传送单元 3 输出的信息电荷。浮置扩散 23 经由铝布线 26 与输出放大器 27 的输入端子连接。输出放大器 27 由两级的源极跟随器电路形成。输出放大器 27 的输出端子与缓冲放大器 31 的输入端子连接。从缓冲放大器 31 输出的信号具有与在浮置扩散 23 中发生的电位变化的相位相同的相位,并且被施加到作为覆盖浮置扩散 23 的遮光膜的铝布线 30。因此,即使当铝布线 26 和 30 在绝缘膜 29 的两侧相对时,在它们之间的实际电容也足够地小,从而抑制浮置扩散 23 的电容的增大。

[0004] 然而,在日本专利公开 No. 7-58308 中描述的发明仅仅旨在 CCD 固态图像传感器的最终输出部分,而没有考虑像素阵列中的每个像素的电荷-电压转换器的电容。另外,在有关技术的发明中,缓冲放大器的输出信号仅仅被施加到铝布线,以便抑制由用作为浮置扩散遮光的遮光膜的铝布线所引起的浮置扩散的电容的增大。即,在有关技术的发明中,缓冲放大器的输出信号没有被施加到布置在导电体和电荷-电压转换器之间的铝布线,以便抑制由维持在固定电位处的导电体所引起的电荷-电压转换器的电容的增大。

发明内容

[0005] 本发明提供了减少像素阵列中的每个像素的电荷-电压转换器的实际电容的有利的技术。

[0006] 本发明的第一方面提供了一种固态成像设备,其包括其中布置有多个像素的像素阵列,所述像素阵列包括由供应有固定电位的半导体和导电体之一形成的区域,每个像素包括光电转换器、电荷-电压转换器以及放大单元,所述电荷-电压转换器将由光电转换器产生的电荷转换成电压,所述放大单元以正的增益放大由电荷-电压转换器产生的信号并且将放大后的信号输出到输出线;并且所述输出线包括屏蔽部分,所述屏蔽部分被布置为相对于所述区域屏蔽电荷-电压转换器的至少一部分。

[0007] 本发明的第二方面提供了一种固态成像设备,其包括其中布置有多个像素的像素阵列,所述像素阵列包括由供应有固定电位的半导体和导电体之一形成的区域;并且每个

像素包括光电转换器、电荷-电压转换器以及放大单元,所述电荷-电压转换器将由光电转换器产生的电荷转换成电压,所述放大单元以正的增益放大由电荷-电压转换器产生的信号并且将放大后的信号输出到输出节点;其中形成所述输出节点的第一导电图案的一部分被布置在所述区域的至少一部分与所述电荷-电压转换器的至少一部分之间。

[0008] 本发明的第三方面提供了一种成像系统,其包括:在第一方面或第二方面中限定的固态成像设备;以及处理器,所述处理器处理从所述固态成像设备输出的信号。

[0009] 从以下参考附图的示例性实施例的描述中本发明更多的特征将变得清晰。

附图说明

[0010] 图 1A 和图 1B 说明了根据本发明实施例的固态成像设备的示意性布置的示例;

[0011] 图 2 说明了根据本发明实施例的成像块(block)的布置的示例;

[0012] 图 3 说明了根据本发明实施例的像素的布置的示例;

[0013] 图 4A 和图 4B 说明了根据本发明实施例的移位寄存器的布置的示例;

[0014] 图 5 说明了根据本发明实施例的时序图的示例;

[0015] 图 6 示出了光电转换器和像素内读出电路的一部分的布置的示例;

[0016] 图 7 示出了光电转换器和像素内读出电路的一部分的布置的示例;

[0017] 图 8 示出了沿着图 6 和图 7 中的线 A-A' 截取的截面;

[0018] 图 9 示出了像素的另一示例;

[0019] 图 10 示出了像素的布置的示例;

[0020] 图 11 示出了像素的布置的示例;

[0021] 图 12 示出了沿着图 11 中的线 A-A' 截取的截面;以及

[0022] 图 13 示出了辐射成像系统。

具体实施方式

[0023] 将参考图 1A 和图 1B 描述根据本发明实施例的固态成像设备 100 的示意性布置。固态成像设备 100 可以通过例如排列多个成像块 101 来形成。在该情况下,多个成像块 101 的阵列可以形成具有一个成像区的传感器面板 SP。多个成像块 101 可以被布置在支撑衬底 102 上。在固态成像设备 100 使用单个成像块 101 时,单个成像块 101 形成传感器面板 SP。可以通过例如在半导体衬底上形成电路元件或者在例如玻璃衬底上形成半导体层且在半导体层上形成电路元件,来设置多个成像块 101 中的每一个。多个成像块 101 中的每一个具有像素阵列,在该像素阵列中多个像素被排列以便形成多行和多列。

[0024] 固态成像设备 100 可以用作捕获诸如 X 射线之类的辐射的图像的设备或者捕获可见光的图像的设备。在固态成像设备 100 用作捕获辐射的图像的设备时,将辐射转换成可见光的闪烁体 103 可以典型地被设置在传感器面板 SP 上。闪烁体 103 将辐射转换成可见光,该可见光照射传感器面板 SP 并且被传感器面板 SP 上的各光电转换器(成像块 101)光电转换。

[0025] 接下来将参考图 2 描述每个成像块 101 的布置的示例。在固态成像设备 100 使用单个成像块 101 时,单个成像块 101 可以被认为是固态成像设备。成像块 101 具有像素阵列 GA,在该像素阵列 GA 中,多个像素 201 被排列以便形成多行和多列,并且布置有多个列信

号线 208a。多个像素 201 中的每一个包括光电转换器（例如，光电二极管）202 以及像素内读出电路 203，该像素内读出电路 203 将与由光电转换器 202 产生的电荷对应的信号（光信号）输出到列信号线 208a。在像素阵列 GA 中，还可以布置多个列信号线 208b，并且在该情况下像素内读出电路 203 可以被配置为将自身产生的噪声输出到列信号线 208b。行方向上对齐的两个相邻像素 201 的像素内读出电路 203 可以以例如这两个像素 201 之间的边界线作为它们的对称轴来被轴对称地布置。

[0026] 成像块 101 包括垂直扫描电路 204 和水平扫描电路 205。虽然垂直扫描电路 204 可以被例如放置在两个相邻列上的光电转换器 202 之间，但是它可以被放置在像素阵列 GA 中的最外侧列上的光电转换器 202 之外。垂直扫描电路 204 包括例如根据第一时钟 CLK1 执行移位操作的垂直移位寄存器，并且根据垂直移位寄存器的移位操作来扫描像素阵列 GA 中的多个行。通过串联地连接多个寄存器来形成垂直移位寄存器，并且根据第一时钟 CLK1，将由第一级中的寄存器接收的脉冲顺序地传送到后续的级中的寄存器。要选择与保持脉冲的寄存器对应的行。

[0027] 虽然水平扫描电路 205 可以被例如放置在两个相邻行上的光电转换器 202 之间，但是它可以被放置在像素阵列 GA 中的最外侧行上的光电转换器 202 之外。水平扫描电路 205 包括例如根据第二时钟 CLK2 执行移位操作的水平移位寄存器，并且根据水平移位寄存器的移位操作来扫描像素阵列 GA 中的多个列。通过串联地连接多个寄存器来形成水平移位寄存器，并且根据第二时钟 CLK2，将由第一级中的寄存器接收的脉冲顺序地传送到后续的级中的寄存器。要选择与保持脉冲的寄存器对应的列。

[0028] 可以通过垂直地排列多个单位垂直扫描电路 VSR 来形成垂直扫描电路 204，其中每个单位垂直扫描电路 VSR 包括构成垂直移位寄存器的一个寄存器。每个单位垂直扫描电路 VSR 可以被放置在由属于给定列（图 2 中的最左列（即，第一列））的像素的光电转换器 202 和属于与给定列相邻的列（图 2 中的从左边起第二列（即，第二列））的像素的光电转换器 202 所夹的区域中。在经由垂直移位寄存器传送脉冲时，每个单位垂直扫描电路 VSR 将行选择信号 VST 驱动到有效电平，使得它所属的行上的像素 201 被选择。来自所选的行上的像素 201 的光信号和噪声分别被输出到列信号线 208a 和 208b。参考图 2，列信号线 208a 和 208b 由单根线指出。分别向垂直扫描电路 204 和水平扫描电路 205 的输入端子（未示出）供应脉冲信号（开始脉冲）PULSE1 和 PULSE2。

[0029] 可以通过水平地排列多个单位水平扫描电路 HSR 来形成水平扫描电路 205，其中每个单位水平扫描电路 HSR 包括构成水平移位寄存器的一个寄存器。每个单位水平扫描电路 HSR 被放置在由属于一行（图 2 中的从顶部起第四行（即，第四行））的每一对的两个相邻像素（第一列和第二列上的一对像素、第三列和第四列上的一对像素、……）中的两个光电转换器 202 所夹的区域中。然而，每个单位水平扫描电路 HSR 不被放置在由在列方向上对齐的两个相邻像素中的两个光电转换器 202 所夹的区域中。该布置有利于减少列方向上的光电转换器 202 之间的间隙。在经由水平移位寄存器传送脉冲时，每个单位水平扫描电路 HSR 控制开关 207 使得选择它所属的列，也就是说，该列上的列信号线 208a 和 208b 分别与水平信号线 209a 和 209b 连接。即，来自所选的行上的像素 201 的光信号和噪声分别被输出到列信号线 208a 和 208b，并且来自所选的列（即，所选的列信号线 208a 和 208b）的信号被输出到水平信号线 209a 和 209b。这实现了 X-Y 寻址。水平信号线 209a 和 209b 分

别与输出放大器 210a 和 210b 的输入端连接,并且输出到水平信号线 209a 和 209b 的信号分别被输出放大器 210a 和 210b 放大,并且经由焊盘 211a 和 211b 分别输出。

[0030] 像素阵列 GA 可以被认为通过排列每个包括像素 201 的多个单位单元 (unit cell) 200 以便形成多行和多列而获得的。单位单元 200 可以包括几种类型。某种单位单元 200 包括单位垂直扫描电路 VSR 的至少一部分。虽然在图 2 所示出的示例中两个单位单元 200 的集合包括仅仅一个单位垂直扫描电路 VSR,但是一个单位单元 200 可以包括一个单位垂直扫描电路 VSR,或者三个或更多个单位单元 200 的集合可以包括一个单位垂直扫描电路 VSR。另一种单位单元 200 包括单位水平扫描电路 HSR 的至少一部分。虽然在图 2 所示出的示例中一个单位单元 200 包括一个单位水平扫描电路 HSR,但是多个单位单元 200 的集合可以包括一个单位水平扫描电路 HSR。又一种单位单元 200 包括单位垂直扫描电路 VSR 的至少一部分和单位水平扫描电路 HSR 的至少一部分两者。又一种单位单元 200 包括:例如,包括输出放大器 210a 的至少一部分的单位单元、包括输出放大器 210b 的至少一部分的单位单元、以及包括开关 207 的单位单元。

[0031] 将参考图 3 描述每个像素 201 的布置的示例。如之前描述的,像素 201 包括光电转换器 202 和像素内读出电路 203。光电转换器 202 可以典型地是光电二极管。像素内读出电路 203 可以包括例如第一放大器电路 310、箝位电路 320、光信号采样保持电路 340 和噪声采样保持电路 360、以及第二放大器电路中的 NMOS 晶体管 343 和 363 以及行选择开关 344 和 364。

[0032] 光电转换器 202 包括电荷存储单元,该电荷存储单元与第一放大器电路 310 的 PMOS 晶体管 303 的栅极连接。PMOS 晶体管 303 的源极经由 PMOS 晶体管 304 与电流源 305 连接。使用 PMOS 晶体管 303 和电流源 305 来形成第一源极跟随器电路。使用 PMOS 晶体管 303 形成源极跟随器电路在减少 $1/f$ 噪声方面是有效的。PMOS 晶体管 304 用作启动 (enable) 开关,该启动开关在向其栅极供应的启动信号 EN 变为有效电平时被导通后启动第一源极跟随器电路。第一放大器电路 310 将与电荷-电压转换器 CVC 的电位对应的信号输出到中间节点 n1。

[0033] 在图 3 所示出的示例中,光电转换器 202 的电荷存储单元和 PMOS 晶体管 303 的栅极形成公共的节点,其用作将存储在电荷存储单元中的电荷变为电压的电荷-电压转换器 CVC。即,电荷-电压转换器 CVC 具有由存储在电荷存储单元中的电荷 Q 和电荷-电压转换器 CVC 的电容值 C 确定的电压 $V (= Q/C)$ 。电荷-电压转换器 CVC 经由用作复位开关的 PMOS 晶体管 302 与复位电位 V_{res} 连接。在复位信号 PRES 变为有效电平时,PMOS 晶体管 302 导通,因此电荷-电压转换器 CVC 的电位被复位到复位电位 V_{res} 。

[0034] 箝位电路 320 使用箝位电容 321 来根据电荷-电压转换器 CVC 的复位电位而箝位由第一放大器电路 310 输出到中间节点 n1 的噪声。换句话说,箝位电路 320 是用于从根据由光电转换器 202 产生的电荷而从第一源极跟随器电路输出到中间节点 n1 的信号中抵消该噪声的电路。输出到中间节点 n1 的噪声包含在复位时产生的 kTC 噪声。通过将箝位信号 PCL 变为有效电平以便使 PMOS 晶体管 323 导通并且其后将箝位信号 PCL 变为无效电平以便使 PMOS 晶体管 323 截止,来进行箝位。箝位电容 321 的输出端子与 PMOS 晶体管 322 的栅极连接。PMOS 晶体管 322 的源极经由 PMOS 晶体管 324 与电流源 325 连接。使用 PMOS 晶体管 322 和电流源 325 来形成第二源极跟随器电路。PMOS 晶体管 324 用作启动开关,该启动

开关在向其栅极供应的启动信号 EN0 变为有效电平时被导通后启动第二源极跟随器电路。

[0035] 在光信号采样信号 TS 变为有效电平时,根据由光电转换器 202 通过光电转换产生的电荷而从第二源极跟随器电路输出的信号作为光信号经由开关 341 被写入电容 342 中。紧接在电荷-电压转换器 CVC 的电位被复位之后使 PMOS 晶体管 323 导通时从第二源极跟随器电路输出的信号是噪声。在噪声采样信号 TN 变为有效电平时,该噪声经由开关 361 被写入电容 362 中。该噪声包含第二源极跟随器电路的偏置成分。

[0036] 在垂直扫描电路 204 的单位垂直扫描电路 VSR 将行选择信号 VST 驱动到有效电平时,经由第二放大器电路中的行选择开关 344 和 NMOS 晶体管 343 将保持在电容 342 中的信号(光信号)输出到列信号线 208a。同时,经由第二放大器电路中的行选择开关 364 和 NMOS 晶体管 363 将保持在电容 362 中的信号(噪声)输出到列信号线 208b。第二放大器电路中的 NMOS 晶体管 343 和设在列信号线 208a 上的恒流源(未示出)形成源极跟随器电路。类似地,第二放大器电路中的 NMOS 晶体管 363 和设在列信号线 208b 上的恒流源(未示出)形成源极跟随器电路。

[0037] 像素 201 可以包括使来自多个相邻像素 201 的光信号相加的相加开关 346。在相加模式中,相加模式信号 ADD 变为有效电平,因此相加开关 346 被导通。因此,相加开关 346 使相邻像素 201 的电容 342 彼此连接,由此使光信号平均化。类似地,像素 201 可以包括使来自多个相邻像素 201 的噪声信号相加的相加开关 366。在相加开关 366 被导通时,相加开关 366 使相邻像素 201 的电容 362 彼此连接,由此使噪声信号平均化。

[0038] 像素 201 可以具有用于改变灵敏度的功能。像素 201 可以包括例如第一灵敏度改变开关 380、第二灵敏度改变开关 382 和与它们关联的电路元件。在第一改变信号 WIDE1 变为有效电平时,第一灵敏度改变开关 380 被导通,因此第一附加电容 381 的电容值被添加到电荷-电压转换器 CVC 的电容。这降低了像素 201 的灵敏度。在第二改变信号 WIDE2 变为有效电平时,第二灵敏度改变开关 382 被导通,因此第二附加电容 383 的电容值被添加到电荷-电压转换器 CVC 的电容。这进一步降低了像素 201 的灵敏度。

[0039] 以这样的方式,增加降低像素 201 的灵敏度的功能使得可以接收更大量的光,因此使动态范围变宽。在第一改变信号 WIDE1 变为有效电平时,启动信号 EN_w 可以变为有效电平,以便除了启动 PMOS 晶体管 303 以执行源极跟随器操作之外还启动 PMOS 晶体管 385 以执行源极跟随器操作。

[0040] 虽然垂直扫描电路 204 可以具有各种布置,但是它可以具有例如图 4A 中示出的布置。在图 4A 所示出的垂直扫描电路 204 中,每个单位垂直扫描电路 VSR 包括一个 D 型触发器 401,并且向 D 型触发器 401 的时钟输入端供应第一时钟 CLK1。第一脉冲信号 PULSE1 被供应给第一级中的单位垂直扫描电路 VSR 的 D 型触发器 401 的 D 输入端,并且响应于第一时钟 CLK1 而被接收。第一级中的 D 型触发器 401 从其 Q 输出端输出具有与第一时钟 CLK1 的一个周期对应的持续时间的脉冲信号。每个单位垂直扫描电路 VSR 的 D 型触发器 401 的 Q 输出端被用来选择单位垂直扫描电路 VSR 所属的行,并且作为行选择信号 VST 经由例如缓冲器 402 而被输出。每个单位垂直扫描电路 VSR 的 D 型触发器 401 的 Q 输出端与下一级中的单位垂直扫描电路 VSR 的 D 型触发器 401 的 D 输入端连接。

[0041] 虽然水平扫描电路 205 可以具有各种布置,但是它可以具有例如图 4B 中示出的布置。在图 4B 所示出的水平扫描电路 205 中,每个单位水平扫描电路 HSR 包括一个 D 型触发

器 411, 并且向 D 型触发器 411 的时钟输入端供应第二时钟 CLK2。第二脉冲信号 PULSE2 被供应给第一级中的单位水平扫描电路 HSR 的 D 型触发器 411 的 D 输入端, 并且响应于第二时钟 CLK2 而被接收。第一级中的单位水平扫描电路 HSR 从其 Q 输出端输出具有与第二时钟 CLK2 的一个周期对应的持续时间的脉冲信号。每个单位水平扫描电路 HSR 的 Q 输出端被用来选择单位水平扫描电路 HSR 所属的列, 并且作为列选择信号 HST 经由例如缓冲器 412 而被输出。每个单位水平扫描电路 HSR 的 Q 输出端与下一级中的单位水平扫描电路 HSR 的 D 型触发器 411 的 D 输入端连接。注意, 通过将水平扫描电路 205 的水平扫描周期乘以像素阵列 GA 中的行的数量, 来获得作为垂直扫描电路 204 的扫描周期的垂直扫描周期。水平扫描周期是为扫描像素阵列 GA 中的所有列所需的时间段。因此, 供应给产生用来选择列的列选择信号 HST 的水平扫描电路 205 的第二时钟 CLK2 的频率大大高于供应给产生用来选择行的行选择信号 VST 的垂直扫描电路 204 的第一时钟 CLK1 的频率。

[0042] 将参考图 5 描述供应给每个像素 201 的主要信号。复位信号 PRES、启动信号 EN、箝位信号 PCL、光信号采样信号 TS 和噪声采样信号 TN 是低有效的 (low-active) 信号。虽然图 5 中未示出, 但是启动信号 EN0 可以是与启动信号 EN 类似的信号。此外, 虽然图 5 中未示出, 但是在第一改变信号 WIDE1 变为有效时启动信号 EN_w 可以以与启动信号 EN 相同的方式进行转变。

[0043] 首先, 启动信号 EN 在像素阵列 GA 中的所有行上变为有效, 并且光信号采样信号 TS 变为脉冲状的有效电平, 因此光信号被写入电容 342 中。接下来, 复位信号 PRES 变为脉冲状的有效电平, 因此电荷-电压转换器 CVC 的电位被复位。箝位信号 PCL 变为脉冲状的有效电平。在箝位信号 PCL 处于有效电平时, 噪声采样信号 TN 变为脉冲状的有效电平, 因此噪声被写入电容 362 中。

[0044] 与垂直扫描电路 204 的第一行对应的单位垂直扫描电路 VSR 将其行选择信号 VST (VST0) 变为有效电平。这意味着垂直扫描电路 204 选择像素阵列 GA 的第一行。在该状态下, 与水平扫描电路 205 的第一列到最后一列对应的单位水平扫描电路 HSR 将它们的列选择信号 HST (HST0-HSTn) 变为有效电平。这意味着水平扫描电路 205 顺序地选择像素阵列 GA 的第一列到最后一列。因此, 从输出放大器 210a 和 210b 分别输出像素阵列 GA 的第一行上的第一列到最后一列上的像素的光信号和噪声信号。其后, 与垂直扫描电路 204 的第二行对应的单位垂直扫描电路 VSR 将其行选择信号 VST (VST1) 变为有效电平。与水平扫描电路 205 的第一列到最后一列对应的单位水平扫描电路 HSR 将它们的列选择信号 HST (HST0-HSTn) 变为有效电平。通过对于第一行到最后一行执行这种操作, 从像素阵列 GA 输出一个图像。

[0045] 接下来将参考图 6~8 例示每个像素 201 的结构。图 6 和图 7 是示出光电转换器 202 和像素内读出电路 203 的部分 600 的布置的示例的平面图。图 6 为了描述方便而示出了部分 600 的放大图。在图 6 中, 未示出布置在像素阵列 GA (或像素 201) 的第三布线层中的导电图案 620。图 8 示出了沿着图 6 和图 7 中的线 A-A' 截取的截面。具有光电转换器 202 的半导体衬底 SUB 可以具有供应有固定电位 (例如, 电源电位 VDD) 的阱 (杂质区) 870。阱 870 是由供应有固定电位 (例如, 电源电位 VDD) 的导电体或半导体形成的区域的示例。导电图案 620 是布置在像素阵列 GA (或像素 201) 中并且供应有固定电位 (例如, 电源电位 VDD) 的导电体的另一个示例。

[0046] 像素内读出电路 203 包括第一放大器电路 310,如上所述。第一放大器电路 310 将与电荷-电压转换器 CVC 的电位对应的信号输出到中间节点(输出线)n1。在图 6~8 所示出的示例中,像素内读出电路 203 的部分 600 是第一放大器电路 310 的一部分。电荷-电压转换器 CVC 将存储在电荷存储单元 650 中的由光电转换器 202 产生的电荷转换成电压形式的信号。第一放大器电路(放大单元)310 以正的增益放大由电荷-电压转换器 CVC 产生的信号,并且将放大后的信号输出到节点(输出线)n1。电荷-电压转换器 CVC 的电压(信号)的改变的方向与节点(输出线)n1 的电压(信号)的改变的方向相同。如图 8 中所示出的,节点(输出线)n1 被布置为相对于供应有固定电位的阱 870 屏蔽电荷-电压转换器 CVC 的至少一部分。因此,节点(输出线)n1 用作相对于供应有固定电位的阱 870 屏蔽电荷-电压转换器 CVC 的屏蔽部分。屏蔽部分的屏蔽目标是在电荷-电压转换器 CVC 与阱 870 之间产生的电力线。这使得能够减少电荷-电压转换器 CVC 的有效寄生电容并且提高灵敏度。在示例中,在形成节点(输出线)n1 的导电图案被布置为使得相对于阱 870 屏蔽电荷-电压转换器 CVC 的至少一部分时,灵敏度提高到 1.5 倍。第一放大器电路 310 可以是例如源极跟随器电路,如图 3 中所示出的。

[0047] 节点(输出线)n1 包括布置在第一布线层中以便形成屏蔽部分的至少一部分的第一导电图案 801。电荷-电压转换器 CVC 包括第二导电图案 802,所述第二导电图案 802 沿第一导电图案 801 布置在第一布线层上方的第二布线层中。

[0048] 布置在第二布线层上方的第三布线层中的导电图案(第三导电图案)620 在从上方侧观看时存在光电转换器 202 的区域的部分处具有开口部分 OP,如图 7 中所示出的。第二导电图案 802 在从上方侧观看时可以被布置在开口部分 OP 中,如图 7 中所示出的。在该示例中,布置在第三布线层中的导电图案 620 不存在于电荷-电压转换器 CVC 上方。为此,形成节点(输出线)n1 的导电图案不存在于电荷-电压转换器 CVC 上方。然而,如果供应有固定电位的导电图案存在于电荷-电压转换器 CVC 上方,并且该图案不可忽略,则形成节点(输出线)n1 的导电图案优选地也被布置在那个导电图案与电荷-电压转换器 CVC 之间。

[0049] 接下来将参考图 9~12 描述像素 201 的另一个示例。在另一个示例中,像素 201 包括光电转换器 202 和像素内读出电路 203。像素内读出电路 203 包括电荷-电压转换器 CVC、复位 MOS 晶体管 1001、传送 MOS 晶体管(传送单元)1002、放大 MOS 晶体管 1003 和选择 MOS 晶体管 1004。在由垂直扫描电路 204 驱动的复位信号 RES 变为有效电平时,复位 MOS 晶体管 1001 使电荷-电压转换器 CVC 的电压复位。在由垂直扫描电路 204 驱动的传送信号 TX 变为有效电平时,传送 MOS 晶体管 1002 将由光电转换器 202 产生的电荷传送到电荷-电压转换器 CVC。放大 MOS 晶体管(放大单元)1003 与连接到形成由节点(输出线)n1 共享的节点的列信号线 208 的电流源 1005 一起形成源极跟随器电路。在由垂直扫描电路 204 驱动的行选择信号 SEL 变为有效电平以便使选择 MOS 晶体管 1004 导通时,放大 MOS 晶体管 1003 与电流源 1005 一起用作源极跟随器电路。在这时候,放大 MOS 晶体管 1003 放大来自电荷-电压转换器 CVC 的电压形式的信号,并且将沿与该电压相同的方向改变的信号输出到节点(输出线)n1 和列信号线 208。输出到列信号线 208 的信号由输出放大器 210 放大。

[0050] 图 10 和图 11 示出了图 9 所示出的像素 201 的布置的示例。注意,在图 10 中未示出第二布线层和第三布线层,并且在图 11 中未示出第三布线层。图 12 示出了沿着图 11 中的线 A-A' 截取的截面。参考图 10~12, G-RES 表示形成复位 MOS 晶体管 1001 的栅极的

导电图案 ;G-TX 表示形成传送 MOS 晶体管 1002 的栅极的导电图案 ;G-SF 表示形成放大 MOS 晶体管 1003 的栅极的导电图案 ;并且 G-SEL 表示形成选择 MOS 晶体管 1004 的栅极的导电图案。

[0051] 光电转换器 202 被形成在半导体衬底 SUB 中。电荷 - 电压转换器 CVC 包括布置在第一布线层中的第一导电图案 1201、以及将第一导电图案 1201 与布置在半导体衬底 SUB 中的浮置扩散区 (杂质区)FD 连接的接触塞 1202。输出线 n1 包括第二导电图案 1203、第三导电图案 1204 和通孔塞 1205。第二导电图案 1203 被布置在第一布线层中并且包括与第一导电图案 1201 的至少一部分平行的部分。第三导电图案 1204 被布置在第一布线层上方的第二布线层中。通孔塞 1205 将第二导电图案 1203 与第三导电图案 1204 连接。在像素阵列 GA (或像素 201) 中, 用作供应有固定电位 (例如, 地电位 GND) 的导电体的第四导电图案 1210 被布置在第二布线层上方的第三布线层中。形成节点 (输出线)n1 的一部分的第三导电图案 1204 被布置为相对于作为供应有固定电位的导电体的第四导电图案 1210 屏蔽电荷 - 电压转换器 CVC 的至少一部分, 如图 12 中所示出的。第三导电图案 1204 用作屏蔽部分, 其相对于作为供应有固定电位的导电体的第四导电图案 1210 屏蔽电荷 - 电压转换器 CVC。屏蔽目标包括在第四导电图案和电荷 - 电压转换器 CVC 之间产生的电力线。这使得能够减少电荷 - 电压转换器 CVC 的有效寄生电容并且提高灵敏度。

[0052] 图 13 示出了其中根据本发明的固态成像设备被应用于 X 射线诊断系统 (辐射成像系统) 的示例。辐射成像系统包括辐射成像设备 6040 和处理从辐射成像设备 6040 输出的信号的图像处理器 6070。辐射成像设备 6040 作为应用有上述固态成像设备 100 并且捕获辐射的设备, 如图 1B 中所示出的。由 X 射线管 (辐射源)6050 发射的 X 射线 6060 透射通过病人或对象 6061 的胸部 6062, 并且进入辐射成像设备 6040。入射的 X 射线承载对象 6061 的身体内部的信息。图像处理器 (处理器)6070 处理从辐射成像设备 6040 输出的信号 (图像), 并且可以基于通过处理获得的信号而在例如控制室中的显示器 6080 上显示图像。

[0053] 此外, 图像处理器 6070 可以经由传输路径 6090 将通过处理获得的信号传送到远程地点。这使得可以在位于另一地点处的例如医生室中的显示器 6081 上显示图像, 或者将图像记录在诸如光盘的记录介质上。记录介质可以是胶片 6110, 并且在该情况下胶片处理器 6100 将图像记录在胶片 6110 上。

[0054] 根据本发明的固态成像设备还可应用到捕获可见光的图像的成像系统。这种成像系统可以包括例如固态成像设备 100 和处理从固态成像设备 100 输出的信号的处理器。通过处理器进行的处理可以包括例如转换图像格式的处理、压缩图像的处理、改变图像尺寸的处理和改变图像对比度的处理中的至少一个。

[0055] 虽然已经参考示例性实施例描述了本发明, 但是应当理解, 本发明不限于所公开的示例性实施例。以下权利要求的范围将被给予最宽的解释从而包括所有这样的修改、等同的结构与功能。

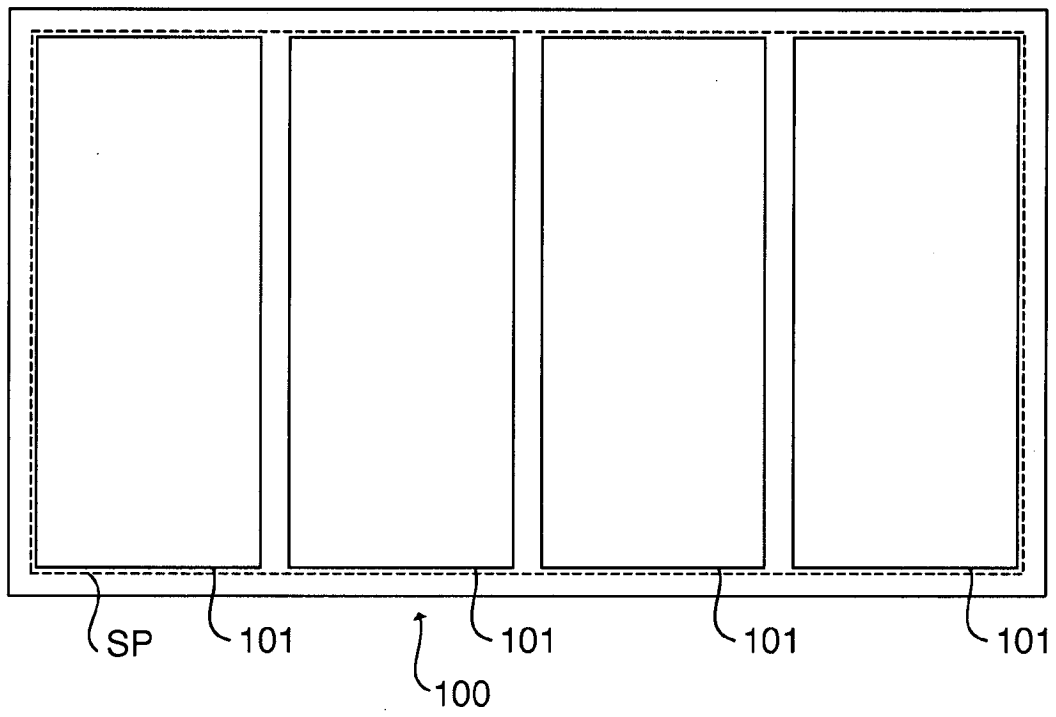


图 1A

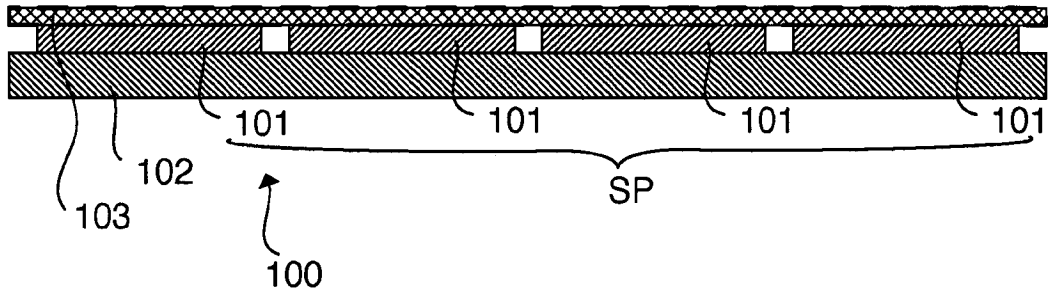


图 1B

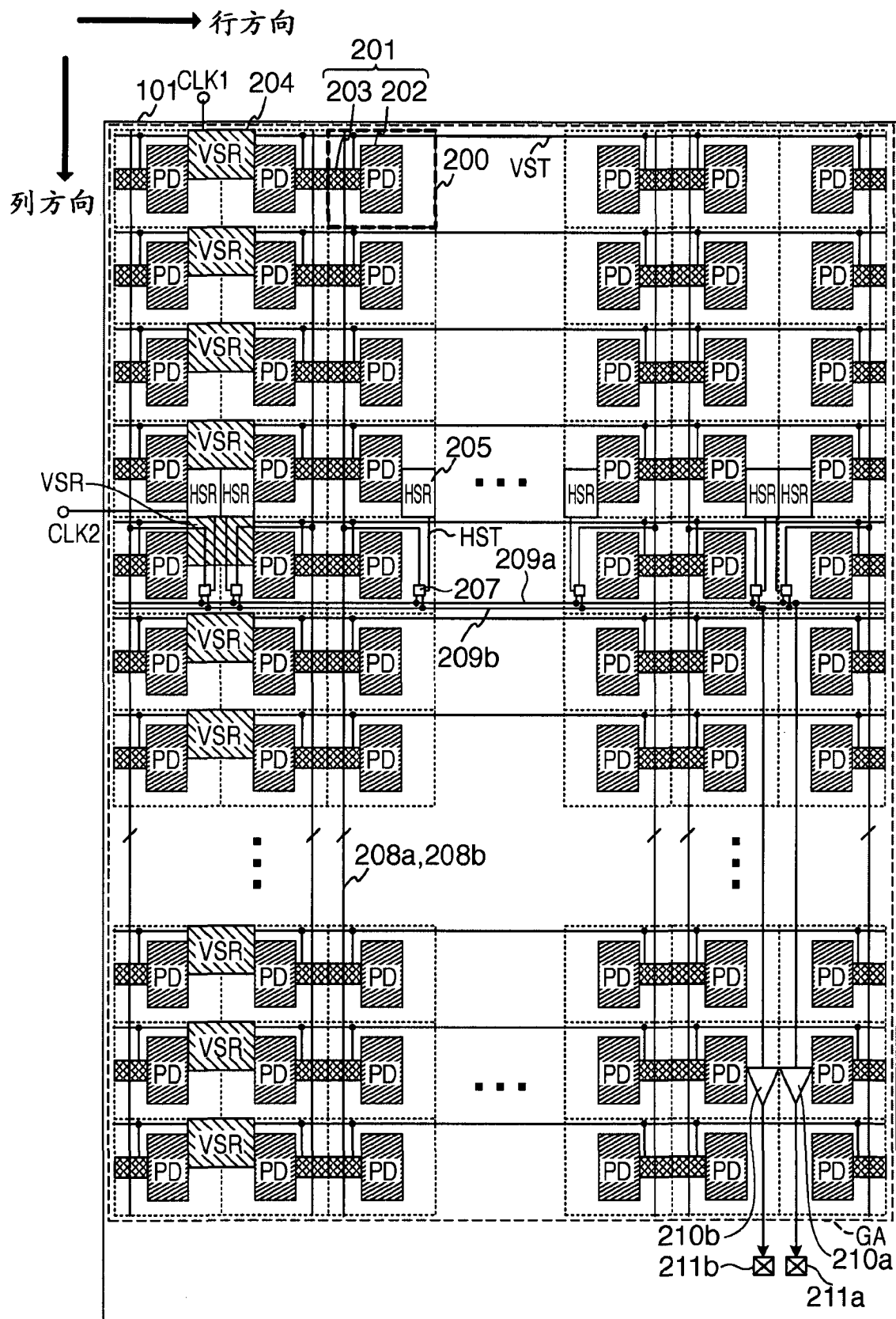


图 2

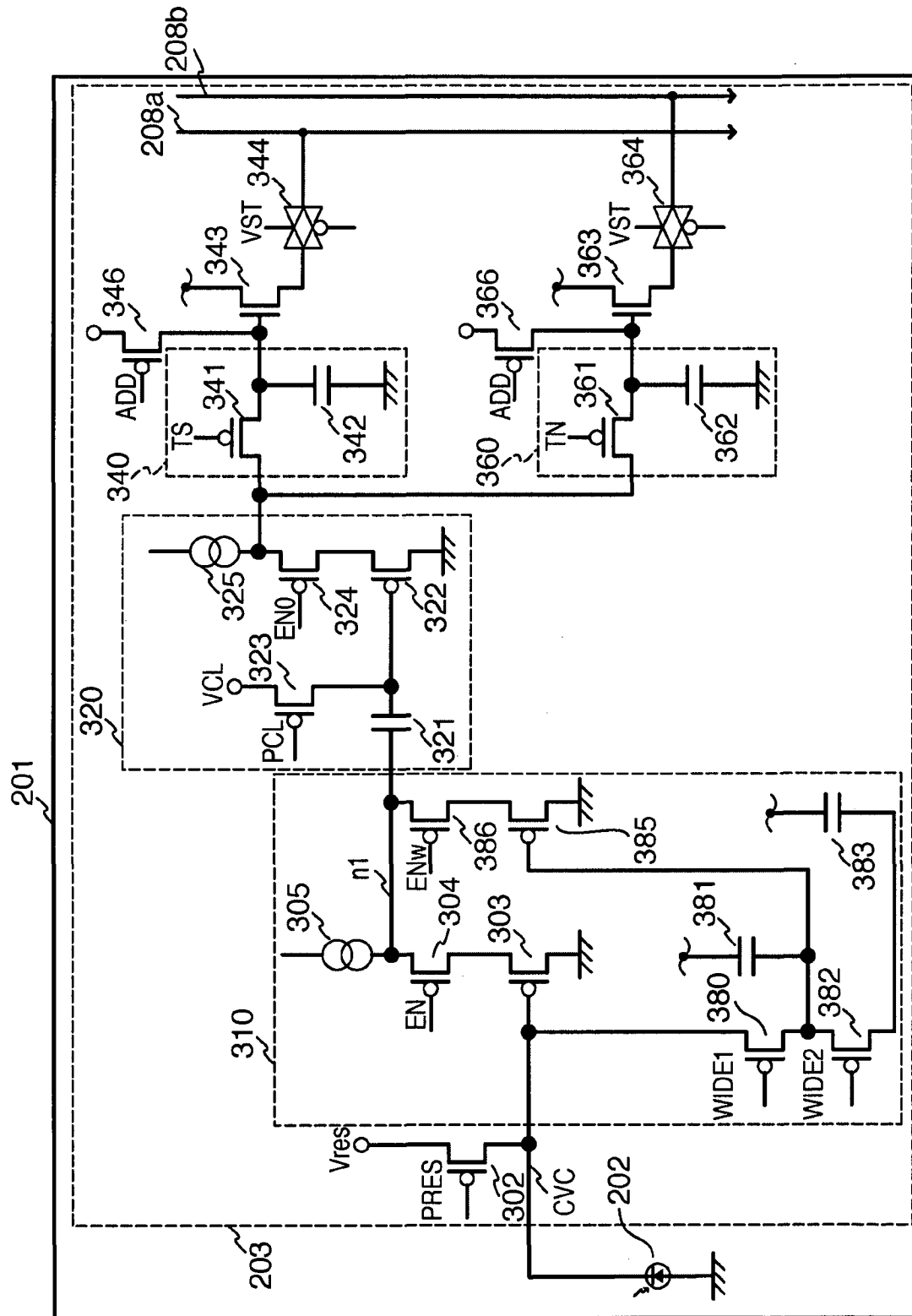


图 3

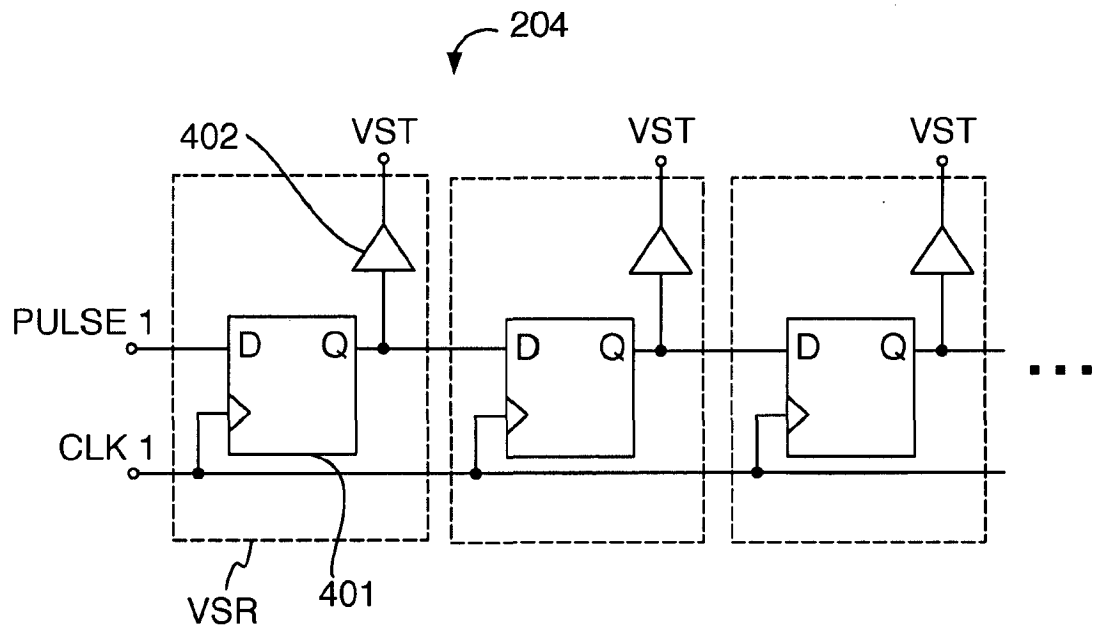


图 4A

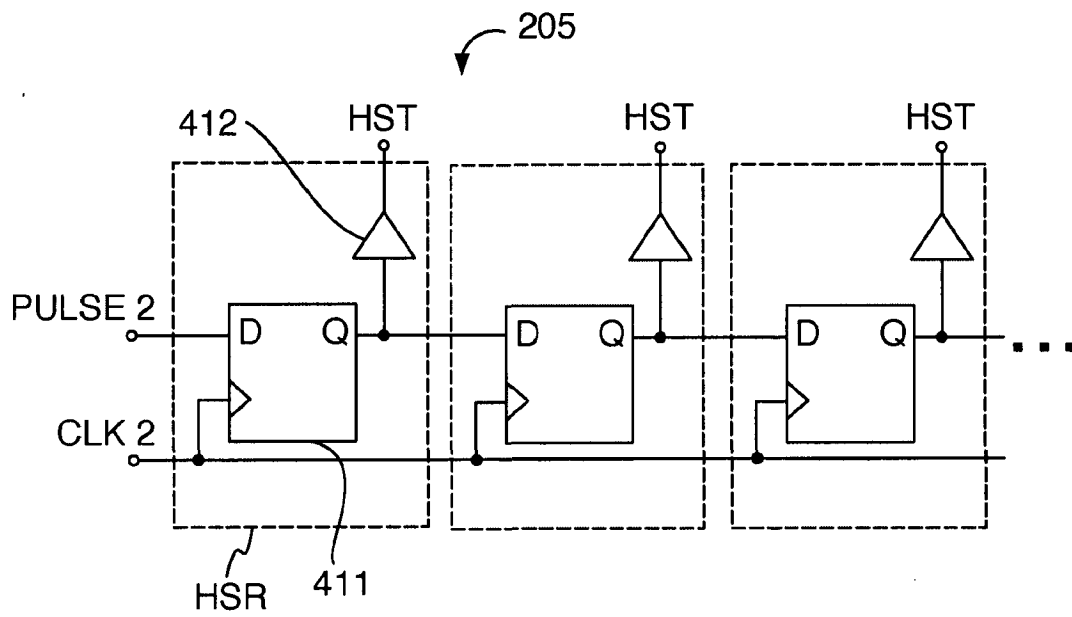


图 4B

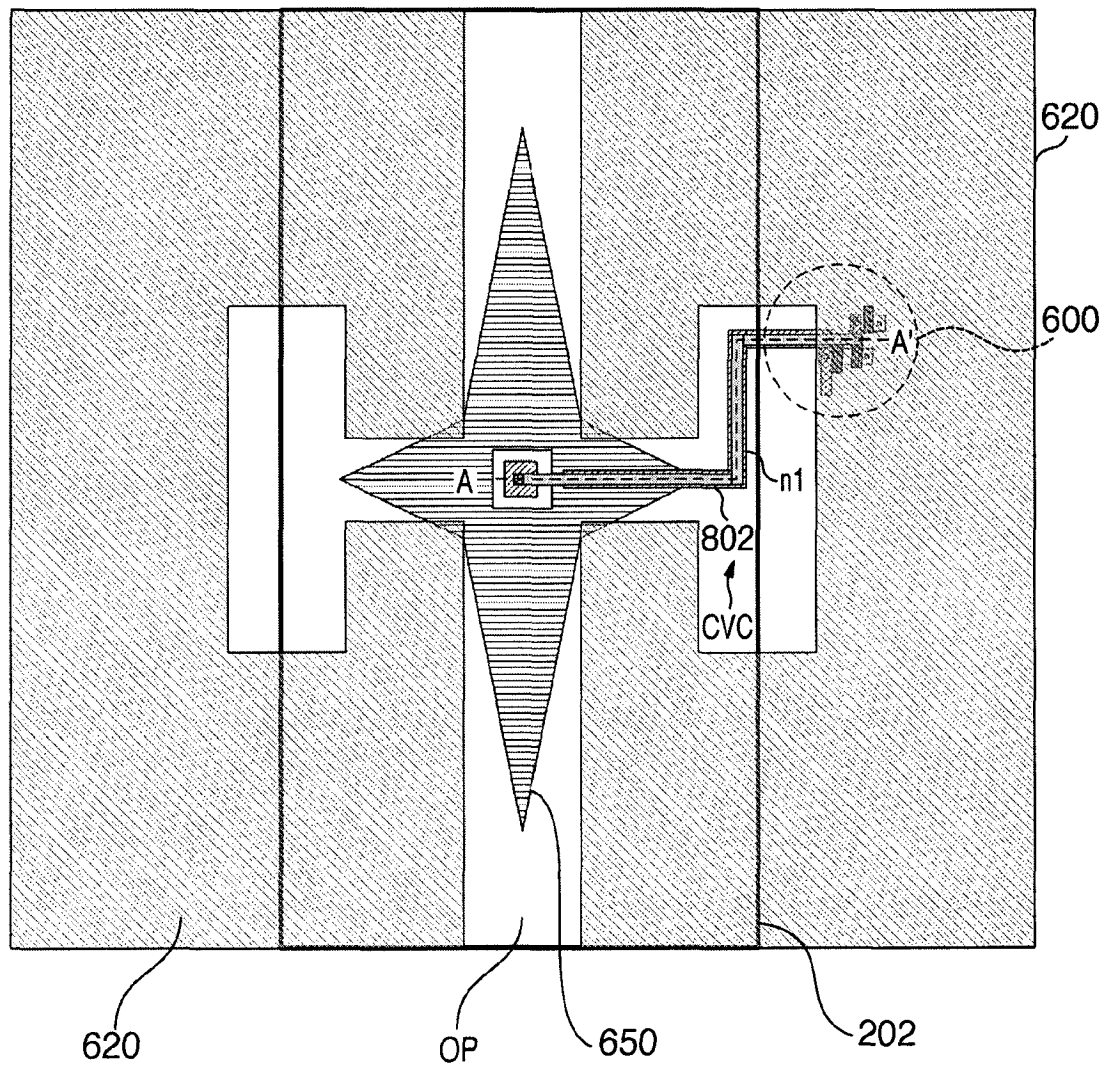


图 7

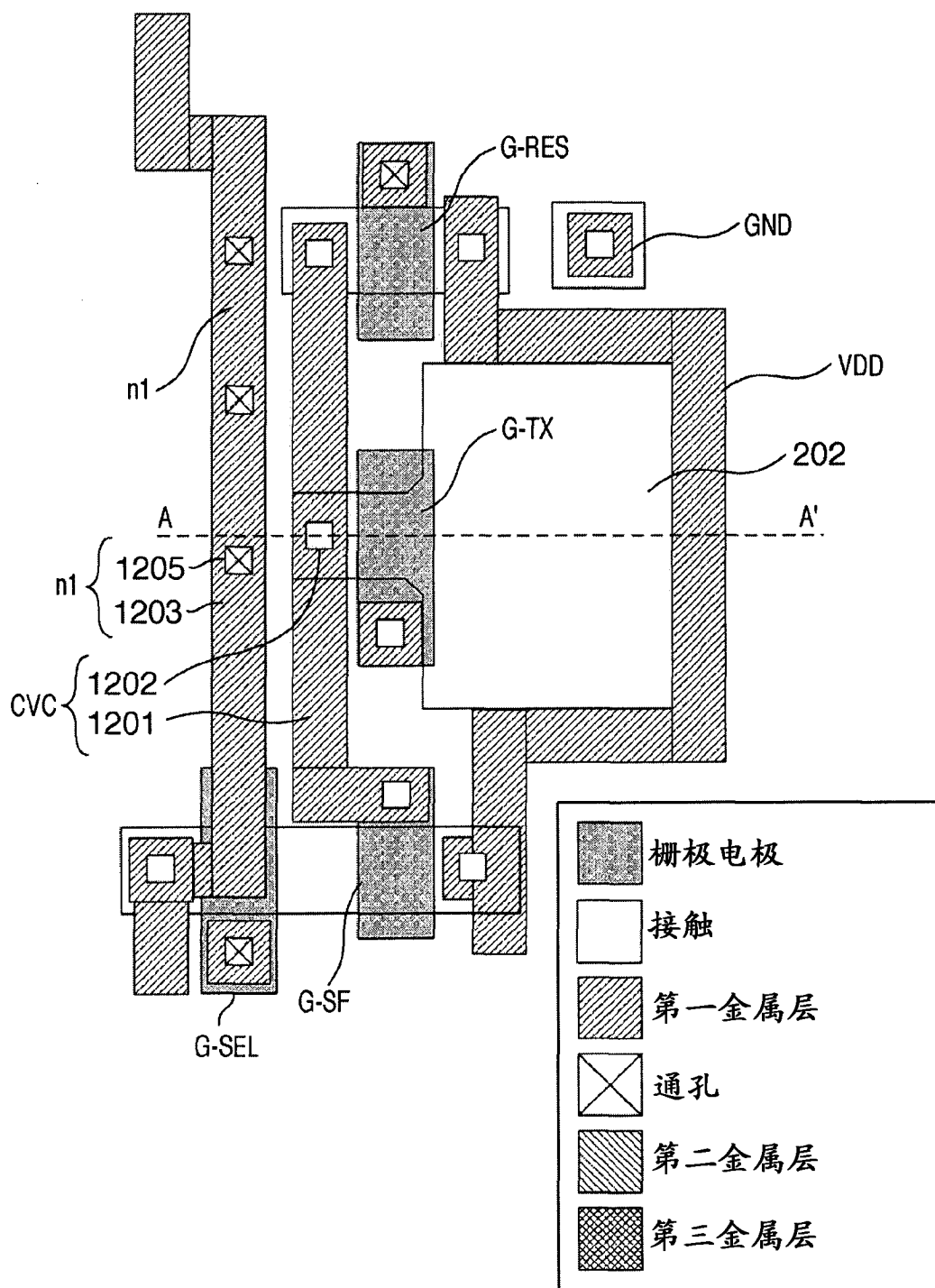


图 10

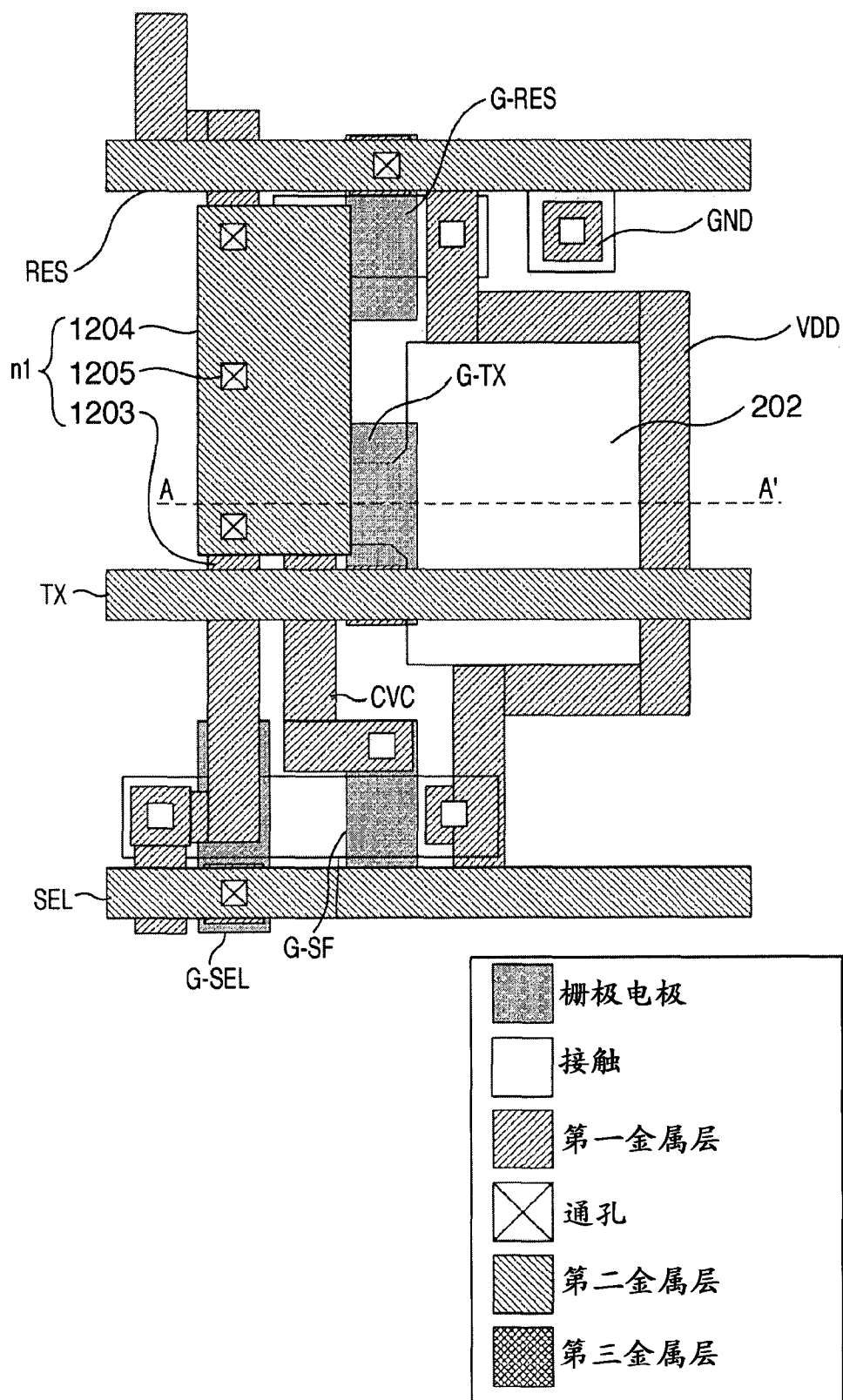


图 11

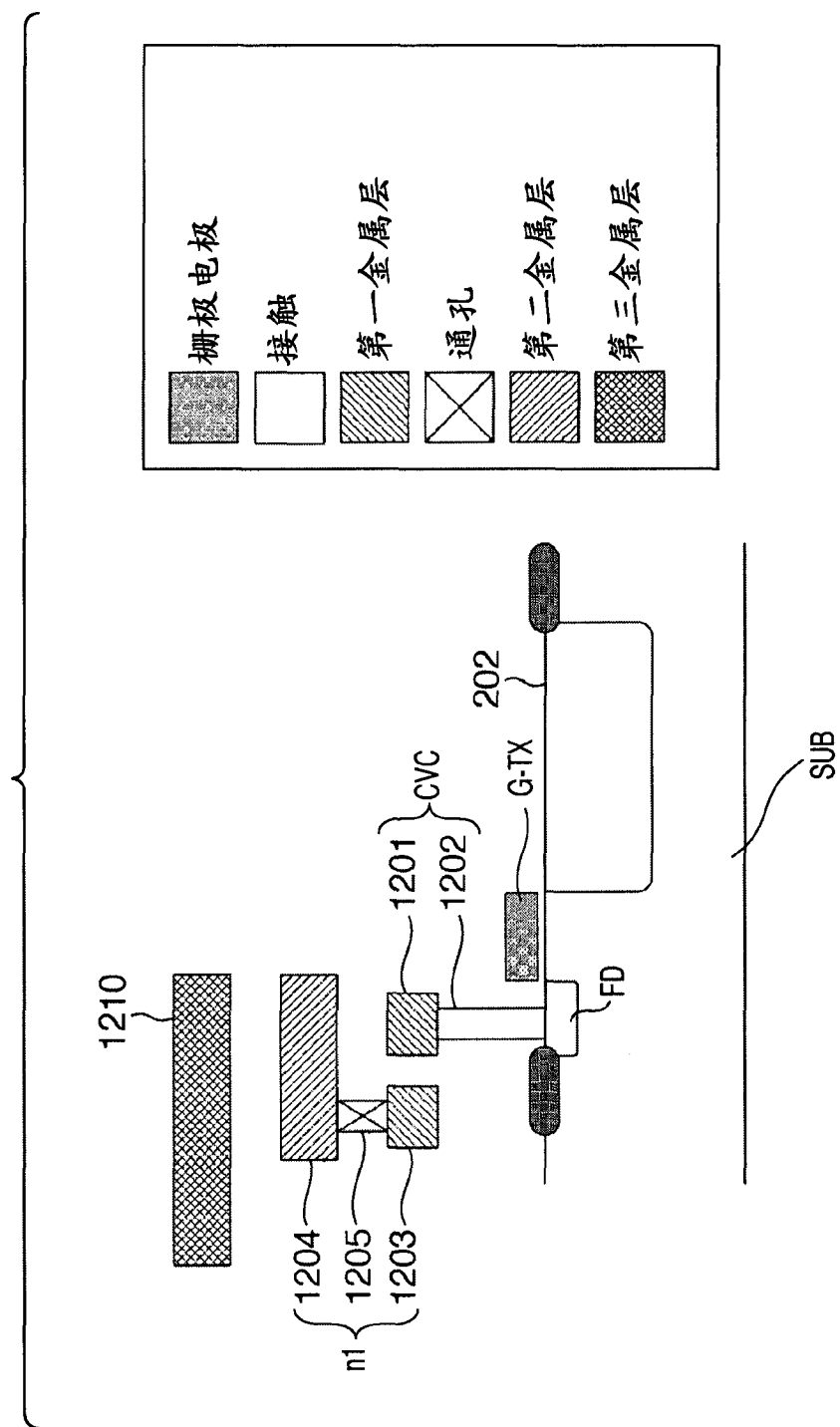


图 12

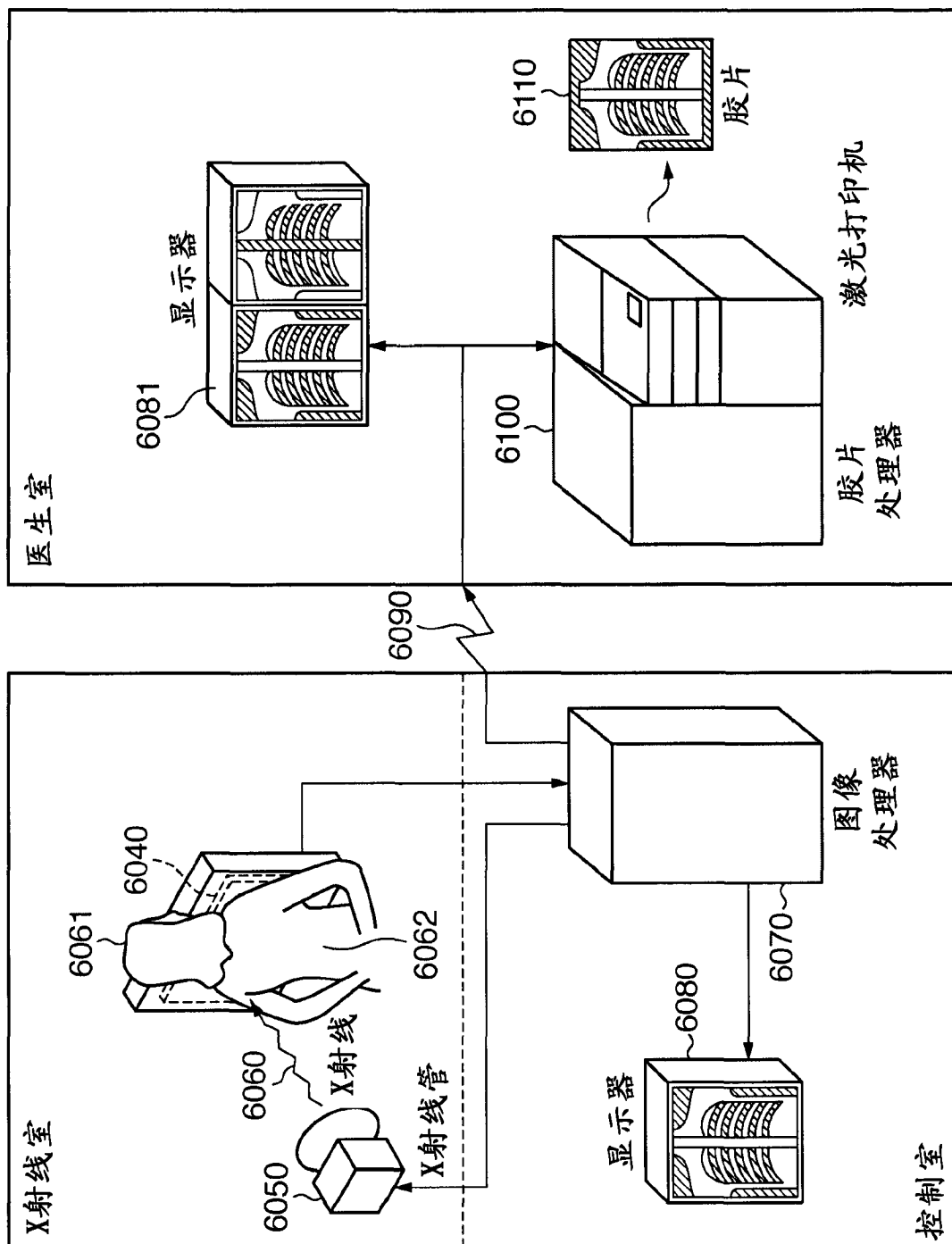


图 13