

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5135519号
(P5135519)

(45) 発行日 平成25年2月6日(2013.2.6)

(24) 登録日 平成24年11月22日(2012.11.22)

(51) Int. Cl.	F I
G09G 3/30 (2006.01)	G09G 3/30 J
G09G 3/20 (2006.01)	G09G 3/20 624B
	G09G 3/20 641D
	G09G 3/20 642L
	G09G 3/20 623V
請求項の数 12 (全 18 頁) 最終頁に続く	

(21) 出願番号	特願2006-218301 (P2006-218301)	(73) 特許権者	512187343
(22) 出願日	平成18年8月10日 (2006.8.10)		三星ディスプレイ株式会社
(65) 公開番号	特開2007-52422 (P2007-52422A)		Samsung Display Co., Ltd.
(43) 公開日	平成19年3月1日 (2007.3.1)		大韓民国京畿道龍仁市器興区三星二路95
審査請求日	平成18年8月11日 (2006.8.11)		95, Samsung 2 Ro, Gih eung-Gu, Yongin-City , Gyeonggi-Do, Korea
(31) 優先権主張番号	10-2005-0074865	(74) 代理人	110000981
(32) 優先日	平成17年8月16日 (2005.8.16)		アイ・ピー・ディー国際特許業務法人
(33) 優先権主張国	韓国 (KR)	(74) 代理人	100095957
			弁理士 亀谷 美明
		(74) 代理人	100096389
			弁理士 金本 哲男
最終頁に続く			

(54) 【発明の名称】 有機電界発光表示装置

(57) 【特許請求の範囲】

【請求項1】

レッドのサブ画素、グリーンのサブ画素およびブルーのサブ画素で構成される複数の画素を備え、前記複数の画素の発光によって映像を表示する有機電界発光表示装置において、

前記各サブ画素は、

データ線、走査線および第1電源電圧線に接続されており、前記データ線を介して供給される駆動電圧を格納するストレージキャパシタを含み、所定の駆動電流を発生させる画素駆動部と、

前記画素駆動部と第2電源電圧線との間に接続され、前記駆動電流に応じた輝度で発光する有機発光素子と、を備え、

前記画素駆動部は、前記ストレージキャパシタと前記走査線との間に接続され、前記駆動電圧を増加させる補償電圧を発生させる補助キャパシタをさらに備え、

前記各サブ画素の前記補助キャパシタは、前記各サブ画素の発光効率比に応じてキャパシタンスを異にし、

前記画素駆動部は、

前記ストレージキャパシタの第1端子と初期化電源線との間に接続され、(n-1)番目の走査信号によって通電されて前記ストレージキャパシタを初期化させる初期化トランジスタと、

前記データ線に接続され、n番目の走査信号によって通電され、データ電圧を伝達する

10

20

第 1 スイッチングトランジスタと、

前記第 1 スイッチングトランジスタに第 1 電極が接続され、前記ストレージキャパシタの第 1 端子にゲート電極が接続され、前記駆動電流を発生させる駆動トランジスタと、

前記駆動トランジスタのゲート電極と第 2 電極との間に接続され、前記 n 番目の走査信号によって通電されて前記駆動トランジスタをダイオード接続させ、前記駆動トランジスタの閾値電圧を補償する閾値電圧補償トランジスタと、

前記第 1 電源電圧線と前記駆動トランジスタの前記第 2 電極との間に接続され、n 番目の発光制御信号によって通電されて前記第 1 電源電圧を前記駆動トランジスタの前記第 2 電極に伝達する第 2 スイッチングトランジスタと、をさらに含み、

前記ストレージキャパシタの第 2 端子が前記第 1 電源電圧線に接続され、

前記補助キャパシタのキャパシタンスは、ホワイトを表示させる場合における前記各サブ画素の駆動電流比に反比例することを特徴とする、有機電界発光表示装置。

【請求項 2】

前記グリーンのサブ画素の補助キャパシタは、前記レッドのサブ画素の補助キャパシタより大きなキャパシタンスを有し、前記レッドのサブ画素の補助キャパシタは、前記ブルーのサブ画素の補助キャパシタより大きなキャパシタンスを有することを特徴とする、請求項 1 に記載の有機電界発光表示装置。

【請求項 3】

前記補助キャパシタによって増加される補償電圧は、下式で表されることを特徴とする、請求項 2 に記載の有機電界発光表示装置。

$$V_x = C_{aux} / (C_{st} + C_{aux}) \times (V_{DD} - V_{SS})$$

ここで、 V_x は補償電圧、 C_{aux} は補助キャパシタのキャパシタンス、 C_{st} はストレージキャパシタのキャパシタンス、 V_{DD} は高レベルの走査信号、 V_{SS} は低レベルの走査信号である。

【請求項 4】

前記画素駆動部は、前記駆動トランジスタと前記有機発光素子との間に接続され、前記 n 番目の発光制御信号によって通電されて前記駆動電流を前記有機発光素子に伝達する発光制御トランジスタをさらに含むことを特徴とする、請求項 1 ~ 3 のいずれか 1 項に記載の有機電界発光表示装置。

【請求項 5】

前記初期化トランジスタ、前記第 1 スイッチングトランジスタ、前記駆動トランジスタ、前記閾値電圧補償トランジスタ、前記第 2 スイッチングトランジスタ、および前記発光制御トランジスタは、同一の導電型 (N 型または P 型) の MOSFET であることを特徴とする、請求項 4 に記載の有機電界発光表示装置。

【請求項 6】

映像を表示する複数の画素を有する表示パネルと、

前記表示パネルに走査信号を供給する走査ドライバと、

前記表示パネルにデータ信号を供給するデータドライバと、

前記走査ドライバを制御する走査制御信号と、前記データドライバを制御するデータ制御信号とを生成するタイミング制御部と、

前記データドライバと前記表示パネルとの間に連結され、前記画素を構成するサブ画素に対応する前記データ信号を順次に供給するデマルチプレクサと、

前記デマルチプレクサを制御するデマルチプレクサ制御部と、を備え、

前記複数の画素は、レッドのサブ画素、グリーンのサブ画素およびブルーのサブ画素で構成され、

前記各サブ画素は、

データ線、走査線および第 1 電源電圧線に接続されており、前記データ線を介して供給される駆動電圧を格納するストレージキャパシタを含み、所定の駆動電流を発生させる画素駆動部と、

前記画素駆動部と第 2 電源電圧線との間に接続され、前記駆動電流に応じた輝度で発光

10

20

30

40

50

する有機発光素子と、を備え、

前記画素駆動部は、前記ストレージキャパシタと前記走査線との間に接続され、前記駆動電圧を増加させる補償電圧を発生させる補助キャパシタをさらに備え、

前記各サブ画素の前記補助キャパシタは、前記各サブ画素の発光効率比に応じてキャパシタンスを異にし、

前記補助キャパシタのキャパシタンスは、ホワイトを表示させる場合における前記各サブ画素の駆動電流比に反比例することを特徴とする、有機電界発光表示装置。

【請求項 7】

前記デマルチプレクサは、前記各サブ画素に接続されるデータ線を介して前記表示パネルに接続されることを特徴とする、請求項 6 に記載の有機電界発光表示装置。

10

【請求項 8】

前記データ線は、各補助キャパシタに接続され、前記補助キャパシタは、前記サブ画素に応じて異なるキャパシタンスを有することを特徴とする、請求項 7 に記載の有機電界発光表示装置。

【請求項 9】

前記補助キャパシタは、発光効率に応じて異なるキャパシタンスを有することを特徴とする、請求項 8 に記載の有機電界発光表示装置。

【請求項 10】

前記補助キャパシタは、グリーン>レッド>ブルーの順にキャパシタンスを有することを特徴とする、請求項 8 に記載の有機電界発光表示装置。

20

【請求項 11】

前記デマルチプレクサは、水平周期の間に、前記各サブ画素に前記データ信号を順次に供給することを特徴とする、請求項 6 に記載の有機電界発光表示装置。

【請求項 12】

前記走査ドライバは、前記データ信号が前記サブ画素に同時に供給されるように、前記画素に前記走査信号を供給することを特徴とする、請求項 11 に記載の有機電界発光表示装置。

【発明の詳細な説明】

【技術分野】

30

【0001】

本発明は、有機電界発光表示装置に関し、より詳しくは、データドライバ用の出力線の数を減少させ、一様な輝度の映像を表示し、一様な電圧でホワイトバランスを調整することができる、有機電界発光表示装置に関する。

【背景技術】

【0002】

近年、比較的に重厚長大となり易い陰極線管を用いた表示装置に代わって、様々な平板表示装置が開発されている。平板表示装置 (Flat Panel Display: FPD) としては、液晶表示装置 (Liquid Crystal Display: LCD)、電界放出表示装置 (Field Emission Display: FED)、プラズマ表示パネル (Plasma Display Panel: PDP) および有機電界発光表示装置 (Organic Electro-luminescent Display: OLED) などが挙げられる。

40

【0003】

平板表示装置の中でも有機電界発光表示装置は、有機発光素子 (Organic Light Emitting Diode: OLED) を含む。ここで、有機発光素子とは、カソードから供給される電子と、アノードから供給される正孔との再結合によって発光する、自発光素子である。このような有機電界発光表示装置は、応答速度 (通常 $1 \mu s$) が比較的速く、消費電力が比較的低いという長所を有する。一般に、有機電界発光表示装置は、各画素に備えられる薄膜トランジスタ (Thin Film Transistor: TFT) を用いて、データ信号に応じた駆動電流を有機発光素子に供給することで、有機発光素子を発光させ、所定の映像を表示する。

50

【 0 0 0 4 】

図 1 は、従来の有機電界発光表示装置を示すブロック図である。

【 0 0 0 5 】

図 1 を参照すれば、従来の有機電界発光表示装置は、表示パネル 1 0、走査ドライバ 2 0、データドライバ 3 0 およびタイミング制御部 4 0 を含む。

【 0 0 0 6 】

表示パネル 1 0 は、複数の走査線 $S_1 \sim S_n$ および発光制御線 $E_1 \sim E_n$ と、複数のデータ線 $D_1 \sim D_m$ とが交差する領域に形成された、複数の画素 $P_{11} \sim P_{nm}$ を含む。各画素 $P_{11} \sim P_{nm}$ は、外部から第 1 電源 V_{dd} および第 2 電源 V_{ss} を供給され、複数のデータ線 $D_1 \sim D_m$ から伝達されるデータ信号に応じて発光することで、所定の映像を

10

【 0 0 0 7 】

走査ドライバ 2 0 は、タイミング制御部 4 0 からの走査制御信号 S_g に応答して走査信号を生成し、その走査信号を複数の走査線 $S_1 \sim S_n$ に順次に供給することで、画素 $P_{11} \sim P_{nm}$ を選択する。また、走査ドライバ 2 0 は、走査制御信号 S_g に応答して発光制御信号を生成し、その発光制御信号を複数の発光制御線 $E_1 \sim E_n$ に順次に供給することで、発光を制御する。

【 0 0 0 8 】

データドライバ 3 0 は、タイミング制御部 4 0 からレッド (R)、グリーン (G)、ブルー (B) のデータを供給され、データ制御信号 S_d に応答してデータ信号を生成し、そのデータ信号を複数のデータ線 $D_1 \sim D_m$ に供給する。この際、データドライバ 3 0 は、1 水平周期毎に、1 水平線に相当するデータ信号をデータ線 $D_1 \sim D_m$ に供給する。

20

【 0 0 0 9 】

タイミング制御部 4 0 は、外部グラフィック制御部 (図示せず) から供給される映像データ、水平および垂直同期信号 H_{sync} 、 V_{sync} に相当するデータ制御信号 S_d および走査制御信号 S_g を生成する。ここで、タイミング制御部 4 0 は、データ制御信号 S_d をデータドライバ 3 0 に、走査制御信号 S_g を走査ドライバ 2 0 に各々に供給する。

【 0 0 1 0 】

このように構成される従来の有機電界発光表示装置では、各画素 $P_{11} \sim P_{nm}$ は、複数の走査線 $S_1 \sim S_n$ および発光制御線 $E_n \sim E_m$ と、複数のデータ線 $D_1 \sim D_m$ とが交差する領域に位置する。ここで、データドライバ 3 0 は、 m 本のデータ線 $D_1 \sim D_m$ にデータ信号を各々に供給するように、 m 本の出力線を備える。すなわち、従来の有機電界発光表示装置では、データドライバ 3 0 は、データ線 $D_1 \sim D_m$ と同一数の出力線を備えなければならない。よって、データドライバ 3 0 の内部には、 m 本の出力線を有するように、複数のデータ集積回路 (Integrated Circuit : IC) が組込まれることで、製造コストを上昇させてしまう。特に、表示パネル 1 0 の解像度および寸法 (インチ数) が大きくなるほど、データドライバ 3 0 は、より多くのデータ集積回路 IC を組込む必要があるので、製造コストをさらに上昇させてしまう。

30

【特許文献 1】特開 2 0 0 4 - 3 3 4 1 7 9 号公報

40

【特許文献 2】大韓民国特許公開第 2 0 0 2 - 9 0 5 7 4 号

【発明の開示】

【発明が解決しようとする課題】

【 0 0 1 1 】

本発明は、上記問題点を鑑みてなされたもので、その目的は、データドライバ用の出力線の数を減少させ、一様な輝度の映像を表示し、一様な電圧でホワイトバランスを調整することができる、新規かつ改良された有機電界発光表示装置を提供することにある。

【課題を解決するための手段】

【 0 0 1 2 】

上記課題を解決するために、本発明のある観点によれば、レッドのサブ画素、グリーン

50

のサブ画素およびブルーのサブ画素で構成される複数の画素を備え、複数の画素の発光によって映像を表示する有機電界発光表示装置が提供される。本有機電界発光表示装置において、各サブ画素は、データ線、走査線および第1電源電圧線に接続されており、データ線を介して供給される駆動電圧を格納するストレージキャパシタを含み、所定の駆動電流を発生させる画素駆動部と、画素駆動部と第2電源電圧線との間に接続され、駆動電流に応じた輝度で発光する有機発光素子と、を備える。また、本有機電界発光表示装置において、画素駆動部は、ストレージキャパシタと走査線との間に接続され、駆動電圧を増加させる補償電圧を発生させる補助キャパシタをさらに備え、各サブ画素の補助キャパシタは、各サブ画素の発光効率比に応じてキャパシタンスを異にする。

【0013】

上記補助キャパシタのキャパシタンスは、ホワイト画素を形成する各サブ画素の駆動電流比に反比例するようにしてもよい。

【0014】

上記グリーンサブ画素の補助キャパシタは、レッドサブ画素の補助キャパシタより大きなキャパシタンスを有し、レッドサブ画素の補助キャパシタは、ブルーサブ画素の補助キャパシタより大きなキャパシタンスを有するようにしてもよい。

【0015】

上記補助キャパシタによって増加される補償電圧は、下式で表されるようにしてもよい。

$$V_x = C_{aux} / (C_{st} + C_{aux}) \times (V_{VDD} - V_{VSS})$$

ここで、 V_x は補償電圧、 C_{aux} は補助キャパシタのキャパシタンス、 C_{st} はストレージキャパシタのキャパシタンス、 V_{VDD} は高レベルの走査信号、 V_{VSS} は低レベルの走査信号である。

【0016】

上記画素駆動部は、ストレージキャパシタの第1端子と初期化電源線との間に接続され、 $(n-1)$ 番目の走査信号によって通電されてストレージキャパシタを初期化させる初期化トランジスタと、データ線に接続され、 n 番目の走査信号によって通電され、データ電圧を伝達する第1スイッチングトランジスタと、第1スイッチングトランジスタに第1電極が接続され、ストレージキャパシタの第1端子にゲート電極が接続され、駆動電流を発生させる駆動トランジスタと、駆動トランジスタのゲート電極と第2電極との間に接続され、 n 番目の走査信号によって通電されて駆動トランジスタをダイオード接続させ、駆動トランジスタの閾値電圧を補償する閾値電圧補償トランジスタと、第1電源電圧線と駆動トランジスタの第2電極との間に接続され、 n 番目の発光制御信号によって通電されて第1電源電圧を駆動トランジスタの第2電極に伝達する第2スイッチングトランジスタと、をさらに含むようにしてもよい。

【0017】

上記画素駆動部は、駆動トランジスタと有機発光素子との間に接続され、 n 番目の発光制御信号によって通電されて駆動電流を有機発光素子に伝達する発光制御トランジスタをさらに含むようにしてもよい。

【0018】

上記第1～第6トランジスタは、同一の導電型(N型またはP型)のMOSFETであるようにしてもよい。

【0019】

映像を表示する複数の画素を有する表示パネルと、表示パネルに走査信号を供給する走査ドライバと、表示パネルにデータ信号を供給するデータドライバと、走査ドライバを制御する走査制御信号と、データドライバを制御するデータ制御信号とを生成するタイミング制御部と、データドライバと表示パネルとの間に連結され、画素を構成するサブ画素に対応するデータ信号を順次に供給するデマルチプレクサと、デマルチプレクサを制御するデマルチプレクサ制御部と、を備えるようにしてもよい。

【0020】

10

20

30

40

50

上記デマルチプレクサは、各サブ画素に接続されるデータ線を介して表示パネルに接続されるようにしてもよい。

【0021】

上記データ線は、各補助キャパシタに接続され、補助キャパシタは、サブ画素に応じて異なるキャパシタンスを有するようにしてもよい。

【0022】

上記補助キャパシタは、発光効率に応じて異なるキャパシタンスを有するようにしてもよい。

【0023】

上記補助キャパシタは、グリーン>レッド>ブルーの順にキャパシタンスを有するようにしてもよい。

【0024】

上記デマルチプレクサは、水平周期の間に、各サブ画素に前記データ信号を順次に供給するようにしてもよい。

【0025】

上記走査ドライバは、データ信号がサブ画素に同時に供給されるように、画素に走査信号を供給するようにしてもよい。

【発明の効果】

【0026】

以上説明したように、本発明によれば、データドライバ用の出力線の数を減少させ、一様な輝度の映像を表示し、一様な電圧でホワイトバランスを調整することができる、有機電界発光表示装置が提供される。

【発明を実施するための最良の形態】

【0027】

以下に、添付した図面を参照しながら、本発明の好適な実施形態について詳細に説明する。なお、本明細書および図面において、実質的に同一の機能構成を有する構成要素については、同一の符号を付することにより重複説明を省略する。

【0028】

図2は、本発明の実施形態に係る有機電界発光表示装置を示すブロック図である。

【0029】

図2を参照すれば、本発明の実施形態に係る有機電界発光表示装置は、表示パネル100、走査ドライバ120、データドライバ130、タイミング制御部140、デマルチプレクサ部150およびデマルチプレクサ制御部160を備える。

【0030】

表示パネル100は、複数の走査線S1～Snおよび発光制御線E1～Enと、複数のデータ線D11～Dmkとによって定義される領域に位置する、複数の画素P111～Pnmkを含む。

【0031】

各画素P111～Pnmkは、該当するデータ線D11～Dmkを介して供給されるデータ信号に応じて発光する。各画素P111～Pnmkを代表する画素110については後述する。

【0032】

また、各画素P111～Pnmkに該当するデータ線D11～Dmkには、データ信号を一時的に格納する複数のデータ線キャパシタC_{data11}～C_{datamk}が備えられる。

【0033】

例えば、データプログラム周期中に、第1画素P111を発光させるために第1データ線D11にデータ電圧が印加されると、データ線D11に形成される第1データ線キャパシタC_{data11}はデータ電圧を一時的に格納する。次に、走査周期中に、第1走査信号S1によって第1画素P111が選択されると、第1データ線キャパシタC_{data1}

10

20

30

40

50

に格納されたデータ電圧が第1画素P111に供給されることで、データ電圧に応じて第1画素P111を発光させる。

【0034】

このように各データ線D11~Dmkに形成されたデータ線キャパシタC_{data11}~C_{datamk}は、複数のデータ線D11~Dmkに供給されるデータ信号を各々に一時的に格納し、さらに、格納されたデータ電圧を走査信号によって選択された画素P111~Pnmkに供給する。ここで、データ線キャパシタC_{data11}~C_{datamk}は、データ線D11~Dmkと、第3電極と、両者の間に介在される絶縁層とによって等価的に形成される、寄生キャパシタによって実現される。実質的には、データ線D11~Dmkに等価的に形成される各データ線キャパシタC_{data11}~C_{datamk}は、データ信号を安定的に格納するために、各画素P111~Pnmkに備えられるストレージキャパシタC_{st}より高いキャパシタンスを有することが望ましい。

10

【0035】

走査ドライバ120は、タイミング制御部140から供給される走査制御信号S_gにตอบสนองして走査信号を生成し、その走査信号を走査線S1~Snに順次に供給する。ここで、走査ドライバ120は、図6に示すように、1水平周期(1H)の所定期間(すなわち走査周期)にのみ走査信号を供給する。本発明の実施形態によれば、1水平周期(1H)は、走査周期とデータプログラム周期とに区分される。走査ドライバ120は、走査線Snに、1水平周期の走査周期中には走査信号を供給し、データプログラム周期中には走査信号を供給しない。一方、走査ドライバ120は、走査制御信号S_gにตอบสนองして発光制御信号を生成し、その発光制御信号を発光制御線E1~Enに順次に供給する。

20

【0036】

データドライバ130は、R、G、Bデータをタイミング制御部140から供給され、データ制御信号S_dにตอบสนองしてR、G、Bデータ信号を出力線D1~Dmに順次に供給する。ここで、データドライバ130は、各出力端子に接続された出力線D1~Dm/kにk個(k:2以上の整数、図6中ではR、G、Bの3個)のデータ信号を順次に供給する。より詳しくは、データドライバ130は、1水平周期(1H)のデータプログラム周期中に、該当する画素にデータ信号(例えば、R、G、Bデータ)を順次に供給する。ここで、該当する画素に供給されるデータ信号R、G、Bは、データプログラム周期にのみ供給されるので、走査信号が供給される走査周期と重複しない。

30

【0037】

タイミング制御部140は、外部グラフィック制御部(図示せず)から供給される映像データと水平および垂直同期信号とに応じて、データ制御信号S_dおよび走査制御信号S_gを生成する。ここで、タイミング制御部140は、データ制御信号S_dをデータドライバ130に、走査制御信号S_gを走査ドライバ120に各々に供給する。

【0038】

デマルチプレクサ部150は、m個のデマルチプレクサ151を含む。具体的には、デマルチプレクサ部150は、データドライバ130に接続される出力線D1~Dmと同一数のデマルチプレクサ151を含み、デマルチプレクサ151の入力端子は、データドライバ130の出力線D1~Dmに各々に接続される。そして、デマルチプレクサ151の出力端子、例えば第1デマルチプレクサは、k個のデータ線D11~D1kに接続される。第1デマルチプレクサ151は、データプログラム周期中に順次に供給されるk個のデータ信号を、k個のデータ線D11~D1kに印加する。1本の出力線D1に順次に供給されるk個のデータ信号がk本のデータ線D11~D1kに順次に印加されるので、データドライバ130に備えられる出力線の本数は顕著に減少する。例えば、k=3であれば、データドライバ130に備えられる出力線の本数が1/3に減少するので、データドライバ130に組込まれるデータ集積回路ICの数も減少する。すなわち、本発明の実施形態によれば、デマルチプレクサ151を用いて、1本の出力線D1に対応するデータ信号をk本のデータ線D11~D1kに供給することで、データ集積回路ICの製造コストが節減される。

40

50

【 0 0 3 9 】

デマルチプレクサ制御部 1 6 0 は、k 個のデータ信号が分割されて出力線 D 1 を介して k 本のデータ線 D 1 1 ~ D 1 k に供給されるように、1 水平周期 (1 H) のデータプログラム周期中に、k 個の制御信号をデマルチプレクサ 1 5 1 の制御端子に供給する。ここで、デマルチプレクサ制御部 1 6 0 から供給される k 個の制御信号は、図 6 に示すように、データプログラム周期中に、互いに重複しないように順次に供給される。本実施形態においては、デマルチプレクサ制御部 1 6 0 がタイミング制御部 1 4 0 の外部に備えられる。代替的に、デマルチプレクサ制御部 1 6 0 がタイミング制御部 1 4 0 の内部に備えられてもよい。

【 0 0 4 0 】

10

図 3 は、図 2 に示すデマルチプレクサの内部回路図を示す。

【 0 0 4 1 】

図 3 では、説明の便宜上、k が 3 であり、データがレッド、グリーン、ブルーの順に入力されると仮定して説明する。また、デマルチプレクサ 1 5 1 がデータドライバ 1 3 0 の第 1 出力線 D 1 に接続されると仮定して説明する。

【 0 0 4 2 】

図 3 を参照すれば、デマルチプレクサ 1 5 1 は、第 1 スイッチング素子 T 1、第 2 スイッチング素子 T 2 および第 3 スイッチング素子 T 3 を含む。各スイッチング素子 T 1、T 2、T 3 は、薄膜トランジスタで構成され、本実施形態においては、スイッチング素子 T 1、T 2、T 3 が P 型 M O S F E T (Metal Oxide Semiconductor Field Effect Transistor) で構成されるが、N 型 M O S F E T で構成されてもよい。

20

【 0 0 4 3 】

第 1 スイッチング素子 T 1 は、第 1 出力線 D 1 と第 1 データ線 D 1 1 との間に接続される。ここで、第 1 スイッチング素子 T 1 は、デマルチプレクサ制御部 1 6 0 から第 1 制御信号 C S 1 が供給されると通電され、第 1 出力線 D 1 からのレッドデータ信号を第 1 データ線 D 1 1 に供給する。第 1 データ線 D 1 1 に供給されたデータ信号は、図 2 とともに説明したデータプログラム周期中に、第 1 データ線キャパシタ C d a t a 1 1 に格納される。

【 0 0 4 4 】

第 2 スイッチング素子 T 2 は、第 1 出力線 D 1 と第 2 データ線 D 1 2 との間に接続される。ここで、第 2 スイッチング素子 T 2 は、デマルチプレクサ制御部 1 6 0 から第 2 制御信号 C S 2 が供給されると通電され、第 1 出力線 D 1 からのグリーンデータ信号を第 2 データ線 D 1 2 に供給する。第 2 データ線 D 1 2 に供給されたデータ信号は、図 2 とともに説明したデータプログラム周期中に、第 2 データ線キャパシタ C d a t a 1 2 に格納される。

30

【 0 0 4 5 】

第 3 スイッチング素子 T 3 は、第 1 出力線 D 1 と第 3 データ線 D 1 3 との間に接続される。ここで、第 3 スイッチング素子 T 3 は、デマルチプレクサ制御部 1 6 0 から第 3 制御信号 C S 3 が供給されると通電され、第 1 出力線 D 1 からのブルーデータ信号を第 3 データ線 D 1 3 に供給する。第 3 データ線 D 1 3 に供給されたデータ信号は、図 2 とともに説明したデータプログラム周期中に、第 3 データ線キャパシタ C d a t a 1 3 に格納される。

40

【 0 0 4 6 】

デマルチプレクサ 1 5 1 の詳細な動作は、画素 1 1 0 の構造とともに後述する。

【 0 0 4 7 】

図 4 は、図 2 に示す N x M 個の画素を代表する画素を示す回路図である。なお、本発明の実施形態に係る画素は、図 4 に示す画素に限定されるものではない。

【 0 0 4 8 】

図 4 を参照すれば、本発明の実施形態に係る画素 1 1 0 は、有機発光素子 O L E D と、データ線 D m k、前回 (previous) および今回 (current) の走査線 S n、S n - 1、発

50

光制御線 E_n 、第1電源電圧線 V_{dd} および初期化電圧線 V_{init} に接続されて、有機発光素子 $OLED$ を発光させるための駆動電流を発生させる画素駆動回路 111 とを含む。データ線 D_{mk} には、画素 110 にデータ電圧を供給するデータ線キャパシタ $C_{data_{mk}}$ が形成される。

【0049】

有機発光素子 $OLED$ は、アノード電極が画素駆動回路 111 に、カソード電極が第2電源電圧線 V_{ss} に各々に接続される。ここで、第2電源 V_{ss} は、第1電源 V_{dd} より低い電圧、例えば、接地電圧または負電圧などを有する。よって、有機発光素子 $OLED$ は、画素駆動回路 111 から供給される駆動電流に応じて発光する。

【0050】

画素駆動回路 111 は、1つのストレージキャパシタ C_{st} と、6つのトランジスタ $M_1 \sim M_6$ とを含む。ここで、第1トランジスタ M_1 は、駆動トランジスタであり、第3トランジスタ M_3 は、第1トランジスタ M_1 をダイオード接続させることで閾値電圧を補償する閾値電圧補償トランジスタであり、第4トランジスタ M_4 は、ストレージキャパシタ C_{st} を初期化させる初期化トランジスタである。また、第6トランジスタ M_6 は、有機発光素子 $OLED$ の発光を制御する発光制御トランジスタであり、第2および第5トランジスタ M_2 、 M_5 は、スイッチングトランジスタである。

【0051】

第1スイッチングトランジスタ M_2 は、ゲート電極が今回の走査線 S_n に、ソース電極がデータ線 D_{mk} に各々に接続されて、今回の走査線 S_n を介して伝達される走査信号によって通電されることで、データ線キャパシタ $C_{data_{mk}}$ から供給されるデータ電圧を伝達する。

【0052】

駆動トランジスタ M_1 は、ソース電極が第1スイッチングトランジスタ M_2 のドレイン電極に、ゲート電極がノード N に各々に接続される。ノード N では、閾値電圧補償トランジスタ M_3 のソースまたはドレイン電極と、ストレージキャパシタ C_{st} の第1端子とが共通に接続され、駆動トランジスタ M_1 のゲート電圧が決定される。よって、駆動トランジスタ M_1 は、ゲート電極に印加された電圧に応じて駆動電流を発生させる。

【0053】

閾値電圧補償トランジスタ M_3 は、駆動トランジスタ M_1 のゲート電極とソース電極との間に接続され、今回の走査線 S_n を介して伝達される走査信号に反応して駆動トランジスタ M_1 をダイオード接続させる。よって、走査信号によって駆動トランジスタ M_1 がダイオードとして機能することで、ノード N に電圧 $V_{data} - V_{th} [V]$ が印加されて、駆動トランジスタ M_1 のゲート電圧として用いられる。

【0054】

初期化トランジスタ M_4 は、初期化電圧線 V_{init} と、ストレージキャパシタ C_{st} の第1端子との間に接続され、前回のフレーム中にストレージキャパシタ C_{st} に充電された電荷を、ゲート電極に接続された $(n-1)$ 番目の走査線 S_{n-1} の走査信号に反応して、初期化電圧線 V_{init} を介して放電させることで、ストレージキャパシタ C_{st} を初期化させる。

【0055】

第2スイッチングトランジスタ M_5 は、第1電源電圧線 V_{dd} と、駆動トランジスタ M_1 のソース電極との間に接続され、ゲート電極に接続された発光制御線 E_n を介して伝達される発光制御信号によって通電されることで、第1電源電圧 V_{dd} を駆動トランジスタ M_1 のソース電極に印加する。

【0056】

発光制御トランジスタ M_6 は、駆動トランジスタ M_1 と有機発光素子 $OLED$ との間に接続され、ゲート電極に接続された発光制御線 E_n を介して伝達される発光制御信号に反応して駆動トランジスタ M_1 で発生される駆動電流を、有機発光素子 $OLED$ に伝達する。

10

20

30

40

50

【 0 0 5 7 】

ストレージキャパシタ C_{st} は、第 1 電源電圧線 V_{dd} と、駆動トランジスタ M_1 のゲート電極との間に接続され、第 1 電源電圧 V_{dd} と駆動トランジスタ M_1 のゲート電極との間に印加される電圧 $V_{data} - V_{th}$ [V] に応じた電荷を 1 フレーム中にわたって維持する。

【 0 0 5 8 】

図 4 では、第 1 ~ 第 6 トランジスタ $M_1 \sim M_6$ が P 型 MOSFET で構成されるが、代替的に、N 型 MOSFET で構成されてもよい。

【 0 0 5 9 】

よって、前述の構成によれば、データ信号に相当する電圧がデータプログラム周期中にデータ線キャパシタ $C_{data_m k}$ に格納され、データ線キャパシタ $C_{data_m k}$ に格納された電圧が走査周期中に画素に供給されることで、データ信号が画素に供給される。すなわち、データ線キャパシタ $C_{data_1 1} \sim C_{data_1 k}$ に格納された電圧が各画素に同時に供給される、すなわち、各データ信号が同時に供給されるので、一様な輝度で映像が表示される。

10

【 0 0 6 0 】

しかしながら、デマルチプレクサを用いて、データプログラム周期と走査周期とが区分されるので、データプログラム周期中には互いに分離されていた、データ線キャパシタ $C_{data_m k}$ と画素内のストレージキャパシタ C_{st} とが走査周期中に互いに接続される。これによって、データ線キャパシタ $C_{data_m k}$ に格納されたデータ電圧 V_{data} に相当する電荷が、データ線キャパシタ $C_{data_m k}$ とストレージキャパシタ C_{st} との間で電荷共有 (charge sharing) される。ここで、駆動トランジスタ M_1 のゲート電圧 $V_{g_{M_1}}$ は、実質的に数式 1 で表される。

20

【 0 0 6 1 】

$$V_{g_{M_1}} = \frac{C_{data} \times V_{data} + C_{st} \times V_{init}}{C_{data} + C_{st}} \dots (\text{数式 1})$$

ここで、 $V_{g_{M_1}}$ は駆動トランジスタ M_1 のゲート電圧、 V_{data} はデータ電圧、 V_{init} は初期化電圧、 V_{dd} は第 1 電源電圧、 C_{data} は各データ線キャパシタのキャパシタンス、 C_{st} は各画素のストレージキャパシタのキャパシタンスを示す。

【 0 0 6 2 】

数式 1 を参照すれば、駆動トランジスタ M_1 のゲート電圧 $V_{g_{M_1}}$ とデータ電圧 V_{data} との差は、データ線キャパシタ C_{data} およびストレージキャパシタ C_{st} のキャパシタンスに応じて異なる。すなわち、データ線に実際に印加されたデータ電圧より低い電圧が駆動トランジスタ M_1 のゲート電極に印加される。よって、ブラックの表示が困難となり、コントラスト比が低下する。

30

【 0 0 6 3 】

この問題は、ブラックデータ電圧を高くすることで解消されうる。しかし、データドライバの仕様により、より高いブラックデータ電圧を印加することはできない。代替的に、この問題は、第 1 電源電圧 V_{dd} を低くすることで解消されうる。この場合、ブラックの表示が可能となるが、第 1 電源電圧 V_{dd} と同様に、第 2 電源電圧 V_{ss} も低くする必要がある。よって、第 2 電源電圧 V_{ss} の DC / DC 効率が顕著に低下する。

40

【 0 0 6 4 】

よって、本発明の実施形態に係る画素は、図 4 に示すように、補助キャパシタ C_{aux} を画素内に含む。

【 0 0 6 5 】

補助キャパシタ C_{aux} は、第 1 電極が今回の走査線 S_n と第 1 スイッチングトランジスタ M_2 のゲート電極とに共通に接続され、第 2 電極がストレージキャパシタ C_{st} と駆動トランジスタ M_1 のゲート電極とに共通に接続される。

【 0 0 6 6 】

補助キャパシタ C_{aux} は、走査周期から発光周期に移行させる一方で、駆動トランジ

50

スタM1のゲート電圧 V_G を高める。ここで、走査信号の低レベル電圧が低走査電圧 $V_{V_{SS}}$ 、走査信号の高レベル電圧が高走査電圧 $V_{V_{DD}}$ と仮定される。補助キャパシタ $C_{a_{ux}}$ の第1電極に印加される電圧が低走査電圧 $V_{V_{SS}}$ から高走査電圧 $V_{V_{DD}}$ に移行されることで、駆動トランジスタM1のゲート電圧 V_G は、ストレージキャパシタ C_{st} と補助キャパシタ $C_{a_{ux}}$ との結合による補償電圧分だけ高められる。

【0067】

駆動トランジスタのゲート電圧 V_G は、実質的に数式2で表される。

【0068】

$$C_{st} (V_G - V_{g_{M1}}) = C_{a_{ux}} \{ (V_{g_{M1}} - V_G) - (V_{V_{SS}} - V_{V_{DD}}) \}$$

10

$$V_G = V_{g_{M1}} + C_{a_{ux}} / (C_{st} + C_{a_{ux}}) \times (V_{V_{DD}} - V_{V_{SS}}) \dots (数式2)$$

ここで、 V_G は補助キャパシタが形成された後における駆動トランジスタM1のゲート電圧、 $V_{g_{M1}}$ は補助キャパシタが形成される前における駆動トランジスタM1のゲート電圧、 $V_{V_{DD}}$ は高レベル走査信号、 $V_{V_{SS}}$ は低レベル走査信号、 $C_{a_{ux}}$ は補助キャパシタのキャパシタンス、 C_{st} はストレージキャパシタのキャパシタンスを示す。

【0069】

数式2を参照すれば、補助キャパシタ $C_{a_{ux}}$ が形成された後に、駆動トランジスタM1のゲート電圧が補償電圧 $\{ C_{a_{ux}} / (C_{st} + C_{a_{ux}}) \times (V_{V_{DD}} - V_{V_{SS}}) \}$ 分だけ高められることで、低下電圧が補償される。

20

【0070】

例えば、第1電源電圧 V_{dd} がブラックデータ電圧と同一であれば、補助キャパシタ $C_{a_{ux}}$ が形成される前に、7nA程度の非常に高いブラックレベル電流が駆動トランジスタM1に通電されることで、コントラスト比が非常に低下する。一方、本発明の実施形態によれば、補助キャパシタ $C_{a_{ux}}$ が形成された後に、0.02nA程度のブラックレベル電流が駆動トランジスタM1に通電されることで、データドライバの仕様を満足した上で、コントラスト比も向上する。ストレージキャパシタ C_{st} が補助キャパシタ $C_{a_{ux}}$ より大きなキャパシタンスを有することが望ましい。前述の例において、測定電流は、ストレージキャパシタ C_{st} のキャパシタンスが補助キャパシタ $C_{a_{ux}}$ のキャパシタンスの10倍程度である場合に得られたものである。

30

【0071】

図5は、本発明の実施形態に基づいて、図3に示す代表的なデマルチプレクサと図4に示す代表的な画素との接続構造を詳細に示す回路図であり、図6は、図5に示す画素回路の動作を示すタイミング図である。

【0072】

図5では、レッド(R)、グリーン(G)およびブルー(B)のサブ画素が第1出力線D1に接続された1つのデマルチプレクサ151に接続される(すなわち $k=3$)と仮定する。

【0073】

図5および図6を参照すれば、1水平周期(1H)の($n-1$)番目の走査周期中に、($n-1$)番目の走査線 S_{n-1} に低レベル走査信号が供給される。($n-1$)番目の走査線 S_{n-1} に低レベル走査信号が供給されると、R、G、Bのサブ画素内の各初期化トランジスタM4が通電される。初期化トランジスタM4が通電されると、ストレージキャパシタ C_{st} の第1端子と駆動トランジスタM1のゲート電極とが初期化電圧線 V_{init} に接続される。すなわち、($n-1$)番目の走査線 S_{n-1} に低レベル走査信号が供給されると、R、G、Bの各画素のストレージキャパシタ C_{st} に格納されていた前回のフレームのデータ電圧、すなわち駆動トランジスタM1のゲート電圧が初期化される。よって、($n-1$)番目の走査線 S_{n-1} に低レベル走査信号が供給されると、 n 番目の走査線 S_n に接続された第1スイッチングトランジスタM2が通電されていない状態を維持する。

40

50

【0074】

そして、データプログラム周期中に順次に供給される第1～第3制御信号CS1、CS2、CS3によって、第1、第2および第3のスイッチング素子T1、T2、T3が順次に通電される。最初に、第1制御信号CS1によって第1スイッチング素子T1が通電されると、Rデータ信号が第1出力線D1から第1データ線D11に供給される。この際には、第1データ線キャパシタC_{data11}が、第1データ線D11に供給されたRデータ信号に相当する電圧で充電される。次に、第2制御信号CS2によって第2スイッチング素子T2が通電されると、Gデータ信号が第1出力線D1から第2データ線D12に供給される。この際には、第2データ線キャパシタC_{data12}が、第2データ線D12に供給されたGデータ信号に相当する電圧で充電される。最後に、第3制御信号CS3によって第3スイッチング素子T3が通電されると、Bデータ信号が第1出力線D1から第3データ線D13に供給される。この際には、第3データ線キャパシタC_{data13}が、第3データ線D13に供給されたBデータ信号に相当する電圧で充電される。一方、データプログラム周期中には、n番目の走査線S_nに走査信号が供給されないため、R、G、B画素には、R、G、Bデータ信号が供給されない。

10

【0075】

そして、データプログラム周期に後続するn番目の走査周期中に、n番目の走査線S_nに低レベル走査信号が供給される。n番目の走査線S_nに走査信号が供給されると、R、G、Bの各画素内の第1スイッチングトランジスタM2および閾値電圧補償トランジスタM3が通電される。R、G、Bの各画素の第1スイッチングトランジスタM2は、データプログラム周期中に第1～第3データ線キャパシタC_{data11}～C_{data13}に格納されていた、R、G、Bデータ信号に相当する電圧V_{data}を、R、G、Bの画素に各々に伝達する。ここで、閾値電圧補償トランジスタM3は、駆動トランジスタM1をダイオード接続させる。ダイオード接続された駆動トランジスタM1を介して、第1～第3データ線キャパシタC_{data11}～C_{data13}に格納されていた、R、G、Bデータ信号に相当する電圧V_{data}と、駆動トランジスタM1の閾値電圧V_{th}との差に相当する電圧(V_{data} - V_{thM1} [V])が駆動トランジスタM1のゲート電極およびストレージキャパシタC_{st}の第1端子に印加される。ここで、駆動トランジスタM1のゲート端子に印加される電圧は、数式1に基づくものである。

20

【0076】

そして、n番目の走査信号が高レベルに移行されて、発光制御線E_nに低レベルの発光制御信号が印加されると、第2スイッチングトランジスタM5および発光制御トランジスタM6が通電されるので、駆動トランジスタM1のソース電極に印加される第1電源電圧V_{dd}とゲート電圧に応じた駆動電流とが、発光制御トランジスタM6を介して有機発光素子OLEDに供給されることで、所定の輝度で発光する。ここで、駆動トランジスタM1のゲート電圧は、数式2に基づくものである。

30

【0077】

よって、本発明の実施形態に係る有機電界発光表示装置では、デマルチプレクサ151を用いることで、1つの第1出力線D1から順次に供給されるR、G、Bデータ信号が、k本のデータ線D11～D1kに供給される。また、データ信号に相当する電圧がデータプログラム周期中にデータ線キャパシタC_{data11}～C_{data1k}に格納され、データ線キャパシタC_{data11}～C_{data1k}に格納された電圧が走査周期中に画素に供給される。よって、データ線キャパシタC_{data11}～C_{data1k}に格納された電圧が画素に同時に供給される、すなわち、データ信号が同時に供給されるので、一様な輝度で映像が表示される。

40

【0078】

また、各画素に補助キャパシタC_{aux}が備えられるので、データ線キャパシタC_{data}とストレージキャパシタC_{st}との間の電荷共有により、画素に印加される電圧が低下するという問題が解消されることで、コントラスト比が向上する。

【0079】

50

本発明の実施形態に係る有機電界発光表示装置では、レッド、グリーン、ブルーの有機物質が発光のために用いられるが、レッド、グリーン、ブルーの有機物質は、通電される電流値に応じて発光輝度を異にする。すなわち、レッド、グリーン、ブルーの有機物質の発光効率が異なるので、ホワイトバランスを調整するためには、レッド、グリーン、ブルーのデータ電圧が異なる必要がある。しかし、レッド、グリーン、ブルーのデータ電圧の差が顕著な場合には、有機電界発光表示装置の駆動に困難を伴う。

【0080】

よって、本発明の実施形態に係る有機電界発光表示装置では、レッド、グリーン、ブルーのサブ画素が補助キャパシタ C_{aux} のキャパシタンスを異にすることで、同一のデータ電圧でホワイトバランスが調整される。

10

【0081】

図7は、図4に示す画素内の補助キャパシタのキャパシタンスに応じた、駆動電流の変化を示すシミュレーション図である。

【0082】

図7では、横軸は、補助キャパシタ C_{aux} のキャパシタンスを表し、右側ほどキャパシタンスが低下する。ここで、補助キャパシタ C_{aux} の単位は [PF] である。縦軸は、画素に通電されるホワイト電流値を表し、単位は [nA] である。

【0083】

図7に示すように、同一のデータ電圧に関して補助キャパシタ C_{aux} のキャパシタンスが低下すると、画素中の電流値が増加する。例えば、補助キャパシタ C_{aux} のキャパシタンスが 0.05 [PF] であれば、画素電流値が 110 [nA] となり、キャパシタンスが 0.03 [PF] であれば、画素電流値が 220 [nA] となり、キャパシタンスが 0.01 [PF] であれば、画素電流値が 440 [nA] となる。一般的に、有機物質の発光効率は、グリーン>レッド>ブルーの順となる。

20

【0084】

よって、レッド、グリーン、ブルーのサブ画素がホワイト画素を形成する、ホワイト電流の比が約 2 : 1 : 4 である場合には、レッド、グリーン、ブルーのサブ画素の補助キャパシタ C_{aux} は、約 3 : 5 : 1 のキャパシタンス比を有するので、同一のデータ電圧でホワイトバランスが調整される。すなわち、各補助キャパシタのキャパシタンスは、ホワイト電流比に反比例する。

30

【0085】

図8は、本発明の実施形態により、図7に示すシミュレーション図に基づいて同一電圧でホワイトバランスを調整可能な、レッド、グリーン、ブルーのサブ画素を示すレイアウト図である。

【0086】

図8を参照すれば、レッド、グリーン、ブルーの画素は、補助キャパシタのキャパシタンスを除けば、同一のレイアウトを有する。また、各画素回路は図4に示す接続関係を有しており、図8に示すレイアウトが以下で説明される。

【0087】

すなわち、Rの画素では、前回の走査線 S_{n-1} 、今回の走査線 S_n 、発光制御線 E_n および初期化電圧線 V_{init} が互いに平行して第1方向に延設される。また、第1電源電圧線 V_{dd} およびデータ線 D_m が互いに平行して第2方向に延設される。ここで、第1方向に延設された線と第2方向に延設された線とが、両者の間に絶縁層を介在させて、互いに交差される。

40

【0088】

図8に示すように、第1スイッチングトランジスタ M_2 、駆動トランジスタ M_1 、閾値電圧補償トランジスタ M_3 、第2スイッチングトランジスタ M_5 および発光制御トランジスタ M_6 は、第1半導体層で構成される。また、初期化トランジスタ M_4 は、第2半導体層で構成される。

【0089】

50

今回の走査線 S_n は、第 1 スイッチングトランジスタ M_2 および閾値電圧補償トランジスタ M_3 のゲート電極として機能する。前回の走査線 S_{n-1} は、初期化トランジスタ M_4 のゲート電極として機能する。また、発光制御線 E_n は、第 2 スイッチングトランジスタ M_5 および発光制御トランジスタ M_6 のゲート電極として機能する。

【0090】

ストレージキャパシタ C_{st} は、上部基板と、第 1 電源電圧線に相当する下部基板とを含む。補助キャパシタ C_{aux} は、今回の走査線 S_n に相当する下部基板と、駆動トランジスタ M_1 のゲート電極に相当する上部基板とを含む。ここで、補助キャパシタ C_{aux} は、レッド、グリーン、ブルーの画素に応じて寸法を異にする。補助キャパシタ C_{aux} のキャパシタンスは、駆動トランジスタ M_1 のゲート電極として用いられる上部基板の寸法を変化させることで、調節されうる。

10

【0091】

図 7 に示すように、レッド、グリーン、ブルーのサブ画素のホワイト電流比が 2 : 1 : 4 である場合、補助キャパシタ C_{aux} が 3 : 5 : 1 のキャパシタンス比を有すれば、同一のデータ電圧でホワイトバランスが調整されうる。よって、図 8 に示すように、レッド、グリーン、ブルーのサブ画素における各補助キャパシタ $C_{aux}(R)$ 、 $C_{aux}(G)$ 、 $C_{aux}(B)$ は、寸法を異にする。

【0092】

補助キャパシタ C_{aux} のキャパシタンスは、各有機物質の発光効率に応じて異なる。各有機物質の発光効率が向上する、すなわち、同一の電流値に関して輝度が向上するほど、補助キャパシタ C_{aux} のキャパシタンスが増加される必要がある。一般的に、グリーンの有機物質の発光効率が最高となり、次にレッドが高く、ブルーの有機物質の発光効率が最低となる。よって、補助キャパシタ C_{aux} のキャパシタンスは、グリーン > レッド > ブルーの順に決定される。

20

【0093】

前述のように、本発明の実施形態に係る有機電界発光表示装置は、各画素が補助キャパシタ C_{aux} を含むので、デマルチプレクサの駆動によって、画素に印加されたデータ電圧の低下が補償されることで、ブラックの表示が可能となり、コントラスト比が向上する。よって、電圧電圧 V_{dd} および V_{ss} を低下させる必要がなくなり、DC / DC 効率の低下が防止される。

30

【0094】

また、レッド、グリーン、ブルーの各サブ画素の発光効率に応じて、補助キャパシタ C_{aux} がキャパシタンスを異にするすることで、同一のデータ電圧でホワイトバランスが調整され、有機発光表示装置が容易に駆動される。

【0095】

以上、添付図面を参照しながら本発明の好適な実施形態について説明したが、本発明は係る例に限定されない。当業者であれば、特許請求の範囲に記載された技術的思想の範疇内において、各種の変更例または修正例に想到し得ることは明らかであり、それらについても当然に本発明の技術的範囲に属するものと了解される。

【図面の簡単な説明】

40

【0096】

【図 1】従来の有機電界発光表示装置を示すブロック図である。

【図 2】本発明の実施形態に係る有機電界発光表示装置を示すブロック図である。

【図 3】図 2 に示すデマルチプレクサの内部回路図である。

【図 4】図 2 に示す $N \times M$ 個の画素を代表する画素を示す回路図である。

【図 5】本発明の実施形態に基づいて、図 3 に示す代表的なデマルチプレクサと図 4 に示す代表的な画素との接続構造を詳細に示す回路図である。

【図 6】図 5 に示す画素回路の動作を示すタイミング図である。

【図 7】図 4 に示す画素内の補助キャパシタのキャパシタンスに応じた、駆動電流の変化を示すシミュレーション図である。

50

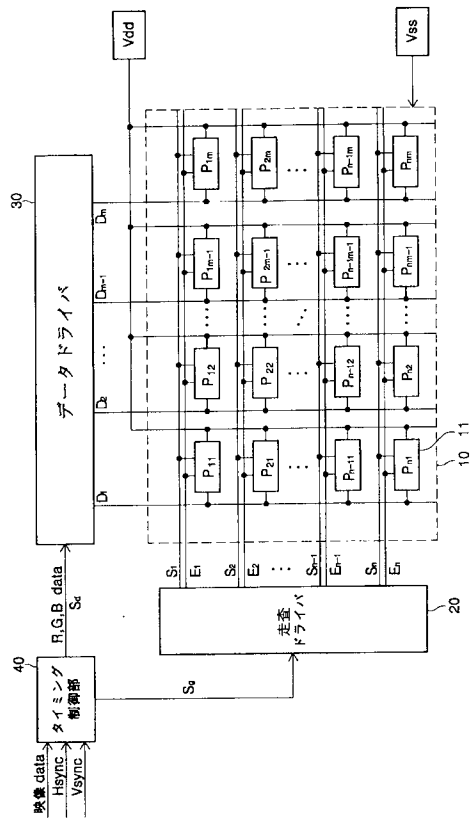
【図8】本発明の実施形態により、図7に示すシミュレーション図に基づいて同一データ電圧でホワイトバランスを調整可能な、レッド、グリーン、ブルーのサブ画素を示すレイアウト図である。

【符号の説明】

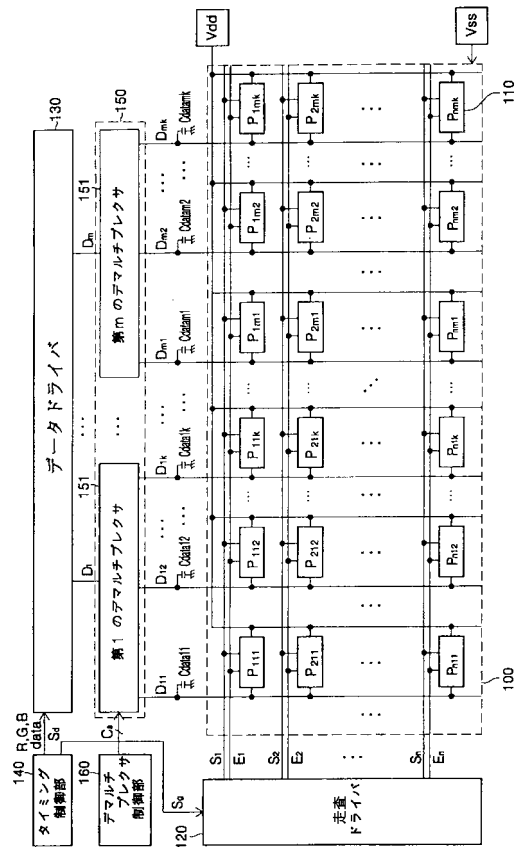
【0097】

- 100 表示パネル
- 120 走査ドライバ
- 130 データドライバ
- 140 タイミング制御部
- 150 デマルチプレクサ部
- 151 デマルチプレクサ
- 160 デマルチプレクサ制御部

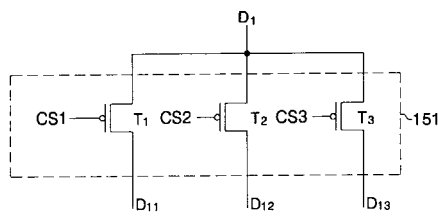
【図1】



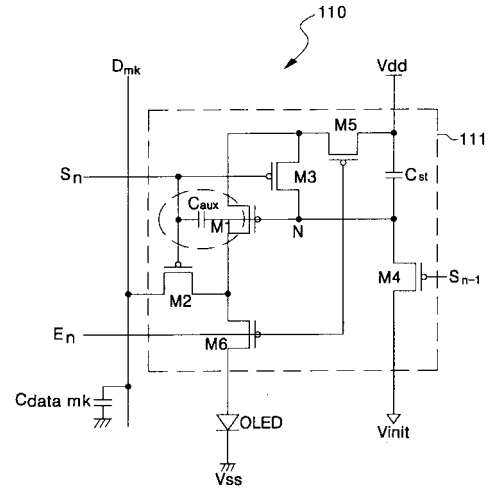
【図2】



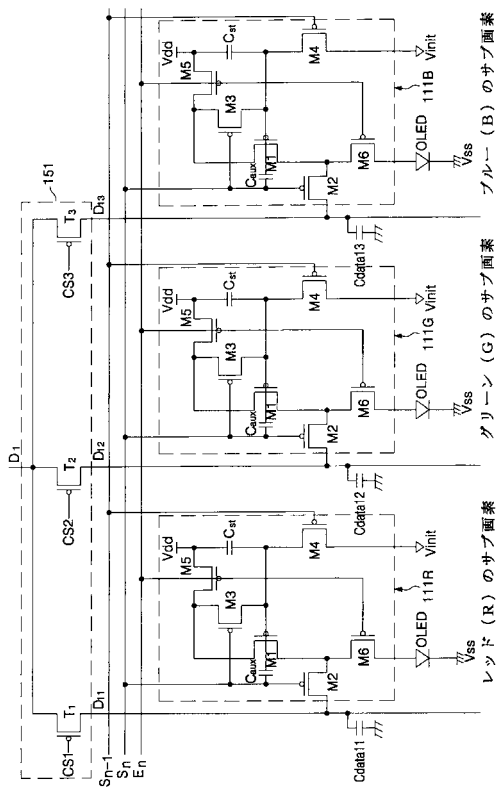
【図3】



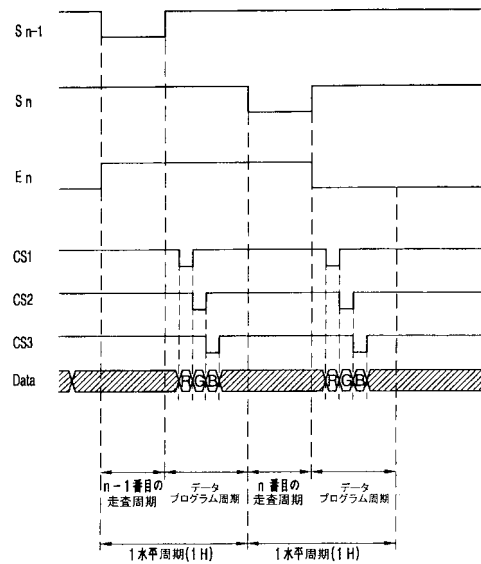
【図4】



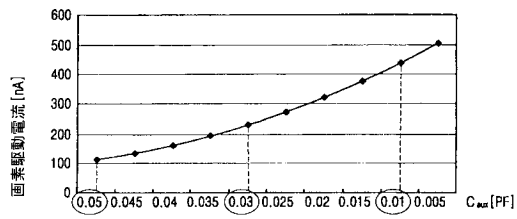
【図5】



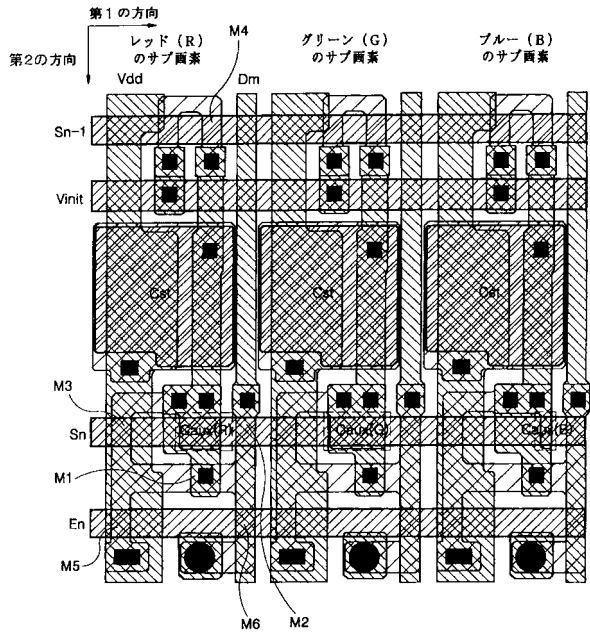
【図6】



【 図 7 】



【 図 8 】



フロントページの続き

(51)Int.Cl. F I
G 0 9 G 3/20 6 2 1 A

(74)代理人 100101557
弁理士 萩原 康司

(72)発明者 金 陽完
大韓民国京畿道水原市靈通区 シン 洞 5 7 5 番地 三星エスディアイ株式会社内

審査官 小川 浩史

(56)参考文献 特開2003-140612(JP,A)
S.M.Choi、外3名、“A Self-compensated Voltage Programming Pixel Structure for Active
-Matrix Organic Light Emitting Diodes”, IDW'03 Proceedings of The 10th International
Display Workshops, The Society for Information Display, 2003年12月3日, p.535
-538

(58)調査した分野(Int.Cl., DB名)
G 0 9 G 3 / 2 0 - 3 / 3 8