

[19] 中华人民共和国国家知识产权局

[51] Int. Cl⁷

G06F 12/14

G06K 17/00 G06K 19/00



[12] 发明专利申请公开说明书

[21] 申请号 01819914.3

[43] 公开日 2004年2月25日

[11] 公开号 CN 1478231A

[22] 申请日 2001.10.5 [21] 申请号 01819914.3

[30] 优先权

[32] 2000.10.6 [33] JP [31] 307200/2000

[86] 国际申请 PCT/JP01/08794 2001.10.5

[87] 国际公布 WO02/31663 日 2002.4.18

[85] 进入国家阶段日期 2003.6.2

[71] 申请人 索尼公司

地址 日本东京都

[72] 发明人 田代淳

[74] 专利代理机构 中国专利代理(香港)有限公司

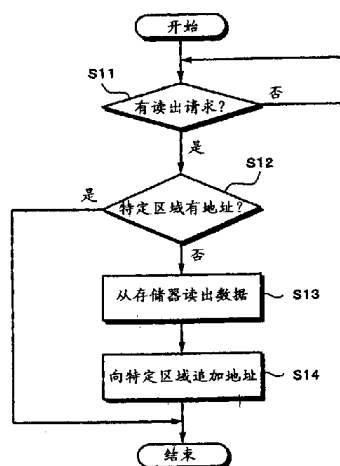
代理人 杨凯 叶恺东

权利要求书1页 说明书7页 附图9页

[54] 发明名称 存储装置

[57] 摘要

若确定有读出请求，则确定在特定区域内是否有指定的读出地址。若确定特定区域内有地址，则结束处理。即，不进行读出而结束处理。若确定特定区域内无地址，则从存储器的指定地址读出数据，读出的数据向主机装置送出。读出结束后，例如寄存器保存的读出地址写入特定区域。进行了读出的地址追加记录到特定区域。这样，从主机装置无法访问已读出的数据。



ISSN 1008-4274

1. 一种存储装置，具备不可逆写入存储器、控制写入及读出的控制电路以及数据缓冲电路，其特征在于：

5 在读出写入的数据时，从所述存储器向所述数据缓冲电路读出数据后，对所述已读出的存储器上的数据区域进行覆写，使之成为不可逆方向。

2. 一种存储装置，具备不可逆写入存储器、控制写入及读出的控制电路以及数据缓冲电路，其特征在于：

10 在所述不可逆写入存储器上或所述控制电路内的不可逆写入存储器上具有存储再现限制信息的区域，

 读出写入的数据时，当读出符合由所述再现限制信息表示的限制的场合，不能进行读出操作。

3. 一种存储装置，具备不可逆写入存储器、控制写入及读出的控制电路以及数据缓冲电路，其特征在于：

15

 在所述不可逆写入存储器上或所述控制电路内的不可逆写入存储器上具有存储从所述存储器读出数据的次数的区域，

 在读出写入的数据时，对存储所述读出次数的区域进行覆写，使之成为不可逆方向，同时，在存储所述读出次数的区域全部为不可逆方向的场合，不能进行读出操作。

20

4. 如权利要求3所述的存储装置，其特征在于：

 存储读出次数的区域全部成为不可逆方向的场合，对已读出的存储器上的数据区域进行覆写，使之成为不可逆方向。

5. 如权利要求1、2或3所述的存储装置，其特征在于：

25 所述不可逆写入存储器是对主机装置可自由拆卸的非易失性的半导体存储器。

存储装置

5

技术领域

本发明涉及使用不可逆写入存储器、可提高安全性的存储装置。

背景技术

10

最近，闪速存储器及其控制部一体构成的存储卡作为数据记录媒体逐渐实用化。例如数字照相机拍摄的静止图象可记录到存储卡。使用闪速存储器的存储卡可多次改写。并且，作为通过电子音乐分发而分发的著作权保护必要的数据的存储媒体，也使用存储卡。

15

闪速存储器的场合，由于可以擦除，任何时候都可以返回初始状态，并且，由于数据的窜改也比较容易，有闪速存储器存储的用于认证的数据、密码、加密的密钥数据等的安全性脆弱的问题。并且，使用传统的存储卡的设备中，读出数据的同时不进行抹消，可作成与已读出数据相同的数据(复制)，有无法进行著作权的保护的问题。

20

从而，本发明的目的在于提供可加强安全性且防止复制的存储装置。

发明的公开

25

为了解决上述问题，权利要求的范围1的发明是具备不可逆写入存储器、控制写入及读出的控制电路以及数据缓冲电路的存储装置，其特征在于：

在读出写入的数据时，从存储器向数据缓冲电路读出数据后，对已读出的存储器上的数据区域进行覆写，使之成为不可逆方向。

权利要求的范围2的发明是具备不可逆写入存储器、控制写入及读出的控制电路以及数据缓冲电路的存储装置，其特征在于：

在不可逆写入存储器上或控制电路内的不可逆写入存储器上具有存储再现限制信息的区域，

5 读出写入的数据时，当读出符合由再现限制信息表示的限制的场合，不能进行读出操作。

权利要求的范围3的发明是具备不可逆写入存储器、控制写入及读出的控制电路以及数据缓冲电路的存储装置，其特征在于：

10 在不可逆写入存储器上或控制电路内的不可逆写入存储器上具有存储从存储器读出数据的次数的区域，

在读出写入的数据时，对存储读出次数的区域进行覆写，使之成为不可逆方向，同时，在存储读出次数的区域全部为不可逆方向的场合，不能进行读出操作。

15 根据本发明，由于在读出数据时，对读出的数据进行覆写，使之全部成为不可逆方向，因而可确保高安全性。并且，在进行再现限制的场合，通过预先将再现限制信息写入不可逆写入存储器上，可防止篡改再现限制信息。

图面的简单说明

20 图1是可应用本发明的存储装置的一例的简化接线图。

图2A～图2B是说明本发明的数据改写操作及再现次数信息的改写操作的简化接线图。

图3是说明本发明一实施例的数据读出操作的第1例的流程图。

图4是说明本发明一实施例的数据读出操作的第2例的流程图，

25 图5是说明本发明一实施例的数据读出操作的第3例的流程图。

图6是说明本发明一实施例的数据读出操作的第4例的流程图。

图7是说明本发明一实施例的数据读出操作的第5例的流程图。

图8是说明本发明一实施例的数据读出操作的第6例的流程图。

图9是说明本发明一实施例的数据读出操作的第7例的流程图。

发明的最佳实施例

以下，参照图面说明本发明一实施例。图1表示本发明一实施例的存储装置的构成。主机装置(未图示)和存储装置1通过例如串行接口连接。存储装置1具备控制IC2和存储器3。存储装置1形成对主机装置可自由拆卸的卡状的构成。

主机装置对存储装置1生成写入数据，并且，从存储装置1读出数据，利用读出数据进行各种数据处理。例如主机装置是数字电子照相机，将拍摄的图象写入存储装置1，并且，从存储装置1读出图象。主机装置的又一例是音频记录/再现装置，向存储装置1写入压缩音频数据，并且，从存储装置1读出压缩音频数据。

控制IC2具有与主机装置连接的接口4、寄存器5、页面缓冲器6及存储器接口7。经由接口4在主机装置和存储装置1之间，进行数据(写入或读出数据及命令数据)、控制信号、时钟、电源等的收发。寄存器5保持地址。页面缓冲器6暂时存储写入数据或读出数据。另外，控制IC2和存储器3也可以构成一个IC部件。并且，控制IC不必由一个IC构成。存储器接口7是控制IC2和存储器3之间的接口。另外，虽然未图示，控制IC2中设置有由CPU组成的定序器(控制器)。

存储器3是仅可写入一次的不可逆写入存储器，并且是非易失性的半导体存储器。这样的存储器称为OTP(One Time Programmable ROM: 一次可编程只读存储器)。即，一旦写入存储器3的数据不可擦除，即使电源切断也保持存储数据。存储器3以规定数据量的单位进行读写。存储器3上设置有在主机装置安装存储器时最初读取的区域即引导区域。引导区域预先记录属性信息等的各种信息。

如上述，存储器3是写入不可逆，从初始状态一旦变化后无法返回原来的状态。另一方面，未从初始状态变化的部分在以后还可以变化。图2表示存储器上的状态的变化。图2中，正方形区域表示数

据单位，例如位，白的区域表示未变化(初始状态)的数据单位，例如“0”位，黑的区域表示因写入而变化的变化后数据单位，即，成为不可逆方向的数据单位，例如“1”位。

5 如图2A所示，所有数据单位从未变化的初始状态开始进行数据的写入。这样一旦数据保存后，当数据不再需要时，通过将所有数据单位改变成不可逆方向，可改变成无意义的的数据。这是与数据的抹消同等的处理。并且，不可逆写入存储器3上可以设置记录再现限制信息例如数据的读出次数(再现次数)N的计数区域。

10 图2B表示计数区域的处理。从初始状态(N=0)开始每次再现时，数据单位逐个地向不可逆方向变化。图2B分别表示了(N=3)、(N=5)的状态。图2B的例中，数据单位存在8个，因而可再现次数为8次，若达到(N=8)，则所有数据单位变化为不可逆方向。该场合，也可从(N=5)的状态直接到(N=8)的状态。(N=8)的状态是不可再进行数据的写入的状态，等同于数据抹消的状态。由于不可逆写入存储器上设置计数区域，因而不可窜改再现次数或可再现次数的数据，可有效地进行著作权的保护。

15 以下，说明使用上述存储装置1进行处理的几个示例。图3是表示从存储装置1读出数据的同时抹消存储器上的数据的操作的流程图。该操作由控制IC2中设置的定序器控制执行。

20 图3的步骤S1中，确定是否有来自主机装置的读出请求。若从主机装置接受读出命令及读出地址，则在步骤S2中，将读出地址保存到寄存器5。然后在步骤S3中，从存储器3的指定地址读出数据，读出的数据存储到页面缓冲器6，而且，从页面缓冲器6经由接口4向主机装置输出。读出数据也可以不经由页面缓冲器6直接向主机传送。

25 若读出结束，则在步骤S4中，参照寄存器5保存的读出地址，抹消该地址的数据。这样，图3的处理是只能从存储器3进行1次读出的处理。

图4是又一处理例的流程图。步骤S11中，若确定有读出请求，则在步骤S12中，确定特定区域是否有指定的读出地址。特定区域是

指存储器3上或控制IC2上的特定的区域。可在控制IC2上设置不同于存储器3的另一个非易失性的不可逆写入存储器来构成特定区域。如果确定特定区域内有地址，则结束处理。即，不进行读出而结束处理。具体地，对应于自身发送的读出命令，主机装置不接收读出数据，而是接收错误信息，从而可知无法读出。后述的其他流程图所示的处理中，在无法读出时也进行同样的处理。

若确定特定区域内没有地址，则从存储器3的指定地址读出数据，读出的数据向主机装置送出(步骤S13)。读出结束后的步骤S14中，将例如寄存器5保存的读出地址写入特定区域。向特定区域追加记录进行了读出的地址。该场合，在特定区域内设置地址映射，使与已进行读出的地址相当的映射上的数据变化成不可逆方向，在步骤S12中，也可以参照该映射。

这样，图4的操作，在读出时不抹消存储器3上的数据，而是控制从主机装置无法访问读出的数据。也可抹消存储器3上的数据，使得完全不可访问数据，可进一步提高安全性。即，如图5的流程图的步骤S25所示，追加抹消存储器3上的读出数据的处理。图5中的步骤S21、S22、S23、S24分别与图4中的步骤S11、S12、S13、S14对应。

图6的流程图表示设定再现限制次数、可以设定的次数读出(再现)存储器3上的数据的操作。步骤S31中，若确定有读出请求，则步骤S32中，从特定区域读出再现次数和可再现次数。如上述，特定区域设定在存储器3上或控制IC2上。并且，可再现次数在数据的记录时预先向特定区域写入。例如数据为图象和/或音乐数据的场合，著作权者在图象和/或音乐数据等的内容的分发时，通过将内容数据及其可再现次数一起记录到存储装置，可实现著作权的保护。

如参照图2B进行的说明，特定区域中可再现次数设定为例如8次，在每次再现时，1个数据单位变化成不可逆方向。该图2B所示区域在步骤S32中读出。步骤S33中，根据特定区域的状态调查(再现次数 N <可再现次数?)。若该条件不成立，则由于($N \geq$ 可再现次数)，因

而不可再现并结束处理。

步骤S33中，在(再现次数 N <可再现次数)成立的场合，可进行再现。该场合，步骤S34中，从存储器3的指定的地址读出数据，经由
5 页面缓冲器6及接口4向主机装置送出读出数据(步骤S34)。然后，向
特定区域追记再现次数(步骤S35)。

上述图6的操作，在读出后不抹消存储器3上的数据，而是控制
从主机装置无法访问读出的数据。也可抹消存储器3上的数据，使得
完全不可访问数据，可进一步提高安全性。即，如图7的流程图的步
10 骤S46所示，确定(再现次数 $N \geq$ 可再现次数?)。再现次数 N 未达到可
再现次数时，处理结束。如果在步骤S46确定再现次数 N 达到可再现
次数，则步骤S47中，通过对存储器3覆写无意义的的数据，抹消读出
的数据。图7中的步骤S41、S42、S43、S44、S45分别对应于图6中的
步骤S31、S32、S33、S34、S35。

限制再现次数的方法的其他例参照图8的流程图进行说明。图8
15 的步骤S51中，若确定有读出请求，步骤S52中，从特定区域读出可
再现次数。在步骤S53中，确定(可再现次数 >0 ?)。反之则处理结束。

步骤S53中，若可确定再现次数大于0，则步骤S54中，从存储器
3读出数据，向主机装置送出(步骤S54)。然后，步骤S55中，向特定
20 区域进行追记，使可再现次数减少。图2B的例中的初始状态中，可
再现次数表示为8次，每再现1次就使1个数据单位的状态改变。剩余
未变化(白的)数据单位的个数在步骤S52中作为可再现次数读出。

上述图8的操作，在读出后不抹消存储器3上的数据，而是控制
无法从主机装置访问读出的数据。也可抹消存储器3上的数据，使得
完全不可访问数据，可进一步提高安全性。即，如图9的流程图的步
25 骤S66所示，确定(可再现次数 >0 ?)。该条件成立且可再现时，结束
处理。如果在步骤S66确定该条件不成立，则步骤S67中，抹消读出
的数据。图9中的步骤S61、S62、S63、S64、S65分别对应于图8中的
步骤S51、S52、S53、S54、S55。

上述本发明的一个实施例不仅可进行存储器上记录的类似音乐数据文件的数据文件的再现及抹消，对于用以对加密数据解密的密钥数据，也可通过上述同样的步骤进行抹消或再现次数的限制。

5 本发明不由上述本发明的一个实施例等限定，在不脱离本发明的精神范围内可以有各种变形和应用。例如上述实施例中，限制了再现次数，也可以将可再现的合计时间、可再现的期间(可再现开始年月日和结束年月日)记录到不可逆写入存储器。并且，本发明也可应用于记录用以提供现金、电子货币、再现权限的点数等的预付卡，根据使用量进行数据更新。并且，本发明也可用于初始密码的发送。
10 例如初始密码一次读出后被擦除，可保护初始密码的安全性。

根据本发明，读出数据时，由于对所有读出的数据进行覆写使之变成不可逆方向，即使拆开存储装置取出存储器也不可读出内部的数据，因而可以确保高安全性。在闪速存储器的场合，为了防止用非法方法访问存储器而采用特别的构造，会导致成本变高的问题。
15 不可逆写入存储器与闪速存储器相比可降低成本，而且通过应用本发明，不需要采用特别的构造以确保安全性，因而可进一步降低成本。另外，进行再现限制时，通过将再现限制信息写入不可逆写入存储器，可防止窜改再现限制信息。

20

图 1

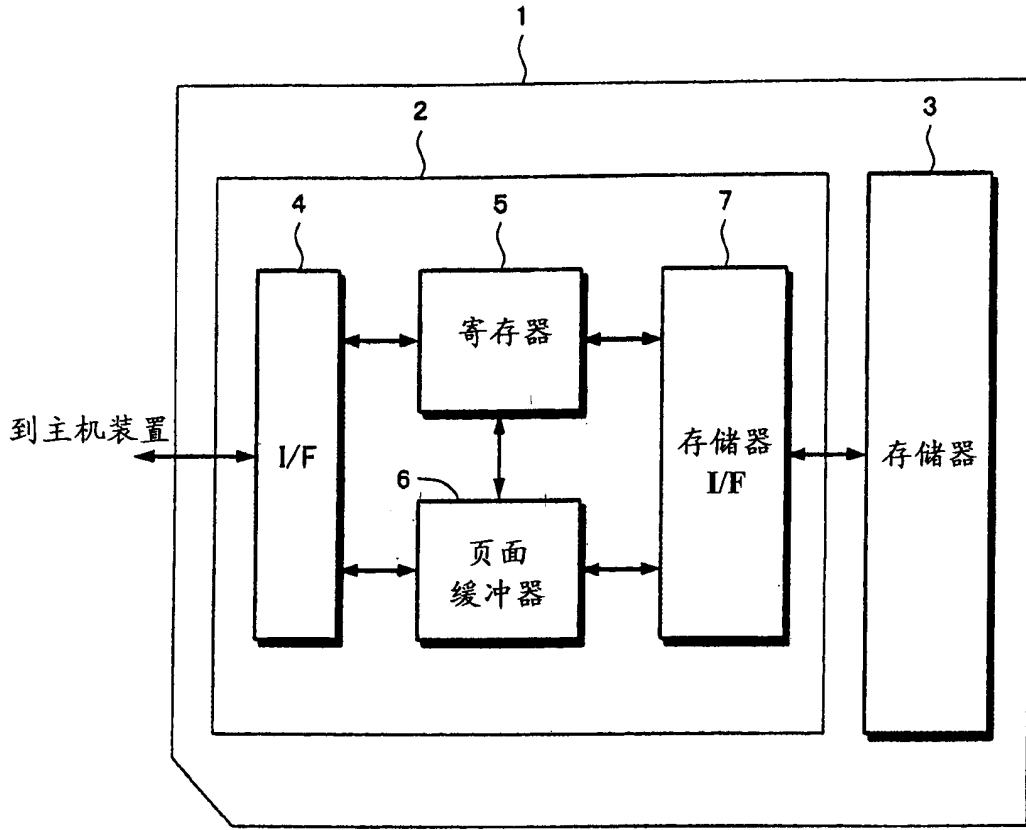


图 2A

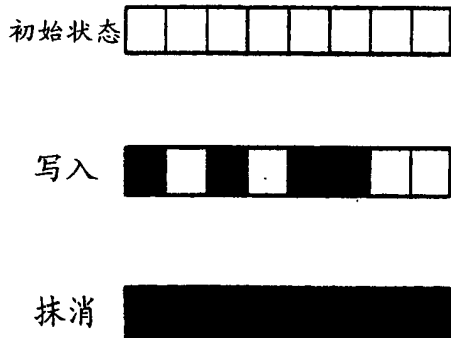


图 2B

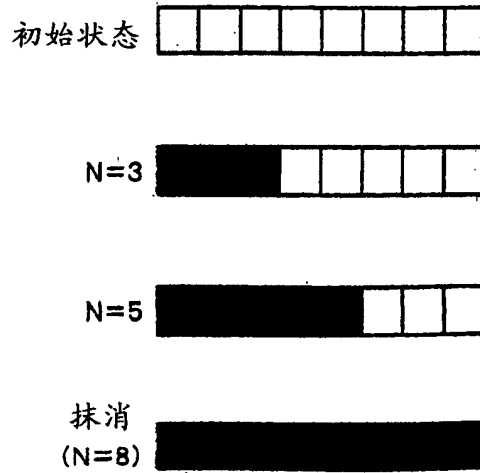


图 3

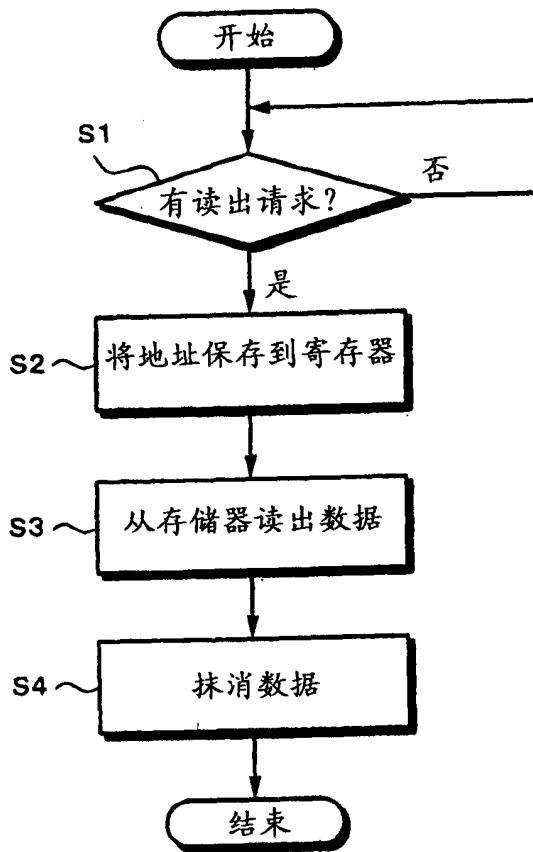


图 4

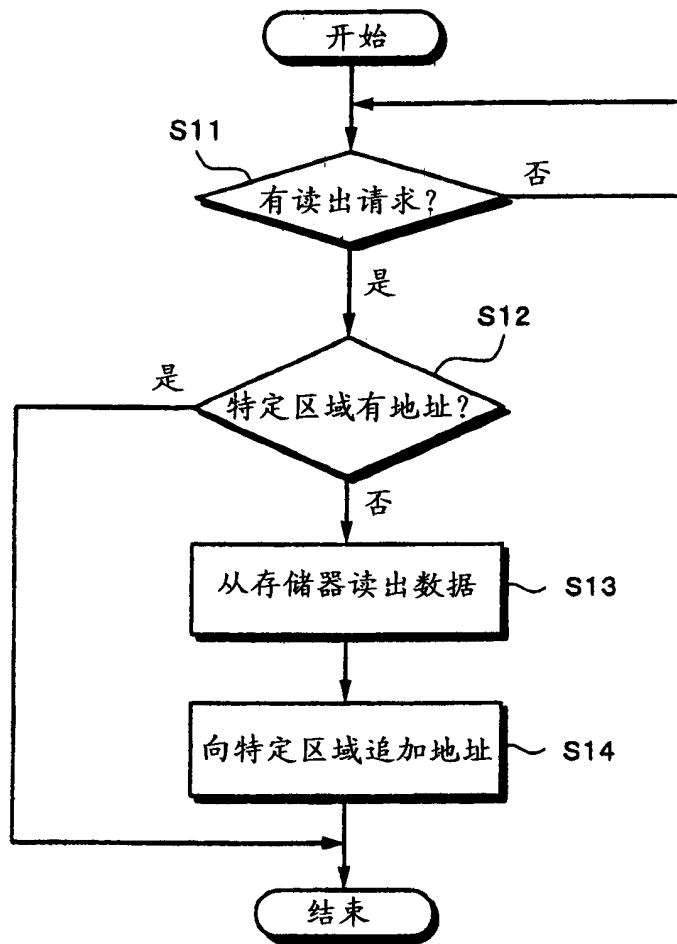


图 5

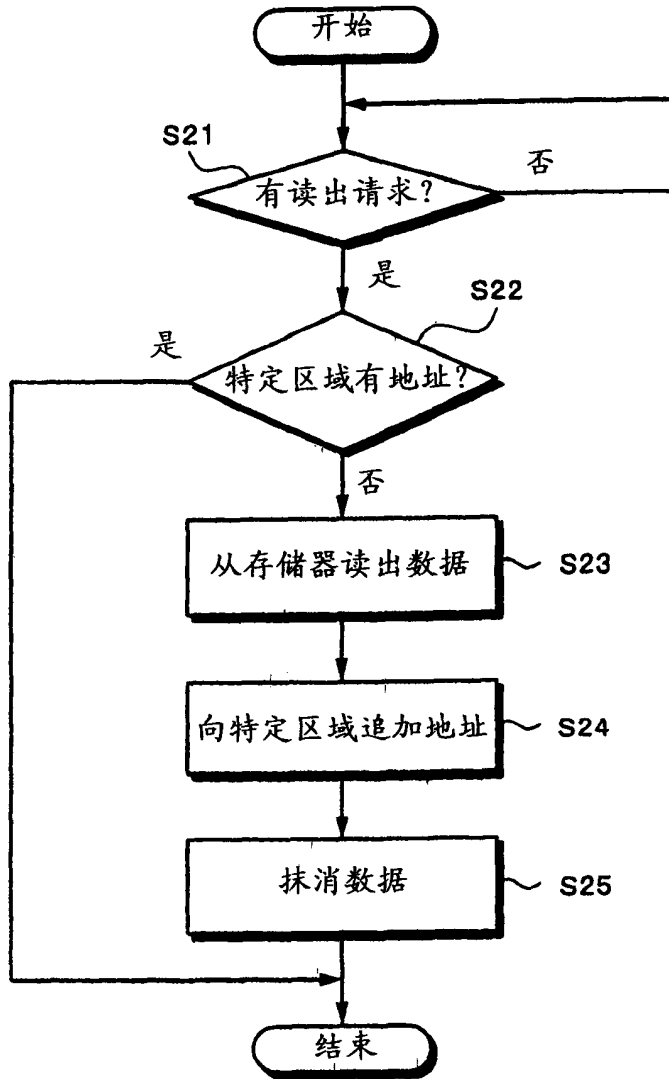


图 6

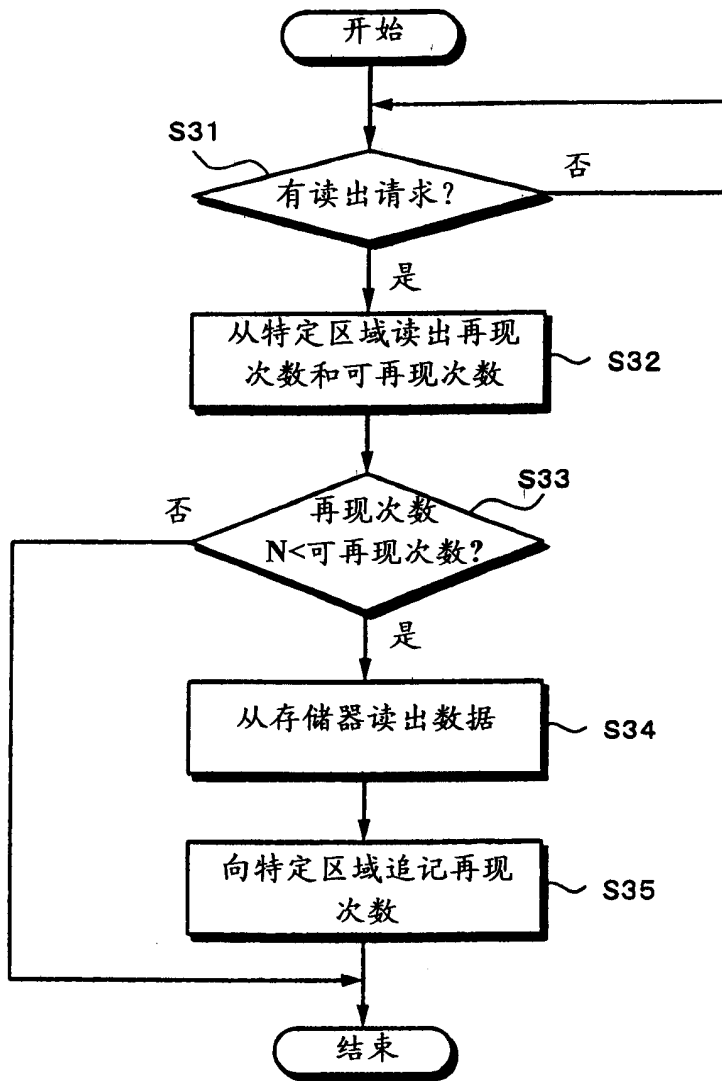


图 7

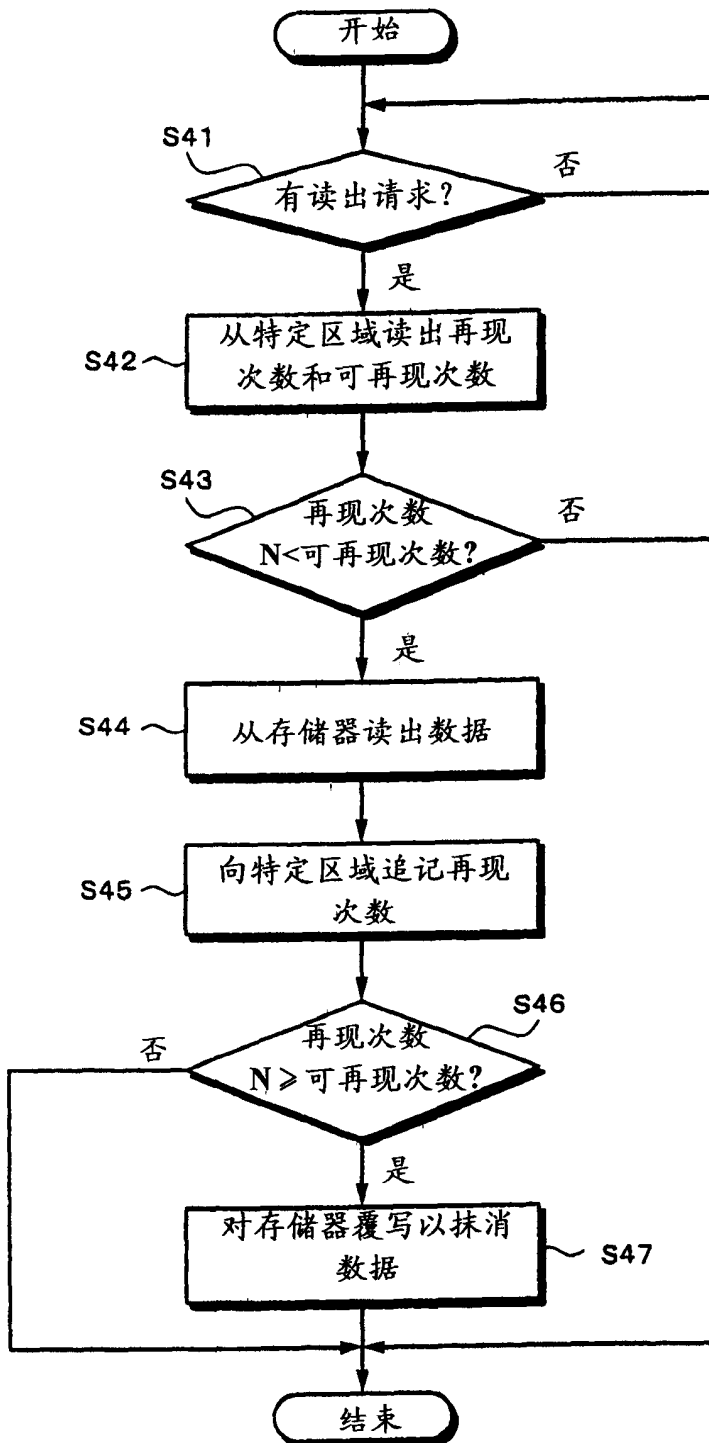


图 8

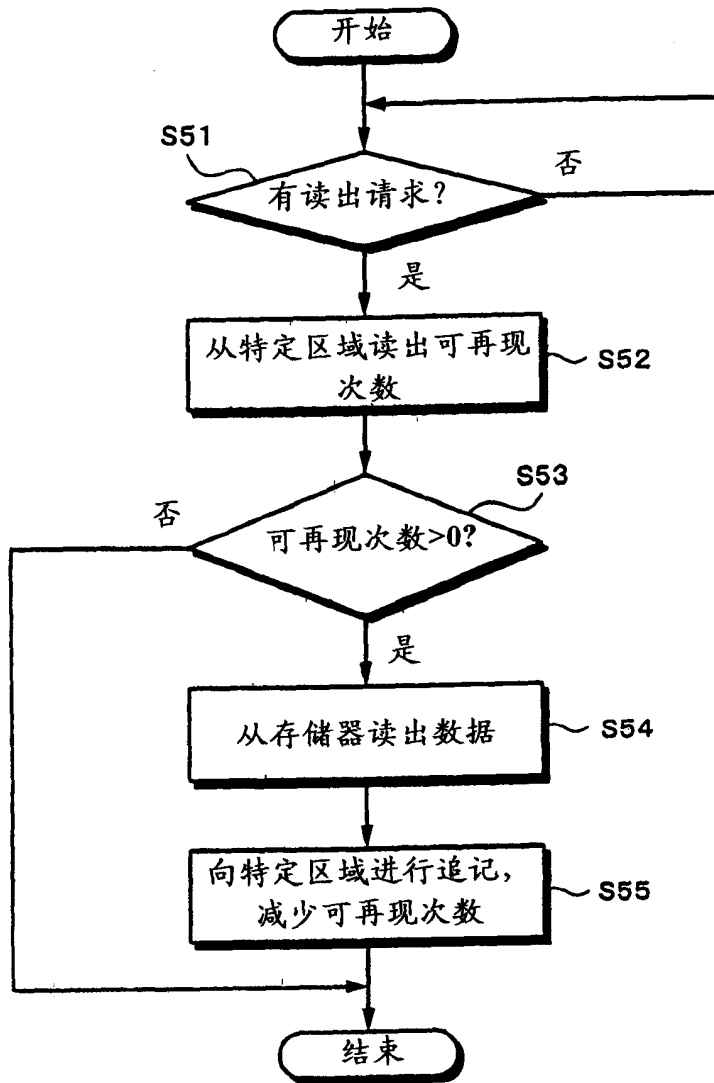
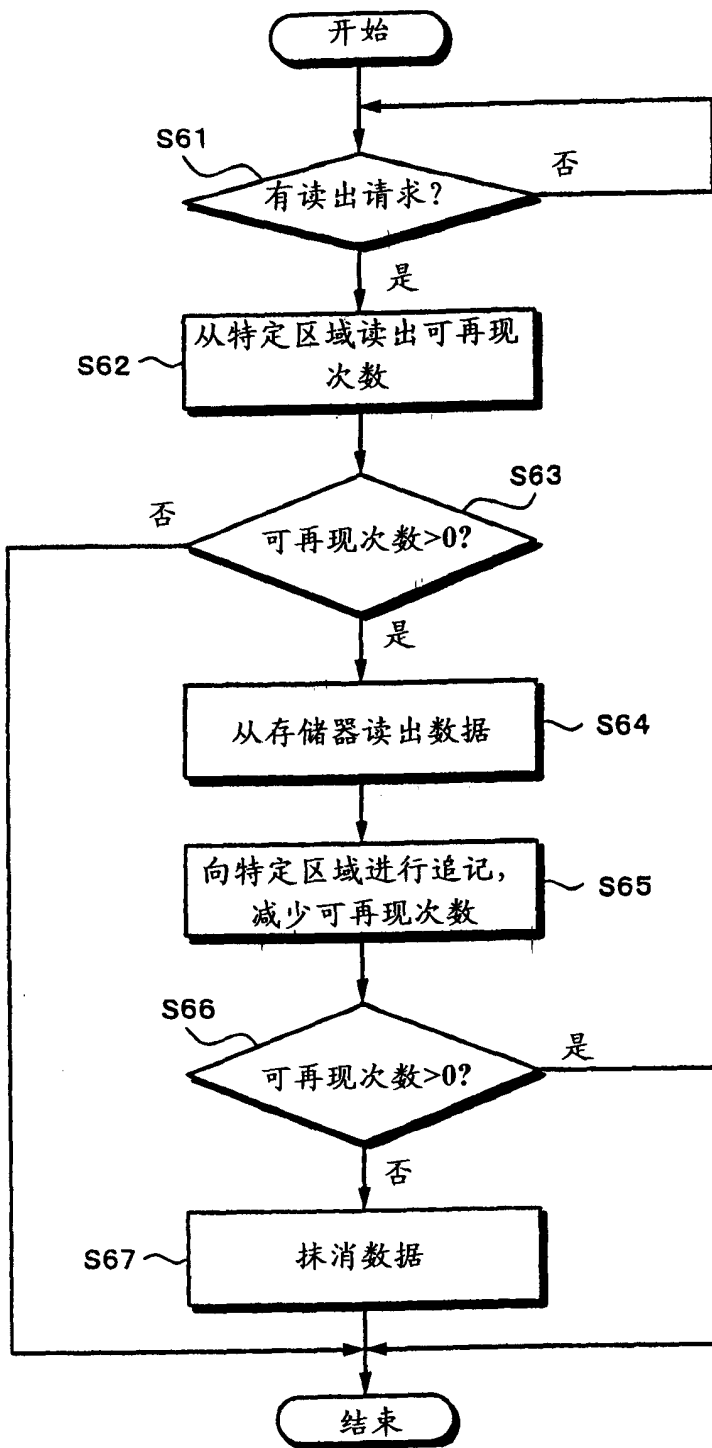


图 9



符号的说明

- 1 存储装置
- 2 控制IC
- 3 存储器
- 4 寄存器
- 5 页面缓冲器