

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第1区分

【発行日】平成18年5月18日(2006.5.18)

【公表番号】特表2006-505896(P2006-505896A)

【公表日】平成18年2月16日(2006.2.16)

【年通号数】公開・登録公報2006-007

【出願番号】特願2003-577292(P2003-577292)

【国際特許分類】

H 01 J 11/02 (2006.01)

【F I】

H 01 J 11/02 B

【手続補正書】

【提出日】平成18年3月16日(2006.3.16)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

第1基板及びこの第1基板に平行な第2基板を有するプラズマディスプレイパネルであって、この第1基板上には、第1方向に延在する一組の共通電極と、前記共通電極と交互に同じ方向に延在する一組の走査電極とが形成されており、これら共通電極及び走査電極間の空間が行を規定しており、前記第2基板上には、双方とも前記第1方向とある角度をなして延在する一組のアドレス電極及び一組のバリアリップが形成されており、1対の隣接する前記バリアリップによって境界を定められた空間が列を規定し、前記行及び前記列の交点における空間がセルを規定しているプラズマディスプレイパネルにおいて、

あるアドレス電極は、1つよりも多い列に渡って延在し、ある行の第1の列における第1のセルの少なくとも一部と、すぐ下の行の第2の列における第2のセルの一部とを覆っており、前記第1のセルのすぐ下のセルにも、前記第2のセルのすぐ上のセルにも他のアドレス電極が延在しておらず、各々のセルには、同じアドレス電極上であるが近傍の列及び近傍の行にある同じ色の近傍のセルが存在することを特徴とするプラズマディスプレイパネル。

【請求項2】

請求項1に記載のプラズマディスプレイパネルにおいて、

前記角度は実質的に90度であり、前記近傍の列は隣接する列であり、前記近傍の行は隣接する行であることを特徴とするプラズマディスプレイパネル。

【請求項3】

請求項2に記載のプラズマディスプレイパネルにおいて、

前記共通電極及び前記走査電極は、導電性部分と一組の透明部分とを具え、各々の透明部分は、対応する導電性部分の一方の側に延在しており、共通電極の透明部分と、隣接する走査電極の透明部分とは、チェックカーボード式に、2つのセルごとに1つのセルを覆って互いの方に向かって延在しており、これら2つの透明部分間にはギャップが残されており、前記2つのセルごとに1つのセルがアドレス電極によって覆われることを特徴とするプラズマディスプレイパネル。

【請求項4】

請求項3に記載のプラズマディスプレイパネルにおいて、

前記透明部分の少なくともいくつかは、金属グリッドで形成されたことを特徴とするプ

ラズマディスプレイパネル。

【請求項 5】

請求項 3 に記載のプラズマディスプレイパネルにおいて、
前記アドレス電極は、2つの隣接する行を分離する前記バリアリップの下に形成されたストレートストリップであることを特徴とするプラズマディスプレイパネル。

【請求項 6】

請求項 1 に記載のプラズマディスプレイパネルにおいて、
前記アドレス電極は、ジグザグ形状に形成されたことを特徴とするプラズマディスプレイパネル。

【請求項 7】

請求項 3 に記載のプラズマディスプレイパネルにおいて、
前記透明部分は、前記導電性部分の他方の側を覆って延在していることを特徴とするプラズマディスプレイパネル。

【請求項 8】

請求項 3 に記載のプラズマディスプレイパネルにおいて、
前記透明部分は、セルの幅の一部のみを覆って延在することを特徴とするプラズマディスプレイパネル。

【請求項 9】

請求項 8 に記載のプラズマディスプレイパネルにおいて、
前記透明部分は、前記ギャップの近くでより太い部分を有することを特徴とするプラズマディスプレイパネル。

【請求項 10】

請求項 8 に記載のプラズマディスプレイパネルにおいて、
前記2つの透明部分は並んで延在し、これら2つの透明部分間のギャップは、前記セルを覆って前記第1方向に垂直に延在することを特徴とするプラズマディスプレイパネル。

【請求項 11】

請求項 3 に記載のプラズマディスプレイパネルにおいて、
前記アドレス電極は、実質的に前記ギャップを覆って延在する延長部を具えることを特徴とするプラズマディスプレイパネル。

【請求項 12】

請求項 1 に記載のプラズマディスプレイパネルにおいて、
前記バリアリップはジグザグ構造を有し、それにより列の幅は第1幅と第2幅との間で変化しており、第1の列は、偶数行上ではより大きい幅を有し、奇数行上ではより小さい幅を有しており、前記第1の列に隣接する列は、奇数行上に延在する部分では前記第1の幅及び第2の幅のうちより大きい方を有し、偶数行上に延在する部分では前記第1の幅及び第2の幅のうちより小さい方を有することを特徴とするプラズマディスプレイパネル。

【請求項 13】

請求項 3 に記載のプラズマディスプレイパネルにおいて、
前記透明部分は、対応する導電性部分の長さに沿って延在するストリップであることを特徴とするプラズマディスプレイパネル。

【請求項 14】

請求項 1 に記載のプラズマディスプレイパネルにおいて、
ある列におけるセルは同じ色のものであることを特徴とするプラズマディスプレイパネル。

【請求項 15】

請求項 1 に記載のプラズマディスプレイパネルにおいて、
あるアドレス電極が延在しているセルの色が同じ色であることを特徴とするプラズマディスプレイパネル。

【請求項 16】

請求項 1 に記載のプラズマディスプレイパネルを有するプラズマディスプレイパネル装

置において、

このプラズマディスプレイパネル装置は、サブフィールドにおいて前記セルをアドレスする駆動回路を具え、この駆動回路は、前記サブフィールドの少なくとも1つにおいて前記近傍のセルが同時にアドレスされるように構成されたことを特徴とするプラズマディスプレイパネル装置。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【発明の詳細な説明】

【発明の名称】プラズマディスプレイパネル電極及び蛍光体構造

【技術分野】

【0001】

本発明は、第1基板及びこの第1基板に平行な第2基板を有するプラズマディスプレイパネルであって、この第1基板上には、第1方向に延在する一組の共通電極と、前記共通電極と交互に同じ方向に延在する一組の走査電極とが形成されており、これら共通電極及び走査電極間の空間が行を規定しており、前記第2基板上には、双方とも前記第1方向に對して垂直に延在する一組のアドレス電極及び一組のバリアリップが形成されており、1対の隣接する前記バリアリップによって境界を定められた空間が列を規定し、前記行及び前記列の交点における空間がセルを規定しているプラズマディスプレイパネル、より具体的には、その電極構造及び蛍光体構造に関するものである。

【0002】

本発明は、表面放電型のACプラズマディスプレイパネルに関する。

【0003】

本発明は、プラズマディスプレイパネル及び駆動回路を有するプラズマパネルディスプレイ装置にも関する。

【背景技術】

【0004】

プラズマディスプレイパネル及びこのようなパネルを駆動する方法は、当該技術分野において既知である。プラズマディスプレイパネルは、行及び列の交点によって規定される個々のセルを有するマトリクス装置である。欧洲特許出願公開明細書第0762373号から既知のパネル1の構造を、図1の前面図により図式的に示す。図2a及び2bは、単独のセル2の各々詳細な斜視図及び側面図である。このパネルは、透明材料から成る前面プレート3と、背面プレート4とを有する。第1の組の平行アドレス電極5a1,a2,a3,...,an,an+1...は、前記背面プレートにおいて第1方向と垂直方向に配置される。背面プレート4において、アドレス電極5と平行に配置されたバリアリップ6は、近傍にある列からセル2を分離する機能を果たす。第2の組の電極は、共通電極7及び走査電極8を有する。これらの電極は、前面プレート3において、背面プレート4におけるアドレス電極5と向かい合って配置される。この例において、共通電極7は、2つのグループ、すなわちc1及びc2に分割されている。走査電極8s1,s2,s3...は、別々にアドレス可能である。前記第2の組の電極は、第1方向、この図においては水平方向に向けられており、この方向は、実質的にアドレス電極5に垂直である。背面プレート4上に置かれた蛍光体9は、共通電極7と走査電極8との間のガス放電GDによって生じた紫外線UVを可視光VLに変換する機能を行う。所望の色、例えば、赤、緑、青の光は、異なった形式の蛍光体9を選択することによって発生される。

【0005】

当該技術分野において既知の共通電極及び走査電極は、金属部分10及び透明部分11から形成することができる。金属部分10は、電極を流れる電流の導通を保証する。電極に印加された電圧は、導電透明部11を経て、セル2の所望の領域の両端間に存在する。

透明部分 11 は、金属酸化物（ITO）の薄い層から形成されてもよい。

【0006】

このようなプラズマディスプレイパネルにおける連続するピクチャフレームの表示において、1つのフレームは、奇数フィールドと、それに続く偶数フィールドとに分割される。奇数行、すなわち、図1における電極c1とs1、c2とs2、c1とs3との間の行は、奇数フィールドの間に光を発生し、偶数行、s1とc2、s2とc1との間の行は、偶数フィールドの間に光を発生する。

【0007】

既知のプラズマディスプレイパネルにおいて、各々の列は、1つのアドレス電極を必要とする。640行を具えるVGAディスプレイは、1920のアドレス電極（各々の色に關して1つ）を必要とする。行を追加して画像解像度を増大させることにより、アドレス電極の数は更に増えることになり、それにより、ディスプレイパネル及び関連する駆動電子部品にかかる費用が大きくなる。

【発明の開示】

【発明が解決しようとする課題】

【0008】

本発明の目的は、減少した数の電極を有し、したがって、コストを減少し、それにもかかわらず良好なピーク輝度を可能にするプラズマディスプレイパネルを提供することである。

【0009】

本発明の他の目的は、減少した数の電極を有し、良好なピーク輝度を可能にするプラズマディスプレイパネルを有するプラズマディスプレイパネル装置を提供することである。

【課題を解決するための手段】

【0010】

本発明は、請求項1において規定されるプラズマディスプレイパネルを提供する。あるアドレス電極は、2つ以上の列に渡って延在し、ある行における第2の列におけるセルの少なくとも一部と、すぐ下の行における他の列におけるセルの一部とを覆い、他のアドレス電極は、第1セルのすぐ下のセル上にも、第2セルのすぐ上のセル上にも延在しない。アドレス電極の数は、したがって、既知の形式のプラズマディスプレイパネルに対して半分に減少される。列ドライバの数も、二分の一に減少され、したがって、合計のコスト減少は、多大なものとなる。本プラズマディスプレイパネルは、チエッカーボードに見え、2セルごとに1セルがアドレス可能になっている。更に、本発明によるプラズマディスプレイパネルにおいて、各々のセルは、同じアドレス電極上であるが、近傍の列及び近傍の行にある同じ色の近傍セルを有する。近傍という言葉は、列又は行が他の列又は行の隣にある必要はなく、いくつかの他の列又は行が間に配置されてもよいことを示すのに使用される。隣接という言葉は、2つの隣接する列又は2つの隣接する行の間に他の列又は行がないことを示すのに使用される。

【0011】

このことにより、プラズマディスプレイパネルを、サブフィールドにおいてセルをアドレスする駆動回路であって、サブフィールドの少なくとも1つにおいて前記近傍のセルを同時にアドレスするよう構成された当該駆動回路と組合せて用い得るようになる。（異なった列及び異なった行における）2つのセルを、ここで同時にアドレスし得るようになり、これは、アドレス時間を減少し、したがって、持続時間を増加する。

【0012】

本発明によるプラズマディスプレイパネル装置は、請求項1において規定されたプラズマディスプレイパネルを具え、前記サブフィールドの1つにおいて、前記近傍のセルが同時にアドレスされるように構成された駆動回路を有する。

【0013】

上述されたようなマトリクスディスプレイパネル形式に関して、光の発生は、CRTディスプレイに関する場合のように異なったレベルのグレイスケールを形成するのに強度に

おいて変調することができない。前記マトリクスディスプレイパネル形式において、グレイレベルは、時間において変調することによって形成され、より高い強度に関して、発光期間の持続時間を増加させる。輝度データは、一組のサブフィールドにおいて符号化され、各サブフィールドが、ゼロレベルと最大レベルとの間の光強度の範囲を表示する適切な持続時間又は重みを有するようとする。異なるサブフィールドを組み合わせることにより、異なったグレイレベルが得られる。グレイスケールに関してここに記載されたこのようなサブフィールド分解は、以後に説明する、カラーディスプレイの個々の色に対しても適合するものである。

【0014】

1フレームを表示するのに必要な時間を減少するために、多行アドレッシング方法が用いられてもよい。この方法においては、2つ以上、通常2つの近傍の好適には隣接する行が、同時にアドレスされ、これによって、同じデータを受け、表示する。

【0015】

このいわゆるライン二重アドレッシング方法（2つのラインが同時にアドレスされる場合）は、各々のフレームの必要とするアドレッシング動作がより少なくなるため、発光のための時間をより多くしたり、フレームのアドレス速度を高速化したり、又はこれらの双方を行ふことを可能にする。

【0016】

解像度の損失を減少するために、まだ時間を得ている間、ライン二重化は、同じサブフィールドのみに関して行われることができる。結果として生じる部分的ライン二重化（PLD）は、解像度における少ない損失を与える。

【0017】

本発明の範囲内で、ライン二重化及びPLDは可能であるが、好適には、PLDを行う、すなわち、複数の最下位ビットに対して行うのが好適である。

【0018】

好適実施例において、共通電極及び走査電極は、導電性の好適には金属の部分と、一組の透明部分とを具える。これらの透明部分は、前記パネルの2セルごとに1セルにおいて放電を可能にするように、すなわち、チエッカーボード式に形成される。

【0019】

前記透明部分は、金属酸化物（ITO）の薄膜の領域で形成されてもよい。他の好適実施例において、共通電極及び走査電極は、薄い金属グリッドの領域で形成された透明部分を有する。これは、電極の前記導電性の好適には金属の部分と前記透明部分との製造が、単一のプロセスステップにおいて行われることができるという利点を有する。

【0020】

2つのバリアリブごとに1つのバリアリブの下にストレートストリップとして形成されたアドレス電極は、製造するのが特に容易で且つ頑丈である。チエッカーボード式の前記透明部部のレイアウトにより、所望のセルのみが光を発生するようになる。

【0021】

ジグザグアドレス電極は、各々の連続する行における隣接する列のセルに達しうるものであるが、依然として狭いままである。狭い電極は、減少したキャパシタンスの利点を有し、したがって、あまり電力を必要としない。ジグザグ電極の周期は、2つ又はそれ以上の行を含んでもよい。アドレス電極は、さらに、前記パネルの高さ全体を横切る対角線に形成されてもよい。ジグザグ電極は、放電が望まれるセルのみを覆い、これによって、偽放電の危険性を減少するという追加の利点を有する。

【0022】

共通電極及び走査電極の透明部分は、同じ列におけるすぐ上又は下のセルをわずかに覆って延在してもよい。これによって、放電空間は、縦方向においてさらに拡大される。これは、前記パネルの表面の光を発生する部分を増加し、これによって、輝度が上昇する。

【0023】

前記透明部分は、セルの幅の一部のみを覆って延在してもよい。これによって、電極の

キャパシティは減少され、したがって、前記パネルを駆動するのに必要な電流は減少される。前記透明部分は、ギャップの近くでより広い部分を有してもよい。これは、前記透明部分の対の間に生じる放電の品質を改善する。

【0024】

2つの透明部分は、並んで延在してもよく。これら2つの透明部分間のギャップは前記セルに渡って縦方向に延在する。これら2つの透明部分間の表面ガス放電は、増加されたギャップ長に渡って生じ、したがって品質が改善される。

【0025】

前記アドレス電極は、ギャップを実質的に覆って延在する延長部を具えてもよい。この延長部は、所望のセルへのアドレス電極の適用範囲を増加する。これらの延長部は、ストレートアドレス電極並びにジグザグアドレス電極に用いることができる。

【0026】

好適実施例において、前記バリアリブは、光を発生するのに使用される拡大されたセル、すなわちアクティブセルと、残りの光を発生しない幅が減少されたセル、すなわちインアクティブセルとを形成する形状を有する。光を発生する領域の光を発生しない領域に対する比は、したがって増加され、前記パネルの輝度は大きく改善される。この実施例におけるアドレス電極は、ストレートタイプのものであってもよく、又は、ジグザグタイプのものであってもよい。前記幅が減少されたセルは、ゼロ領域又はゼロ領域の近くまで減少されてもよい。

【0027】

前記共通電極及び走査電極の透明部分は、連続的なストリップとして形成されてもよい。これによって、前記パネルの製造コストは減少される。前記前面プレートを前記背面プレートに対して水平方向に正確に整列させる必要はない。

【0028】

前記第1方向に対して90度以外の角度の列を有することによって、ある列におけるすべてのセルが同じ色になるセルのパターンを得ることもできる。これは、2つのバリアリブ間の列において、1つの色のみの蛍光体を適用すればよいため、製造するのがより容易である。

【0029】

前記アドレス電極は、ジグザグ形状を有してもよく、これによって、同じ色のセルを覆うその後の行に延長することができる。このような配置は、同じ電極に接続された近傍の行における2つのセルが同じ色のものであるためPLD法を適用可能にする。

【0030】

本発明のこれら及び他の態様は、以下に記載された実施例への参照によって明らかになる。図面は、一定の比例で描かれていらない。一般的に言って、図面において、同一の構成要素は同じ参照数字によって示される。

【発明を実施するための最良の形態】

【0031】

図1及び2A、2Bは、すでに説明されている。

【0032】

標準的な蛍光体パターンを有するプラズマディスプレイパネル12は、図3Aにおいて示され、本発明によるプラズマディスプレイパネル12は、図3Bにおいて示される。共通電極7 C1、C2と、これらと交互にある走査電極8 S1、S2、S3は、水平方向において延在する。アドレス電極5 A1、A2、A3、A4は、2列ごとに背面パネル上にストリップとして形成される。バリアリブ6は、前記背面パネルにおいて形成され、2つのバリアリブ6ごとに1つのバリアリブ6は、アドレス電極5の上に形成される。アドレス電極5及びバリアリブ6の幅は、アドレス電極5 A1...A4がバリアリブ6の両側において現れるようなものとする。共通電極7及び走査電極8は、チエッカーボード式に、2つのセル2ごとに1つのセル1を覆って延在する透明部分11を具える。したがって、アドレッシング段階中にアドレス電極5に印加される電圧は、走査されている

行の2つの近傍のセルに印加される。走査されている共通電極7及び走査電極8の透明部分は、書き込み放電が透明部分11によって覆われているセルにおいてのみ生じ、近傍のセルにおいては生じないことを保証する。図3のアドレス電極5A1は、アドレス電極5a1及びa2の融合とみなすことができ、アドレス電極5A2は、a3及びa4の融合とみなすことができる。電極A1に印加される電圧は、奇数行の走査中にはa1に印加される電圧となり、偶数行の走査中にはa2に印加される電圧となる。

【0033】

図4は、奇数列電極7C1が単独のドライバに接続され、偶数列電極7C2が他の単独のドライバに接続される方法を示す。各々の走査電極8S1、S2、S3、S4、S5は、単独のドライバに接続される。プラズマディスプレイパネル(PDP)に関するこの新規なレイアウトは、必要なアドレス電極の数を二分の一に減少する。列ドライバの数も二分の一に減少され、したがって全体のコスト減少は大きくなる。これは、図3A及び3Bの双方に適用される。しかしながら、図3Aにおいて示されるような標準蛍光体パターンを部分的ライン二重化(PLD)と組み合わせた場合、画質は最適にはならない。異なった色、例えば、各々文字R、G及びBによって示される赤、緑及び青を有するセルのパターンは、2つの隣接する行の間でかなりシフトされるため、部分的ライン二重化は、2つの隣接する行に用いると画質の低下を生じるおそれがある。この場合において、PLDを、例えば、2つの順次の偶数行又は2つの順次の奇数行に用いることがより適切であろう。しかしながら、2つのこのような行の間の距離がより大きくなると、PLDを用いる場合に画質がいくらか低下する。PLDを用いないと、結果として比較的長いアドレス時間が生じることになり、光出力に利用可能な時間が短くなることを意味し、したがって、より低いピーク輝度を招くことになる。標準蛍光体パターンレイアウトを使用する場合には、隣接する行における近傍のセルが異なった色を有するのに対して、本発明によるプラズマディスプレイパネルにおいて、図3Bにおいて示されるように各々のセルは、同じアドレス電極上であるが隣接する列及び隣接する行において同じ色を有する近傍のセルを有する。標準蛍光体パターンを使用すると、各々のセルは、異なった色の近傍のセルを有する、すなわち、アドレス電極に沿って一続きのセルは、R-G-R-G-R、B-R-B-R及びG-B-G-Bになる。本発明によるプラズマディスプレイパネルにおいて、アドレス電極に沿った蛍光体素子は、R-R-G-G-R-R等のように配置される。したがって、各々のセルは、隣接する列及び隣接する行(行はラインとも呼ばれる)において同じアドレス電極上に同じ色の近傍のセルを有する。これは、PLD又はビットライン反復(BLR)を用いることによりセルをアドレスするのに必要な時間の減少を可能にする。PLDを用いることができるセルの対の例として、いくつかの対のR1、R2；G1、G2；及びB1、B2が示されており、橢円が対R1、R2の周りに描かれている。

【0034】

図5は、フレーム時間中の異なった周期を図式的に示す。プラズマディスプレイパネルは、三原色、すなわち赤、緑及び青のセルから成る。これらのセルは、オン又はオフのいずれかになる。多グレイレベルを表示するために、パルス幅変調の原理が使用される。全体のフレーム時間は、多数のいわゆるサブフィールドに分割される。これらのサブフィールドは、異なった持続時間のものである。各々のサブフィールドにおいて、セルはオン又はオフのいずれかになる。異なったグレイレベルは、サブフィールドの適切な組み合わせを選択し、発光することによって形成することができる。スクリーン全体におけるすべてのセルは、同じ方法において作用し、サブフィールドごとに、各々のセルに関して、発光すべきか否かが決定される。これらのセルは、ここで、一度に1ラインを基本にアドレスされ、垂直アドレス電極において、第1ラインに関して情報が設定される。次に、パルスが水平電極に印加され、この第1ラインを実際にアドレスする。その後、前記アドレスラインにおける情報は変化され、第2ライン等を描写する。この原理のため、パネル全体のアドレッシングは、かなりの時間をとる。

【0035】

図5は、单一のフレーム時間のすべての部分を示し、黒い長方形は消去時間を表しており、グレイの三角形はアドレス期間を表しており、白い長方形は保持時間を表している。アドレッシングは、かなりの時間、すなわち、通常、合計フレーム時間の約60-70%をとる。光は、保持段階においてのみ放射される。アドレス時間が減少することにより、保持段階、すなわち発光に利用可能なより多くの時間を残すことができる事が分かる。本発明は、各々のセルが、近傍の行に同じアドレス電極上の同じ色の近傍のセルを有するため、このようなアドレス時間の減少を可能にする。

【0036】

図6aないし6gは、本発明によるプラズマディスプレイパネルにおける電極の透明部分11の異なった形態を示す。図6aの形態において、透明部分11は、すぐ上又は下のセルを部分的に覆って延在する。したがって、光発生領域は拡大され、輝度が改善される。

【0037】

図6bないし6eは、アドレス電極5がセルの幅の一部のみを覆って延在する実施例を示す。図6cにおいて、狭いアドレス電極5は、ギャップ13の近くでより広い部分を有する。図6dないし6gにおいて示されたすべての実施例は、ギャップ13の長さの増加を可能にする。走査電極8と共に共通電極7との間の表面ガス放電は、これによって改善される。

【0038】

図7a及び7bは、アドレス電極5がジグザグ形状を有する実施例を示す。図7aにおいて、ジグザグの垂直周期性は2行であるが、図7bにおいては4行である。前記パネルの2つのセルごとに1つのセルがチエッカーボード式にアドレス電極5によって横切られるようにするならば、アドレス電極5を、前記パネルの上部から下部まで斜めに延在する直線とする例を含む他の形態も可能である。

【0039】

図7cにおいて、アドレス電極5は、延長部14を具える。これらの延長部14は、2セルごとに1セルを部分的に、透明部分11に関して、好適には2つの透明部分11間のギャップ13領域にも関して被覆する。アドレス電極5の主な部分は、より狭くなつてもよく、バリアリブ6によって完全に覆われてもよい。

【0040】

図8は、本発明の好適実施例を示す。バリアリブ6は、列が、第1幅と第2幅との間で変化する幅を有するような形状において形成される。奇数列は、奇数行のより大きい幅15と、偶数行のより小さい幅16とを有し、偶数列は、偶数行のより大きい幅と、奇数行のより小さい幅とを有する。したがって、パネル12は、蜂の巣状の全体構造を有する。アドレス電極5は、この好例の実施例において、直線垂直ストリップである。上述したより大きい列幅、より小さい列幅、及びアドレス電極5の幅は、光発生が望まれるセルのみがアドレス電極5によって部分的に覆われるようである。より狭いセルは、アドレス電極5によって覆われない。透明部分11は、光の発生が望まれないセルも覆って延在してもよく、前記走査電極及び共通電極の長さに沿って単純な直線ストリップとして形成されてもよい。この実施例は、きわめて高い輝度が得られるという利点を有する。前記共通電極及び走査電極は、垂直ラインによってリンクされた一組の水平の細いラインによって形成されてもよく、これによって金属の薄いグリッドのストリップを形成することができる。

【0041】

本発明をRGBディスプレイに適用する場合、画素、すなわち、赤いセル、緑のセル及び青いセルの組み合わせは、図示した例において三角形の形状を有する。図3A及び3Bにおいて見られるように、1対の行を考える場合、その頂点が下に向く第1RGB三角形と、それに続く、その頂点が上に向く隣接する三角形とを有することが分かる。これは、いわゆるデルタ-ナブラ構造を与える。図3Bは、2つのこのような三角形を明示して示す。

【0042】

本発明は、好適実施例を参照して説明されたが、上述した本発明の範囲内で変更が可能であることは当業者に明らかであり、したがって、本発明は、好適実施例に限定されず、これらの変更例を包含するよう意図されたものであることを理解されたい。水平及び垂直方向は交換されてもよい。本発明は3色（赤、緑、青）を使用するカラーディスプレイを参照して説明されたが、本発明は、他の色の組み合わせを使用するディスプレイに適用されてもよい。本発明は、各々の新たな特徴及びこれら特徴の各々の組み合わせにおいて具体化される。どの参照符号も、請求項の範囲を限定しない。“見える”という言葉は、請求項において列挙されたもの以外の他の要素の存在を除外しない。要素に先立つ“1つの”という言葉は、複数のこのような要素の存在を除外しない。特定の手段が相互に異なる従属請求項において列挙されていても、このことは、これら手段の組み合わせがよい利点を得るのに使用することができないことを示すものではない。

【0043】

明瞭にするために、図面は、限られた数の行及び列を示す。しかしながら、本発明は、より多くの数の行及び列を有するプラズマディスプレイパネルに適合する。「列方向」は、ここでは、明瞭にするために、「垂直方向」として記載され、「行又はライン方向」は、「水平方向」として記載される。前の図面において示された例は、デルタ・ナプラ構造を有するが、本発明は、このような構造のみに限定されない。図9は、ある色の蛍光体素子が平行の対角線になるよう配置された実施例を示し、この例において、画素は長方形を形成し、その1つは図9において図式的に示される。

【0044】

図9におけるバリアリブ6は、前記第1方向に対して実質的に90度の角度の下に配置される。バリアリブ6は、図10において示されるように、前記第1方向に対して90度と異なる角度の下で配置されてもよい。この場合の図9において示される実施例と比べた利点は、2つのバリアリブ6間に1つの色の蛍光体のみが存在することであり、製造するのがより容易になることである。異なった色は、文字R、G、Bで示される。

【0045】

図11は、ある角度の下で配置されたバリアリブ6を有する本発明の他の実施例を示す。この場合も、2つのバリアリブ6間に1つの色の蛍光体のみが存在する。しかしながら、図10と比べて、アドレス電極A1...A4は、ジグザグ形状を経て、共通電極C1、C2に実質的に垂直な方向において延在する。この実施例の場合も、図11において2つの三角形によって示されるようなデルタ・ナプラ構造が得られる。

【0046】

ある角度の下で配置されたバリアリブ6を有する更に他の実施例を、図12に示す。アドレス電極A1...A4の各々は、2つの順次の奇数行における同じ色の2つのセルと、2つの順次の奇数行における同じ色（この色は前記奇数行における2つのセルの色と異なってもよい）の2つのセルとを覆って延在する。このアドレス電極構造は、製造するのが容易である。PLDは、順次の偶数行の対又は順次の奇数行の対を同時にアドレスすることによって、適用することができる。

【0047】

最後に、図13は、本発明によるプラズマパネルディスプレイ装置を図式的に例示する。プラズマパネルディスプレイ装置17は、プラズマディスプレイパネル1と、駆動回路22とを有し、この駆動回路は、この例において、アドレスドライバ19と、yドライバ20と、xドライバと21、これらのドライバに結合された制御回路18とを具える。この駆動回路22は、部分的ライン二重化（PLD）若しくはライン二重化又はビットライン反復（BLR）が行われる、すなわち、サブフィールドの少なくとも1つにおいて又はこれに対して、近傍のセル（R1、R2；G1、G2；B1、B2）が同時にアドレスされるように構成されている。

【0048】

‘プラズマディスプレイパネル装置’は、本発明の範囲内において、プラズマディスプ

レイパネル及びこのディスプレイパネルから分離された駆動回路を有するTVセットであろうが、駆動回路が取り付けられた又は物理的に結合された又は集積されたディスプレイパネルから成るモジュールであろうが、任意の他の形式の装置であろうが、前述した要素を有する任意の装置を含むものである。

【0049】

本発明は、以下のように要約されることができる。本発明は、表面放電型のACプラズマディスプレイパネル12、より具体的には、前記パネルのアドレス電極5及び蛍光体素子の構造、並びにこのようなパネルを具えるディスプレイパネル装置に関する。本発明によれば、1つのアドレス電極5のみが、2つの列ごとに1つの列に関して使用される。走査電極8及び共通電極7は、透明部分11を具えてもよい。これらの部分11は、チェックカード式に、2つのセルごとに1つのセルを覆って延在してもよい。図7において示されるような好適実施例において、列は、交互に広い(15)セル2及び狭い(16)セル2を有してもよい。さらに、各々のセルは、同じアドレス電極上であるが隣接する列及び隣接する行において同じ色の近傍のセルを有する。前記ディスプレイパネル装置は、サブフィールドの少なくともいくつかにおいて、前記近傍のセルが同時にアドレスされるように構成された、セルをアドレスするための駆動回路22を具える。

【図面の簡単な説明】

【0050】

【図1】先行技術において既知のプラズマディスプレイパネルの前面図である。

【図2】A及びBは、先行技術において既知のプラズマディスプレイパネルの単一のセルの各々斜視図及び側面図である。

【図3】Aは、標準蛍光体パターンを有するプラズマディスプレイパネルの前面図であり、Bは、本発明によるプラズマディスプレイパネルの前面図である。

【図4】共通電極がどのようにグループ化されているかを示す同じプラズマディスプレイパネルの前面図である。

【図5】単一フレーム時間におけるアドレス期間、消去期間及び保持期間を示す線図である。

【図6】aないしgは、走査電極及び共通電極の透明部分の種々の実施例を示す本発明によるプラズマディスプレイパネルの前面図である。

【図7】a及びbは、アドレス電極がジグザグタイプのものである本発明によるプラズマディスプレイパネルの前面図であり、cは、アドレス電極が延長部を有する本発明によるプラズマディスプレイパネルの前面図である。

【図8】本発明の好適実施例によるプラズマディスプレイパネルの前面図である。

【図9】本発明の他の実施例を示す線図である。

【図10】ある角度の下で配置されたバリアリブを有する本発明の一実施例を示す線図である。

【図11】ある角度の下で配置されたバリアリブを有する本発明の他の実施例を示す線図である。

【図12】ある角度の下で配置されたバリアリブを有する本発明の更に他の実施例を示す線図である。

【図13】本発明によるプラズマディスプレイ装置を図式的に示す線図である。