

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

H01R 12/16 (2006.01)

H05K 7/10 (2006.01)

H01R 13/193 (2006.01)



[12] 发明专利说明书

专利号 ZL 02804994.2

[45] 授权公告日 2006 年 4 月 12 日

[11] 授权公告号 CN 1251358C

[22] 申请日 2002.2.6 [21] 申请号 02804994.2

[30] 优先权

[32] 2001. 2. 20 [33] US [31] 09/789,141

[86] 国际申请 PCT/US2002/003557 2002.2.6

[87] 国际公布 WO2002/067322 英 2002.8.29

[85] 进入国家阶段日期 2003.8.14

[71] 专利权人 先进微装置公司

地址 美国加利福尼亚州

[72] 发明人 A·安德里奇 R·希尔

审查员 李 英

[74] 专利代理机构 北京纪凯知识产权代理有限公司

代理人 戈 泊 程 伟

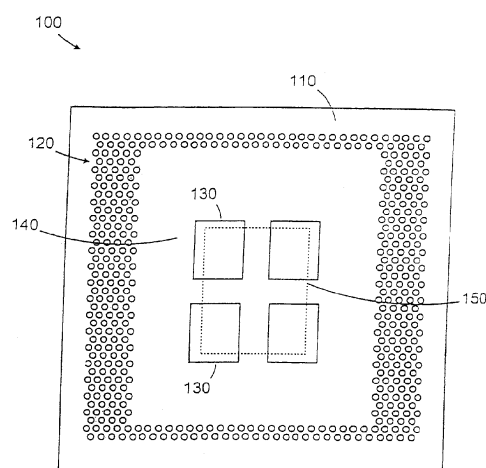
权利要求书 2 页 说明书 7 页 附图 4 页

[54] 发明名称

具有信号接点与高电流功率接点的半导体装置

[57] 摘要

一半导体装置(400)，包括一外框(110)、由该外框(110)所支撑的半导体芯片、至少一个接点垫(420)和多个外部接点，该多个外部接点是从该外框延伸并连接至该半导体芯片。本发明还关于一电路装配体，包括一印制电路板、一半导体装置和一插座。该半导体装置包括一外框、由该外框所支撑的半导体芯片、至少一接点垫设置于该半导体装置的一个底部表面上和多个外部接点，该多个外部接点是从该外框延伸并被连接至该半导体芯片。该插座是与印制电路板相连接，以用以容纳该半导体装置。该插座包括多个第一接点用以与半导体装置的外部接点接合以及至少一个基部接点用以与接点垫接合。



1. 一种电路装配体, 包括:

一印制电路板 (300);

一半导体装置 (100, 400), 包括:

5 一外框 (110), 其具有一开口 (410);

由该外框 (110) 所支撑的半导体芯片 (150), 其中至少部分 (430)
所述半导体芯片 (150) 是经由所述外框 (110) 的开口 (410) 暴露;

至少一暴露的接点垫 (130, 420), 其设置于该外框 (110) 和该半导
体芯片 (150) 之一的底部表面上, 其中所述接点垫 (420) 是放置在所述
10 半导体芯片 (150) 的所述暴露部分 (430);

多个外部接点 (120), 其从该外框 (110) 伸展并连接至该半导体芯
片 (150), 该接点垫 (130, 420) 比每一该外部接点 (120) 具有较高的
电流负载容量; 以及

一插座 (200), 其与印制电路板 (300) 相连接并用以容纳该半导体
15 装置 (100, 400), 该插座 (200) 包括:

多个第一接点 (250), 其用以与半导体装置 (100, 400) 的该外部接
点 (120) 接合;

至少一个基部接点用以与该接点垫 (130, 420) 接合;

一基础部分, 其具有多个第一开口 (240), 其中所述多个第一接点 (250)
20 连接到所述印制电路板 (300) 并放置在所述多个第一开口 (240); 以及
顶端部分 (210), 其滑行地与所述基础部分 (220) 接合, 所述顶端
部分 (210) 包含多个与所述基础部分内的所述多个第一开口对应的多个第
二开口 (230);

其中所述插座 (200) 进一步包含一从所述顶端部分延伸的支点部分
25 (290), 当所述插座 (200) 从打开位置转换到闭合位置并且使所述基部
接点 (285) 向所述接点垫偏转时, 所述支点部分 (290) 适于与所述基部
接点接合。

2. 如权利要求 1 所述的电路装配体, 其中该插座进一步包括:

30 基部接点支撑部分 (282), 其从所述基础部分 (220) 延伸并适于支

撑所述基部接点(285)，所述基部接点支撑部分(282)包含限定在所述基部接点支撑部分(282)的第一槽(292)，所述基部接点(285)设置在所述第一槽(292)内，并且其中第二槽(294)限定在所述支点部分(290)，所述第一槽(292)与所述第二槽(294)相通并且包含一适于使所述基部
5 接点(285)向所述接点垫(130, 420)偏转的倾斜表面(296)。

3. 如权利要求2所述的电路装配体，其中所述基部接点(285)包含弹簧接点，并且所述外部接点(120)包含管脚接点。

10 4. 如权利要求1, 2, 或3所述的电路装配体，其中所述外部接点(120)包含信号接点，并且所述接点垫(130, 420)包含至少电源和接地接点之一。

5. 如权利要求1, 2 或3所述的电路装配体，所述接点垫放置在所述
15 外框(110)的底部表面(140)上。

6. 一半导体装置(400)，其包含：

一外框(110)；

20 一由所述外框(110)支撑的半导体芯片(150)，所述外框(110)具有暴露至少所述半导体芯片(150)的一部分(430)的开口(410)；

至少一接点垫(420)，其放置在所述半导体芯片(150)的所述暴露部分(430)；以及

多个外部接点(120)，其从所述外框(110)延伸并且与所述半导体芯片(150)连接，所述接点垫(420)比每一所述外部接点(120)具有较
25 高的电流载流容量。

7. 如权利要求6所述的半导体芯片，其中所述外部接点(120)包含管脚接点。

30 8. 如权利要求6或7的半导体芯片，其中所述外部接点(120)包含信号接点，并且所述接点垫(420)包含电源和接地接点至少之一。

具有信号接点与高电流功率接点的半导体装置

技术领域

- 5 本发明是有关于半导体装置的电连接器的领域，尤指一种具有信号接点与高电流功率接点的半导体装置。

背景技术

- 一般而言，用以连接集成电路模块(IC module)至印制电路板的电
10 连接器具有各种不同架构。如此的连接器通过使主要部分例如微处理器更易于移除而换装成为升级单元，而为计算机平台提供多功能性。举例而言，有一种类型的连接器是作为一种零插拔力(zero-insertion-force, ZIF)插座。此种 ZIF 插座于要将装置插入或扣接于连接器时，仅需要施加十分微小的向下力量而很有用。因为不需要
15 任何力量，将零件插入时对脆弱信号针脚产生损害的可能性减少。与一零插拔力插座相关的半导体装置封装类型一般称为针栅阵列(pin grid array, PGA)。针栅阵列封装具有多个信号与电流功率针脚由封装体伸出而排置于单一平面内。

- 一个针栅阵列封装时常伴随的一个问题是每一针脚的有限电流承载能力。因此，半导体装置将需要许多针脚以提供足够电力与接地。
20 随着现今微处理器的复杂性不断增加，电力需求也随着增加。此外，信号需要的针脚的数目也不断增加(如一 64 位的微处理器会比一 32 位的微处理器需要更多的针脚)。由于一般微处理器的电流需要，提供电源的针脚数目可能多达针脚总数目的 2/3。此针脚总数的占有率将限制
25 可保留信号针脚的数目。增加针脚也就必须增加尺寸和费用。而使用更大尺寸的针脚作为电力供应接点以用于加强其电流承载能力是不实际的做法，因为这将会增加装配过程的复杂性。

本发明试图克服和至少减少上述一个或多个问题。

- 30 发明内容

本发明的一方面是应用于一个半导体装置中，包括一外框、由该外框所支撑的半导体芯片、至少一个接点垫和多个外部接点。该外框具有暴露半导体芯片的至少一部分的开口。该接点垫放置在半导体芯片的暴露部分。该多个外部接点是从该外框延伸并连接至该半导体芯片。

本发明的另一方面是应用于一电路装配中，包括一印制电路板、一半导体装置和一插座。该半导体装置包括一外框、由该外框所支撑的半导体芯片、至少一接点垫设置于外垫和半导体芯片之一上，并且该多个外部接点是从该外框延伸并连接至该半导体芯片。该接点垫较每一外部接点具有更高的载流能力。该插座是与印制电路板相连接，并且用以容纳该半导体装置。该插座包括多个第一接点用以与半导体装置的外部接点接合，至少一个基部接点用以与接点垫接合，一基础部分具有多个第一开口，一与该基础部分滑行结合的顶端部分。该多个第一接点与该印制电路板连接，并且放置在该多个第一开口内。该顶端部分包括对应于基础部分内多个第一开口的多个第二开口。

换言之，本发明提供一种一种电路装配体，包括：一印制电路板；一半导体装置，包括：一外框，其具有一开口；由该外框所支撑的半导体芯片，其中至少部分所述半导体芯片是经由所述外框的开口暴露；至少一暴露的接点垫，其设置于该外框和该半导体芯片之一的底部表面上，其中所述接点垫是放置再所述半导体芯片的所述暴露部分；多个外部接点，其从该外框伸展并连接至该半导体芯片，该接点垫比每一该外部接点具有较高的电流负载容量；以及一插座，其与印制电路板相连接并用以容纳该半导体装置，该插座包括：多个第一接点，其用以与半导体装置的该外部接点接合；至少一个基部接点用以与该接点垫接合；一基础部分，其具有多个第一开口，其中所述多个第一接点连接到所述印制电路板并放置在所述多个第一开口；以及顶端部分，其滑行地与所述基础部分接合，所述顶端部分包含多个与所述基础部分内的所述多个第一开口对应的多个第二开口；其中所述插座进一步包含一从所述顶端部分延伸的支点部分，当所述插座从打开位置转换到闭合位置并且使所述基部接点向所述接点垫偏转时，所述支点部分适于与所述基部接点接合。

此外，本发明还提供一半导体装置，其包含：一外框；一由所述外框支撑的半导体芯片，所述外框具有暴露至少所述半导体芯片的一部分的开口；至少一接点垫，其放置在所述半导体芯片的所述暴露部分；以及多个外部接点，其从所述外框延伸并且与所述半导体芯片连接，所述接点垫比每一所述外部接点具有较高的电流载流容量。

附图说明

以下参照附图说明本发明，其中相同的组件附注相同的件号，并且其中。

10 图1是为本发明的一集成电路封装的底视图。

图2是为用以容纳图1的集成电路封装的一插座的等距图。

图3是为图1的集成电路封装与图2的插座的剖视图。

图4是为本发明的图1的集成电路封装的另一实施例的底视图。

15 本发明易于有多种修改和替代性形式，通过附图和详细说明显示具体实施例。然而，应当注意的是，上述诸多实施例的说明意图覆盖落入所附权利要求书限定的精神和范围内的所有修改，等价物以及替代物，而非仅限于上述实施例。

具体实施方式

20 现说明本发明示例性具体实施例如下。为了明晰，说明书中并没有描述实际实施例的所有特征。当然应当认识到在这些任何实施例的改

25

30

进中，如根据系统相关和商业相关的限制，必需获得多个特定实施例的结果以得到研发者特定目标，其中的实施例彼此不同。此外应当认识到这些改进的努力可能复杂耗时，但无论如何利用这些公开的内容，对于本领域普通技术人员来说，这是程序性的事务。

5 现参照图 1。图 1 是显示本发明的一集成电路封装的简化底视图。在图示的实施例中，集成电路封装 100 是一微处理器，然而也可以使用其它的装置。集成电路封装 100 具有一外框 110(如陶磁材质)，有多个接点针脚 120 透过该外框而延伸。一般而言，接点针脚 120 是用以携带逻辑信号、地址、数据等等。多个接点垫 130 是形成于陶磁外框 10 110 的底部表面 140 上。一个半导体芯片(semiconductor die)150(用虚线表示)是由在集成电路封装 100 中的外框 110 所支撑。在图示的实施例中，半导体芯片 150 是一个倒装片封装(flip chip package)，而芯片 150 是焊接至外框 110 的一上表面。

接点垫 130 具有比接点针脚 120 更高的一电流承载能力，因此接 15 点垫 130 可用于提供电力和接地信号给集成电路封装 100。透过与接点针脚 120 相反的接点垫 130 供给电力和接地信号，将使携带信号的接点针脚 120 有更多利用的余地而无需增加封装尺寸。接点垫 130 的特定数目是取决于所施加的应用，并可以随着因素例如半导体芯片 150 的设计和半导体芯片 150 的电力需求不同而变化。为了加强接点垫 130 20 的抗腐蚀力，在组装时，将接点针脚 120 连结至外框 110 的同时接点垫 130 也可用焊料糊所覆盖。或者，接点垫 130 也可予以镀金。在外框 110 的底部形成接点垫 130，而在另一面则利用分隔的更高电力接点针脚，以简化装配体。仅需要一种类型的外部接点(接点针脚 120)连接于其上。

25 集成电路封装 100 是适合于安装在一印制电路板上(未显示)。用以容纳集成电路封装 100 的一插座 200 是详尽显示和描述于图 2 中。如图 2 所示，插座 200 包括顶板 210 以滑动方式连接至基底 220。顶板 210 具有多个开口 230，而基底 220 则包含有相对应的多个开口 240。开口 240 是用以容纳由基底 220 伸出而与印制电路板电路系统(未显示) 30 相接合的接点 250 并将接点 250 焊接于此处。插座 210 另包括凸轮轴 260 设置于一顶板 210 的一提升部分 270 里面。杠杆 280 的旋转使凸轮

轴 260 对基底 220 产生作动，而将顶板 210 从基底 220 移开，杠杆 280 是透过接点 250 固定于印制电路板(未显示)上。

当图 1 中的集成电路封装 100 被插入开口的插座 200 时，集成电路 100 的接点针脚 120 分别地透过顶板 210 和基底 220 的开口 230、240 突出。当插座 200 呈开放状态时，顶板 210 中的开口 230 是与基底 220 中相对应的开口 240 排列对准，但是接点针脚 120 并没与接点 250 相对准。当杠杆 280 向下转动时，凸轮轴 260 对基底 220 施加一力量，造成顶板 210 相对于基底 220 产生转移例如集成电路封装 100 的接点针脚 120 与接点 250 相对准并结合。此处所叙述的插座 200 的每一个特性均能够在常见的无插入力插座中找到，如由美国金属产品公司所制作的模型第 916788-1 号。

本发明的插座 200 另包括一基底接点支撑构件 282 用以支撑多个基底接点 285(如图 3A 与图 3B 所示)以及一支点构件 290。基底接点 285 是安装于印制电路板(未显示)上用以提供电力与接地信号至图 1 中集成电路封装 100 的接点垫 130。基底接点透过由基底接点支撑构件 282 所界定的狭槽 292(如图 3A 与图 3B 所示)与由支点构件 290 所界定的相对应的狭槽 294 而伸出。在图示的实施例中，基底接点 285 是为悬臂式弹簧接点。基底接点 285 是由一弹簧金属所构成。在支点构件 290 中所界定的狭槽 294 包括一倾斜表面 296(如图 3A 与图 3B 所示)与基底接点 285 结合，当杠杆 280 向下转动并在基底接点上向上推时，便推动基底接点 285 与接点垫 130 相对。此结合加强基底接点 285 和集成电路封装 100 的接点垫 130 之间的接点。在一些实施例中，基底接点支撑构件 282 可被省略，而基底接点 285 则可以直接地电路板相连接。然而，基底接点支撑构件 282 提供一个装配优点，因为它保留基底接点 285 与插座 200 的剩余物以使插座 200 被安装于电路板时基底接点 285 可更容易地对准。支点构件 290 可被省略，单独留下基底接点 285 的弹簧力量，以提供连接力量。

基底接点 285 可有许多不同构造。基底接点 285 可具有许多不同横截面形状，例如但并非局限，C 型横截面、S 型横截面、矩形横截面等等。此外，其它用以提供一种向上力量的机制至基底接点 285 都可以采用。

在没有支点构件 290 的实施例中，在集成电路封装 100 插入到开口插座 200 内的期间可能会需要一轻微的向下力量，以确保基底接点 285 的压缩与接点针脚 120 的完全结合。在利用支点构件 290 的实施例中，支点构件 290 的位置和倾斜表面 296 的斜率可被设计用以使得支点构件 290 不会提供一向上力量直到集成电路封装 100 的接点针脚 120 与基底接点 250 已经完全结合。因此，可能不再需要一种向下的插入力量。

现参照图 3A 与图 3B，集成电路封装 100 和插座 200 的剖面观点，说明支点构件 290 和基底接点 285 的结合。为图示的清晰度与简化，图 3A 与图 3B 中所示的集成电路封装 100 和插座 200 并非包含所有部分。在图标中插座 200 是与一印制电路板 300 相连接。当插座 200 处于空缺状态时，如图 3A 所示，支点构件 290 并未与基底接点 285 相结合。当杠杆 280 转动至闭合位置时，支点构件 290 移向基底接点 285，如图 3B 所示。当支点构件 290 的倾斜表面 296 与基底接点 285 的横条部分 310 相结合时，将引起一向上力量，使横条部分 310 偏转至接点垫 130 并保持与此结合的状态。

集成电路封装 100 和插座 200 的组合具有许多优点。首先接点垫 130 传送接地和电力参考信号至对半导体芯片 150 而不需要在集成电路封装 100 上设置许多的接点针脚 120。第二，形成接点垫 130 作为半导体芯片 150 的一个组成部分将不再需要用于集成电路封装 100 上的两种类型外部接点。第三，为达到制造简化，基底接点支撑构件 282 和支点构件 290 是合并于插座 200 内。

现参照图 4，是显示一集成电路封装 400 的另一实施例。在图 4 的实施例中，窗口 410 形成于外框 110 的底部表面 140，以暴露半导体芯片 150 的一部份。接点垫 420 是设置于半导体芯片 150 的一底部表面 430 上，相对于外框 110 的底部表面 140，图 1 中的实施例。图 2 中的插座 200 可以一类似的模式与图 4 中的集成电路封装 100 一并采用。基底接点 285(如图 3A 与图 3B 所示)与接点垫 420 相接合。在如图 1 与图 4 所示的实施例中的接点垫 130，420 是相似地形成于封装 100 的一底部表面上，以使得接点垫 130，420 与插座 200 相接合和并提供一高电流连接。

在上文所揭露的特定实施例仅具说明性，对于利用这些材料的本领域的技术人员来说，本发明可有不同但等同方式的修改和实现是显而易见的。此外，除下面的权利要求书中说明的外，这里构建的设计的细节内容并非用以限制。因此可改变和修正上述公开的具体实施例，
5 而不脱离本发明的范围和精神。相应地，下面的权利要求宣布了这里诉求保护的内容。

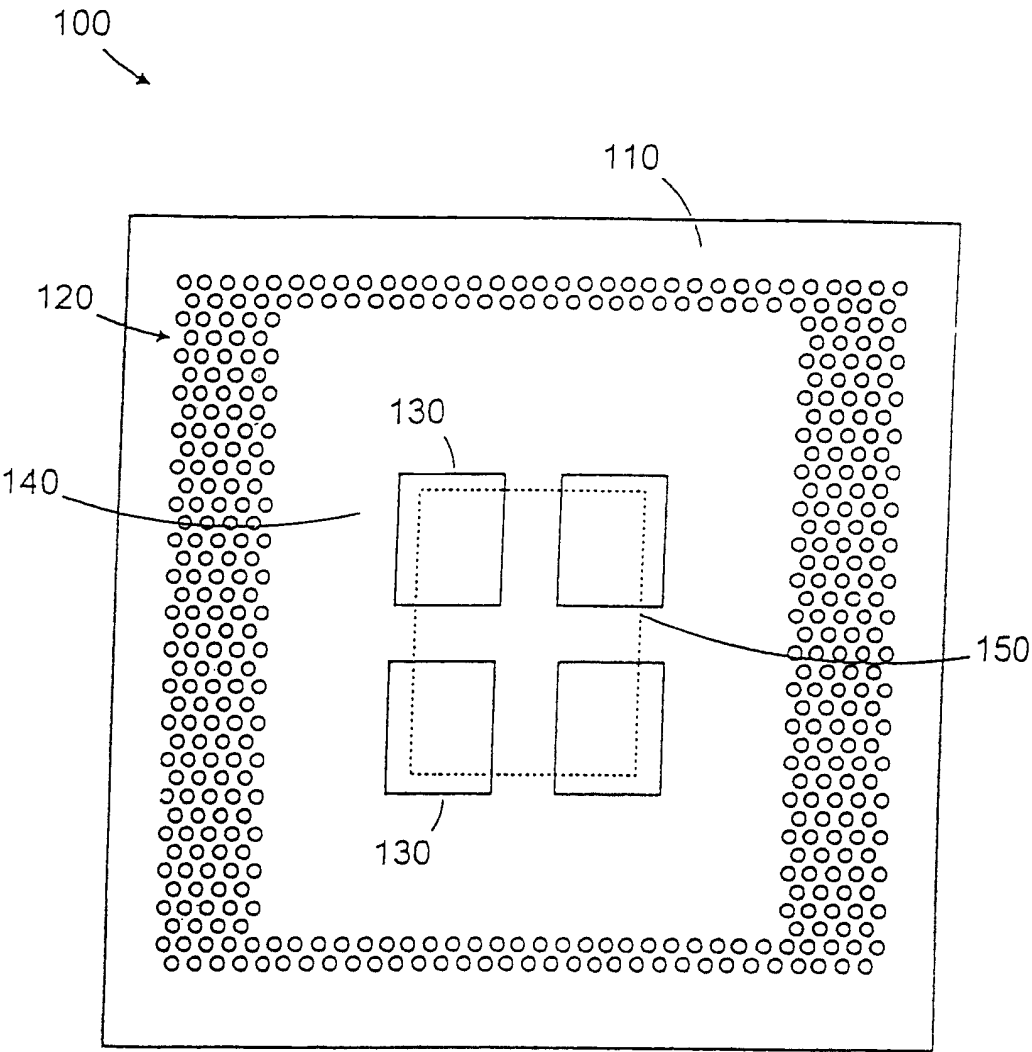


图1

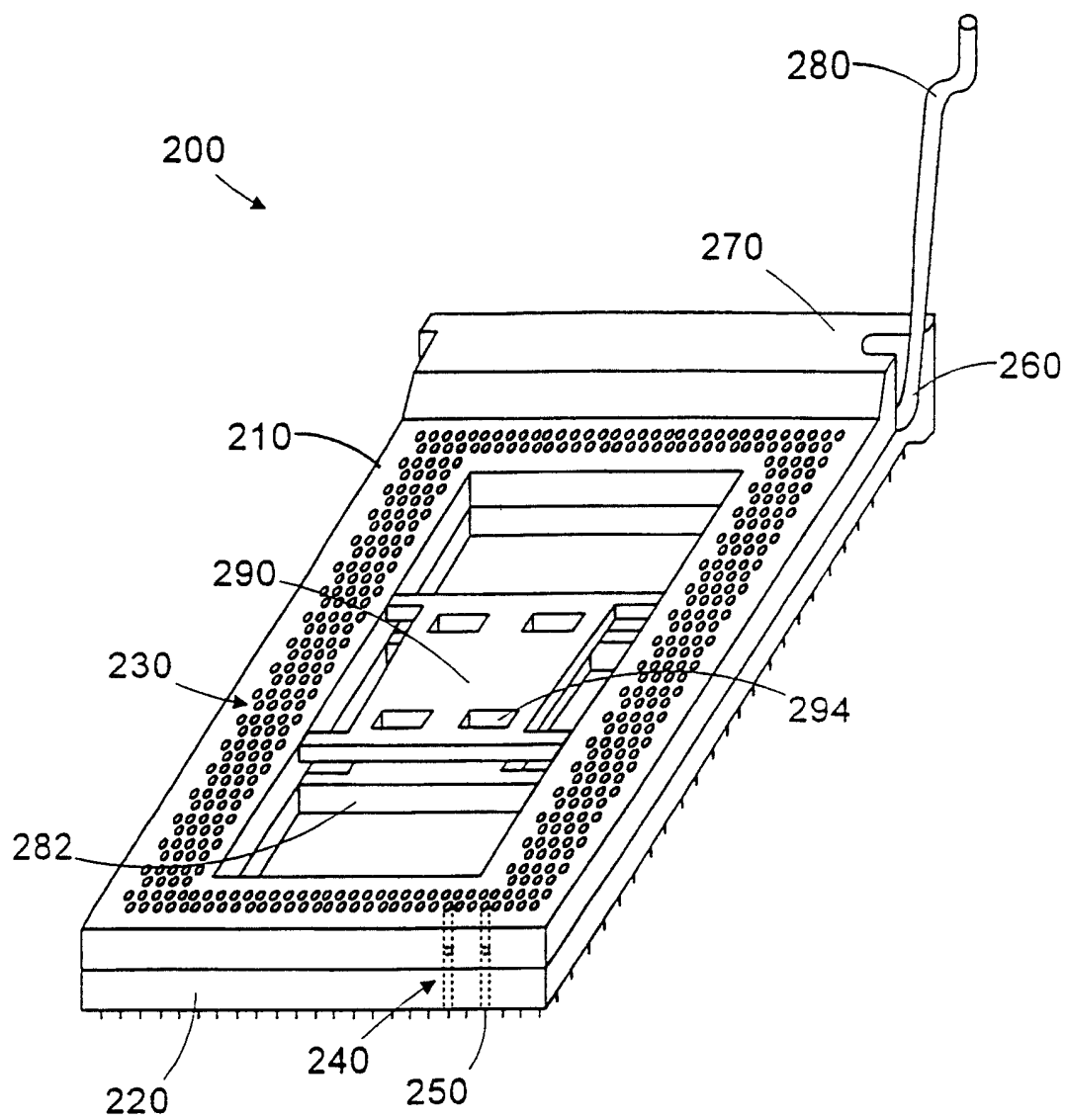


图 2

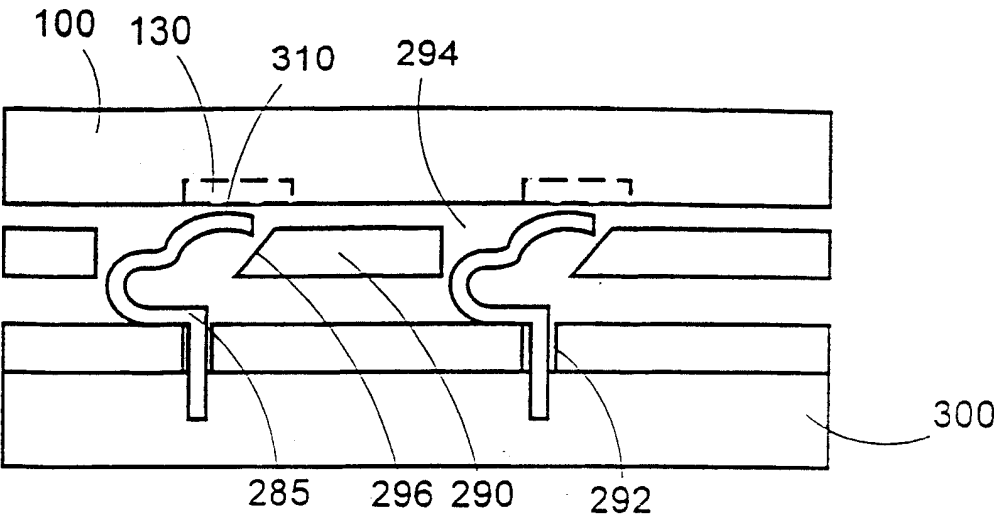


图 3A

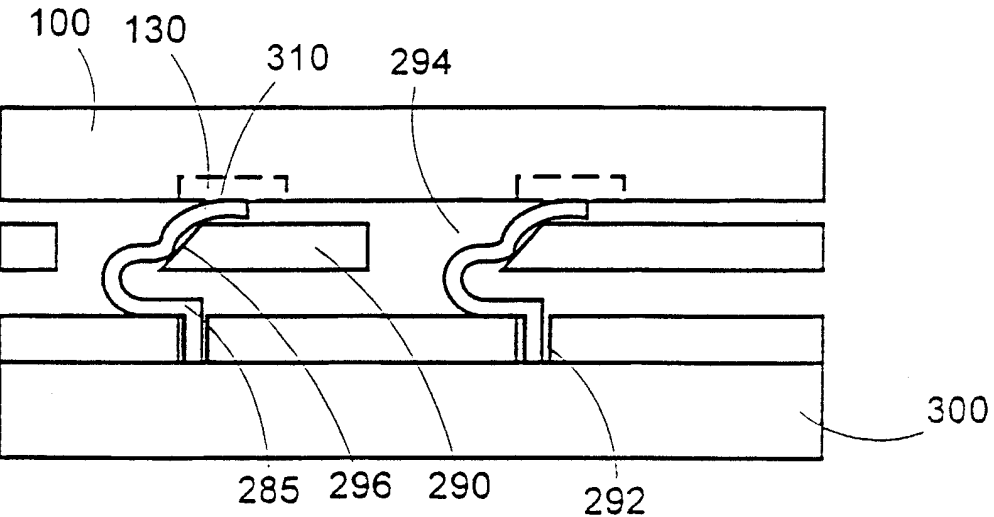


图 3B

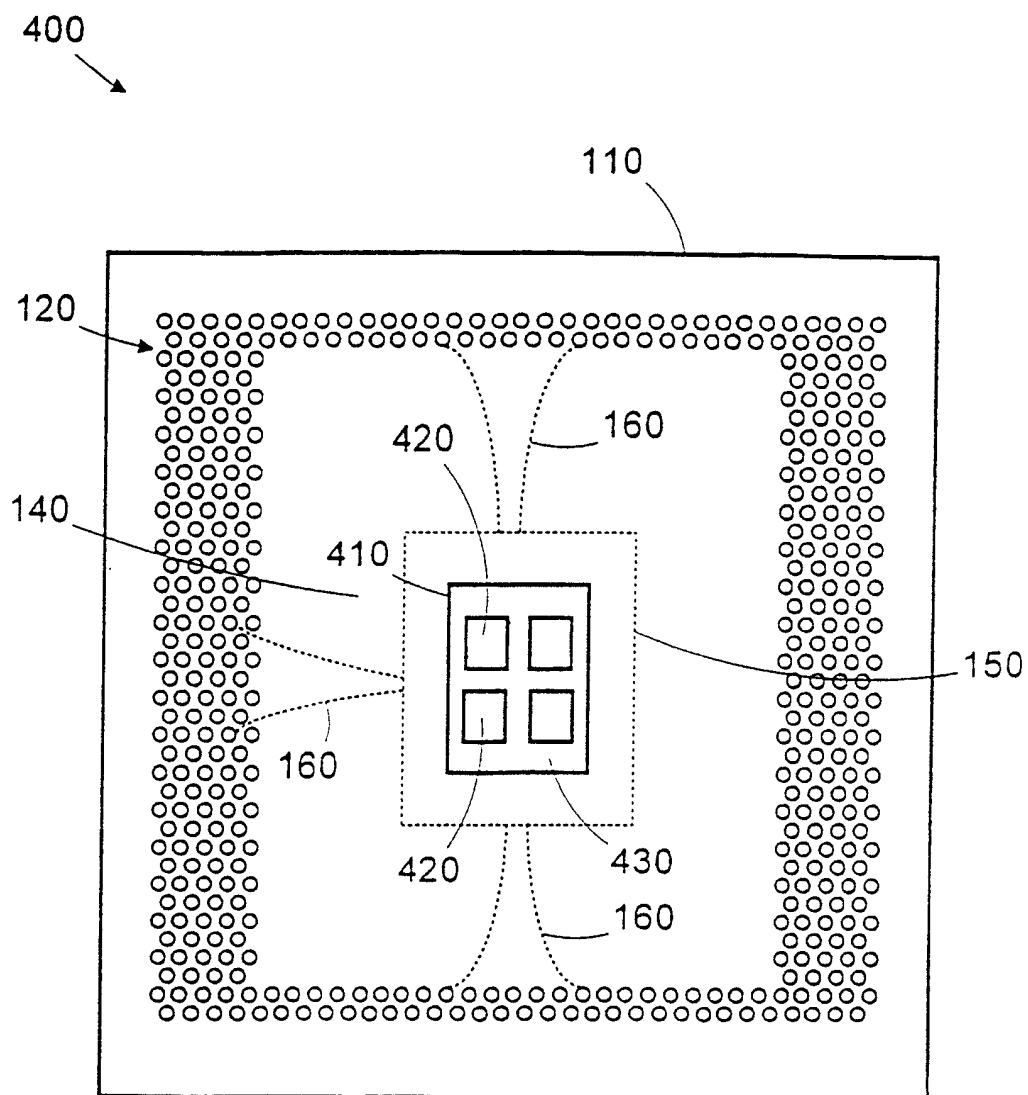


图 4