

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 6 部門第 2 区分

【発行日】平成22年5月6日 (2010.5.6)

【公開番号】特開2007-298973(P2007-298973A)

【公開日】平成19年11月15日 (2007.11.15)

【年通号数】公開・登録公報2007-044

【出願番号】特願2007-96972(P2007-96972)

【国際特許分類】

G 0 9 G 3/30 (2006.01)

G 0 9 G 3/20 (2006.01)

【 F I 】

G 0 9 G 3/30 J

G 0 9 G 3/20 6 1 1 H

G 0 9 G 3/20 6 1 1 A

G 0 9 G 3/20 6 4 2 C

G 0 9 G 3/20 6 2 4 B

G 0 9 G 3/20 6 4 1 D

【手続補正書】

【提出日】平成22年3月24日 (2010.3.24)

【手続補正 1】

【補正対象書類名】明細書

【補正対象項目名】発明の名称

【補正方法】変更

【補正の内容】

【発明の名称】半導体装置、表示装置及び電子機器

【手続補正 2】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

トランジスタと、

保持容量と、

第 1 のスイッチと、

第 2 のスイッチと、

第 3 のスイッチと、

第 4 のスイッチとを有し、

前記トランジスタのソース及びドレインの一方は画素電極と電氣的に接続され、

前記トランジスタのソース及びドレインの一方は前記第 3 のスイッチを介して第 2 の配線と電氣的に接続され、

前記トランジスタのソース及びドレインの他方は第 1 の配線に電氣的に接続され、

前記トランジスタのゲートは前記第 4 のスイッチ及び前記第 2 のスイッチを介して前記第 1 の配線と電氣的に接続され、

前記トランジスタのゲートは前記第 4 のスイッチ及び前記第 1 のスイッチを介して第 3 の配線と電氣的に接続され、

前記トランジスタのゲートは前記第 4 のスイッチ及び前記保持容量を介して前記トランジスタのソース及びドレインの一方と電氣的に接続されていることを特徴とする半導体装

置。

【請求項 2】

トランジスタと、
保持容量と、
第 1 のスイッチと、
第 2 のスイッチと、
第 3 のスイッチと、
第 4 のスイッチとを有し、
前記トランジスタのソース及びドレインの一方は画素電極と電氣的に接続され、
前記トランジスタのソース及びドレインの一方は前記第 3 のスイッチを介して第 2 の配線と電氣的に接続され、
前記トランジスタのソース及びドレインの他方は第 1 の配線に電氣的に接続され、
前記トランジスタのゲートは前記第 2 のスイッチを介して前記第 1 の配線と電氣的に接続され、
前記トランジスタのゲートは前記第 4 のスイッチ及び前記第 1 のスイッチを介して第 3 の配線と電氣的に接続され、
前記トランジスタのゲートは前記第 4 のスイッチ及び前記保持容量を介して前記トランジスタのソース及びドレインの一方と電氣的に接続されていることを特徴とする半導体装置。

【請求項 3】

トランジスタと、
保持容量と、
第 1 のスイッチと、
第 2 のスイッチと、
第 3 のスイッチと、
第 4 のスイッチとを有し、
前記トランジスタのソース及びドレインの一方は画素電極と電氣的に接続され、
前記トランジスタのソース及びドレインの一方は前記第 3 のスイッチを介して第 2 の配線と電氣的に接続され、
前記トランジスタのソース及びドレインの他方は前記第 4 のスイッチを介して第 1 の配線に電氣的に接続され、
前記トランジスタのゲートは前記第 2 のスイッチを介して前記第 1 の配線と電氣的に接続され、
前記トランジスタのゲートは前記第 1 のスイッチを介して第 3 の配線と電氣的に接続され、
前記トランジスタのゲートは前記保持容量を介して前記トランジスタのソース及びドレインの一方と電氣的に接続されていることを特徴とする半導体装置。

【請求項 4】

トランジスタと、
保持容量と、
第 1 のスイッチと、
第 2 のスイッチと、
第 3 のスイッチと、
第 4 のスイッチとを有し、
前記トランジスタのソース及びドレインの一方は前記第 4 のスイッチを介して画素電極と電氣的に接続され、
前記トランジスタのソース及びドレインの一方は前記第 4 のスイッチ及び前記第 3 のスイッチを介して第 2 の配線と電氣的に接続され、
前記トランジスタのソース及びドレインの他方は第 1 の配線に電氣的に接続され、
前記トランジスタのゲートは前記第 2 のスイッチを介して前記第 1 の配線と電氣的に接

続され、

前記トランジスタのゲートは前記第 1 のスイッチを介して第 3 の配線と電氣的に接続され、

前記トランジスタの前記ゲートは前記保持容量及び前記第 4 のスイッチを介して前記トランジスタのソース及びドレインの一方と電氣的に接続されていることを特徴とする半導体装置。

【請求項 5】

請求項 1 乃至請求項 4 のいずれか一項において、

前記第 3 のスイッチは整流する機能を有していることを特徴とする半導体装置。

【請求項 6】

請求項 1 乃至請求項 5 のいずれか一項において、

前記第 2 の配線は前行もしくは次行の第 1 乃至第 4 のスイッチを制御する走査線のいずれか一であることを特徴とする半導体装置。

【請求項 7】

請求項 1 乃至請求項 6 のいずれか一項において、

前記第 1 の配線に入力される電位は V_1 もしくは V_2 の二値であり、前記第 1 のスイッチ乃至前記第 3 のスイッチが非導通状態であり、なおかつ前記第 4 のスイッチが導通状態であるときに V_2 の値であり、

V_1 は前記第 2 の配線に入力される電位よりも高い電位であり、その差分は前記トランジスタのしきい値電圧分より大きく、

V_2 は V_1 より高い値であることを特徴とする半導体装置。

【請求項 8】

請求項 1 乃至請求項 6 のいずれか一項において、

前記第 1 の配線に入力される電位は V_1 もしくは V_2 の二値であり、前記第 1 のスイッチ乃至前記第 3 のスイッチが非導通状態であり、なおかつ前記第 4 のスイッチが導通状態であるときに V_2 の値であり、

V_1 は前記第 2 の配線に入力される電位よりも低い電位であり、その差分は前記トランジスタのしきい値電圧の絶対値分より大きく、

V_2 は V_1 より低い値であることを特徴とする半導体装置。

【請求項 9】

図 3、第 1 の電位 = V_1 、第 2 の電位 = $V_1 - V_{th}$ 、第 2 の電圧 = V_{th} 、第 3 の電圧 + 第 1 の電位 = 第 2 の電圧 + 第 4 の電圧 = 第 5 の電圧 = データ書き込み、第 3 の電位 = V_2

ソース及びドレインの一方が第 1 の配線に電氣的に接続され、ソース及びドレインの他方が第 2 の配線に電氣的に接続されるトランジスタと、

前記トランジスタのゲートとソース間の電圧を保持する保持容量と、

前記第 1 の配線に入力される第 1 の電位を前記保持容量の一方の電極に印加し、なおかつ前記第 2 の配線に入力される第 2 の電位を前記保持容量の他方の電極に印加することにより、前記保持容量に第 1 の電圧を保持させる手段と、

前記保持容量の電圧を第 2 の電圧まで放電させる手段と、

前記第 1 の電位に第 3 の電圧を加算した電位を前記保持容量の一方の電極に印加し、前記第 2 の電圧と第 4 の電圧とを加算した第 5 の電圧を前記保持容量に保持させる手段と、

前記第 1 の配線に前記第 1 の電位とは異なる第 3 の電位を入力することにより前記トランジスタに設定された電流を負荷に供給する手段とを有することを特徴とする半導体装置。

【請求項 10】

ソース及びドレインの一方が第 1 の配線に電氣的に接続され、ソース及びドレインの他方が第 2 の配線に電氣的に接続されるトランジスタと、

前記トランジスタのゲートとソース間の電圧を保持する保持容量と、

前記第 1 の配線に入力される第 1 の電位を前記保持容量の一方の電極に印加し、なおかつ

つ前記第 2 の配線に入力される第 2 の電位を前記保持容量の他方の電極に印加することにより、前記保持容量に第 1 の電圧を保持させる手段と、

前記保持容量の電圧を前記トランジスタのしきい値電圧まで放電させる手段と、

前記第 1 の電位に第 2 の電圧を加算した電位を前記保持容量の一方の電極に印加し、前記トランジスタのしきい値電圧と第 3 の電圧とを加算した第 4 の電圧を前記保持容量に保持させる手段と、

前記第 1 の配線に前記第 1 の電位とは異なる第 3 の電位を入力することにより前記トランジスタに設定された電流を負荷に供給する手段とを有することを特徴とする半導体装置。

【請求項 11】

請求項 9 または請求項 10 のいずれか一項において、

前記第 1 の電位は前記第 2 の電位よりも高い電位であり、その差分は前記トランジスタのしきい値電圧分より大きく、なおかつ前記第 1 の電位は前記第 3 の電位より低い値であることを特徴とする半導体装置。

【請求項 12】

請求項 9 乃至請求項 11 のいずれか一項において、

前記第 1 の電位は前記第 2 の電位よりも低い電位であり、その差分は前記トランジスタのしきい値電圧の絶対値分より大きく、なおかつ前記第 1 の電位は前記第 3 の電位より高い値であることを特徴とする半導体装置。

【請求項 13】

トランジスタと、

第 1 のスイッチと、

第 2 のスイッチと、

第 3 のスイッチとを含む画素を有し、

前記トランジスタのソース及びドレインの一方は画素電極に電氣的に接続され、

前記トランジスタのソース及びドレインの一方は前記第 3 のスイッチを介して第 2 の配線に電氣的に接続され、

前記トランジスタのソース及びドレインの他方は第 1 の配線と電氣的に接続され、

前記トランジスタのゲートは前記第 2 のスイッチを介して前記第 1 の配線と電氣的に接続され、

前記トランジスタのゲートは前記第 1 のスイッチを介して第 3 の配線と電氣的に接続され、

前記ゲートには、階調に従った信号が入力されることを特徴とする半導体装置。

【請求項 14】

請求項 1 乃至請求項 13 のいずれか一項において、

前記トランジスタに a - InGaZnO を用いたことを特徴とする半導体装置。

【請求項 15】

請求項 1 乃至請求項 14 のいずれか一項に記載の半導体装置を有する表示装置。

【請求項 16】

請求項 15 に記載の表示装置を表示部に有することを特徴とする電子機器。