



(12) **Veröffentlichung**

der internationalen Anmeldung mit der  
(87) Veröffentlichungs-Nr.: **WO 2024/028995**  
in der deutschen Übersetzung (Art. III § 8 Abs. 2  
IntPatÜbkG)  
(21) Deutsches Aktenzeichen: **11 2022 007 612.7**  
(86) PCT-Aktenzeichen: **PCT/JP2022/029727**  
(86) PCT-Anmeldetag: **03.08.2022**  
(87) PCT-Veröffentlichungstag: **08.02.2024**  
(43) Veröffentlichungstag der PCT Anmeldung  
in deutscher Übersetzung: **28.05.2025**

(51) Int Cl.: **H10D 30/60 (2025.01)**  
**H10D 30/01 (2025.01)**  
**H10D 8/60 (2025.01)**

(71) Anmelder:  
**Mitsubishi Electric Corporation, Tokyo, JP**

(74) Vertreter:  
**Meissner Bolte Patentanwälte Rechtsanwälte  
Partnerschaft mbB, 80538 München, DE**

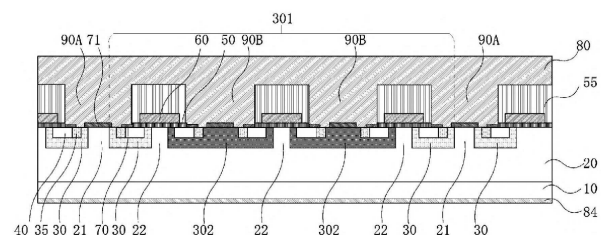
(72) Erfinder:  
**Hino, Shiro, Tokyo, JP; Iijima, Akifumi, Tokyo, JP;  
Kawahara, Kotaro, Tokyo, JP; Sugawara,  
Katsutoshi, Tokyo, JP; Fujiyoshi, Katsuhiko,  
Tokyo, JP**

Prüfungsantrag gemäß § 44 PatG ist gestellt.

**Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen.**

(54) Bezeichnung: **Halbleitereinrichtung und Stromrichtereinrichtung**

(57) Zusammenfassung: Eine Halbleitereinrichtung und eine Stromrichtereinrichtung gemäß der vorliegenden Erfindung weisen jeweils Folgendes auf: eine Driftschicht (20) von einem ersten Leitfähigkeitstyp, eine Gate-Elektrode (60), die so angeordnet ist, dass sie einem Wannensbereich (30) von einem zweiten Leitfähigkeitstyp und einem Source-Bereich (40) vom ersten Leitfähigkeitstyp via eine Gate-Isolierschicht (50) zugewandt ist; eine Source-Elektrode (80), die auf einer Zwischen-Isolierschicht (55) angeordnet ist, die so angeordnet ist, dass sie die Gate-Elektrode (60) bedeckt, und die mit dem Wannensbereich (30) und dem Source-Bereich (40) verbunden ist; einen ersten Trennungsbereich (21) vom ersten Leitfähigkeitstyp, der in einem aktiven Bereich angeordnet ist, in dem eine Mehrzahl von MOS-FETs, die jeweils den Wannensbereich (30), den Source-Bereich (40) und die Gate-Elektrode (60) enthalten, in der Driftschicht (20) angeordnet sind, wobei der erste Trennungsbereich so angeordnet ist, dass er mit der Driftschicht (20) verbunden ist und eine Schottky-Verbindung mit der Source-Elektrode (80) ausbildet, und einen Stoßstrom-Leitungsbereich (301), der im aktiven Bereich angeordnet ist, über einen Bereich größer als eine erste Breite des Wannensbereichs (30) in der Draufsicht ausgebildet ist und einen Bereich zum Blockieren der Verbindung zwischen der Source-Elektrode (80) und der Driftschicht (20) aufweist. Mit dieser Konfiguration wird eine Beschädigung der Gate-Isolierschicht (50) unterdrückt, die von einem Stoßstrom hervorgerufen wird, der durch die Halbleitereinrichtung fließt, so dass ermöglicht wird, dass eine Halbleitereinrichtung und eine Stromrichtereinrichtung erhalten werden, die eine hohe Stoßstrom-Toleranz aufweisen.



**Beschreibung**

## Technisches Gebiet

**[0001]** Die vorliegende Erfindung betrifft insbesondere eine Halbleitervorrichtung aus Siliciumcarbid und eine Stromrichtereinrichtung, die eine solche Halbleitereinrichtung verwendet.

## Stand der Technik

**[0002]** Es gibt eine Halbleitereinrichtung, bei der ein Metalloxid-Halbleiter-Feldeffekttransistor- (MOSFET-) Bereich und ein Schottky-Dioden- (SBD-) Bereich beide in einem aktiven Bereich ausgebildet sind. In einer solchen Halbleitereinrichtung ist beispielsweise - wie im Patentedokument 1 offenbart - eine Struktur offenbart, bei der ein Schottky-Übergangsbereich, der aus einem Übergang zwischen einem Halbleiter vom n-Typ und einer Metallelektrode gebildet ist, durch einen regulären Implantationsbereich vom p-Typ unterteilt ist, so dass das elektrische Feld am Schottky-Übergang verringert wird und der Leckstrom verringert wird.

## Stand-der- Technik-Dokument

## Patentedokument

**[0003]** Patentedokument 1 Veröffentlichung der ungeprüften Japanische Patentanmeldung JP 2020- 161 841 A (**Fig. 6**)

## Zusammenfassung der Erfindung

## Mit der Erfindung zu lösende Probleme

**[0004]** Bei der oben beschriebenen Halbleitereinrichtung gilt Folgendes: Wenn ein großer Strom, genannt Stoßstrom, durch die SBD fließt, so erzeugt die SBD Wärme infolge des großen Widerstands der SBD, was vom Leitungsprinzip der SBD herrührt, und die Gate-Oxidschicht kann beschädigt werden. Folglich ist es schwierig, eine Halbleitereinrichtung und eine Stromrichtereinrichtung mit einer hohen Stoßstrom-Toleranz zu erhalten.

**[0005]** Die vorliegende Erfindung wurde konzipiert, um das oben beschriebene Problem zu lösen, und es ist Aufgabe der vorliegenden Erfindung, eine Halbleitereinrichtung und eine Stromrichtereinrichtung anzugeben, die verhindern, dass eine Gate-Oxidschicht infolge eines Stoßstroms beschädigt wird, der in der Halbleitereinrichtung fließt, und die eine hohe Stoßstrom-Toleranz hat.

## Wege zum Lösen der Probleme

**[0006]** Eine Halbleitereinrichtung gemäß der vorliegenden Erfindung weist Folgendes auf: eine Drift-

schicht von einem ersten Leitfähigkeitstyp; eine Gate-Elektrode, die so angeordnet ist, dass sie einem Wannbereich von einem zweiten Leitfähigkeitstyp und einem Source-Bereich vom ersten Leitfähigkeitstyp via eine Gate-Isolierschicht zugewandt ist; eine Source-Elektrode, die auf einer Zwischen-Isolierschicht angeordnet ist, die so angeordnet ist, dass sie die Gate-Elektrode bedeckt, und die mit dem Wannbereich und dem Source-Bereich verbunden ist; einen ersten Trennungsbereich vom ersten Leitfähigkeitstyp, der in einem aktiven Bereich angeordnet ist, in dem eine Mehrzahl von MOSFETs, die jeweils den Wannbereich, den Source-Bereich und die Gate-Elektrode aufweisen, in der Driftschicht angeordnet sind, wobei der erste Trennungsbereich so angeordnet ist, dass er mit der Driftschicht verbunden ist und eine Schottky-Verbindung mit der Source-Elektrode ausbildet, und einen Stoßstrom-Leitungsbereich, der im aktiven Bereich angeordnet ist, über einen Bereich größer als eine erste Breite des Wannbereichs in der Draufsicht ausgebildet ist und einen Bereich zum Blockieren der Verbindung zwischen der Source-Elektrode und der Driftschicht aufweist.

**[0007]** Ferner weist eine Stromrichtereinrichtung gemäß der vorliegenden Erfindung Folgendes auf: eine Haupt-Umwandlungsschaltung, die die Halbleitereinrichtung gemäß der vorliegenden Erfindung aufweist und Eingangsenergie umwandelt und die umgewandelte Energie ausgibt, und eine Steuerungsschaltung, die ein Steuerungssignal zum Steuern der Haupt-Umwandlungsschaltung ausgibt.

## Wirkungen der Erfindung

**[0008]** Gemäß der vorliegenden Erfindung ist es möglich, zu unterbinden, dass eine Gate-Oxidschicht infolge eines Stoßstroms zerstört wird, der durch eine Halbleitereinrichtung fließt, und ein Halbleitereinrichtung und eine Stromrichtereinrichtung mit einer hohen Stoßstrom-Toleranz zu erhalten.

## Kurze Beschreibung der Zeichnungen

**Fig. 1** ist eine schematische Draufsicht, die eine schematische Konfiguration einer Halbleitereinrichtung gemäß Ausführungsform 1 zeigt.

**Fig. 2** ist eine schematische Draufsicht, die eine schematische Konfiguration der Halbleitereinrichtung gemäß Ausführungsform 1 zeigt.

**Fig. 3** ist eine schematische Querschnittsansicht, die eine schematische Konfiguration der Halbleitereinrichtung gemäß Ausführungsform 1 zeigt.

**Fig. 4** ist eine schematische Querschnittsansicht, die eine schematische Konfiguration der Halbleitereinrichtung gemäß Ausführungsform 1 zeigt.

**Fig. 5** ist eine schematische Draufsicht, die eine schematische Konfiguration der Halbleitereinrichtung gemäß Ausführungsform 1 zeigt.

**Fig. 6** ist eine schematische Querschnittsansicht, die eine schematische Konfiguration der Halbleitereinrichtung gemäß Ausführungsform 1 zeigt.

**Fig. 7** ist eine schematische Querschnittsansicht, die eine schematische Konfiguration der Halbleitereinrichtung gemäß Ausführungsform 1 zeigt.

**Fig. 8** ist eine erläuternde Ansicht eines Verfahrens zum Herstellen der Halbleitereinrichtung gemäß Ausführungsform 1.

**Fig. 9** ist eine erläuternde Ansicht des Verfahrens zum Herstellen der Halbleitereinrichtung gemäß Ausführungsform 1.

**Fig. 10** ist eine erläuternde Ansicht des Verfahrens zum Herstellen der Halbleitereinrichtung gemäß Ausführungsform 1.

**Fig. 11** ist eine erläuternde Ansicht des Verfahrens zum Herstellen der Halbleitereinrichtung gemäß Ausführungsform 1.

**Fig. 12** ist eine erläuternde Ansicht eines Verfahrens zum Herstellen der Halbleitereinrichtung gemäß Ausführungsform 1.

**Fig. 13** ist eine erläuternde Ansicht des Verfahrens zum Herstellen der Halbleitereinrichtung gemäß Ausführungsform 1.

**Fig. 14** ist eine erläuternde Ansicht des Verfahrens zum Herstellen der Halbleitereinrichtung gemäß Ausführungsform 1.

**Fig. 15** ist eine erläuternde Ansicht des Verfahrens zum Herstellen der Halbleitereinrichtung gemäß Ausführungsform 1.

**Fig. 16** ist eine schematische Draufsicht, die eine schematische Konfiguration der Halbleitereinrichtung gemäß Ausführungsform 1 zeigt.

**Fig. 17** ist eine schematische Draufsicht, die eine schematische Konfiguration der Halbleitereinrichtung gemäß Ausführungsform 1 zeigt.

**Fig. 18** ist eine schematische Querschnittsansicht, die eine schematische Konfiguration der Halbleitereinrichtung gemäß Ausführungsform 2 zeigt.

**Fig. 19** ist eine schematische Querschnittsansicht, die eine schematische Konfiguration der Halbleitereinrichtung gemäß Ausführungsform 3 zeigt.

**Fig. 20** ist eine schematische Querschnittsansicht, die eine schematische Konfiguration der

Halbleitereinrichtung gemäß Ausführungsform 4 zeigt.

**Fig. 21** ist eine schematische Draufsicht, die eine schematische Konfiguration einer Halbleitereinrichtung gemäß Ausführungsform 5 zeigt.

**Fig. 22** ist eine schematische Draufsicht, die eine schematische Konfiguration der Halbleitereinrichtung gemäß Ausführungsform 5 zeigt.

**Fig. 23** ist eine schematische Querschnittsansicht, die eine schematische Konfiguration der Halbleitereinrichtung gemäß Ausführungsform 5 zeigt.

**Fig. 24** ist eine schematische Querschnittsansicht, die eine schematische Konfiguration der Halbleitereinrichtung gemäß Ausführungsform 5 zeigt.

**Fig. 25** ist eine erläuternde Ansicht eines Verfahrens zum Herstellen der Halbleitereinrichtung gemäß Ausführungsform 5.

**Fig. 26** ist eine erläuternde Ansicht eines Verfahrens zum Herstellen der Halbleitereinrichtung gemäß Ausführungsform 5.

**Fig. 27** ist eine erläuternde Ansicht eines Verfahrens zum Herstellen der Halbleitereinrichtung gemäß Ausführungsform 5.

**Fig. 28** ist eine erläuternde Ansicht eines Verfahrens zum Herstellen der Halbleitereinrichtung gemäß Ausführungsform 5.

**Fig. 29** ist eine erläuternde Ansicht eines Verfahrens zum Herstellen der Halbleitereinrichtung gemäß Ausführungsform 5.

**Fig. 30** ist eine erläuternde Ansicht eines Verfahrens zum Herstellen der Halbleitereinrichtung gemäß Ausführungsform 5.

**Fig. 31** ist ein schematisches Diagramm, das eine schematische Konfiguration eines Stromrichtersystems zeigt, auf das eine Stromrichtereinrichtung gemäß Ausführungsform 6 angewendet wird.

#### Ausführungsformen zum Ausführen der Erfindung

**[0009]** In der folgenden Beschreibung geben der n-Typ und der p-Typ den Leitfähigkeitstyp eines Halbleiters an, und in der vorliegenden Erfindung wird der erste Leitfähigkeitstyp als der n-Typ beschrieben, und der zweite Leitfähigkeitstyp wird als der p-Typ beschrieben, aber der erste Leitfähigkeitstyp kann auch der p-Typ sein, und der zweite Leitfähigkeitstyp kann auch der n-Typ sein. Ferner gibt „n“-Typ an, dass die Störstellenkonzentration niedriger als die Störstellenkonzentration des n-Typs ist, und „n+“-Typ gibt an, dass die Störstellenkonzentration höher als die Störstellenkonzentration des n-Typs ist.

**[0010]** Ähnlich gibt „p“-Typ an, dass die Störstellenkonzentration niedriger als die Störstellenkonzentration des p-Typs ist, und „p+“-Typ gibt an, dass die Störstellenkonzentration höher als die Störstellenkonzentration des p-Typs ist. Falls nicht anders spezifiziert, können ein pn-Übergang und eine pn-Diode mit der gleichen Bedeutung verwendet werden, und das Anlegen einer Spannung gleich hoch wie oder höher als eine Schwellenwert-Spannung an eine pn-Diode kann ausgedrückt werden als „pn-Diode ist eingeschaltet“, „pn-Übergang ist eingeschaltet“ oder dergleichen. Außerdem kann das Anlegen einer Spannung höher als oder gleich groß wie eine Schwellenwert-Spannung an eine Gate-Elektrode beispielsweise ausgedrückt werden als „Gate ist eingeschaltet“.

**[0011]** Nachstehend werden Ausführungsformen unter Bezugnahme auf die beigefügten Zeichnungen beschrieben. Die Zeichnungen sind schematisch gezeigt, und die Größen und Positionsrelationen eines Bildes, das in jeder der verschiedenen Zeichnungen gezeigt ist, sind nicht notwendigerweise akkurat und können geeignet verändert werden. In der folgenden Beschreibung sind gleiche Komponenten mit den gleichen Bezugszeichen versehen, und deren Namen und Funktionen sind ebenfalls gleich, und folglich kann deren detaillierte Beschreibung weggelassen sein.

#### Ausführungsform 1

**[0012]** Die Halbleitereinrichtung gemäß der vorliegenden Ausführungsform wird nachstehend beschrieben. Zunächst wird eine Struktur einer Halbleitereinrichtung beschrieben.

**[0013]** **Fig. 1** ist eine schematische Draufsicht, die eine schematische Konfiguration einer Halbleitereinrichtung gemäß Ausführungsform 1 zeigt. Hier entspricht **Fig. 1** der Ansicht eines SiC-MOSFETs mit einer eingebauten SBD bei Betrachtung von dessen oberer Oberflächenseite. In **Fig. 1** ist ein Gate-Anschluss 81 auf einem Teil der oberen Oberfläche des SiC-MOSFETs mit der eingebauten SBD ausgebildet, und eine Source-Elektrode 80 ist angrenzend an den Gate-Anschluss 81 ausgebildet. Eine Gate-Leitung 82 ist so ausgebildet, dass sie vom Gate-Anschluss 81 aus verläuft.

**[0014]** **Fig. 2** ist eine schematische Draufsicht, die eine schematische Konfiguration der Halbleitereinrichtung gemäß Ausführungsform 1 zeigt. Hier entspricht **Fig. 2** einer Zeichnung, bei der Elektroden-schichten wie z. B. die Source-Elektrode 80 in **Fig. 1** durchsichtig sind und hauptsächlich Halbleiterschichten gezeigt sind, und sie zeigt ein Beispiel, bei dem drei Stoßstrom-Leitungsbereiche 301 vorhanden sind. Die Halbleitereinrichtung, die in **Fig. 2** gezeigt ist, ist eine Einrichtung, in der Einheitszellen-

bereiche, in denen jeweils der MOSFET-Bereich auf beiden Seiten über einen SBD-Bereich hinweg ausgebildet ist, in einer Streifenform angeordnet sind, und wird als „Streifentyp“ bezeichnet. Nachfolgend wird eine Halbleitereinrichtung vom Streifentyp beschrieben.

**[0015]** In **Fig. 2** ist der Einheitszellenbereich, der einen ersten Trennungsbereich 21 vom n-Typ, im Wesentlichen entsprechend der SBD, und einen ersten Wannbereich 30 vom p-Typ, im Wesentlichen entsprechend dem MOSFET aufweist, wiederholt in einer Richtung in der Draufsicht angeordnet.

**[0016]** Ein Bereich, wo eine Mehrzahl von MOSFETs mit den eingebauten SBDs ausgebildet ist, wird als aktiver Bereich bezeichnet, und zwar zusammen mit dem Stoßstrom-Leitungsbereich 301, der später noch beschrieben wird, und ein Bereich, der einen Ausbildungsbereich des Gate-Anschlusses 81 aufweist, wo ein zweiter Wannbereich 31 vom p-Typ und dergleichen ausgebildet sind, der an der äußeren Peripherie des aktiven Bereichs ausgebildet ist, wird als ein Abschlussbereich bezeichnet.

**[0017]** **Fig. 3** ist eine schematische Querschnittsansicht, die eine schematische Konfiguration der Halbleitereinrichtung gemäß Ausführungsform 1 zeigt. **Fig. 3** zeigt einen Querschnitt in einer Richtung orthogonal zu einer Streifen-Längsrichtung, und zwar von der Source-Elektrode 80 zur Gate-Leitung 82 der äußeren Peripherie der Halbleitereinrichtung in **Fig. 1**.

**[0018]** In **Fig. 3** ist eine Driftschicht 20 aus Siliciumcarbid vom n-Typ auf der Oberfläche eines Halbleitersubstrats 10 aus Siliciumcarbid vom n-Typ mit niedrigem Widerstand ausgebildet. Wie in der Querschnittsansicht in **Fig. 3** gezeigt, ist der zweite Wannbereich 31 aus Siliciumcarbid vom p-Typ in einem Oberflächenschichtbereich der Driftschicht 20 angeordnet, und zwar an einer Position, die den Bereich einschließt, wo die Gate-Leitung 82 angeordnet ist, die in **Fig. 1** beschrieben ist.

**[0019]** **Fig. 4** ist eine schematische Querschnittsansicht, die eine schematische Konfiguration der Halbleitereinrichtung gemäß Ausführungsform 1 zeigt. Hier zeigt **Fig. 4** einen Querschnitt in der Richtung orthogonal zur Streifen-Längsrichtung, inklusive dem Stoßstrom-Leitungsbereich 301 in **Fig. 2**.

**[0020]** In **Fig. 4** ist ein Hilfsbereich 302 aus Siliciumcarbid vom p-Typ und ausgebildet in einem Oberflächenschichtbereich der Driftschicht 20 in dem Stoßstrom-Leitungsbereich 301 ausgebildet. Der Hilfsbereich 302 befindet sich zwischen einer Schottky-Elektrode 71 und der Driftschicht 20 und bilden einen pn-Übergang mit der Driftschicht 20 in einem Leitungspfad von der Source-Elektrode 80 zu

einer Drain-Elektrode 84. Dies verhindert, dass die Schottky-Elektrode 71 mit dem Siliciumcarbid vom n-Typ in dieser Region verbunden wird. Der Begriff „verbunden“ bezeichnet einen Zustand, in dem der pn-Übergang nicht in den Leitungspfad eingefügt ist und ein Schottky-Strom in der vertikalen Richtung oder der horizontalen Richtung im Querschnitt der Halbleitereinrichtung fließen kann.

**[0021]** Im aktiven Bereich, der der untere Bereich bzw. untere Teil in dem Bereich ist, wo die Source-Elektrode 80 angeordnet ist, die in **Fig. 1** beschrieben ist, ist der erste Wannbereich 30, der in einer Streifenform ausgebildet ist und aus Siliciumcarbid vom p-Typ gebildet ist, im Oberflächenschichtbereich der Driftschicht 20 angeordnet. Die ersten Wannbereiche 30 können miteinander verbunden sein, oder eine Mehrzahl von getrennten ersten Wannbereiche 30 kann vorhanden sein.

**[0022]** In dem Oberflächenschichtbereich eines jeden der ersten Wannbereiche 30 ist ein Source-Bereich 40 aus Siliciumcarbid vom n-Typ an einer Position innerhalb bzw. im Inneren ausgehend von der äußeren Peripherie des ersten Wannbereichs 30 um einen vorbestimmten Abstand ausgebildet.

**[0023]** In dem Oberflächenschichtbereich eines jeden der ersten Wannbereiche 30 ist ein Kontaktbereich 35 aus Siliciumcarbid vom p-Typ mit einem niedrigen Widerstand weiter innerhalb des Source-Bereichs 40 ausgebildet, und ein erster Trennungsbereich 21 aus Siliciumcarbid und mit einer Streifenform in der Draufsicht ist weiter innerhalb des Kontaktbereichs 35 ausgebildet, so dass er den ersten Wannbereich 30 durchdringt. Der erste Trennungsbereich 21 ist vom gleichen n-Typ wie die Driftschicht 20, und die Störstellenkonzentration vom n-Typ des ersten Trennungsbereichs 21 kann die gleiche sein wie die Störstellenkonzentration vom n-Typ der Driftschicht 20, oder sie kann höher oder niedriger als die Störstellenkonzentration vom n-Typ der Driftschicht 20 sein.

**[0024]** Auf der Vorderflächenseite des ersten Trennungsbereichs 21 ist die Schottky-Elektrode 71 in einer Streifenform in der Draufsicht ausgebildet, so dass eine Schottky-Verbindung mit dem ersten Trennungsbereich 21 gebildet wird. Hier ist die Schottky-Elektrode 71 vorzugsweise so ausgebildet, dass sie zumindest den entsprechenden ersten Trennungsbereich 21 einschließt, und zwar bei Betrachtung von der oberen Oberfläche aus.

**[0025]** Eine ohmsche Elektrode 70 ist auf der Oberfläche des Source-Bereichs 40 und des Kontaktbereichs 35 ausgebildet, und die Source-Elektrode 80, die mit der ohmschen Elektrode 70, der Schottky-Elektrode 71 und dem Kontaktbereich 35 verbunden

ist, ist darauf ausgebildet. Der erste Wannbereich 30 kann leicht Elektronen und Löcher mit der ohmschen Elektrode 70 via den Niedrigwiderstands-Kontaktbereich 35 austauschen.

**[0026]** Ein Bereich der Driftschicht 20 zwischen den benachbarten ersten Wannbereichen 30 ist ein zweiter Trennungsbereich 22 vom n-Typ. Die Störstellenkonzentration vom n-Typ des zweiten Trennungsbereichs 22 kann die gleiche sein wie die Störstellenkonzentration vom n-Typ der Driftschicht 20, oder sie kann höher oder niedriger als die Störstellenkonzentration vom n-Typ der Driftschicht 20 sein. Eine Gate-Isolierschicht 50 aus Siliciumoxid ist auf den Oberflächen der benachbarten ersten Wannbereiche 30, dem zweiten Trennungsbereich 22 dazwischen und dem Source-Bereich 40 in jedem der ersten Wannbereiche 30 ausgebildet, und eine Gate-Elektrode 60 aus polykristallinem Silicium ist auf der Gate-Isolierschicht 50 zumindest oberhalb der ersten Wannbereiche 30 ausgebildet. Der Oberflächenschichtbereich des ersten Wannbereichs 30, der der Gate-Elektrode 60 via die Gate-Isolierschicht 50 zugewandt ist, wird als Kanalbereich bezeichnet.

**[0027]** Der zweite Wannbereich 31 ist außerhalb des ersten Wannbereichs 30 der äußersten Peripherie der Halbleitereinrichtung ausgebildet, und ein dritter Trennungsbereich 23 ist zwischen dem ersten Wannbereich 30 und dem zweiten Wannbereich 31 ausgebildet. Der dritte Trennungsbereich 23 ist vom gleichen n-Typ wie die Driftschicht 20, und die Störstellenkonzentration vom n-Typ des dritten Trennungsbereichs 23 kann die gleiche sein wie die Störstellenkonzentration vom n-Typ der Driftschicht 20, oder sie kann höher oder niedriger als die Störstellenkonzentration vom n-Typ der Driftschicht 20 sein. Ferner ist die Gate-Isolierschicht 50 auch auf dem zweiten Wannbereich 31 ausgebildet, und eine Gate-Elektrode 60, die elektrisch mit der Gate-Elektrode 60 verbunden ist, die auf dem ersten Wannbereich 30 ausgebildet ist, ist auf der Gate-Isolierschicht 50 ausgebildet.

**[0028]** Eine leitfähige Siliciumcarbidschicht 45 aus Siliciumcarbid, das vom n-Typ ist und einen niedrigeren Widerstand und eine höhere Störstellenkonzentration als die Driftschicht 20 hat, ist in einem Bereich einer gewissen Proportion des oberen Schichtbereichs des zweiten Wannbereichs 31 ausgebildet. Die leitfähige Siliciumcarbidschicht 45 hat einen Flächenwiderstand niedriger als jenen des zweiten Wannbereichs 31, und sie bildet einen pn-Übergang mit dem zweiten Wannbereich 31 vom p-Typ. Außerdem ist die leitfähige Siliciumcarbidschicht 45 im zweiten Wannbereich 31 über eine Breite ausgebildet, die die Hälfte oder mehr der Breite des zweiten Wannbereichs 31 in der Lateralrichtung des Querschnitts beträgt. Der

Bereich, wo die leitfähige Siliciumcarbidschicht 45 mit einer Breite der Hälfte oder mehr der Breite des zweiten Wannensbereichs 31 in der Lateralrichtung des Querschnitts ausgebildet ist, braucht nicht die gesamten Querschnitte einzunehmen, und er kann auch nur ein Teil der Querschnitte sein.

**[0029]** Eine Zwischen-Isolierschicht 55 aus Siliciumoxid ist zwischen der Gate-Elektrode 60 und der Source-Elektrode 80 ausgebildet. Ferner sind die Gate-Elektrode 60 oberhalb des zweiten Wannensbereichs 31 und die Gate-Leitung 82 miteinander über ein Gate-Kontaktloch 95 verbunden, das in der Zwischen-Isolierschicht 55 ausgebildet ist. Ferner ist ein JTE-Bereich 38 aus Siliciumcarbid vom p-Typ (JTE = junction termination extension = Übergangsabschluss-Erweiterung) auf der äußeren Umfangsseite des zweiten Wannensbereichs 31 ausgebildet, d. h. auf der Seite gegenüber dem ersten Wannensbereich 30. Die Störstellenkonzentration des JTE-Bereichs 38 ist niedriger als die Störstellenkonzentration des zweiten Wannensbereichs 31. Ein Feldbegrenzungsring (FLR) kann anstelle des JTE-Bereichs 38 vorhanden sein. Alternativ kann eine Kombination aus JTE-Bereich 38 und FLR verwendet werden.

**[0030]** Eine Feld-Isolierschicht 51 mit einer größeren Schichtdicke als jene der Gate-Isolierschicht 50, oder die Gate-Isolierschicht 50, ist auf dem zweiten Wannensbereich 31 und der leitfähigen Siliciumcarbidschicht 45 ausgebildet. Eine Öffnung, d. h. ein Abschlussbereich-Kontaktloch 91, ist in einem Teil der Gate-Isolierschicht 50 oder der Feld-Isolierschicht 51 auf der Oberfläche der leitfähigen Siliciumcarbidschicht 45 ausgebildet, und die leitfähige Siliciumcarbidschicht 45 ist ohmsch mit der Source-Elektrode 80 verbunden, die darauf ausgebildet ist, und zwar via einen ohmschen Abschlussbereich-Elektrode 72 durch die Öffnung hindurch.

**[0031]** Das Abschlussbereich-Kontaktloch 91 durchdringt die Feld-Isolierschicht 51 und die Zwischen-Isolierschicht 55 und erlaubt eine ohmsche Verbindung zwischen der leitfähigen Siliciumcarbidschicht 45 und der Source-Elektrode 80. Die leitfähige Siliciumcarbidschicht 45 und der zweite Wannensbereich 31 sind nicht ohmsch verbunden. Außerdem hat die leitfähige Siliciumcarbidschicht 45 eine Breite größer als der Durchmesser des Abschlussbereich-Kontaktlochs 91. Hier ist der zweite Wannensbereich 31 nicht direkt ohmsch mit der Source-Elektrode 80 verbunden.

**[0032]** Im aktiven Bereich sind die ohmsche Elektrode 70, die Schottky-Elektrode 71 und der Kontaktbereich 35 mit der Source-Elektrode 80 via ein aktives Bereich-Kontaktloch 90 verbunden, das ausgebildet wird, indem es die Zwischen-Isolierschicht 55 und die Gate-Isolierschicht 50 durchdringt. Das aktive Bereich-Kontaktloch 90 weist ein

erstes aktives Bereich-Kontaktloch 90A auf, das außerhalb des Stoßstrom-Leitungsbereichs 301 und an einem Endbereich des Stoßstrom-Leitungsbereichs 301 ausgebildet ist, sowie ein zweites aktives Bereich-Kontaktloch 90B, das so ausgebildet ist, dass es dem Hilfsbereich 302 des Stoßstrom-Leitungsbereichs 301 zugewandt ist. Die Drain-Elektrode 84 ist auf Seiten der hinteren Fläche des Halbleitersubstrats 10 ausgebildet.

**[0033]** Wenn die Ebenenausrichtung der ersten Hauptfläche des Halbleitersubstrats 10 die (0001)-Ebene mit einem Schrägwinkel in <11-20>-Richtung ist, kann der streifenförmige erste Wannensbereich 30 parallel zur <11-20>-Richtung ausgebildet sein, oder er kann parallel zu einer Richtung orthogonal zur Schrägrichtung ausgebildet sein.

**[0034]** Der Stoßstrom-Leitungsbereich 301, der ein Merkmal der vorliegenden Erfindung ist, ist im aktiven Bereich angeordnet, er ist über einen Bereich größer als die erste Breite des ersten Wannensbereichs 30 in der Draufsicht ausgebildet, und er hat einen Bereich, der die Verbindung zwischen Source-Elektrode 80 und Driftschicht 20 blockiert. Das heißt, die Länge des Stoßstrom-Leitungsbereichs 301 sowohl in der Längsrichtung, als auch in der Lateralrichtung ist größer als die erste Breite, die die Breite auf der kürzeren Seite unter den Breiten des ersten Wannensbereichs 30 ist. Außerdem hat der Stoßstrom-Leitungsbereich 301 eine ausreichend kleine Fläche bezogen auf den gesamten aktiven Bereich und ist mit der Source-Elektrode 80 in der Draufsicht bedeckt. Von diesen Punkten können der zweite Wannensbereich 31, der eine große Fläche hat und unterhalb des Gate-Anschlusses 81 in der Umgebung des aktiven Bereichs ausgebildet ist und auch in einem Bereich ausgebildet ist, der nicht von der Source-Elektrode 80 bedeckt ist, und der Stoßstrom-Leitungsbereich 301 klar unterschieden werden.

**[0035]** Der Stoßstrom-Leitungsbereich 301 kann als ein Bereich definiert werden, in dem der erste Trennungsbereich 21 in Kontakt mit der Schottky-Elektrode 71 nicht ausgebildet ist, und der zwischen die ersten Trennungsbereiche 21 gefügt ist. Hier bezeichnet der Begriff „zwischengefügt“ den Fall, in dem der erste Trennungsbereich 21 in der Draufsicht an die gesamte Peripherie des Stoßstrom-Leitungsbereichs 301 grenzt, und den Fall, in dem eine Mehrzahl von ersten Trennungsbereichen 21 periodisch an den Endbereichen in der Streifenrichtung angeordnet sind, d. h. der Stoßstrom-Leitungsbereich 301 hat Bereiche, die an die ersten Trennungsbereiche 21 angrenzen, und Bereiche, die daran nicht angrenzen, wie in **Fig. 2** gezeigt.

**[0036]** Der Trennungsabstand zwischen den zwei ersten Trennungsbereichen 21, die jeweils angren-

zend auf der einen Endseite und der anderen Endseite des Stoßstrom-Leitungsbereichs 301 angeordnet sind, ist größer als der Trennungsabstand zwischen den zwei ersten Trennungsbereichen 21, die einander benachbart sind, und zwar im aktiven Bereich außerhalb des Stoßstrom-Leitungsbereichs 301. Es kann hier gesagt werden, dass der Trennungsabstand zwischen den zwei ersten Trennungsbereichen 21, die aneinander angrenzend auf der einen Endseite und der anderen Endseite des Stoßstrom-Leitungsbereichs 301 angeordnet sind, der Breite des Stoßstrom-Leitungsbereichs 301 in der Lateralrichtung in **Fig. 2** und **Fig. 4** entspricht oder im Wesentlichen entspricht.

**[0037]** Wenn ein Stoßstrom-Leitungsbereich 301 im aktiven Bereich ausgebildet ist, ist die Position, wo der Stoßstrom-Leitungsbereich 301 angeordnet ist, nicht beschränkt, aber der Stoßstrom-Leitungsbereich 301 kann im zentralen Bereich des aktiven Bereichs angeordnet sein, so dass der Abstand vom Abschlussbereich zum Stoßstrom-Leitungsbereich 301 ungefähr ein Viertel der Länge der Halbleitereinrichtung in der Längsrichtung oder der Lateralrichtung in der Draufsicht beträgt. Mit dieser Konfiguration gilt Folgendes: Wenn ein Stoßstrom durch die Halbleitereinrichtung fließt, kann die Wärme, die vom Stoßstrom erzeugt wird, breit über die gesamte Halbleitereinrichtung gestreut bzw. verteilt werden.

**[0038]** Außerdem gilt Folgendes: Wenn zwei oder mehr Stoßstrom-Leitungsbereiche 301 im aktiven Bereich ausgebildet sind, sind die Positionen, wo die Stoßstrom-Leitungsbereiche 301 angeordnet sind, nicht beschränkt, aber es ist bevorzugt, dass die Stoßstrom-Leitungsbereiche 301 gleichmäßig über die gesamte Halbleitereinrichtung in der Draufsicht hinweg angeordnet sind, d. h. die Stoßstrom-Leitungsbereiche 301 so ausgebildet sind, dass sie periodisch oder mit gleichen Intervallen in zumindest einer Richtung der Halbleitereinrichtung in der Draufsicht angeordnet sind. Auf diese Weise gilt Folgendes: Wenn ein Stoßstrom durch die Halbleitereinrichtung fließt, fließt der Stoßstrom auf einfache Weise gleichmäßig in der Ebene der Halbleitereinrichtung, und eine Beschädigung oder Zerstörung der Struktur der Gate-Isolierschicht 50 und dergleichen wird unterdrückt.

**[0039]** Der Hilfsbereich 302 kann im Stoßstrom-Leitungsbereich 301 ausgebildet sein, und ein lochfüllender Hilfsbereich 303 kann ausgebildet sein, der später noch beschrieben wird. **Fig. 4** zeigt ein Beispiel, in dem zwei Hilfsbereiche 302 ausgebildet sind. Der Hilfsbereich 302 ist ein Bereich, der den zweiten Leitfähigkeitstyp hat und die Verbindung zwischen Source-Elektrode 80 und Driftschicht 20 blockiert, und er hat die zweite Breite, die größer als die erste Breite des ersten Wannensbereichs 30 ist.

**[0040]** In der vorliegenden Ausführungsform ist der Hilfsbereich 302 ein Bereich, in dem der erste Trennungsbereich 21 vom n-Typ, der durch eine Schicht vom p-Typ ersetzt ist, und zwei erste Wannensbereiche 30 kombiniert sind. Der Hilfsbereich 302 ist so ausgebildet, dass er das zweite aktive Bereich-Kontaktloch 90B bedeckt, das periodisch ausgebildet ist, d. h. so dass er größer als der Durchmesser des zweiten aktiven Bereich-Kontaktlochs 90B ist. Bei einem solchen Layout ist die Breite des Hilfsbereichs 302 unvermeidlich größer als die Breite der ersten Wannensbereiche 30. Zwei Vorteile dieses Layouts werden unten beschrieben.

**[0041]** Zunächst können im Stoßstrom-Leitungsbereich 301 die Gate-Elektroden 60 und die Kontaktlöcher 90 des aktiven Bereichs mit dem gleichen Abstandsmaß wie im umgebenden Bereich ausgebildet werden. Auf diese Weise können in der Halbleitereinrichtung die Gate-Elektroden 60 und die Kontaktlöcher 90 des aktiven Bereichs in gleichen Intervallen angeordnet werden, und die Einheitlichkeit in der Verarbeitung kann verbessert werden. Ferner ist es am Endbereich des Stoßstrom-Leitungsbereichs 301 in der Streifenrichtung nicht notwendig, die Gate-Elektroden 60 und die Kontaktlöcher 90 des aktiven Bereichs zu unterbrechen oder zu verzweigen, und die Einheitlichkeit in der Verarbeitung kann weiter verbessert werden.

**[0042]** Als Nächstes ist die Gate-Elektrode 60 so konfiguriert, dass sie durch den Stoßstrom-Leitungsbereich 301 verläuft, d. h. die Gate-Elektrode 60 ist in der Draufsicht kontinuierlich bzw. durchgehend innerhalb und außerhalb des Stoßstrom-Leitungsbereichs 301 angeordnet. Auf diese Weise gilt Folgendes: Wenn sich das Gatepotential in der Gate-Elektrode 60 ausbreitet, kann verhindert werden, die Ausbreitung des Gatepotentials unterbrochen wird, und zwar sogar im Stoßstrom-Leitungsbereich 301, und insbesondere bei der Halbleitereinrichtung vom Streifentyp kann der Bereich, wo der MOSFET wirkt, d. h. wirksam genutzt werden kann, erhöht bzw. vergrößert werden.

**[0043]** Wenn die Gate-Elektrode 60 so konfiguriert ist, dass sie durch den Stoßstrom-Leitungsbereich 301 verläuft, ist außerdem die Verzögerung bei der Ausbreitung des Gatepotentials kleiner als dann, wenn die Gate-Elektrode 60 so ausgebildet ist, dass sie den Stoßstrom-Leitungsbereich 301 umgeht, und daher kann ein Hochgeschwindigkeits-Schalten erzielt werden, und es kann unterbunden werden, dass sich der Schaltstrom lokal in der Halbleitereinrichtung konzentriert. Es sei angemerkt, dass die Gate-Elektrode 60 in der Draufsicht auch nicht im Stoßstrom-Leitungsbereich 301 angeordnet sein kann.

**[0044]** Im ersten aktiven Bereich-Kontaktloch 90A, das die Zwischen-Isolierschicht 55 durchdringt, ist die Source-Elektrode 80 mit dem ersten Wannenbereich 30, dem Source-Bereich 40, dem ersten Trennungsbereich 21 und der Schottky-Elektrode 71 via das erste aktive Bereich-Kontaktloch 90A verbunden. Im zweiten aktiven Bereich-Kontaktloch 90B, das die Zwischen-Isolierschicht 55 durchdringt, ist die Source-Elektrode 80 mit dem Hilfsbereich 302 und der Schottky-Elektrode 71 via das zweite aktive Bereich-Kontaktloch 90B verbunden, und sie ist nicht mit der Driftschicht 20 verbunden.

**[0045]** Das heißt, der Hilfsbereich 302 trennt die Source-Elektrode 80 und die Driftschicht 20 voneinander, und zwar im zweiten aktiven Bereich-Kontaktloch 90B, das die Zwischen-Isolierschicht 55 durchdringt. In dem Bereich zwischen der Schottky-Elektrode 71 und der Driftschicht 20 ist hier eine pn-Diode ausgebildet, wobei ein Übergang zwischen den Hilfsbereich 302 und die Driftschicht 20 gefügt ist, und die Schottky-Elektrode 71 und die Driftschicht 20 sind voneinander an dem Bereich getrennt und haben nicht den Schottky-Übergang.

**[0046]** Als ein weiteres Merkmal der vorliegenden Ausführungsform weist der Stoßstrom-Leitungsbereich 301 den zweiten Trennungsbereich 22 vom ersten Leitfähigkeitstyp auf, der an den Hilfsbereich 302 oder den ersten Wannenbereich 30 angrenzt, mit der Driftschicht 20 verbunden ist, der Gate-Elektrode 60 via die Gate-Isolierschicht 50 zugewandt ist und an den Kanalbereich angrenzt. In **Fig. 4** weist der Stoßstrom-Leitungsbereich 301 die zweiten Trennungsbereiche 22 auf, die zwischen zwei angrenzende Hilfsbereiche 302 und zwischen den Hilfsbereich 302 und den ersten Wannenbereich 30 gefügt sind. Hier ist der Source-Bereich 40 in der Oberflächenschicht des Hilfsbereichs 302 angeordnet, und die Gate-Isolierschicht 50 und die Gate-Elektrode 60 sind auf einem Bereich ausgebildet, der vom zweiten Trennungsbereich 22 zum Source-Bereich 40 reicht. Das heißt, eine Kanalstruktur ist im Hilfsbereich 302 ausgebildet, und zwar auf die gleiche Weise wie die Kanalstruktur, die im aktiven Bereich ausgebildet ist, der vom Stoßstrom-Leitungsbereich 301 verschieden ist.

**[0047]** Der Trennungsabstand zwischen dem Source-Bereich 40 und dem zweiten Trennungsbereich 22 in der Kanalstruktur wird als Kanallänge bezeichnet. Die Kanallänge im Hilfsbereich 302 ist vorzugsweise so vorgegeben, dass sie gleich groß wie die Kanallänge im aktiven Bereich ist, der vom Stoßstrom-Leitungsbereich 301 verschieden ist. Wenn die Kanallänge im Hilfsbereich 302 extrem verkürzt ist, beginnt ein Strom im Kanal zu fließen, und zwar sogar bei einer niedrigen Gate-Spannung infolge eines Kurzkanaleffekts, die Schwellenspannung der gesamten Halbleitereinrichtung wird verrin-

gert, und es ist wahrscheinlich, dass die Halbleitereinrichtung eine Fehlfunktion zeigt. Wenn im Gegensatz dazu die Kanallänge im Hilfsbereich 302 extrem lang ist, wird der Strom, der durch den Kanal fließt, verringert, und es ist schwierig, die später noch beschriebene Wirkung zu erzielen.

**[0048]** Aus dem gleichen Grund ist die Störstellenkonzentration in dem Kanalteil des Hilfsbereichs 302 vorzugsweise gleich groß wie die Störstellenkonzentration in dem Kanalteil des aktiven Bereichs, der vom Stoßstrom-Leitungsbereich 301 verschieden ist. Außerdem ist die Dicke der Gate-Isolierschicht 50 in der Kanalstruktur des Hilfsbereichs 302 vorzugsweise gleich groß wie die Dicke der Gate-Isolierschicht 50 im aktiven Bereich, der vom Stoßstrom-Leitungsbereich 301 verschieden ist. Dadurch können eine Verringerung der Gate-Durchschlagfestigkeit und eine Verringerung des Kanalstroms unterdrückt werden.

**[0049]** Das Obige ist die Beschreibung der Halbleitereinrichtung vom Streifentyp.

**[0050]** **Fig. 5** ist eine schematische Draufsicht, die eine schematische Konfiguration einer Halbleitereinrichtung gemäß Ausführungsform 1 zeigt. Die Halbleitereinrichtung in **Fig. 5** hat eine Konfiguration, die von jener des SiC-MOSFET mit der eingebauten SBD im Streifentyp verschieden ist, die in **Fig. 2** gezeigt ist. Die Halbleitereinrichtung ist eine Einrichtung, bei der ein Einheitszellenbereich, in dem der MOSFET-Bereich, der den SBD-Bereich umgibt, wiederholt in einer Matrix in der Draufsicht ausgebildet ist, und wird als „Gittertyp“ bezeichnet. Eine Halbleitereinrichtung vom Gittertyp wird unten beschrieben.

**[0051]** In **Fig. 5** sind der Einheitszellenbereich inklusive dem ersten Trennungsbereich 21 vom n-Typ, im Wesentlichen entsprechend der SBD, und der erste Wannenbereich 30 vom p-Typ, im Wesentlichen entsprechend dem MOSFET, wiederholt in vertikaler und horizontaler Richtung in der Draufsicht angeordnet. Ein Bereich, der den Bereich, wo der MOSFET mit der eingebauten SBD ausgebildet ist, und den Stoßstrom-Leitungsbereich 301 kombiniert, wird als der aktive Bereich bezeichnet, und ein Bereich, der den Ausbildungsbereich des Gate-Anschlusses 81 enthält, wo der zweite Wannenbereich 31 vom p-Typ und dergleichen ausgebildet sind, der an der äußeren Peripherie des aktiven Bereichs ausgebildet ist, wird als der Abschlussbereich bezeichnet.

**[0052]** **Fig. 6** ist eine schematische Querschnittsansicht, die eine schematische Konfiguration der Halbleitereinrichtung gemäß Ausführungsform 1 zeigt. **Fig. 6** zeigt einen gewissen Querschnitt von der Source-Elektrode 80 zu der Gate-Leitung 82, die an

der äußeren Peripherie der Halbleitereinrichtung in **Fig. 1** angeordnet ist.

**[0053]** In **Fig. 6** ist die Driftschicht 20 aus Siliciumcarbid vom n-Typ auf der Oberfläche des Halbleitersubstrats 10 gebildet, die aus Siliciumcarbid vom n-Typ mit einem niedrigen Widerstand gebildet ist. Wie in der Querschnittsansicht in **Fig. 6** gezeigt, ist der zweite Wannbereich 31 aus Siliciumcarbid vom p-Typ in einem Oberflächenschichtbereich der Driftschicht 20 angeordnet, und zwar an einer Position entsprechend dem Bereich, wo die Gate-Leitung 82 angeordnet ist, die in **Fig. 1** beschrieben ist.

**[0054]** Im aktiven Bereich, der ein unterer Bereich des Bereichs ist, wo die Source-Elektrode 80 angeordnet ist, die in **Fig. 1** beschrieben ist, sind eine Mehrzahl der ersten Wannbereiche 30 aus Siliciumcarbid vom p-Typ im Oberflächenschichtbereich der Driftschicht 20 angeordnet.

**[0055]** In dem Oberflächenschichtbereich eines jeden der ersten Wannbereiche 30 ist der Source-Bereich 40 aus Siliciumcarbid vom n-Typ an einer Position innerhalb bzw. im Inneren ausgehend von der äußeren Peripherie des ersten Wannbereichs 30 um einen vorbestimmten Abstand ausgebildet.

**[0056]** Im Oberflächenschichtbereich jedes ersten Wannbereichs 30 ist die Kontaktbereich 35 aus Siliciumcarbid vom p-Typ mit dem niedrigen Widerstand weiter innerhalb des Source-Bereichs 40 ausgebildet, und der erste Trennungsbereich 21 aus Siliciumcarbid ist weiter innerhalb des Kontaktbereichs 35 ausgebildet, so dass der erste Wannbereich 30 durchdrungen wird. Der erste Trennungsbereich 21 ist vom gleichen n-Typ wie die Driftschicht 20, und die Störstellenkonzentration vom n-Typ des ersten Trennungsbereichs 21 kann die gleiche sein wie die Störstellenkonzentration vom n-Typ der Driftschicht 20, oder sie kann höher oder niedriger als die Störstellenkonzentration vom n-Typ der Driftschicht 20 sein.

**[0057]** Auf der Vorderflächenseite des ersten Trennungsbereichs 21 ist die Schottky-Elektrode 71 ausgebildet, die eine Schottky-Verbindung mit dem ersten Trennungsbereich 21 bildet. Hier ist die Schottky-Elektrode 71 vorzugsweise so ausgebildet, dass sie zumindest den entsprechenden ersten Trennungsbereich 21 einschließt, und zwar bei Betrachtung von der oberen Oberfläche aus.

**[0058]** Außerdem ist eine ohmsche Elektrode 70 auf der Oberfläche des Source-Bereichs 40 ausgebildet, und die Source-Elektrode 80, die mit der ohmschen Elektrode 70, der Schottky-Elektrode 71 und dem Kontaktbereich 35 verbunden ist, ist darauf ausgebildet. Der erste Wannbereich 30 kann leicht Elektro-

den und Löcher mit der ohmschen Elektrode 70 via den Niedrigwiderstands-Kontaktbereich 35 austauschen.

**[0059]** Der Bereich der Driftschicht 20 zwischen den benachbarten ersten Wannbereichen 30 ist der zweite Trennungsbereich 22 vom n-Typ. Die Störstellenkonzentration vom n-Typ des zweiten Trennungsbereichs 22 kann die gleiche sein wie die Störstellenkonzentration vom n-Typ der Driftschicht 20, oder sie kann höher oder niedriger als die Störstellenkonzentration vom n-Typ der Driftschicht 20 sein. Die Gate-Isolierschicht 50 aus Siliciumoxid ist auf den Oberflächen der benachbarten ersten Wannbereiche 30, dem zweiten Trennungsbereich 22 dazwischen und dem Source-Bereich 40 in jedem der ersten Wannbereiche 30 ausgebildet, und die Gate-Elektrode 60 aus polykristallinem Silicium ist auf der Gate-Isolierschicht 50 zumindest oberhalb des ersten Wannbereichs 30 ausgebildet. Der Oberflächenschichtbereich des ersten Wannbereichs 30 der der Gate-Elektrode 60 via die Gate-Isolierschicht 50 zugewandt ist, wird als Kanalbereich bezeichnet.

**[0060]** Der zweite Wannbereich 31 ist außerhalb des ersten Wannbereichs 30 der äußersten Peripherie der Halbleitereinrichtung ausgebildet, und der dritte Trennungsbereich 23 ist zwischen dem ersten Wannbereich 30 und dem zweiten Wannbereich 31 ausgebildet. Der dritte Trennungsbereich 23 ist vom gleichen n-Typ wie die Driftschicht 20, und die Störstellenkonzentration vom n-Typ des dritten Trennungsbereichs 23 kann die gleiche sein wie die Störstellenkonzentration vom n-Typ der Driftschicht 20, oder sie kann höher oder niedriger als die Störstellenkonzentration vom n-Typ der Driftschicht 20 sein. Ferner ist die Gate-Isolierschicht 50 auch auf dem zweiten Wannbereich 31 ausgebildet, und eine Gate-Elektrode 60, die elektrisch mit der Gate-Elektrode 60 verbunden ist, ist auf dem ersten Wannbereich 30 ausgebildet ist, ist auf der Gate-Isolierschicht 50 ausgebildet.

**[0061]** Die leitfähige Siliciumcarbidschicht 45 aus Siliciumcarbid, das vom n-Typ ist und einen niedrigeren Widerstand und eine höhere Störstellenkonzentration als die Driftschicht 20 hat, ist in einem Bereich einer gewissen Proportion des oberen Schichtbereichs des zweiten Wannbereichs 31 ausgebildet. Die leitfähige Siliciumcarbidschicht 45 hat einen Flächenwiderstand niedriger als jenen des zweiten Wannbereichs 31, und sie bildet einen pn-Übergang mit dem zweiten Wannbereich 31 vom p-Typ. Außerdem ist die leitfähige Siliciumcarbidschicht 45 im zweiten Wannbereich 31 über eine Breite ausgebildet, die die Hälfte oder mehr der Breite in der Lateralrichtung des Querschnitts beträgt. Der Bereich, wo die leitfähige Siliciumcarbidschicht 45 mit einer Breite der Hälfte oder mehr der Breite des zweiten Wannbereichs

31 in der Lateralrichtung des Querschnitts ausgebildet ist, braucht nicht die gesamten Querschnitte einzunehmen, und er kann auch nur ein Teil der Querschnitte sein.

**[0062]** Die Zwischen-Isolierschicht 55 aus Siliciumoxid ist zwischen der Gate-Elektrode 60 und der Source-Elektrode 80 ausgebildet. Ferner sind die Gate-Elektrode 60 oberhalb des zweiten Wannensbereichs 31 und die Gate-Leitung 82 miteinander über das Gate-Kontaktloch 95 verbunden, das in der Zwischen-Isolierschicht 55 ausgebildet ist. Ferner ist der JTE-Bereich 38 aus Siliciumcarbid vom p-Typ auf der äußeren Umfangsseite des zweiten Wannensbereichs 31 ausgebildet, d. h. auf der Seite gegenüber dem ersten Wannensbereich 30. Die Störstellenkonzentration des JTE-Bereichs 38 ist niedriger als die Störstellenkonzentration des zweiten Wannensbereichs 31. Der Feldbegrenzungsring (FLR) kann anstelle des JTE-Bereichs 38 vorhanden sein. Alternativ kann eine Kombination aus JTE-Bereich 38 und FLR verwendet werden.

**[0063]** Die Feld-Isolierschicht 51 mit einer größeren Schichtdicke als jene der Gate-Isolierschicht 50, oder die Gate-Isolierschicht 50 ist auf dem zweiten Wannensbereich 31 und der leitfähigen Siliciumcarbidschicht 45 ausgebildet. Eine Öffnung, d. h. das Abschlussbereich-Kontaktloch 91, ist in einem Teil der Gate-Isolierschicht 50 oder der Feld-Isolierschicht 51 auf der Oberfläche der leitfähigen Siliciumcarbidschicht 45 ausgebildet, und die leitfähige Siliciumcarbidschicht 45 ist ohmsch mit der Source-Elektrode 80 verbunden, die darauf ausgebildet ist, und zwar via den ohmschen Abschlussbereich-Elektrode 72 durch die Öffnung hindurch.

**[0064]** Das Abschlussbereich-Kontaktloch 91 durchdringt die Feld-Isolierschicht 51 und die Zwischen-Isolierschicht 55 und erlaubt eine ohmsche Verbindung zwischen der leitfähigen Siliciumcarbidschicht 45 und der Source-Elektrode 80. Die leitfähige Siliciumcarbidschicht 45 und der zweite Wannensbereich 31 sind nicht ohmsch verbunden. Außerdem hat die leitfähige Siliciumcarbidschicht 45 eine Breite größer als der Durchmesser des Abschlussbereich-Kontaktlochs 91. Hier ist der zweite Wannensbereich 31 nicht direkt ohmsch mit der Source-Elektrode 80 verbunden.

**[0065]** Im aktiven Bereich sind die ohmsche Elektrode 70, die Schottky-Elektrode 71 und der Kontaktbereich 35 mit der Source-Elektrode 80 via das aktive Bereich-Kontaktloch 90 verbunden, das ausgebildet wird, indem es die Zwischen-Isolierschicht 55 und die Gate-Isolierschicht 50 durchdringt. Die Drain-Elektrode 84 ist auf Seiten der hinteren Fläche des Halbleitersubstrats 10 ausgebildet.

**[0066]** Fig. 7 ist eine schematische Querschnittsansicht, die eine schematische Konfiguration der Halbleitereinrichtung gemäß Ausführungsform 1 zeigt. Fig. 7 zeigt den Stoßstrom-Leitungsbereich 301, den Hilfsbereich 302, das aktive Bereich-Kontaktloch 90, das im Stoßstrom-Leitungsbereich 301 ausgebildet ist, und dergleichen. Die Konfigurationen des Stoßstrom-Leitungsbereichs 301 und des Hilfsbereichs 302 in Fig. 7 sind die gleichen wie jene der Halbleitereinrichtung vom Streifentyp, die in Fig. 4 gezeigt ist, und deren Beschreibung wird weggelassen.

**[0067]** Oben wurde die Halbleitereinrichtung vom Gittertyp beschrieben.

**[0068]** Hier werden die Punkte beschrieben, die die Halbleitereinrichtungen vom Streifentyp und vom Gittertyp gemeinsam haben. Eine SBD-Struktur mit hoher Flächendichte, beispielsweise eine gefaltete Struktur oder dergleichen, kann in einem Bereich des aktiven Bereichs ausgebildet sein, der dem Abschlussbereich am nächsten ist. Außerdem kann ein Bereich, in dem eine große Anzahl von SBDs wie z. B. eine Abschlussbereich-SBD-Struktur mit hoher Flächendichte, beispielsweise, JBS, ausgebildet sind, in einem Bereich ausgebildet sein, der dem aktiven Bereich des Abschlussbereichs am nächsten ist. Eine Sensorzelle zum Detektieren eines Stroms kann im aktiven Bereich angeordnet sein. Der Einschaltwiderstand kann verringert werden, indem die Konzentration der Störstellen vom n-Typ im zweiten Trennungsbereich 22 höher als die Konzentration der Störstellen vom n-Typ in der Driftschicht 20 gemacht wird.

**[0069]** Als Nächstes wird ein Verfahren zum Herstellen des SiC-MOSFET mit der eingebauten SBD, der eine Halbleitereinrichtung der vorliegenden Ausführungsform ist, unter Bezugnahme auf die erläuterten Diagramme der Fig. 8 bis Fig. 15 beschrieben.

**[0070]** Zunächst wird auf dem Halbleitersubstrat 10 aus Siliciumcarbid vom n-Typ mit niedrigem Widerstand, das einen 4H-Polytyp und eine erste Hauptfläche mit (0001)-Ebenenausrichtung mit einem Schrägwinkel hat, die Driftschicht 20 aus Siliciumcarbid vom n-Typ mit einer Störstellenkonzentration von  $1 \times 10^{15}$  bis  $1 \times 10^{17} \text{ cm}^{-3}$  und einer Dicke von 5 bis 50  $\mu\text{m}$  epitaxial durch chemisches Abscheiden aus der Gasphase (CVD) aufgewachsen.

**[0071]** Anschließend wird eine Implantationsmaske mit einem Photoresist oder dergleichen in einem vorbestimmten Bereich der Oberfläche der Driftschicht 20 ausgebildet, und Störstellen vom p-Typ, Al (Aluminium), werden ionenimplantiert. Zu dieser Zeit ist die Tiefe der Ionenimplantation von Al auf ungefähr 0,5  $\mu\text{m}$  bis 3  $\mu\text{m}$  vorgegeben, so dass sie die Dicke der Driftschicht 20 nicht überschreitet. Die Störstellen-

konzentration des ionenimplantierten Al ist in einem Bereich von  $1 \times 10^{17}$  bis  $1 \times 10^{19} \text{ cm}^{-3}$ , und sie ist höher als die Störstellenkonzentration der Driftschicht 20. Danach wird die Implantationsmaske entfernt. Der Bereich, wo Al in diesem Schritt ionenimplantiert wird, ist der erste Wannbereich 30 im aktiven Bereich und ist der zweite Wannbereich 31 im Abschlussbereich.

**[0072]** Außerdem wird eine Implantationsmaske mit einem Photoresist oder dergleichen in einem vorbestimmten Bereich der Fläche der Driftschicht 20 ausgebildet, und zwar an einer Position verschieden vom oben beschriebenen ersten Wannbereich 30, und die Störstellen vom p-Typ, Al (Aluminium), werden ionenimplantiert. Zu dieser Zeit ist die Tiefe der Ionenimplantation von Al auf ungefähr  $0,5 \mu\text{m}$  bis  $3 \mu\text{m}$  vorgegeben, so dass sie die Dicke der Driftschicht 20 nicht überschreitet. Die Störstellenkonzentration des ionenimplantierten Al ist in einem Bereich von ungefähr  $1 \times 10^{17}$  bis  $1 \times 10^{19} \text{ cm}^{-3}$ , und sie ist höher als die Störstellenkonzentration der Driftschicht 20. Danach wird die Implantationsmaske entfernt. Der Bereich, in welchen hinein in diesem Schritt Al ionenimplantiert wird, ist der Hilfsbereich 302.

**[0073]** Ein Kanalteil wird auf der Oberfläche des Hilfsbereichs 302 in einem späteren Schritt ausgebildet, und die Schwellenspannung des Kanalteils des Hilfsbereichs 302 sollte gleich hoch wie oder höher als die Schwellenspannung des Kanalteils des aktiven Bereichs sein, der vom Stoßstrom-Leitungsbe- reich 301 verschieden ist, und ist vorzugsweise die gleiche. Die Störstellenkonzentration vom p-Typ in der Oberfläche des Hilfsbereichs 302 sollte daher gleich hoch wie oder höher als die Störstellenkonzentration vom p-Typ in der Oberfläche des ersten Wannbereichs 30 sein. Um dies zu erreichen, gibt es ein Verfahren zum Ausbilden des Hilfsbereichs 302 gleichzeitig mit dem ersten Wannbereich 30. Gemäß diesem Verfahren kann die Störstellenkonzentration vom p-Typ der Oberflächen des Hilfsbereichs 302 und des ersten Wannbereichs 30 gleich gemacht werden, und die Anzahl von Prozessen kann verringert werden.

**[0074]** Als Nächstes wird eine Implantationsmaske mit einem Photoresist oder dergleichen ausgebildet, und die Störstellen vom p-Typ, Al (Aluminium), wird ionenimplantiert, und zwar in die Oberfläche der Driftschicht 20 im Abschlussbereich hinein. Zu dieser Zeit ist die Tiefe der Ionenimplantation von Al auf ungefähr  $0,5 \mu\text{m}$  bis  $3 \mu\text{m}$  vorgegeben, so dass sie die Dicke der Driftschicht 20 nicht überschreitet. Die Störstellenkonzentration von Al, das ionenimplantiert wird, ist in einem Bereich von  $1 \times 10^{16}$  bis  $1 \times 10^{18} \text{ cm}^{-3}$ , was höher ist als die Störstellenkonzentration der Driftschicht 20 und niedriger als die Störstellenkonzentrationen des ersten Wannbereichs 30 und

des Hilfsbereichs 302. Danach wird die Implantationsmaske entfernt. Der Bereich, in welchen hinein in diesem Schritt Al ionenimplantiert wird, ist der JTE-Bereich 38. Ähnlich wird der Kontaktbereich 35 durch Ionenimplantation von Al in einen vorbestimmten Bereich hinein ausgebildet, und zwar mit einer Störstellenkonzentration in einem Bereich von  $1 \times 10^{16}$  bis  $1 \times 10^{18} \text{ cm}^{-3}$ , was höher als die Störstellenkonzentration des ersten Wannbereichs 30 oder des Hilfsbereichs 302 ist.

**[0075]** Als Nächstes wird eine Implantationsmaske mit einem Photoresist oder dergleichen ausgebildet, so dass vorbestimmten Teile davon innerhalb des ersten Wannbereichs 30 und des Hilfsbereichs 302 auf der Fläche der Driftschicht 20 geöffnet werden, und N (Stickstoff), der Störstellen vom n-Typ darstellt, wird ionenimplantiert. Die Tiefe der Ionenimplantation von N ist flacher als die Dicke des ersten Wannbereichs 30. Außerdem ist die Störstellenkonzentration von N, das ionenimplantiert wird, in einem Bereich von  $1 \times 10^{18}$  bis  $1 \times 10^{21} \text{ cm}^{-3}$  und überschreitet die Störstellenkonzentration vom p-Typ des ersten Wannbereichs 30 und des Hilfsbereichs 302. Ein Bereich, der Leitfähigkeit vom n-Typ zeigt, unter den Bereichen, in die hinein in diesem Schritt N implantiert wird, ist der Source-Bereich 40.

**[0076]** Ähnlich wird eine Implantationsmaske mit einem Photoresist oder dergleichen ausgebildet, so dass ein vorbestimmtes Teil innerhalb des zweiten Wannbereichs 31 des Abschlussbereichs geöffnet wird, und N (Stickstoff), der Störstellen vom n-Typ darstellt, wird ionenimplantiert. Die Tiefe der Ionenimplantation von N ist flacher als die Dicke des zweiten Wannbereichs 31. Die Störstellenkonzentration von N, das ionenimplantiert wird, liegt in einem Bereich von  $1 \times 10^{18}$  bis  $1 \times 10^{21} \text{ cm}^{-3}$  und überschreitet die Störstellenkonzentration vom p-Typ des ersten Wannbereichs 30 und des Hilfsbereichs 302. Ein Bereich, der Leitfähigkeit vom n-Typ zeigt, unter den Bereichen, in die hinein in diesem Schritt N implantiert wird, ist die leitfähige Siliciumcarbidschicht 45. Die Dicke der leitfähigen Siliciumcarbidschicht 45 sollte kleiner als die Dicke des zweiten Wannbereichs 31 sein.

**[0077]** Die leitfähige Siliciumcarbidschicht 45 und der Source-Bereich 40 können im gleichen Prozess mit der gleichen Dicke und der gleichen Störstellenkonzentration ausgebildet werden, oder die leitfähige Siliciumcarbidschicht 45 und der Source-Bereich 40 können in verschiedenen Prozessen mit verschiedenen Dicken und verschiedenen Störstellenkonzentrationen ausgebildet werden.

**[0078]** Als Nächstes wird ein Tempern durch eine Wärmebehandlungsvorrichtung in einer Inertgasatmosphäre wie z. B. Argongas (Ar) bei einer Temperatur von ungefähr  $1300 \text{ }^\circ\text{C}$  bis  $1900 \text{ }^\circ\text{C}$  für ungefähr

30 Sekunden bis 1 Stunde durchgeführt. Durch dieses Tempern werden das ionenimplantierte N und Al, die ionenimplantiert sind, elektrisch aktiviert. **Fig. 8** und **Fig. 9** zeigen jeweils einen Querschnitt, der den Stoßstrom-Leitungsbereich 301 nicht einschließt, und einen Querschnitt, der den Stoßstrom-Leitungsbereich 301 einschließt, und zwar im aktiven Bereich in der Stufe nach der Ionenimplantation.

**[0079]** Anschließend wird die Feld-Isolierschicht 51 auf der Halbleiterschicht in einem Bereich ausgebildet, der den aktiven Bereich ausschließt, im Wesentlichen entsprechend dem Bereich, wo der erste Wannbereich 30 ausgebildet ist, und der Stoßstrom-Leitungsbereich 301, indem das CVD-Verfahren, die Photolithographie-Technik oder dergleichen verwendet werden. Die Feld-Isolierschicht 51 hat eine Schichtdicke zwischen ungefähr 0,5 und 2 µm, was größer als die Schichtdicke der Gate-Isolierschicht 50 ist, und ist aus Siliciumoxid gebildet.

**[0080]** Als Nächstes wird eine Fläche von Siliciumcarbid, die nicht mit der Feld-Isolierschicht 51 bedeckt ist, thermisch oxidiert, so dass eine Siliciumoxidschicht gebildet wird, die eine gewünschte Dicke aufweist, d. h. die Gate-Isolierschicht 50. Anschließend wird eine polykristalline Siliciumschicht, die leitfähig ist, auf der Gate-Isolierschicht 50 und der Feld-Isolierschicht 51 mittels eines Niederdruck-CVD-Verfahrens ausgebildet, und die polykristalline Siliciumschicht wird mit einem Muster versehen, so dass die Gate-Elektrode 60 gebildet wird. Als Nächstes wird eine Zwischen-Isolierschicht 55 aus Siliciumoxid und mit einer Dicke größer als jene der Gate-Isolierschicht 50 durch das Niederdruck-CVD-Verfahren ausgebildet. Im aktiven Bereich - nach den Schritten bis zu dieser Stufe - sind ein Querschnitt, der den Stoßstrom-Leitungsbereich 301 nicht enthält, und ein Querschnitt, der den Stoßstrom-Leitungsbereich 301 enthält, in **Fig. 10** bzw. **Fig. 11** gezeigt.

**[0081]** Anschließend werden das aktive Bereich-Kontaktloch 90, das die Zwischen-Isolierschicht 55 und die Gate-Isolierschicht 50 durchdringt und den ersten Wannbereich 35 und den Source-Bereich 40 in der Einheitszelle erreicht, und das Abschlussbereich-Kontaktloch 91 ausgebildet, das die Zwischen-Isolierschicht 55 und die Gate-Isolierschicht 50 durchdringt und die leitfähige Siliciumcarbid-Schicht 45 im Abschlussbereich erreicht. Es sei angemerkt, dass die Isolierschicht an Teilen, wo die Schottky-Elektrode 71 innerhalb des aktiven Bereich-Kontaktlochs 90 und des Abschlussbereich-Kontaktlochs 91 ausgebildet werden soll, in dieser Stufe verbleiben.

**[0082]** Nachdem eine Metallschicht, die Ni als eine Hauptkomponente enthält, durch ein Sputterverfahren oder dergleichen ausgebildet wurde, wird dann

eine Wärmebehandlung bei einer Temperatur von ungefähr 600 °C bis 1100 °C durchgeführt und so veranlasst, dass die Metallschicht, die Ni als eine Hauptkomponente enthält, mit der Siliciumcarbid-Schicht innerhalb des aktiven Bereich-Kontaktlochs 90 und des Abschlussbereich-Kontaktlochs 91 reagiert, so dass Silicid zwischen der Siliciumcarbid-Schicht und der Metallschicht ausgebildet wird. Anschließend wird die verbleibende Metallschicht, die von Silicid verschieden ist und durch die Reaktion gebildet wird, durch Nassätzen entfernt. Folglich ist das verbleibende Silicid die ohmsche Elektrode 70 und die ohmsche Abschlussbereich-Elektrode 72. Im aktiven Bereich - nach den Schritten bis zu dieser Stufe - sind ein Querschnitt, der den Stoßstrom-Leitungsbereich 301 nicht enthält, und ein Querschnitt, der den Stoßstrom-Leitungsbereich 301 enthält, in **Fig. 12** bzw. **Fig. 13** gezeigt.

**[0083]** Anschließend wird eine Metallschicht, die Ni als eine Hauptkomponente enthält, auf der hinteren Fläche (zweite Hauptfläche) des Halbleitersubstrats 10 gebildet, und sie wird einer Wärmebehandlung unterzogen. Dadurch wird eine ohmsche Rückflächen-Elektrode (nicht dargestellt) auf der Rückseite des Halbleitersubstrats 10 ausgebildet. Als Nächstes wird eine Resist-Maske 99 ausgebildet, und die Zwischen-Isolierschicht 55 und die Gate-Isolierschicht 50 auf dem ersten Trennungsbereich 21 und dem Hilfsbereich 302 werden entfernt, und die Zwischen-Isolierschicht 55 an einer Position für das auszubildende Gate-Kontaktloch 95 wird ebenfalls entfernt. Das Verfahren zum Entfernen ist Nassätzen, das die Fläche der Siliciumcarbid-Schicht nicht beschädigt, die als die Schottky-Grenzfläche dienen soll, aber es kann auch Trockenätzen verwendet werden. Im aktiven Bereich - nach den Schritten bis zu dieser Stufe - sind ein Querschnitt, der den Stoßstrom-Leitungsbereich 301 nicht enthält, und ein Querschnitt, der den Stoßstrom-Leitungsbereich 301 enthält, in **Fig. 14** bzw. **Fig. 15** gezeigt.

**[0084]** Anschließend wird - nachdem die Resist-Maske 99 entfernt wurde - eine Metallschicht, die die Schottky-Elektrode 71 werden soll, beispielsweise durch Sputtern oder dergleichen abgeschieden, und die Schottky-Elektrode 71 wird auf dem ersten Trennungsbereich 21 im aktiven Bereich-Kontaktloch 90 beispielsweise unter Verwendung einer Musterausbildung mittels Photoresists oder dergleichen ausgebildet. Das Material der Schottky-Elektrode 71 sollte Ti, Mo oder dergleichen sein. Ferner kann die Schottky-Elektrode 71 separat in dem einzelnen aktiven Bereich-Kontaktloch 90 durch Musterausbildung ausgebildet werden, oder sie kann so ausgebildet werden, dass sie die eine Fläche ist, auf der die Source-Elektrode 80 ausgebildet werden soll. Dann können die Musterausbildung für die Schottky-Elektrode 71 und die Source-Elektrode

80 zu einer Zeit durchgeführt werden, und die Anzahl von Prozessen kann verringert werden.

**[0085]** Danach wird ein Verdrahtungsmetall wie z. B. Al auf der Oberfläche des soweit bearbeiteten Substrats durch Sputtern oder Abscheidung aus der Gasphase ausgebildet, und es wird durch Photolithographie in eine vorbestimmte Form gebracht, so dass die Source-Elektrode 80 in Kontakt mit der ohmschen Elektrode 70, der ohmschen Abschlussbereich-Elektrode 72 und der Schottky-Elektrode 71 auf der Source-Seite gebildet wird, sowie der Gate-Anschluss 81 und die Gate-Leitung 82 in Kontakt mit der Gate-Elektrode 60. Ferner wird die Drain-Elektrode 84, die eine Metallschicht ist, auf der Oberfläche der ohmschen Rückflächen-Elektrode (nicht dargestellt) ausgebildet.

**[0086]** Auf diese Weise kann die Halbleitereinrichtung der vorliegenden Ausführungsform hergestellt werden, die in **Fig. 1** bis **Fig. 7** gezeigt ist.

**[0087]** Als Nächstes wird der Betrieb des SiC-MOSFETs mit der eingebauten SBD beschrieben, die die Halbleitereinrichtung der vorliegenden Ausführungsform ist. Hier wird eine Halbleitereinrichtung aus Siliciumcarbid vom 4H-Typ als ein Beispiel genutzt, und vier Zustände im Normalbetrieb und einem abnormalen Zustand sind separat beschrieben. Wenn das Halbleitermaterial Siliciumcarbid vom 4H-Typ ist, ist das Diffusionspotential des pn-Übergangs ungefähr 2V.

**[0088]** Der erste Zustand im Normalbetrieb ist ein Zustand, in dem eine hohe Spannung relativ zur Source-Elektrode 80 an die Drain-Elektrode 84 angelegt wird und eine positive Spannung gleich hoch wie oder höher als eine Schwellenspannung an die Gate-Elektrode 60 angelegt wird, und er wird nachfolgend als „Einschaltzustand“ bezeichnet.

**[0089]** Im Einschaltzustand wird ein Inversionskanal im Kanalbereich gebildet, und ein Pfad, durch den Elektronen fließen, die als Ladungsträger dienen, wird zwischen dem Source-Bereich 40 vom n-Typ und dem zweiten Trennungsbereich 22 vom n-Typ ausgebildet. Da andererseits ein elektrisches Feld (umgekehrte Vorspannung) in einer Richtung, in der ein Strom kaum für die Schottky-Verbindung fließt, d. h. in umgekehrter Richtung, an den Schottky-Übergang angelegt wird, der im Kontaktbereich zwischen dem ersten Trennungsbereich 21 und der Schottky-Elektrode 71 ausgebildet ist, fließt kein Strom.

**[0090]** Die Elektronen, die von der Source-Elektrode 80 zu der Drain-Elektrode 84 fließen, folgen dem elektrischen Feld, das durch eine positive Spannung ausgebildet wird, das an die Drain-Elektrode 84 angelegt wird, und erreichen die Drain-Elektrode 84 von der Source-Elektrode 80 aus via die ohmsche

Elektrode 70, den Source-Bereich 40, den Kanalbereich, den zweiten Trennungsbereich 22, die Driftschicht 20 und das Halbleitersubstrat 10. Daher fließt durch Anlegen der positiven Spannung an die Gate-Elektrode 60 ein Einschaltzustands-Strom von der Drain-Elektrode 84 zur Source-Elektrode 80.

**[0091]** Die Spannung, die zwischen Source-Elektrode 80 und Drain-Elektrode 84 zu dieser Zeit anliegt, wird als eine Einschaltzustands-Spannung bezeichnet. Der Wert, der erhalten wird, indem die Einschaltzustands-Spannung durch die Dichte des Einschaltzustands-Stroms geteilt wird, wird als Einschaltwiderstand bezeichnet, und der Einschaltwiderstand ist gleich groß wie die Summe der Widerstände der Pfade, durch die Elektronen von der Source-Elektrode 80 zur Drain-Elektrode 84 fließen. Da das Produkt aus dem Einschaltzustands-Widerstand und dem Quadrat des Einschaltzustands-Stroms gleich groß wie die Leitungsverluste ist, die vom MOSFET während der Leitung verbraucht werden, sollte der Einschaltzustands-Widerstand vorzugsweise niedrig sein.

**[0092]** In der vorliegenden Ausführungsform gilt Folgendes: Da eine Kanalstruktur im Stoßstrom-Leitungsbereich 301 ausgebildet ist, kann der Stoßstrom-Leitungsbereich 301 ein Pfad sein, durch den Elektronen von der Source-Elektrode 80 zur Drain-Elektrode 84 im Einschaltzustand fließen. Daher kann der Stoßstrom-Leitungsbereich 301 zur Verringerung des Einschaltwiderstands beitragen.

**[0093]** Der zweite Zustand im Normalbetrieb ist ein Zustand, in dem eine hohe Spannung relativ zur Source-Elektrode 80 an die Drain-Elektrode 84 angelegt wird und eine Spannung gleich hoch wie oder niedriger als die Schwellenspannung an die Gate-Elektrode 60 angelegt wird, und er wird nachfolgend als „Ausschaltzustand“ bezeichnet.

**[0094]** Im Ausschaltzustand gilt Folgendes: Da kein Inversions-Ladungsträger im Kanalbereich vorhanden ist, fließt der Einschaltzustands-Strom nicht, und im Ausschaltzustand wird eine Hochspannung, die an einer Last wie z. B. einem Wechselrichter anliegt, zwischen der Source-Elektrode 80 und der Drain-Elektrode 84 des MOSFETs angelegt.

**[0095]** Obwohl idealerweise kein Strom durch den Schottky-Übergang fließt, der am Kontaktbereich zwischen dem ersten Trennungsbereich 21 und der Schottky-Elektrode 71 ausgebildet ist, da ein elektrisches Feld in der gleichen Richtung wie jenes im Einschaltzustand an den Schottky-Übergang angelegt wird, kann ein Leckstrom erzeugt werden, da ein elektrisches Feld, das viel höher als jenes im Einschaltzustand ist, am Schottky-Übergang anliegt. Wenn der Leckstrom groß ist, nimmt die Wärmezeugung des MOSFETs zu, und der MOSFET und

ein Modul, das den MOSFET enthält, können thermisch zerstört werden. Daher ist es bevorzugt, das elektrische Feld, das an den Schottky-Übergang angelegt wird, auf einen niedrigen Wert zu verringern, um den Leckstrom zu verringern.

**[0096]** Der dritte Zustand im Normalbetrieb ist ein Zustand, in dem eine Niederspannung relativ zur Source-Elektrode 80 an die Drain-Elektrode 84 angelegt wird, d. h. eine umgekehrte elektromotorische Spannung wird an den MOSFET angelegt, und eine Spannung kleiner als der Schwellenwert wird an die Gate-Elektrode 60 angelegt, und ein Freilaufstrom fließt von der Source-Elektrode 80 in Richtung der Drain-Elektrode 84. Nachfolgend wird dieser Zustand als ein „asynchroner Gleichrichtungszustand“ bezeichnet.

**[0097]** Im asynchronen Gleichrichtungszustand wird im aktiven Bereich, der vom Stoßstrom-Leitungsbereich 301 verschieden ist, ein elektrisches Feld in Vorwärtsrichtung (Vorwärtsrichtung-Vorspannung) an den Schottky-Übergang angelegt, der am Kontaktbereich zwischen dem ersten Trennungsbereich 21 und der Schottky-Elektrode 71 ausgebildet ist, und ein unipolarer Strom, der aus einem Elektronenstrom zusammengesetzt ist, fließt von der Schottky-Elektrode 71 in Richtung des ersten Trennungsbereichs 21 vom n-Typ. Hier ist die Freilaufstrom-Komponente einer Freilaufdiode hauptsächlich die unipolare Komponente. Außerdem sind die Source-Elektrode 80 und der erste Wannbereich 30 auf dem gleichen Potential, und zwar via die ohmsche Elektrode 70.

**[0098]** Im Ergebnis wird eine Vorwärtsrichtung-Vorspannung auch an den pn-Übergang zwischen dem ersten Wannbereich 30 vom p-Typ und der Driftschicht 20 vom n-Typ angelegt. Hier ist der pn-Übergang in parallel zum oben beschriebenen Schottky-Übergang ausgebildet, und die Schwellenspannung des Schottky-Übergangs ist niedriger als die Schwellenspannung des pn-Übergangs. Daher gilt Folgendes: Wenn sich der Zustand vom Ausschaltzustand zum asynchronen Gleichrichtungszustand ändert, fließt der Freilaufstrom hauptsächlich durch den Schottky-Übergang, und es kann unterbunden werden, dass er durch den pn-Übergang fließt.

**[0099]** Außerdem kann nur der unipolare Strom durch den Schottky-Übergang fließen, selbst wenn die Spannung, die zwischen Source-Elektrode 80 und Drain-Elektrode 84 anliegt, das Diffusionspotential des pn-Übergangs überschreitet. Das rührt daher, dass ein unipolarer Strom in der Driftschicht 20 fließt, infolge der Spannung, die zwischen der Source-Elektrode 80 und der Drain-Elektrode 84 anliegt, ein Spannungsabfall in der Driftschicht 20 auftritt und die Spannung, die am pn-Übergang anliegt, eine Spannung ist, die erhalten wird, indem

der Spannungsabfall von der Spannung subtrahiert wird, die zwischen Source-Elektrode 80 und Drain-Elektrode 84 anliegt, so dass der unipolare Strom nicht durch den pn-Übergang fließt. Daher kann eine Spannung, die das Diffusionspotential des pn-Übergangs überschreitet, zwischen Source-Elektrode 80 und Drain-Elektrode 84 angelegt werden.

**[0100]** Auf diese Weise gilt Folgendes: Wenn die SBD in einer Halbleitereinrichtung mit einem MOSFET oder dergleichen enthalten ist, dann ist es möglich, zu unterbinden, dass Vorwärtsrichtungs-Strom, der der bipolare Strom ist, durch den pn-Übergang fließt, und zwar sogar im asynchronen Gleichrichtungszustand. Wenn der bipolare Strom durch den pn-Übergang fließt und ein Startpunkt wie z. B. eine Basalebene-Dislokation bzw. Basisflächen-Versetzung in einem solchen Teil vorhanden ist, dehnt sich der Stapelfehler aus. Da der Stapelfehler einen Strom blockiert, der in der Dickenrichtung der Halbleitereinrichtung fließt, nimmt der Einschaltwiderstand zu, wenn sich der Stapelfehler ausdehnt, was zu einer Einrichtungs-Fehlfunktion infolge thermischer Zerstörung führen kann. Die SBD ist in die Halbleitereinrichtung eingebaut, so dass unterbunden werden kann, dass der bipolare Strom durch den pn-Übergang fließt, und zwar zur Zeit des Freilaufs, und die Zuverlässigkeit der Halbleitereinrichtung kann verbessert werden.

**[0101]** Andererseits ist es im asynchronen Gleichrichtungszustand weniger wahrscheinlich, dass der unipolare Strom im Stoßstrom-Leitungsbereich 301 fließt, da der erste Trennungsbereich 21, der mit der Schottky-Elektrode 71 verbunden ist, nicht vorhanden ist. Der unipolare Strom, der in der Driftschicht 20 via den Übergang zwischen Schottky-Elektrode 71 und erstem Trennungsbereich 21 fließt, die an den Stoßstrom-Leitungsbereich 301 grenzen, diffundiert in der planaren Richtung in der Driftschicht 20, und ein Teil davon fließt in der Driftschicht 20 im Stoßstrom-Leitungsbereich 301. Die Stromdichte des unipolaren Stroms ist kleiner als die Stromdichte des unipolaren Stroms, der in dem Bereich fließt, der vom Stoßstrom-Leitungsbereich 301 verschieden ist.

**[0102]** Daher ist der bipolare Strom, der durch den pn-Übergang im Stoßstrom-Leitungsbereich 301 fließt, größer als der bipolare Strom, der durch den pn-Übergang im aktiven Bereich fließt, der vom Stoßstrom-Leitungsbereich 301 verschieden ist. Daher wird erwogen, dass der Stapelfehler im Stoßstrom-Leitungsbereich 301 expandiert und der Einschaltwiderstand der Halbleitereinrichtung zunimmt, aber wenn beispielsweise die Fläche des Stoßstrom-Leitungsbereichs 301 einen Wert von 10 % oder weniger der gesamten Halbleitereinrichtung hat, kann selbst dann, wenn der Stapelfehler im gesamten Stoßstrom-Leitungsbereich 301 expandiert, die Zunahme des Einschaltwiderstands der Halbleiter-

einrichtung auf ungefähr 10 % oder weniger unterdrückt werden. Unter Berücksichtigung von Herstellungsschwankungen im Einschaltwiderstand und thermischen Widerstand wird typischerweise eine Designreserve von ungefähr 20 % für den Einschaltwiderstand vorgesehen, und daher kann durch Vorgeben des Stoßstrom-Leitungsbereichs 301 auf 20 % oder weniger, noch bevorzugter 10 % oder weniger, des aktiven Bereichs der thermische Zerstörungsdurchschlag infolge des Anstiegs des Einschaltwiderstands vermieden werden.

**[0103]** Im vierten Zustand des Normalbetriebs fließt ein Freilaufstrom von der Source-Elektrode 80 zur Drain-Elektrode 84, und zwar in einem Zustand, in dem eine niedrigere Spannung an der Drain-Elektrode 84 relativ zur Source-Elektrode 80, d. h. eine umgekehrte elektromotorische Spannung, an den MOSFET angelegt wird und eine Spannung gleich hoch wie oder höher als die Schwellenspannung an die Gate-Elektrode 60 angelegt wird. Nachfolgend wird dieser Zustand als ein „synchroner Gleichrichtungszustand“ bezeichnet.

**[0104]** Im synchronen Gleichrichtungszustand fließt ein unipolarer Strom durch die Schottky-Elektrode 71, und ein unipolarer Strom fließt durch den Kanal. In der vorliegenden Ausführungsform gilt Folgendes: Da der Kanal auch in der Oberfläche des Hilfsbereichs 302 ausgebildet ist, d. h. im Stoßstrom-Leitungsbereich 301, fließt der Kanalstrom auch im Stoßstrom-Leitungsbereich 301, und der Kanalstrom dient als der unipolare Strom. Selbst wenn der Stoßstrom-Leitungsbereich 301 keinen Übergang zwischen Schottky-Elektrode 71 und erstem Trennungsbereich 21 hat, kann daher verhindert werden, dass der pn-Übergang eingeschaltet wird, und zwar im Stoßstrom-Leitungsbereich 301.

**[0105]** Die Tatsache, dass der Kanalstrom auch im Stoßstrom-Leitungsbereich 301 fließt, bringt die bemerkenswerte Wirkung mit sich, dass die Konzentration der Wärmezeugung während des synchronen Gleichrichtungszustands unterdrückt wird. Zunächst nimmt in dem Fall des Wechselrichterbetriebs beispielsweise die Betriebszeit im synchronen Gleichrichtungszustand ungefähr die Hälfte des Trägerzeitraums ein, und sie wird als eine lange Zeit von ungefähr einigen zehn  $\mu\text{s}$  bis einigen ms angenommen. Dies ist viel länger als die Zeit des asynchronen Gleichrichtungszustands, der als so kurz wie einige hundert ns bis einigen  $\mu\text{s}$  angenommen wird. Wenn der Strom weiter durch den pn-Übergang für eine solche lange Zeit fließt, tritt eine lokale Wärmezeugung auf. Dies rührt daher, dass der bipolare Strom die Wirkung hat, eine Leitfähigkeitsmodulation hervorzurufen und den Widerstand der Driftschicht zu verringern, und zwar relativ zum unipolaren Strom.

**[0106]** In dem Bereich, in dem der bipolare Strom fließt, nimmt der Widerstand ab, und ein größerer Wert des Stroms fließt als in dem Bereich, in dem nur der unipolare Strom fließt. Im Ergebnis nimmt die lokale Temperatur des Bereichs zu, wo der bipolare Strom fließt, die Leitfähigkeitsmodulation wird stärker, und eine positive Rückkopplung beginnt, bei der die Stromkonzentration auftritt. Im Ergebnis besteht die Möglichkeit, dass eine Zuverlässigkeitsverschlechterung wie z. B. ein Reißen des Elektrodenübergangsbereichs und eine Zerstörung der Gate-Isolierschicht 50 auftreten können. Bei der Struktur, die in der vorliegenden Ausführungsform gezeigt ist, kann der Betrieb des pn-Übergangs im Stoßstrom-Leitungsbereich 301 sogar während des synchronen Gleichrichtungszustands unterdrückt werden, und eine hohe Zuverlässigkeit kann erhalten werden, indem die lokale Wärmezeugung vermieden wird.

**[0107]** Der abnormale Zustand ist ein Zustand, in dem ein Stoßstrom zwischen Source-Elektrode 80 und Drain-Elektrode 84 fließt, und dies wird beschrieben. Dies bezeichnet einen Zustand, in dem ein Strom, der einen Nennstrom überschreitet, von der Source-Elektrode 80 zur Drain-Elektrode 84 fließt, und zwar augenblicklich, wenn ein Wechselrichter-Unfall auftritt oder wenn die Energieversorgung des Stromrichters eingeschaltet wird. In vielen Fällen wird angenommen, dass das Ausschaltsignal an die Gate-Elektrode 60 angelegt wird, und kein Strom fließt im Kanalbereich. In einem solchen Fall darf die Halbleitereinrichtung nicht infolge der Wärmezeugung ausfallen, und der zulässige Strom zu dieser Zeit wird Stoßstrom-Toleranz genannt. Um die Stoßstrom-Toleranz zu erhöhen, ist es wichtig, einen Niedrigwiderstands-Bereich vorzusehen, um zu ermöglichen, dass der Stoßstrom dorthindurch fließt, so dass die Wärmezeugung der Halbleitereinrichtung verringert wird.

**[0108]** Solch ein abnormaler Zustand wird jedoch nicht als ein Problem angesehen, oder er wird kaum als ein Problem angesehen, da die Frequenz des abnormalen Zustands niedrig ist.

**[0109]** Unter dem Blickwinkel, die Stoßstrom-Toleranz zu erhöhen, ist es bevorzugt, den bipolaren Strom zu verwenden, der die Leitfähigkeitsmodulation stark beeinflusst. Wenn der Stoßstrom in der Halbleitereinrichtung zu fließen beginnt, ist es weniger wahrscheinlich, dass der unipolare Strom fließt, da der Stoßstrom-Leitungsbereich 301 den ersten Trennungsbereich 21 nicht aufweist, der mit der Schottky-Elektrode 71 verbunden ist. Verglichen mit dem aktiven Bereich, der vom Stoßstrom-Leitungsbereich 301 verschieden ist, ist es daher wahrscheinlicher, dass der pn-Übergang eingeschaltet wird, und es ist wahrscheinlicher, dass die Leitung des bipolaren Stroms beginnt.

**[0110]** In diesem Zustand gilt Folgendes: Wenn der Stoßstrom mit der Zeit zunimmt und einen großen Strom erreicht, der den Nennstrom überschreitet, nimmt der bipolare Strom zu, der vom Stoßstrom-Leitungsbereich 301 aus fließt, und Löcher diffundieren vom Stoßstrom-Leitungsbereich 301 in Richtung des aktiven Bereichs außerhalb des Stoßstrom-Leitungsbereichs 301. Im aktiven Bereich außerhalb des Stoßstrom-Leitungsbereichs 301, der durch die Diffusion der Löcher beeinflusst wurde, nimmt der Widerstand der Driftschicht 20 ab, die unipolar Stromdichte nimmt zu, und der pn-Übergang wird eingeschaltet. Dann werden Löcher in Richtung eines weiter außenliegenden Bereichs diffundiert, und die pn-Diode wird in dem Bereich eingeschaltet. Das heißt, wenn die Stoßstrom-Leitung auftritt, wird der Stoßstrom-Leitungsbereich 301 der Startpunkt, und eine Kette von pn-Dioden wird im umgebenden Bereich nacheinander eingeschaltet, und zwar nach außerhalb des Stoßstrom-Leitungsbereichs 301.

**[0111]** Im Ergebnis wird die pn-Diode über einen breiten Bereich der Halbleitereinrichtung eingeschaltet, und ein bipolarer Leitungszustand wird erreicht, so dass die Wärmeerzeugung der Halbleitereinrichtung unterdrückt werden kann. Das heißt, der zulässige Stoßstrom kann erhöht werden, und die Stoßstrom-Toleranz kann erhöht werden.

**[0112]** Wie oben beschrieben, kann der Stoßstrom-Leitungsbereich 301 nicht bloß den Strom erhöhen, der im Stoßstrom-Leitungsbereich 301 fließen kann, sondern auch die Charakteristiken der Halbleitereinrichtung über einen breiten Bereich mittels der Kettenreaktion ändern. Daher ist es nicht notwendig, die Fläche übermäßig zu vergrößern, die von dem einen oder den mehreren Stoßstrom-Leitungsbereichen 301 in der Halbleitereinrichtung eingenommen wird. Andererseits kann der Stoßstrom-Leitungsbereich 301 den bipolaren Betrieb während des asynchronen Gleichrichtungszustands verursachen, und er kann eine Verschlechterung der Zuverlässigkeit infolge der Ausdehnung des Stapelfehlers hervorrufen.

**[0113]** Daher ist die Fläche des Stoßstrom-Leitungsbereichs 301 oder die Summe der Flächen der Stoßstrom-Leitungsbereiche 301 in der Draufsicht vorzugsweise 20 % oder weniger, noch bevorzugter 10 % oder weniger der Fläche der gesamten Halbleitereinrichtung. Auf diese Weise ist es möglich, die Charakteristik-Verschlechterung infolge der Ausdehnung des Stapelfehlers und die thermische Zerstörung infolge der Fehlfunktion zu unterdrücken und die Stoßstrom-Toleranz zu verbessern.

**[0114]** Wenn eine Mehrzahl der Stoßstrom-Leitungsbereiche 301 ausgebildet sind, kann der Trennungsabstand zwischen irgendwelchen zweien der Stoßstrom-Leitungsbereiche 301 das Dreifache oder mehr der Breite des Stoßstrom-Leitungsbe-

reichs 301 betragen, und vorzugsweise das Zehnfache oder mehr. Hier entspricht die Breite des Stoßstrom-Leitungsbereichs 301 dem Trennungsabstand zwischen den zwei ersten Trennungsbereichen 21, die angrenzend auf der einen Endseite und der anderen Endseite des Stoßstrom-Leitungsbereichs 301 angeordnet sind.

**[0115]** Wenn der Trennungsabstand auf das Dreifache oder mehr der Breite des Stoßstrom-Leitungsbereichs 301 vorgegeben ist, gilt Folgendes: Selbst in dem Fall, in dem der Stoßstrom-Leitungsbereich 301 in einer Quadratform ausgebildet ist, kann das Verhältnis des Stoßstrom-Leitungsbereichs 301 zur gesamten Halbleitereinrichtung 10 % oder weniger betragen. Wenn der Trennungsabstand auf das 10-Fache oder mehr der Breite des Stoßstrom-Leitungsbereichs 301 vorgegeben ist, gilt außerdem Folgendes: Selbst in dem Fall, in dem der Stoßstrom-Leitungsbereich 301 in einer rechteckigen Form ausgebildet ist, die von dem einen Ende zu dem anderen Ende des aktiven Bereichs verläuft, kann das Verhältnis des Stoßstrom-Leitungsbereichs 301 zur gesamten Halbleitereinrichtung 10 % oder weniger betragen.

**[0116]** Damit die Stoßstrom-Leitungsbereich 301 wirksam als ein Startpunkt des Betriebs der pn-Diode dient, wenn der Stoßstrom in der Halbleitereinrichtung zu fließen beginnt, ist es wichtig, die Dichte des unipolaren Stroms zu verringern, der von außerhalb des Stoßstrom-Leitungsbereichs 301 zum Stoßstrom-Leitungsbereich 301 diffundiert. Die unipolare Stromdichte hängt stark vom Abstand von dem Stoßstrom-Leitungsbereich 301 zu dem Verbindungsbereich zwischen Schottky-Elektrode 71 und erstem Trennungsbereich 21 ab, und sie nimmt ab, wenn der Abstand zunimmt. Daher ist es bevorzugt, dass die Stoßstrom-Leitungsbereich 301 so ausgebildet sind, dass sie breit sind, und es ist notwendig, den Abstand zwischen den ersten Trennungsbereichen 21 größer als den Trennungsabstand zwischen den angrenzenden ersten Trennungsbereichen 21 zu machen, und zwar zumindest in dem aktiven Bereich außerhalb des Stoßstrom-Leitungsbereichs 301. Das heißt, der Stoßstrom-Leitungsbereich 301 ist über einen Bereich größer als die erste Breite des ersten Wannensbereich 30 in der Draufsicht ausgebildet.

**[0117]** In der vorliegenden Ausführungsform wird das zweite aktive Bereich-Kontaktloch 90B im Stoßstrom-Leitungsbereich 301 so ausgebildet, dass es die Source-Elektrode 80 und den Hilfsbereich 302 verbindet. Mit dieser Konfiguration gilt Folgendes: Wenn ein Stoßstrom durch die Halbleitereinrichtung fließt, kann der Stoßstrom durch einen kurzen Pfad mit einem relativ kleinen Widerstand in der vertikalen Richtung des Querschnitts gehen, d. h. es kann ein großer Stoßstrom fließen.

**[0118]** Um die Stoßstrom-Toleranz weiter zu erhöhen, ist es bevorzugt, eine Mehrzahl von Stoßstrom-Leitungsbereichen 301 auszubilden und sie gleichmäßig über den gesamten aktiven Bereich anzuordnen. Das heißt, wie für die Struktur vom Streifentyp der vorliegenden Ausführungsform beschrieben, sind die Stoßstrom-Leitungsbereiche 301 vorzugsweise periodisch oder mit gleichmäßigen Intervallen in zumindest einer Richtung der Halbleitereinrichtung in der Draufsicht angeordnet. Auf diese Weise kann dann, wenn ein Stoßstrom in der Halbleitereinrichtung fließt und der Einschaltvorgang der pn-Diode zur Peripherie hin verkettet ist, mit dem Stoßstrom-Leitungsbereich 301 als Startpunkt, der Einschaltvorgang der pn-Diode gleichmäßig in der gesamten Halbleitereinrichtung verkettet werden. Folglich können die Wärmeerzeugungspunkte in der Halbleitereinrichtung verteilt werden.

**[0119]** Wenn die Halbleitereinrichtung der Gittertyp ist, ist ferner der Eckbereich des Chips im Abschlussbereich wie eine schematische Draufsicht der schematischen Konfiguration der Halbleitereinrichtung gemäß Ausführungsform 1, beispielsweise wie in **Fig. 16** gezeigt. In **Fig. 16** kann ein Stoßstrom-Leitungsbereich 301 vorhanden sein.

**[0120]** Wenn die Halbleitereinrichtung der Gittertyp ist, ist außerdem der Eckbereich des Gate-Anschlusses 81 wie eine schematische Draufsicht der schematischen Konfiguration der Halbleitereinrichtung gemäß Ausführungsform 1, beispielsweise wie in **Fig. 17** gezeigt. In **Fig. 17** ist der Gate-Anschluss 81 an einer Position ausgebildet, wo der große zweite Wannbereich 31 ausgebildet ist. In **Fig. 17** kann ein Stoßstrom-Leitungsbereich 301 vorhanden sein.

#### Ausführungsform 2

**[0121]** **Fig. 18** ist eine schematische Querschnittsansicht, die eine schematische Konfiguration der Halbleitereinrichtung gemäß Ausführungsform 2 zeigt. Die vorliegende Ausführungsform unterscheidet sich von der Ausführungsform 1 darin, dass der zweite Trennungsbereich 22 vom ersten Leitfähigkeitstyp nicht vorhanden ist, der an den Hilfsbereich 302 oder den ersten Wannbereich 30 angrenzt, mit der Driftschicht 20 verbunden ist und der Gate-Elektrode 60 via die Gate-Isolierschicht 50 gegenüberliegt, d. h. der zweite Trennungsbereich 22 ist nicht im Stoßstrom-Leitungsbereich 301 ausgebildet, und die Hilfsbereiche 302 sind durchgehend ausgebildet. Die übrigen Konfigurationen sind gleich.

**[0122]** In dem Stoßstrom-Leitungsbereich 301 der vorliegenden Ausführungsform ist ein Bereich, der die ersten Wannbereiche 30, die ersten Trennungsbereiche 21 und die zweiten Trennungsberei-

che 22 kombiniert, durch einen Hilfsbereich 302 ersetzt.

**[0123]** Da kein Kanal im Stoßstrom-Leitungsbereich 301 ausgebildet wird, wird auf diese Weise die pn-Diode, die auf dem Hilfsbereich 302 und der Driftschicht 20 im Stoßstrom-Leitungsbereich 301 ausgebildet ist, nicht nur dann eingeschaltet, wenn das Gate ausgeschaltet ist, sondern auch, wenn das Gate in der Halbleitereinrichtung eingeschaltet ist, und mit einem Startpunkt gemäß dem Obigen wird der Einschaltvorgang der pn-Diode leicht nach außerhalb des Stoßstrom-Leitungsbereichs 301 verbreitet, so dass die Stoßstrom-Toleranz verbessert wird.

#### Ausführungsform 3

**[0124]** **Fig. 19** ist eine schematische Querschnittsansicht, die eine schematische Konfiguration der Halbleitereinrichtung gemäß Ausführungsform 3 zeigt. Die vorliegende Ausführungsform unterscheidet sich von der Ausführungsform 1 darin, dass der erste Trennungsbereich 21 des Stoßstrom-Leitungsbereichs 301 durch einen lochfüllenden Hilfsbereich 303 vom p-Typ ersetzt ist, und die übrigen Konfigurationen sind gleich.

**[0125]** Im Stoßstrom-Leitungsbereich 301 der vorliegenden Ausführungsform ist ein Bereich, der die ersten Wannbereiche 30 und den lochfüllenden Hilfsbereich 303 kombiniert, durch den Hilfsbereich 302 ersetzt.

**[0126]** Selbst in diesem Fall kann der Übergang zwischen der Schottky-Elektrode 71 und dem ersten Trennungsbereich 21 im Stoßstrom-Leitungsbereich 301 eliminiert werden, und eine pn-Diode kann ausgebildet werden. Diese Wirkungen sind die gleichen wie jene, die bei der Ausführungsform 1 und bei der Ausführungsform 2 beschrieben sind.

**[0127]** Der lochfüllende Hilfsbereich 303 kann im p-Typ-Ionenimplantation-Schritt ausgebildet werden, und eine Zunahme der Anzahl von Schritten kann vermieden werden, wenn der lochfüllende Hilfsbereich gleichzeitig mit dem JTE-Bereich 38 oder dem Kontaktbereich 35 gebildet wird.

#### Ausführungsform 4

**[0128]** **Fig. 20** ist eine schematische Querschnittsansicht, die eine schematische Konfiguration der Halbleitereinrichtung gemäß Ausführungsform 4 zeigt. Bei der vorliegenden Ausführungsform - verglichen mit Ausführungsform 2 - ist der Hilfsbereich 302 nicht im Stoßstrom-Leitungsbereich 301 ausgebildet, und die ersten Wannbereich 30, der Source-Bereich 40, die Gate-Elektrode 60 und dergleichen sind auf die gleiche Weise wie im aktiven Bereich in

der Umgebung des Stoßstrom-Leitungsbereichs 301 ausgebildet.

**[0129]** Der Hilfsbereich 302 und das zweite aktive Bereich-Kontaktloch 90B sind nicht ausgebildet, und folglich wird die Verbindung mit der Schottky-Elektrode 71 und dem erstem Trennungsbereich 21 ausgesperrt bzw. ausgeschlossen. Da das zweite aktive Bereich-Kontaktloch 90B nicht im Stoßstrom-Leitungsbereich 301 vorhanden ist, ist die Wirkung, die in der vorliegenden Ausführungsform erzielt wird, die gleiche wie jene in Ausführungsform 2.

**[0130]** Obwohl bislang beschrieben ist dass der aktive Bereich eine Einheitszellenstruktur hat, bei der die SBD und der MOSFET integriert sind, können die SBD und der MOSFET auch parallel in der Einheitszelle angeordnet sein, die im aktiven Bereich ausgebildet ist.

#### Ausführungsform 5

**[0131]** Fig. 21 ist eine schematische Draufsicht, die eine schematische Konfiguration einer Halbleitereinrichtung gemäß Ausführungsform 5 zeigt. Fig. 21 zeigt hauptsächlich einen Teil des Siliciumcarbid-Halbleiters in Fig. 1. In der Halbleitereinrichtung, die in Fig. 21 gezeigt ist, sind im aktiven Bereich Gate-Gräben GT in einer Streifenform, in der Transistoren ausgebildet sind, und Schottky-Gräben ST in einer Streifenform, in der die Schottky-Elektroden 71 eingebettet sind, abwechselnd parallel zueinander angeordnet. Außerdem ist der zweite Wannbereich 31 im Abschlussbereich in der Umgebung des aktiven Bereichs ausgebildet.

**[0132]** Fig. 22 ist eine schematische Draufsicht, die die schematische Konfiguration der Halbleitereinrichtung gemäß Ausführungsform 5 zeigt, und sie ist eine vergrößerte Ansicht des aktiven Bereichs der Halbleitereinrichtung. Erste Verbindungsbereiche 36 und zweite Verbindungsbereiche 37 aus Siliciumcarbid vom p-Typ sind in konstanten Intervallen auf der Seite der Gate-Gräben GT bzw. auf der Seite der Schottky-Gräben ST ausgebildet. Im Stoßstrom-Leitungsbereich 301 ist der lochfüllende Hilfsbereich 303 zwischen den angrenzenden zweiten Verbindungsbereichen 37 auf Seiten des Schottky-Grabens ST ausgebildet.

**[0133]** Der Abschlussbereich der Halbleitereinrichtung kann auf die gleiche Weise ausgebildet werden wie der MOSFET vom planaren Typ mit der eingebauten SBD, oder kann eine andere Struktur gemäß einem Grabentyp aufweisen. Hier wird nur der aktive Bereich beschrieben.

**[0134]** Fig. 23 ist eine schematische Querschnittsansicht, die eine schematische Konfiguration der Halbleitereinrichtung gemäß Ausführungsform 5

zeigt. Fig. 23 zeigt einen Querschnitt eines Teils, in dem die lochfüllenden Hilfsbereiche 303 im Stoßstrom-Leitungsbereich 301 ausgebildet sind und die ersten Verbindungsbereich 36 und die zweiten Verbindungsbereich 37 nicht ausgebildet sind, und zwar in Fig. 22.

**[0135]** Fig. 24 ist eine schematische Querschnittsansicht, die eine schematische Konfiguration der Halbleitereinrichtung gemäß Ausführungsform 5 zeigt. Fig. 24 zeigt einen Querschnitt eines Teils, in dem der lochfüllende Hilfsbereich 303 im Stoßstrom-Leitungsbereich 301 ausgebildet ist und der erste Verbindungsbereich 36 und der zweite Verbindungsbereich 37 ausgebildet sind, und zwar gemäß Fig. 22.

**[0136]** In Fig. 23 und Fig. 24 ist die Driftschicht 20 aus Siliciumcarbid vom n-Typ auf der Oberfläche des Halbleitersubstrats 10 gebildet, die aus Siliciumcarbid vom n-Typ mit einem niedrigen Widerstand gebildet ist. Der erste Wannbereich 30 aus Siliciumcarbid vom p-Typ ist auf dem Oberflächenschichtbereich der Driftschicht 20 ausgebildet.

**[0137]** Der Source-Bereich 40 aus Siliciumcarbid vom n-Typ ist auf dem Oberflächenschichtbereich eines Teils des ersten Wannbereichs 30 ausgebildet. Der Kontaktbereich 35 vom p-Typ mit niedrigem Widerstand ist angrenzend an den Source-Bereich 40 ausgebildet, und zwar in einem Teil des Oberflächenschichtbereichs auf dem ersten Wannbereich 30.

**[0138]** Im aktiven Bereich ist der Gate-Graben GT so ausgebildet, dass er den Source-Bereich 40 und den ersten Wannbereich 30 durchdringt und die Driftschicht 20 erreicht. Ferner ist der Schottky-Graben ST so ausgebildet, dass er den Source-Bereich 40 und den ersten Wannbereich 30 durchdringt und die Driftschicht 20 erreicht.

**[0139]** Die Gate-Gräben GT und die Schottky-Gräben ST sind abwechselnd parallel zueinander angeordnet. Die Gate-Gräben GT und die Schottky-Gräben ST können so ausgebildet sein, dass sie die gleiche Tiefe oder verschiedene Tiefen zueinander haben. Die Gate-Gräben GT und die Schottky-Gräben ST können so ausgebildet sein, dass sie die gleiche Breite oder verschiedene Breiten zueinander haben.

**[0140]** Die Gate-Elektrode 60 ist im Gate-Graben GT via die Gate-Isolierschicht 50 aus Siliciumoxid ausgebildet. Die Gate-Elektrode 60 ist aus polykristallinem Silicium gebildet, das eine hohe Störstellenkonzentration und einen niedrigen Widerstand aufweist. Die Zwischen-Isolierschicht 55 aus Siliciumoxid ist auf der Gate-Elektrode 60 ausgebil-

det. Die Schottky-Elektrode 71 und die Source-Elektrode 80 sind im Schottky-Graben ST ausgebildet, und die Schottky-Elektrode 71 ist in Kontakt mit der Driftschicht 20 ausgebildet und bildet die Schottky-Verbindung mit der Driftschicht 20.

**[0141]** Ein erster Schutzbereich 32 vom p-Typ ist unterhalb des Gate-Grabens GT in der Driftschicht 20 ausgebildet. Ein zweiter Schutzbereich 33 vom p-Typ ist unterhalb des Schottky-Grabens ST in der Driftschicht 20 ausgebildet. Der erste Schutzbereich 32 und der zweite Schutzbereich 33 haben die gleiche Tiefe und die gleiche Störstellenkonzentration. Der erste Schutzbereich 32 und der erste Wannbereich 30 sind via den ersten Verbindungsbereich 36 vom p-Typ verbunden. Der zweite Schutzbereich 33 und der erste Wannbereich 30 sind via den zweiten Verbindungsbereich 37 vom p-Typ verbunden.

**[0142]** Die ohmsche Elektrode 70 ist auf der Oberfläche des Source-Bereichs 40 ausgebildet, und die Source-Elektrode 80 die mit der ohmschen Elektrode 70, der Schottky-Elektrode 71, und dem Kontaktbereich 35 verbunden ist, ist darauf ausgebildet. Der erste Wannbereich 30 kann leicht Elektronen und Löcher mit der ohmschen Elektrode 70 via den Niedrigwiderstands-Kontaktbereich 35 austauschen. Die Source-Elektrode 80 ist auch mit der Schottky-Elektrode 71 im Schottky-Graben ST verbunden.

**[0143]** Ein Bereich, der ein Bereich entlang der Seitenfläche des Gate-Grabens GT des ersten Wannbereichs 30 ist und der Gate-Elektrode 60 via die Gate-Isolierschicht 50 zugewandt ist, wird als Kanalbereich bezeichnet. Ferner ist die Schottky-Diode in einem Bereich ausgebildet, wo die Schottky-Elektrode 71 und die Driftschicht 20 in Kontakt miteinander sind, und zwar auf der Seitenfläche des Schottky-Grabens ST. Die Drain-Elektrode 84 ist auf Seiten der hinteren Fläche des Halbleitersubstrats 10 ausgebildet.

**[0144]** Bei der vorliegenden Ausführungsform entspricht der erste Trennungsbereich 21 einem Bereich, der in Kontakt mit der Seitenfläche des Schottky-Grabens ST ist und zwischen dem ersten Wannbereich 30 und dem zweiten Schutzbereich 33 ist, die in Kontakt mit dem Schottky-Graben ST sind. Ferner entspricht der zweite Trennungsbereich 22 einem Bereich, der in Kontakt mit der Seitenfläche des Gate-Grabens GT ist und zwischen dem ersten Wannbereich 30 und dem ersten Schutzbereich 32 ist, die in Kontakt mit dem Gate-Graben GT sind.

**[0145]** Im Stoßstrom-Leitungsbereich 301, der in Fig. 23 und Fig. 24 gezeigt ist, ist der erste Trennungsbereich 21 durch den lochfüllenden Hilfsbereich 303 ersetzt, der in Kontakt mit der Seitenfläche des Schottky-Grabens ST ist. Ferner ist die Schottky-

Elektrode 71 nicht mit dem ersten Trennungsbereich 21 vom n-Typ durch den lochfüllenden Hilfsbereich 303 vom p-Typ verbunden.

**[0146]** Der zweite Wannbereich 31 des Abschlussbereichs kann in der gleichen Tiefe wie der erste Wannbereich 30 des aktiven Bereichs ausgebildet sein, oder er kann in der gleichen Tiefe wie der erste Schutzbereich 32 und der zweite Schutzbereich 33 im aktiven Bereich ausgebildet sein, d. h. in der Tiefe des Bodens des Gate-Grabens GT und des Schottky-Grabens ST. Ferner kann die leitfähige Siliciumcarbidschicht 45 vom n-Typ mit niedrigem Widerstand im Oberflächenschichtbereich des zweiten Wannbereichs 31 ausgebildet sein. Ferner kann der zweite Wannbereich 31 auch nicht direkt ohmsch mit der Source-Elektrode 80 verbunden sein.

**[0147]** Als Nächstes wird ein Verfahren zum Herstellen des SiC-MOSFET mit der eingebauten SBD vom Grabentyp, der die Halbleitereinrichtung der vorliegenden Ausführungsform ist, unter Bezugnahme auf die erläuternden Diagramme der Fig. 25 bis Fig. 30 beschrieben. Hier ist der Querschnitt eines Teils gezeigt, wo der Stoßstrom-Leitungsbereich 301 ausgebildet ist und der erste Verbindungsbereich 36 und der zweite Verbindungsbereich 37 nicht ausgebildet sind.

**[0148]** Zunächst wird das Halbleitersubstrat 10 vorbereitet, das Siliciumcarbid vom n-Typ mit niedrigem Widerstand und vom 4H-Polytyp ist und eine erste Hauptfläche der (0001)-Ebenenausrichtung mit einem Schrägwinkel hat. Dann wird die Driftschicht 20 aus Siliciumcarbid vom n-Typ epitaxial auf dem Halbleitersubstrat 10 mittels eines CVD-Verfahrens aufgewachsen. Die Driftschicht 20 hat eine Störstellenkonzentration von ungefähr  $1 \times 10^{15}$  bis  $1 \times 10^{17} \text{ cm}^{-3}$ , und deren Dicke beträgt ungefähr 5 bis 50  $\mu\text{m}$ .

**[0149]** Anschließend werden Störstellen vom p-Typ aus Al in die Oberfläche der Driftschicht 20 hinein ionenimplantiert. Zu dieser Zeit ist die Tiefe der Ionenimplantation von Al auf ungefähr 0,5  $\mu\text{m}$  bis 3  $\mu\text{m}$  vorgegeben, so dass sie die Dicke der Driftschicht 20 nicht überschreitet. Die Störstellenkonzentration des ionenimplantierten Al ist in einem Bereich von ungefähr  $1 \times 10^{17}$  bis  $1 \times 10^{19} \text{ cm}^{-3}$ , und sie ist höher als die Störstellenkonzentration der Driftschicht 20. Der Bereich, wo Al in diesem Schritt ionenimplantiert wird, dient als der erste Wannbereich 30. Im Abschlussbereich dient dieser Bereich als der zweite Wannbereich 31. Der erste Wannbereich 30 kann auf der Driftschicht 20 mittels eines epitaxialen Verfahrens ausgebildet werden.

**[0150]** Als Nächstes wird der Kontaktbereich 35 durch Ionenimplantation von Al in einen vorbestimm-

ten Bereich eines Oberflächenschichtbereichs des ersten Wannengebiete 30 hinein gebildet, und zwar mit einer Störstellenkonzentration in einem Bereich von ungefähr  $1 \times 10^{16}$  bis  $1 \times 10^{18} \text{ cm}^{-3}$ , so dass sie höher als die Störstellenkonzentration des ersten Wannengebiete 30 ist. Ferner werden Störstellen vom n-Typ aus N in einen vorbestimmten Bereich eines Oberflächenschichtbereichs des ersten Wannengebiete 30 auf der Oberfläche der Driftschicht 20 ionenimplantiert. Die Tiefe der Ionenimplantation von N ist flacher als die Dicke des ersten Wannengebiete 30. Die Störstellenkonzentration von N, das ionenimplantiert wird, liegt in einem Bereich von ungefähr  $1 \times 10^{18}$  bis  $1 \times 10^{21} \text{ cm}^{-3}$  und überschreitet die Störstellenkonzentration vom p-Typ des ersten Wannengebiete 30. Ein Bereich, der die Leitfähigkeit vom n-Typ in dem Bereich zeigt, wo N in diesem Schritt implantiert wird, dient als der Source-Bereich 40. **Fig. 25** ist eine Querschnittsansicht des aktiven Bereichs in dieser Stufe.

**[0151]** Als Nächstes wird der Gate-Graben GT an einer Position ausgebildet, wo der Source-Bereich 40 ausgebildet ist, und der Schottky-Graben ST wird an einer Position ausgebildet, wo der Source-Bereich 40 und der Kontaktbereich 35 nicht ausgebildet sind. Störstellen vom p-Typ aus Al werden in die Bodenteile des Gate-Grabens GT und des Schottky-Grabens ST implantiert. Dadurch werden der erste Schutzbereich 32 am Boden des Gate-Grabens GT und der zweite Schutzbereich 33 am Boden des Schottky-Grabens ST ausgebildet. Die Störstellenkonzentration des ersten Schutzbereichs 32 und des zweiten Schutzbereichs 33 sollte in einem Bereich von ungefähr  $1 \times 10^{17}$  bis  $1 \times 10^{19} \text{ cm}^{-3}$  sein.

**[0152]** Der erste Verbindungsbereich 36 und der zweite Verbindungsbereich 37, die so ausgebildet sind, dass sie jeweils in Kontakt mit dem Gate-Graben GT bzw. dem Schottky-Graben ST sind, können durch schräge Ionenimplantation ausgebildet werden, wobei Ionen von Störstellen vom p-Typ wie z. B. Al schräg aus der Richtung orthogonal zur Verlaufsrichtung jedes Grabens in der Draufsicht implantiert werden. Die Störstellenkonzentration des ersten Verbindungsbereichs 36 und des zweiten Verbindungsbereich 37 sollte in einem Bereich von ungefähr  $1 \times 10^{17}$  bis  $1 \times 10^{19} \text{ cm}^{-3}$  sein.

**[0153]** Der lochfüllende Hilfsbereich 303, der ein Merkmal der vorliegenden Erfindung ist, kann auch durch schräge Ionenimplantation ausgebildet werden, wo bei Ionen von Störstellen vom p-Typ, wie z. B. Al, schräg aus der Richtung orthogonal zur Verlaufsrichtung jedes Grabens in der Draufsicht implantiert werden, ähnlich wie beim ersten Verbindungsbereich 36 und zweiten Verbindungsbereich 37. Die Störstellenkonzentration des ersten Verbindungsbereichs 36 und des zweiten Verbindungsbereichs

reich 37 sollte in einem Bereich von ungefähr  $1 \times 10^{17}$  bis  $1 \times 10^{19} \text{ cm}^{-3}$  sein.

**[0154]** Der lochfüllende Hilfsbereich 303 kann gleichzeitig mit dem ersten Verbindungsbereich 36 oder dem zweiten Verbindungsbereich 37 ausgebildet werden, und er kann auch gleichzeitig mit dem ersten Verbindungsbereich 36 und dem zweiten Verbindungsbereich 37 ausgebildet werden, wenn der erste Verbindungsbereich 36 und der zweite Verbindungsbereich 37 gleichzeitig ausgebildet werden. Indem die Struktur auf diese Weise ausgebildet wird, kann die Anzahl von Schritten verringert werden, und die Struktur kann leicht hergestellt werden.

**[0155]** Wenn hier die Ebenenausrichtung der ersten Hauptfläche des Halbleitersubstrats 10 die (0001)-Ebene mit einem Schrägwinkel in der <11-20>-Richtung ist, sollten sowohl der Gate-Graben GT, als auch der Schottky-Graben ST im aktiven Bereich parallel zur <11-20>-Richtung ausgebildet werden. Auf diese Weise wird die Ebenenausrichtung der Graben-Seitenwände auf beiden Seiten des Gate-Grabens GT nicht durch die Versatzrichtung des Substrats beeinflusst, und folglich wird die Schwellenspannung des MOSFETs des Gate-Grabens GT nicht durch die Versatzrichtung des Substrats beeinflusst, und folglich kann die Schwankung der Schwellenspannung des MOSFETs verringert werden. Da die Ebenenausrichtung der Grabe-Seitenwände auf beiden Seiten des Schottky-Grabens ST ebenfalls nicht durch die Versatzrichtung des Substrats beeinflusst wird, kann die Schwankung der Barrierenhöhe der Schottky-Grenzfläche des Schottky-Grabens ST verringert werden.

**[0156]** Als Nächstes wird ein Tempern durch eine Wärmebehandlungsvorrichtung in einer Inertgasatmosphäre wie z. B. Argongas (Ar) bei einer Temperatur von ungefähr  $1300 \text{ }^\circ\text{C}$  bis  $1900 \text{ }^\circ\text{C}$  für ungefähr 30 Sekunden bis 1 Stunde durchgeführt. Durch dieses Tempern werden das ionenimplantierte N und Al, die ionenimplantiert sind, elektrisch aktiviert. **Fig. 26** ist eine Querschnittsansicht des aktiven Bereichs in dieser Stufe.

**[0157]** Wie in **Fig. 27** gezeigt, wird anschließend das Innere des Schottky-Grabens ST mit einer Schutzisolierschicht 52 wie z. B. Siliciumoxid gefüllt.

**[0158]** Als Nächstes wird eine Fläche von Siliciumcarbid, die nicht mit der Schutz-Isolierschicht 52 bedeckt ist, thermisch oxidiert, so dass eine Siliciumoxidschicht als Gate-Isolierschicht 50 gebildet wird, die eine gewünschte Dicke aufweist. Anschließend wird eine polykristalline Siliciumschicht, die Leitfähigkeit aufweist, auf der Gate-Isolierschicht 50 mittels des Niederdruck-CVD-Verfahrens ausgebildet, und die polykristalline Siliciumschicht wird mit einem

Muster versehen, so dass die Gate-Elektrode 60 gebildet wird.

**[0159]** Als Nächstes wird die Zwischen-Isolierschicht 55 aus Siliciumoxid und mit einer Dicke größer als jene der Gate-Isolierschicht 50 durch das Niederdruck-CVD-Verfahren ausgebildet. Anschließend werden die Zwischen-Isolierschicht 55 und die Gate-Isolierschicht 50 durch Nassätzen entfernt, so dass der Kontaktbereich 35 und der Source-Bereich 40 im aktiven Bereich freiliegen. **Fig. 28** ist eine Querschnittsansicht des aktiven Bereichs in dieser Stufe.

**[0160]** Anschließend wird eine Metallschicht, die Ni als Hauptkomponente enthält, durch Sputtern oder dergleichen auf der Oberfläche ausgebildet, wo die Zwischen-Isolierschicht 55 und die Gate-Isolierschicht 50 entfernt sind und folglich der Source-Bereich 40 und der Kontaktbereich 35 freiliegen, und dann wird eine Wärmebehandlung bei einer Temperatur von ungefähr 600 °C bis 1100 °C durchgeführt, so dass die Metallschicht, die Ni als die Hauptkomponente enthält, mit der Siliciumcarbid-Schicht reagiert, so dass Silicid zwischen der Siliciumcarbid-Schicht und der Metallschicht gebildet wird. Anschließend wird die verbleibende Metallschicht, die von Silicid verschieden ist und durch die Reaktion gebildet wird, durch Nassätzen entfernt. Folglich ist das verbleibende Silicid die ohmsche Elektrode 70. **Fig. 29** ist eine Querschnittsansicht des aktiven Bereichs nach den Schritten bis zu dieser Stufe.

**[0161]** Als Nächstes wird die Schutz-Isolierschicht 52 im Schottky-Graben ST durch Flußsäure oder dergleichen entfernt, und die Schottky-Elektrode 71 wird im Schottky-Graben ST ausgebildet. Das Material der Schottky-Elektrode 71 sollte Ti, Mo oder dergleichen sein.

**[0162]** Anschließend wird die Source-Elektrode 80, die hauptsächlich aus Al gebildet ist, so ausgebildet, dass sie mit der Schottky-Elektrode 71 und der ohmschen Elektrode 70 verbunden ist. Der Gate-Anschluss 81 und die Gate-Leitung 82 können gleichzeitig mit der Source-Elektrode 80 ausgebildet werden. **Fig. 30** ist eine Querschnittsansicht des aktiven Bereichs nach den Schritten bis zu der Stufe, wo die Source-Elektrode 80 ausgebildet ist.

**[0163]** Ferner wird die Drain-Elektrode 84, die eine Metallschicht ist, auf der Oberfläche der ohmschen Rückflächen-Elektrode (nicht dargestellt) ausgebildet, die auf der hinteren Fläche des Substrats ausgebildet ist.

**[0164]** Auf diese Weise kann die Halbleitereinrichtung der vorliegenden Ausführungsform hergestellt werden, deren Querschnittsansichten in **Fig. 23** und **Fig. 24** gezeigt sind.

**[0165]** Der Betrieb und die Wirkung des Stoßstrom-Leitungsbereichs 301 im Betrieb in dem SiC-MOSFET mit eingebauter SBD vom Grabentyp als Halbleitereinrichtung der vorliegenden Ausführungsform sind die gleichen wie der Betrieb und die Wirkung des Stoßstrom-Leitungsbereichs 301 in dem Betrieb im SiC-MOSFET vom planaren Typ mit eingebauter SBD, und folglich wird deren Beschreibung weggelassen.

#### Ausführungsform 6

**[0166]** Bei der vorliegenden Ausführungsform wird die Halbleitereinrichtung gemäß Ausführungsform 1 bis Ausführungsform 5, die oben beschrieben sind, mit einer Stromrichtereinrichtung verwendet, und ein Stromrichtersystem ist so konfiguriert, dass es die Stromrichtereinrichtung aufweist. Obwohl die vorliegende Erfindung nicht auf eine spezifische Stromrichtereinrichtung beschränkt ist, wird nachstehend ein Beispiel mit einem dreiphasigen Wechselrichter beschrieben.

**[0167]** **Fig. 31** ist ein schematisches Diagramm, das eine schematische Konfiguration des Stromrichtersystems zeigt, auf das die Stromrichtereinrichtung 200 gemäß Ausführungsform 6 angewendet wird.

**[0168]** Das Stromrichtersystem, das in **Fig. 31** gezeigt ist, weist eine Energieversorgung 100, eine Stromrichtereinrichtung 200 und eine Last 300 auf. Die Energieversorgung 100 ist eine DC Energieversorgung, und sie führt der Stromrichtereinrichtung 200 DC-Energie zu. Die Energieversorgung 100 kann mit verschiedenen Typen konfiguriert werden, und sie kann beispielsweise mit einem DC-System, einer Solarbatterie oder einer Speicherbatterie konfiguriert werden, oder sie kann mit einer Gleichrichterschaltung und einem AC/DC-Umsetzer konfiguriert werden, die mit einem AC-System verbunden sind. Die Energieversorgung 100 kann ferner mit einem DC/DC-Umsetzer konfiguriert werden, der aus einem DC-System ausgegebene DC-Energie in vorbestimmte Energie umwandelt.

**[0169]** Die Stromrichtereinrichtung 200 ist ein dreiphasiger Wechselrichter, der zwischen die Energieversorgung 100 und die Last 300 geschaltet ist, und er wandelt die von der Energieversorgung 100 zugeführte DC-Energie in AC-Energie um, und er führt die AC-Energie der Last 300 zu. Wie in **Fig. 31** gezeigt, weist die Stromrichtereinrichtung 200 Folgendes auf: Eine Haupt-Umwandlungsschaltung 201, die DC-Energie in AC-Energie umwandelt und die AC-Energie ausgibt, eine Treiberschaltung 202, die ein Treibersignal zum Treiben jedes Schaltelements der Haupt-Umwandlungsschaltung 201 ausgibt, und eine Steuerungsschaltung 203, die ein Steuerungssignal zum Steuern der Treiberschaltung 202 an die Treiberschaltung 202 ausgibt.

**[0170]** Die Last 300 ist ein dreiphasiger Elektromotor, der mit der AC-Energie betrieben werden soll, die von der Stromrichtereinrichtung 200 zugeführt wird. Es sei angemerkt, dass die Last 300 nicht auf eine spezifische Anwendung beschränkt ist, sondern sie ist ein Elektromotor, der an verschiedenen elektrischen Einrichtungen montiert ist, und sie wird beispielsweise als ein Elektromotor für Folgendes verwendet: Ein Hybridfahrzeug, ein Elektrofahrzeug, ein Schienenfahrzeug, einen Fahrstuhl oder eine Klimaanlage.

**[0171]** Die Stromrichtereinrichtung 200 wird nachstehend detailliert beschrieben. Die Haupt-Umwandlungsschaltung 201 weist Schaltelemente und Freilaufdioden (nicht dargestellt) auf und wandelt DC-Energie, die von der Energieversorgung 100 zugeführt wird, in AC-Energie um, indem sie die Schaltelemente schaltet, und führt die AC-Energie der Last 300 zu. Obwohl es verschiedene spezifische Schaltungskonfigurationen der Haupt-Umwandlungsschaltung 201 gibt, ist die Haupt-Umwandlungsschaltung 201 gemäß der vorliegenden Ausführungsform eine Vollbrückenschaltung mit zwei Pegeln und drei Phasen, und sie kann sechs Schaltelemente und sechs Freilaufdioden antiparallel zu den jeweiligen Schaltelementen aufweisen. Die Halbleitereinrichtung gemäß einer der Ausführungsformen 1 bis 5 wird auf jedes Schaltelement der Haupt-Umwandlungsschaltung 201 angewendet.

**[0172]** Die sechs Schaltelemente sind in Reihe für alle zwei Schaltelemente geschaltet und bilden so obere und untere Zweige, und die oberen und unteren Zweige bilden eine Phase (U-Phase, V-Phase bzw. W-Phase) der Vollbrückenschaltung. Die Ausgangsanschlüsse der oberen und unteren Zweige, d. h. die drei Ausgangsanschlüsse der Haupt-Umwandlungsschaltung 201, sind mit der Last 300 verbunden.

**[0173]** Um den Strom zu erhöhen, der von der Stromrichtereinrichtung 200 verarbeitet werden kann, weist die Haupt-Umwandlungsschaltung 201 eine Mehrzahl der Schaltelemente auf, mit anderen Worten eine Mehrzahl der Halbleitereinrichtungen, und die Schaltelemente können in der Haupt-Umwandlungsschaltung 201 parallelgeschaltet sein. Wenn hier eine Halbleitereinrichtung, die den Stoßstrom-Leitungsbereich 301 aufweist, für eine Mehrzahl, vorzugsweise für sämtliche, der Schaltelemente verwendet wird, gilt Folgendes: Selbst wenn ein Stoßstrom in der Stromrichtereinrichtung 200 fließt, arbeiten die pn-Dioden in manchen oder sämtlichen der Schaltelemente nicht, und es kann verhindert werden, dass sich der Strom in einer kleinen Anzahl von Schaltelementen konzentriert. Als Schaltelement kann der MOSFET mit der eingebauten SBD verwendet werden, die als Freilaufdiode dient.

**[0174]** Die Treiberschaltung 202 erzeugt ein Treibersignal zum Treiben der Schaltelemente der Haupt-Umwandlungsschaltung 201 und führt das Treibersignal den Steuerungselektroden der Schaltelemente der Haupt-Umwandlungsschaltung 201 zu. Genauer gesagt: Gemäß dem Steuerungssignal von der Steuerungsschaltung 203, wie später noch beschrieben, wird ein Treibersignal zum Einschalten eines Schaltelements oder ein Treibersignal zum Ausschalten eines Schaltelements an eine Steuerungselektrode jedes Schaltelements ausgegeben. Wenn das Schaltelement im Einschaltzustand gehalten wird, ist das Treibersignal ein Spannungssignal (Einschaltsignal) gleich hoch wie oder höher als die Schwellenspannung des Schaltelements, und wenn das Schaltelement im Ausschaltzustand gehalten wird, ist das Treibersignal ein Spannungssignal (Ausschaltsignal) gleich groß wie oder niedriger als die Schwellenspannung des Schaltelements.

**[0175]** Die Steuerungsschaltung 203 steuert die Schaltelemente der Haupt-Umwandlungsschaltung 201 so, dass die gewünschte Leistung der Last 300 zugeführt wird. Genauer gesagt: Die Zeit (Einschaltzeit), während der jedes Schaltelement der Haupt-Umwandlungsschaltung 201 im Einschaltzustand sein muss, wird auf der Basis der Energie bzw. Leistung berechnet, die der Last 300 zugeführt werden soll. Beispielsweise kann die Haupt-Umwandlungsschaltung 201 durch PWM-Steuerung zum Modulieren der Einschaltzeit eines Schaltelements gemäß der auszugebenden Spannung gesteuert werden. Dann gibt die Steuerungsschaltung einen Steuerungsbefehl (Steuerungssignal) an die Treiberschaltung 202 aus, so dass ein Einschaltsignal an ein Schaltelement ausgegeben wird, das im Einschaltzustand sein soll, und zwar zu jedem Zeitpunkt, und ein Ausschaltsignal an ein Schaltelement ausgegeben wird, das im Ausschaltzustand sein soll, und zwar zu jedem Zeitpunkt. Die Treiberschaltung 202 gibt das Einschaltsignal oder das Ausschaltsignal als das Treibersignal an die Steuerungselektrode jedes Schaltelements gemäß dem Steuerungssignal aus.

**[0176]** Außerdem gilt Folgendes: Wenn ein Freilaufstrom durch das jeweilige Schaltelement in der umgekehrten Richtung fließt, schaltet die Steuerungsschaltung 203 das Gate mit Ausnahme einer kurzen Totzeit ein. Mit anderen Worten: Wenn der Freilaufstrom durch die Halbleitereinrichtung fließt, wird ein Steuerungssignal zum Anlegen einer Einschaltzustands-Spannung an die Gate-Elektrode 60 ausgegeben, die in der Halbleitereinrichtung enthalten ist. Folglich kann ein unipolarer Strom durch den Kanal im Stoßstrom-Leitungsbereich 301 fließen, und es kann verhindert werden, dass sich die Wärmeezeugung am Stoßstrom-Leitungsbereich 301 konzentriert.

**[0177]** In der Stromrichtereinrichtung 200 gemäß der vorliegenden Ausführungsform wird die Halbleitereinrichtung gemäß Ausführungsform 1 bis Ausführungsform 5 als Schaltelement der Haupt-Umwandlungsschaltung 201 verwendet, und folglich ist es möglich, die Stromrichtereinrichtung 200 mit niedrigen Verlusten und hoher Zuverlässigkeit beim Hochgeschwindigkeits-Schalten zu implementieren.

**[0178]** Bei der vorliegenden Ausführungsform ist ein Beispiel beschrieben, bei dem die vorliegende Erfindung auf einen Wechselrichter mit zwei Pegeln und drei Phasen angewendet wird, aber die vorliegende Erfindung ist darauf nicht beschränkt, und sie kann auf verschiedene Stromrichtereinrichtungen 200 angewendet werden. In der vorliegenden Ausführungsform ist die Stromrichtereinrichtung 200 die zweipeilige Stromrichtereinrichtung, aber die Stromrichtereinrichtung 200 kann auch eine dreipeilige oder mehrpeilige Stromrichtereinrichtung sein, und die vorliegende Erfindung kann auch auf einen einphasigen Wechselrichter angewendet werden, wenn die Energie einer einphasigen Last zugeführt wird. Wenn Energie einer DC-Last oder dergleichen zugeführt wird, kann außerdem die vorliegende Erfindung auch auf einen DC/DC-Umsetzer oder einen AC/DC-Umsetzer angewendet werden.

**[0179]** Die Stromrichtereinrichtung 200, auf die die vorliegende Erfindung angewendet wird, ist nicht auf den Fall beschränkt, in dem die Last 300 ein Motor ist, und sie kann beispielsweise auch als eine Energieversorgungseinrichtung für eine elektrische Entladungsmaschine, eine Laserstrahlmaschine, einen Induktionserwärmungs-Kocher oder ein kontaktloses Energiezuführungssystem verwendet werden, und sie kann auch als ein Leistungskonditionierer für ein Solarenergie-Erzeugungssystem, ein Energiespeichersystem oder oder dergleichen verwendet werden.

**[0180]** In der Halbleitereinrichtungen gemäß Ausführungsform 1 bis Ausführungsform 5 wird Aluminium (Al) für die Störstellen vom p-Typ verwendet. Die Störstellen vom p-Typ können jedoch auch Bor (B) oder Gallium (Ga) sein. Die Störstellen vom n-Typ können Phosphor (P) anstelle von Stickstoff (N) sein. Die Gate-Isolierschicht 50 kann auch keine Oxidschicht sein, wie z. B.  $\text{SiO}_2$ , und sie kann eine Isolierschicht sein, die von einer Oxidschicht verschieden ist, oder eine Kombination aus einer Isolierschicht, die von einer Oxidschicht verschieden ist, und einer Oxidschicht. Obwohl Siliciumoxid, das durch thermisches Oxidieren von Siliciumcarbid erhalten wird, als Gate-Isolierschicht 50 verwendet wird, kann auch Siliciumoxid einer mittels eines CVD-Verfahrens abgelagerten Schicht verwendet werden. Außerdem sind die Kristallstruktur, die Ebenenausrichtung der Hauptfläche, der Schrägwinkel, die Implantationsbedingungen und dergleichen

unter Verwendung spezifischer Beispiele beschrieben, aber die Anwendungsbereiche sind nicht auf diese numerischen Bereiche beschränkt.

**[0181]** Ferner kann die Halbleitereinrichtung ein MOSFET mit einer Super-Junction-Struktur sein, in den eine SBD eingebaut ist.

#### Variationen der oben beschriebenen Ausführungsformen

**[0182]** Bei den oben beschriebenen Ausführungsformen sind die Materialqualität, das Material, die Größe, Form, relative Anordnung oder die Ausführungsbedingungen jeder Komponente beschrieben, aber diese sind in sämtlichen Aspekten nur Beispiele und darauf nicht beschränkt.

**[0183]** Daher sind unbeschränkte Variationen und Äquivalente, die nicht beispielhaft dargestellt sind, innerhalb des Umfangs der Technologie denkbar, die in der vorliegenden Erfindung offenbart ist. Beispielsweise schließt die vorliegende Erfindung einen Fall ein, in dem zumindest eine Komponente modifiziert, hinzugefügt oder weggelassen ist, und einen Fall, in dem zumindest eine Komponente in zumindest einer Ausführungsform extrahiert wird und mit einer Komponente in einer anderen Ausführungsform kombiniert wird.

**[0184]** In zumindest einer der oben beschriebenen Ausführungsformen gilt Folgendes: Wenn ein Materialname oder dergleichen beschrieben ist, ohne besonders spezifiziert zu sein, schließt das Material andere Additive ein, beispielsweise eine Legierung, solange kein Widerspruch entsteht.

**[0185]** Solange kein Widerspruch entsteht, gilt ferner Folgendes: Wenn beschrieben ist, dass eine Komponente in den oben beschriebenen Ausführungsformen vorhanden ist, können auch „eine oder mehrere“ Komponenten vorhanden sein.

**[0186]** Ferner ist jede Komponente in den oben beschriebenen Ausführungsformen eine konzeptuelle Einheit, und der Umfang der in der vorliegenden Erfindung offenbarten Technologie schließt einen Fall ein, in dem eine Komponente aus einer Mehrzahl von Strukturen gebildet ist, einen Fall, in dem eine Komponente einem Teil einer Struktur entspricht, und einen Fall, in dem eine Mehrzahl von Komponenten in einer Struktur enthalten sind.

**[0187]** Ferner schließt jede Komponente in den oben beschriebenen Ausführungsformen eine Struktur ein, die eine andere Struktur oder eine Form hat, solange sich die gleiche Funktion zeigt.

**[0188]** Außerdem wird auf die Beschreibung in der vorliegenden Erfindung für sämtliche Zwecke Bezug

genommen, die mit der vorliegenden Technologie zusammenhängen, und ist kein Eingeständnis, dass irgendeiner davon Stand der Technik ist.

		203	Steuerungsschaltung
		300	Last
	Bezugszeichenliste	301	Stoßstrom-Leitungsbereich
		302	Hilfsbereich
10	Halbleitersubstrat	303	lochfüllender Hilfsbereich
20	Driftschicht	GT	Gate-Graben
21	erster Trennungsbereich	ST	Schottky-Graben
22	zweiter Trennungsbereich		
30	erster Wannbereich		
31	zweiter Wannbereich		
32	erster Schutzbereich		
33	zweiter Schutzbereich		
35	Kontaktbereich		
36	erster Verbindungsbereich		
37	zweiter Verbindungsbereich		
38	JTE-Bereich		
40	Source-Bereich		
45	leitfähige Siliciumcarbidschicht		
50	Gate-Isolierschicht		
51	Feld-Isolierschicht		
52	Schutz-Isolierschicht		
55	Zwischen-Isolierschicht		
60	Gate-Elektrode		
70	ohmsche Elektrode		
71	Schottky-Elektrode		
72	ohmsche Abschlussbereich-Elektrode		
80	Source-Elektrode		
81	Gate-Anschluss		
82	Gate-Leitung		
84	Drain-Elektrode		
90	aktives Bereich-Kontaktloch		
90A	erstes aktives Bereich-Kontaktloch		
90B	zweites aktives Bereich-Kontaktloch		
91	Abschlussbereich-Kontaktloch		
95	Gate-Kontaktloch		
99	Resist-Maske		
100	Energieversorgung		
200	Stromrichtereinrichtung		
201	Haupt-Umwandlungsschaltung		
202	Treiberschaltung		

**ZITATE ENTHALTEN IN DER BESCHREIBUNG**

*Diese Liste der vom Anmelder aufgeführten Dokumente wurde automatisiert erzeugt und ist ausschließlich zur besseren Information des Lesers aufgenommen. Die Liste ist nicht Bestandteil der deutschen Patent- bzw. Gebrauchsmusteranmeldung. Das DPMA übernimmt keinerlei Haftung für etwaige Fehler oder Auslassungen.*

**Zitierte Patentliteratur**

- JP 2020- 161 841 A [0003]

**Patentansprüche**

1. Halbleitervorrichtung, die Folgendes aufweist: eine Driftschicht von einem ersten Leitfähigkeitstyp; eine Gate-Elektrode, die so angeordnet ist, dass sie einem Wannbereich von einem zweiten Leitfähigkeitstyp und einem Source-Bereich vom ersten Leitfähigkeitstyp via eine Gate-Isolierschicht zugewandt ist;

eine Source-Elektrode, die auf einer Zwischen-Isolierschicht angeordnet ist, die so angeordnet ist, dass sie die Gate-Elektrode bedeckt, und die mit dem Wannbereich und dem Source-Bereich verbunden ist;

erste Trennungsbereiche vom ersten Leitfähigkeitstyp, die in einem aktiven Bereich angeordnet sind, in dem eine Mehrzahl von MOSFETs, die jeweils den Wannbereich, den Source-Bereich und die Gate-Elektrode enthalten, in der Driftschicht angeordnet sind, wobei die ersten Trennungsbereiche so angeordnet sind, dass sie mit der Driftschicht verbunden sind und eine Schottky-Verbindung mit der Source-Elektrode bilden; und  
zumindest einen Stoßstrom-Leitungsbereich, der im aktiven Bereich angeordnet ist, über einen Bereich größer als eine erste Breite des Wannbereichs in der Draufsicht ausgebildet ist und einen Bereich zum Blockieren der Verbindung zwischen der Source-Elektrode und der Driftschicht aufweist.

2. Halbleitereinrichtung nach Anspruch 1, wobei ein Trennungsabstand zwischen zwei der ersten Trennungsbereiche, die jeweils benachbart auf der Seite des einen Endes und der Seite des anderen Endes des zumindest einen Stoßstrom-Leitungsbereichs angeordnet sind, größer als ein Trennungsabstand zwischen zwei der ersten Trennungsbereiche sind, die im aktiven Bereich außerhalb des Stoßstrom-Leitungsbereichs einander benachbart sind.

3. Halbleitereinrichtung nach Anspruch 1 oder 2, wobei der zumindest eine Stoßstrom-Leitungsbereich an einer Position angeordnet ist, die mit der Source-Elektrode in der Draufsicht bedeckt ist.

4. Halbleitereinrichtung nach einem der Ansprüche 1 bis 3, wobei irgendeiner der ersten Trennungsbereiche nicht in dem zumindest einen Stoßstrom-Leitungsbereich ausgebildet ist.

5. Halbleitereinrichtung nach einem der Ansprüche 1 bis 4, wobei die Gesamtfläche des zumindest einen Stoßstrom-Leitungsbereichs in der Draufsicht 10 % oder weniger der gesamten Fläche der Halbleitereinrichtung in der Draufsicht beträgt.

6. Halbleitereinrichtung nach einem der Ansprüche 1 bis 5, wobei der zumindest eine Stoßstrom-Leitungsbereich eine Mehrzahl von Stoßstrom-Leitungsbereichen aufweist, die ausgebildet sind, und

der Trennungsabstand zwischen irgendwelchen zwei der Stoßstrom-Leitungsbereiche das 10-fache oder mehr als der Trennungsabstand zwischen zwei der ersten Trennungsbereiche beträgt, die jeweils benachbart auf der Seite des einen Endes und der Seite des anderen Endes eines der Stoßstrom-Leitungsbereiche angeordnet sind.

7. Halbleitereinrichtung nach einem der Ansprüche 1 bis 5, wobei eine Mehrzahl der Stoßstrom-Leitungsbereiche ausgebildet sind und die Stoßstrom-Leitungsbereiche periodisch oder in gleichen Intervallen in zumindest einer Richtung der Halbleitereinrichtung in der Draufsicht angeordnet sind.

8. Halbleitereinrichtung nach einem der Ansprüche 1 bis 7, wobei die Gate-Elektrode durchgehend innerhalb und außerhalb des zumindest einen Stoßstrom-Leitungsbereichs in der Draufsicht ausgebildet ist.

9. Halbleitereinrichtung nach einem der Ansprüche 1 bis 7, wobei die Gate-Elektrode nicht in dem zumindest einen Stoßstrom-Leitungsbereich in der Draufsicht ausgebildet ist.

10. Halbleitereinrichtung nach einem der Ansprüche 1 bis 9, wobei der zumindest eine Stoßstrom-Leitungsbereich ein Bereich ist, der die Verbindung zwischen der Source-Elektrode und der Driftschicht blockiert und zumindest einen Hilfsbereich vom zweiten Leitfähigkeitstyp aufweist, der eine zweite Breite größer als die erste Breite aufweist.

11. Halbleitereinrichtung nach Anspruch 10, wobei der zumindest eine Hilfsbereich die Source-Elektrode und die Driftschicht in einem zweiten Kontaktloch trennt, das die Zwischen-Isolierschicht durchdringt.

12. Halbleitereinrichtung nach Anspruch 10 oder 11, wobei die Source-Elektrode mit dem Wannbereich, dem Source-Bereich und den ersten Trennungsbereichen via ein erstes Kontaktloch verbunden ist, das die Zwischen-Isolierschicht durchdringt, mit dem zumindest einen Hilfsbereich via das zweite Kontaktloch verbunden ist, das die Zwischen-Isolierschicht durchdringt, und nicht mit der Driftschicht verbunden ist.

13. Halbleitereinrichtung nach einem der Ansprüche 10 bis 12, wobei der zumindest eine Stoßstrom-Leitungsbereich ferner einen zweiten Trennungsbereich vom ersten Leitfähigkeitstyp aufweist, der zu dem Hilfsbereich oder dem Wannbereich benachbart ist, mit der Driftschicht verbunden ist und gegenüber der Gate-Elektrode via die Gate-Isolierschicht liegt, und der Source-Bereich in einem Oberflächenschichtbereich des zumindest einen

Hilfsbereichs angeordnet ist, auf dem die Gate-Isolierschicht und die Gate-Elektrode ausgebildet sind.

14. Halbleitereinrichtung nach einem der Ansprüche 10 bis 12, wobei der zumindest eine Stoßstrom-Leitungsbereich ferner keinen zweiten Trennungsbereich vom ersten Leitfähigkeitstyp aufweist, der zu dem Hilfsbereich oder dem Wannenebereich benachbart ist, mit der Driftschicht verbunden ist und gegenüber der Gate-Elektrode via die Gate-Isolierschicht liegt.

15. Stromrichtereinrichtung, die Folgendes aufweist:

eine Haupt-Umwandlungsschaltung, die eine Halbleitereinrichtung nach einem der Ansprüche 1 bis 14 aufweist, Eingangsenergie umwandelt und die umgewandelte Energie ausgibt; und  
eine Steuerungsschaltung zum Ausgeben eines Steuerungssignals zum Steuern der Haupt-Umwandlungsschaltung.

16. Stromrichtereinrichtung nach Anspruch 15, wobei die Steuerungsschaltung das Steuerungssignal zum Anlegen einer Einschaltspannung an die Gate-Elektrode ausgibt, die in der Halbleitereinrichtung enthalten ist, wenn ein Freilaufstrom in der Halbleitereinrichtung fließt.

17. Stromrichtereinrichtung nach Anspruch 15 oder 16, wobei die Haupt-Umwandlungsschaltung eine Mehrzahl der Halbleitereinrichtungen aufweist und eine Mehrzahl der Halbleitereinrichtungen parallel zueinander geschaltet sind.

18. Stromrichtereinrichtung nach einem der Ansprüche 15 bis 17, wobei sämtliche Schaltelemente, die in der Haupt-Umwandlungsschaltung parallelgeschaltet sind, jeweils die Halbleitereinrichtung verwenden.

Es folgen 13 Seiten Zeichnungen

Anhängende Zeichnungen

FIG. 1

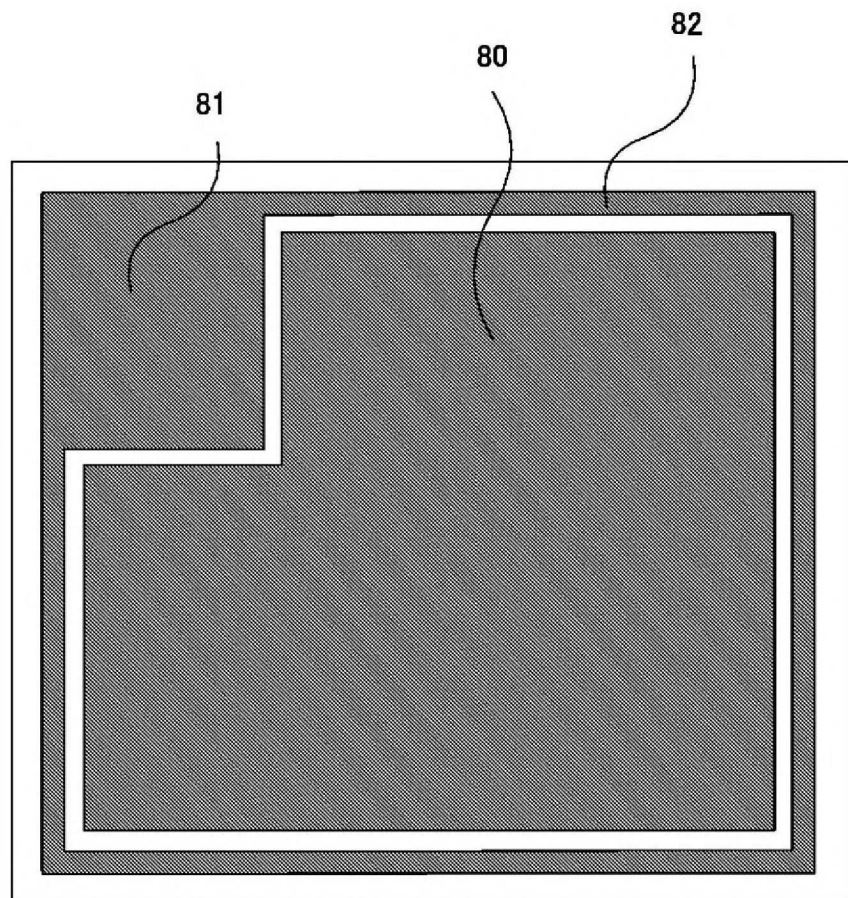


FIG. 2

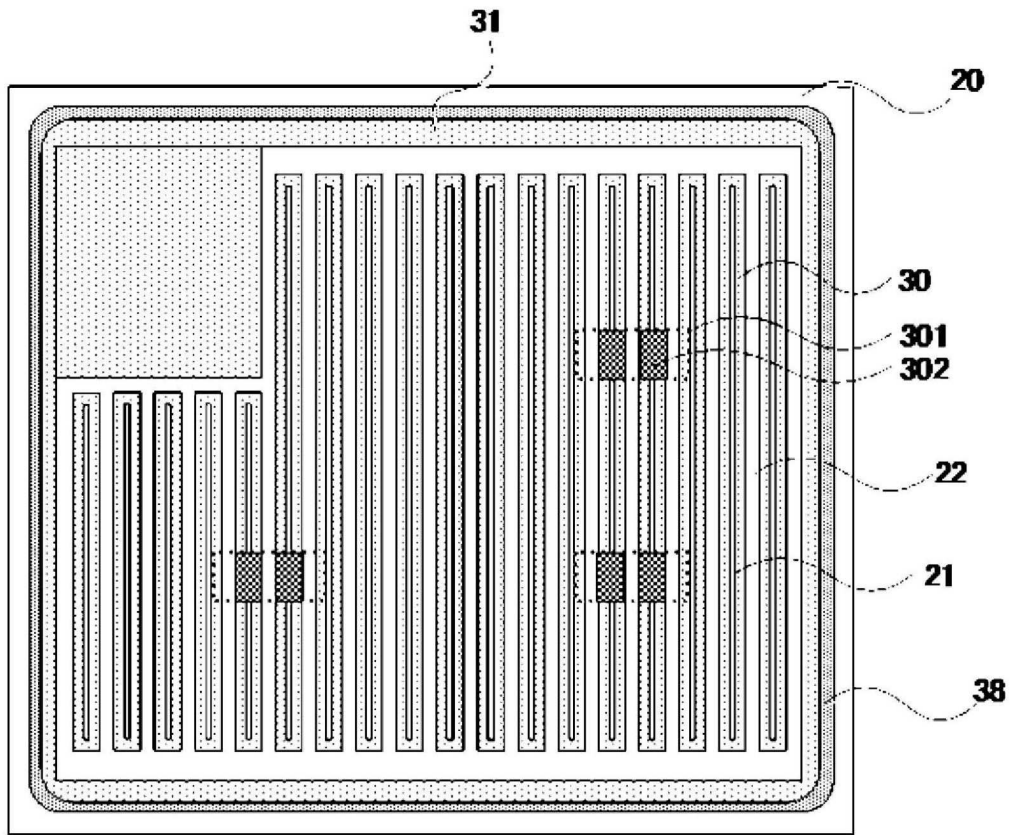


FIG. 3

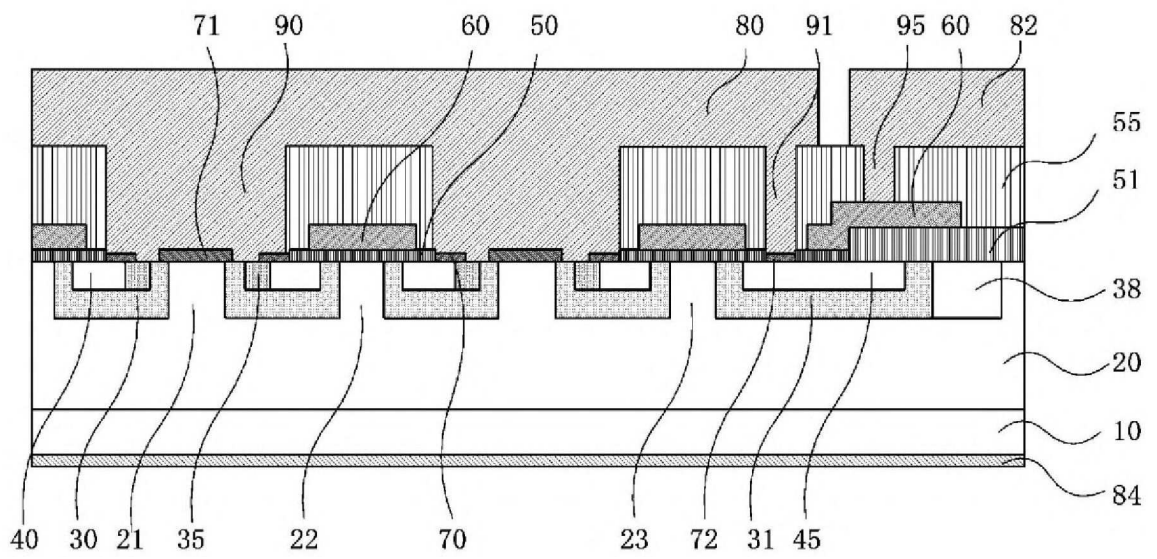




FIG. 6

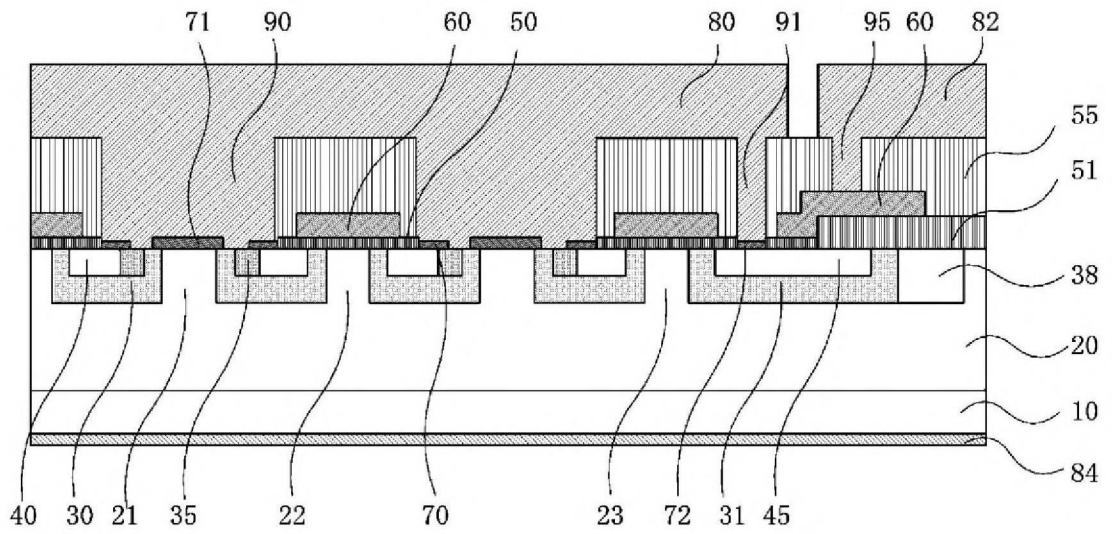


FIG. 7

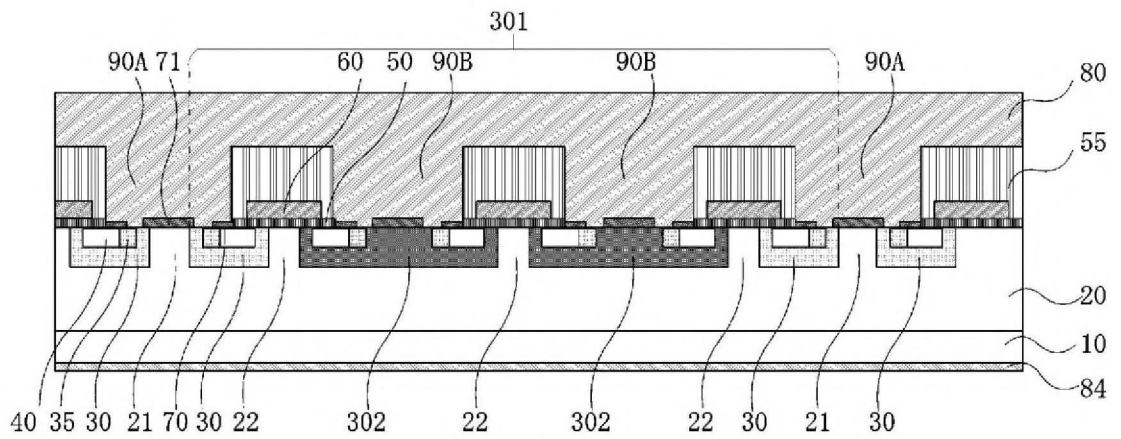


FIG. 8

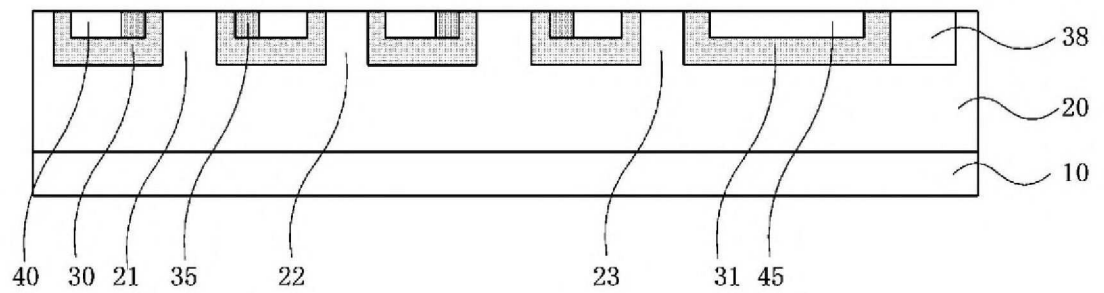


FIG. 9

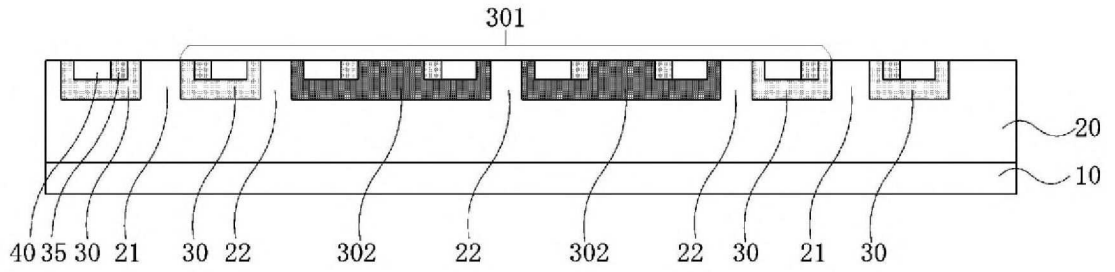


FIG. 10

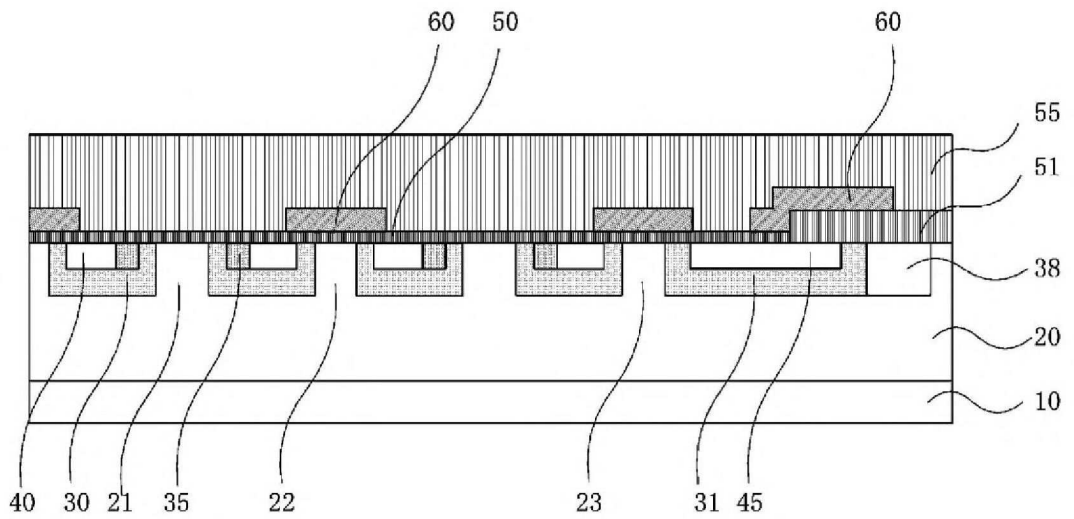


FIG. 11

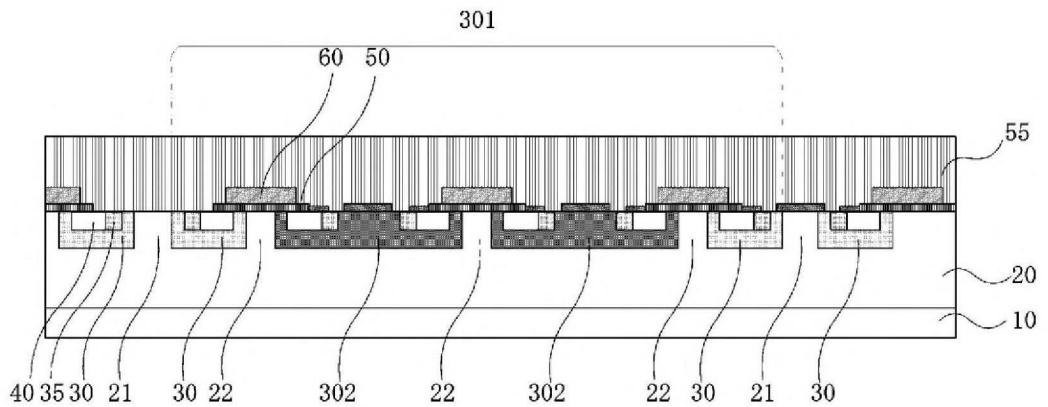


FIG. 12

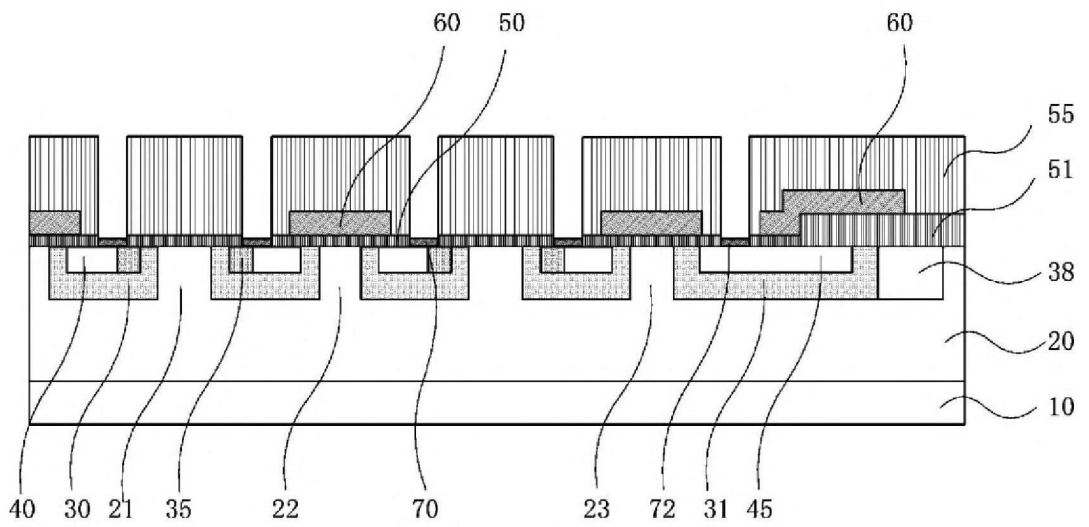


FIG. 13

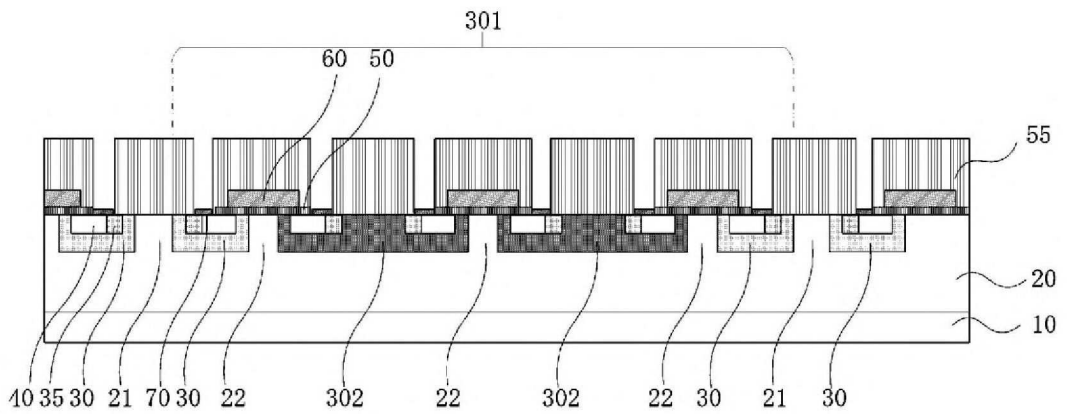


FIG. 14

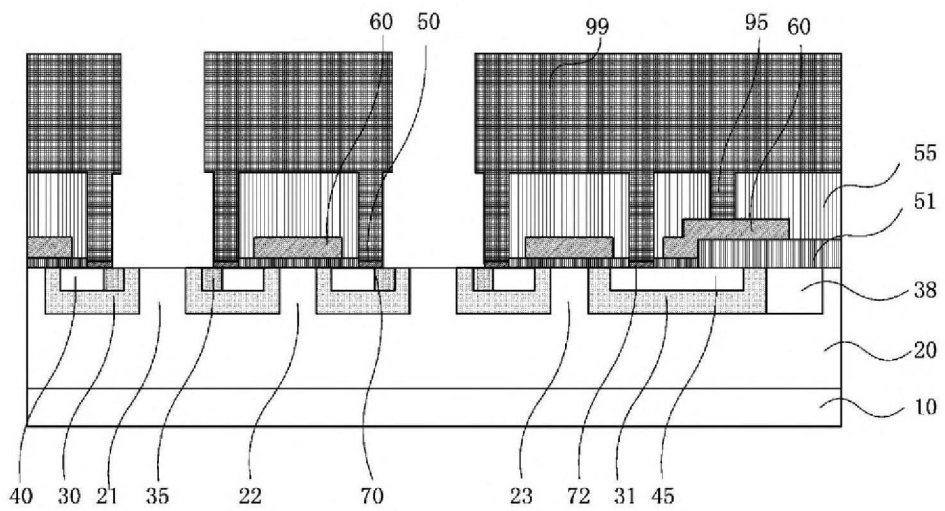




FIG. 17

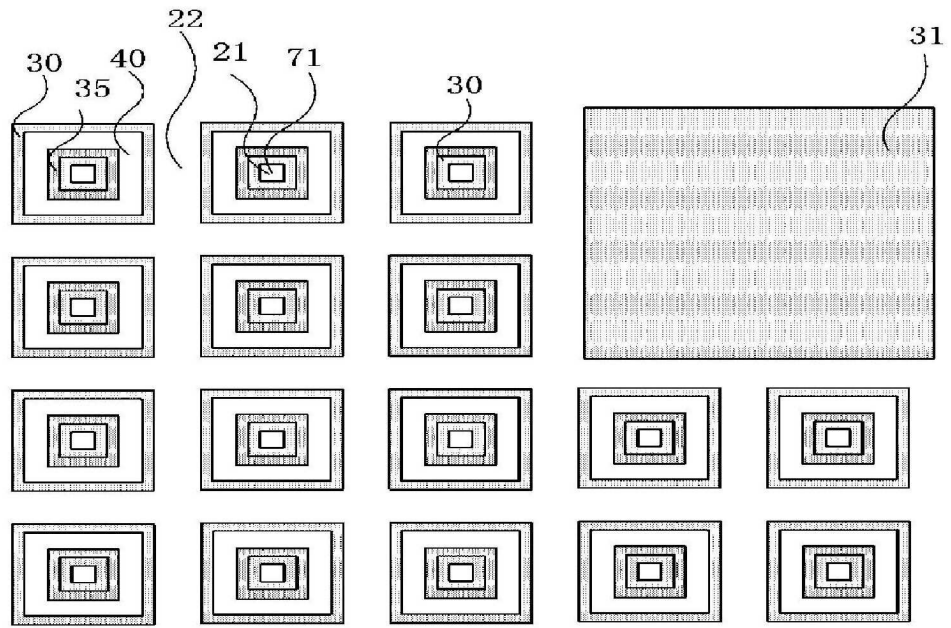


FIG. 18

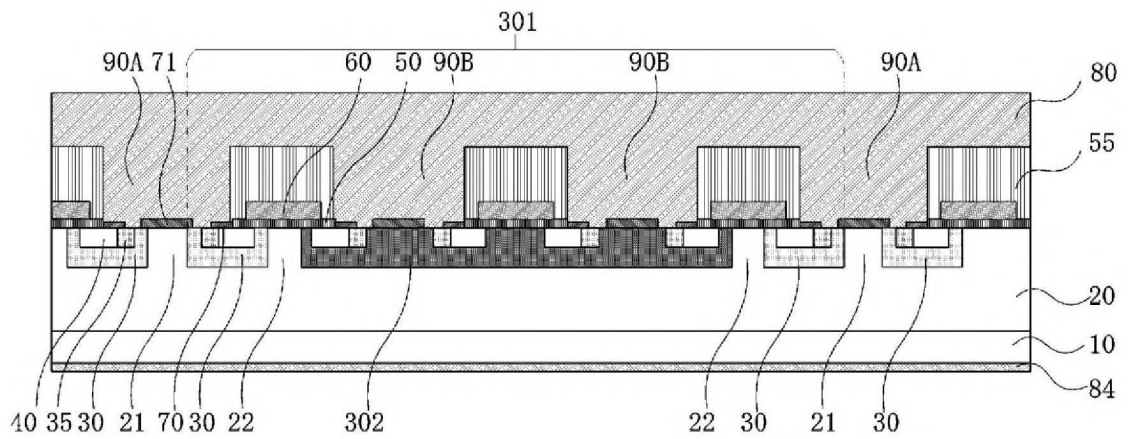


FIG. 19

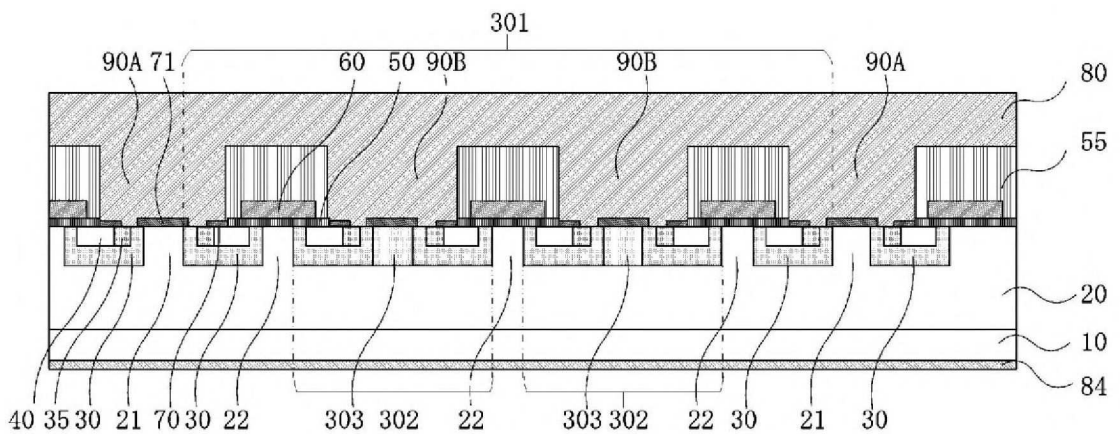


FIG. 20

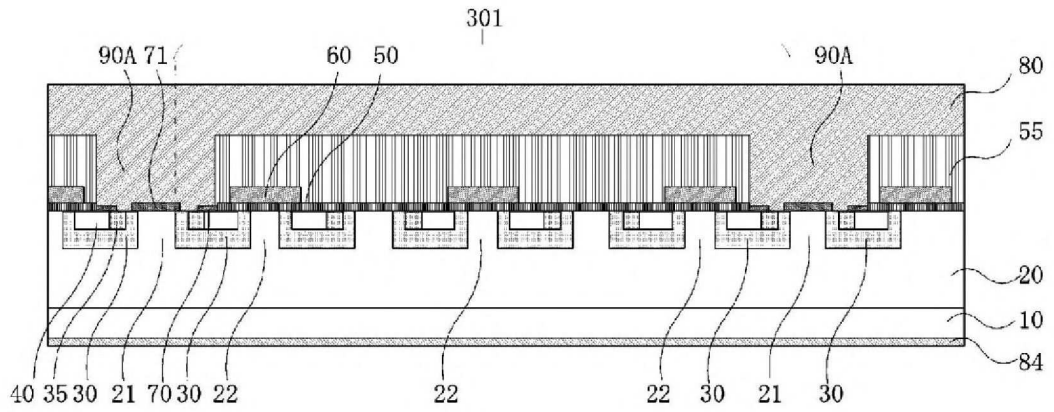


FIG. 21

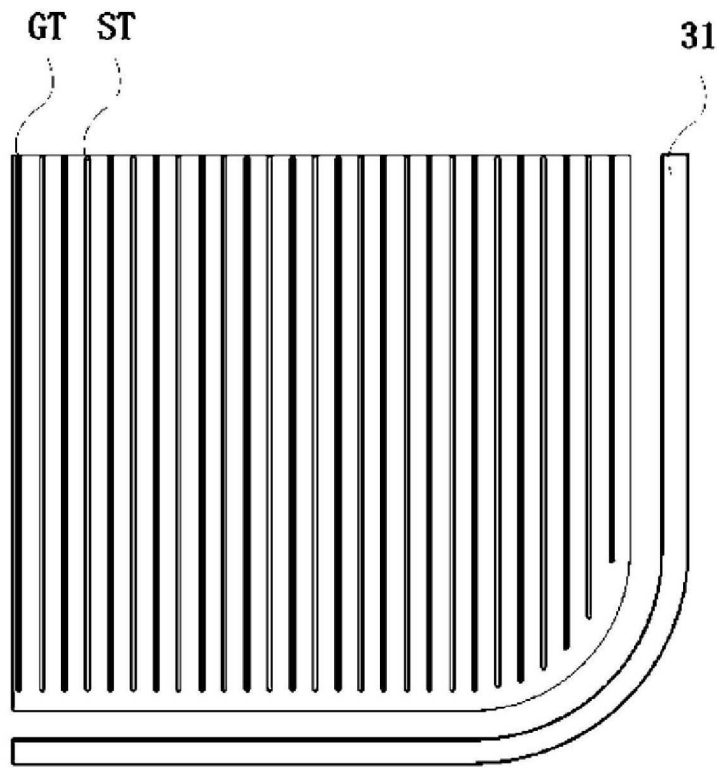


FIG. 22

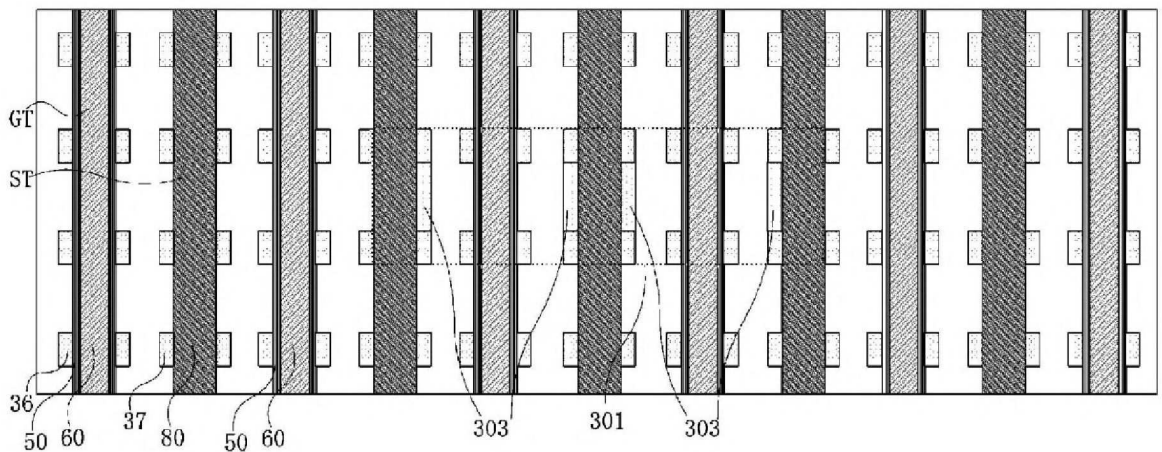


FIG. 23

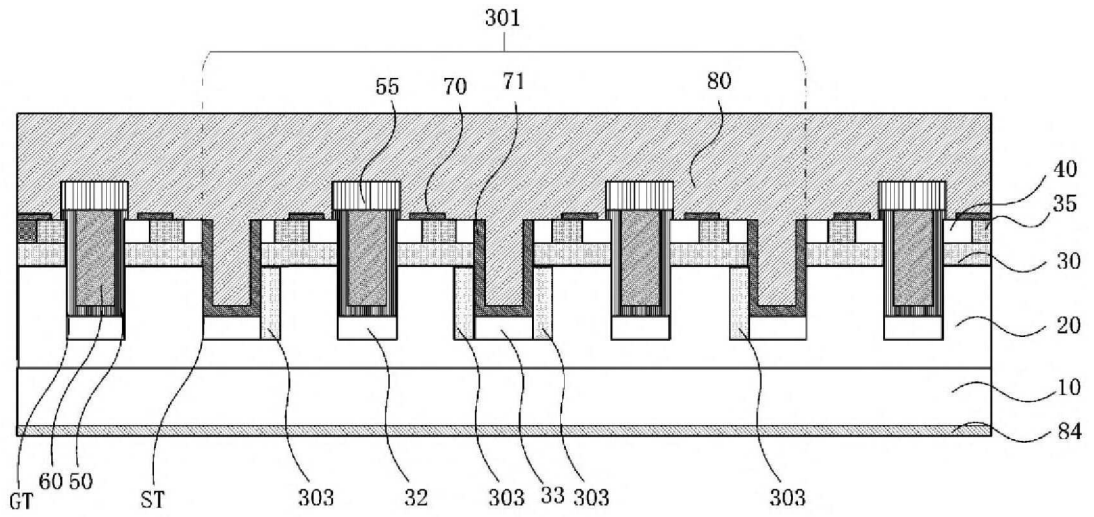


FIG. 24

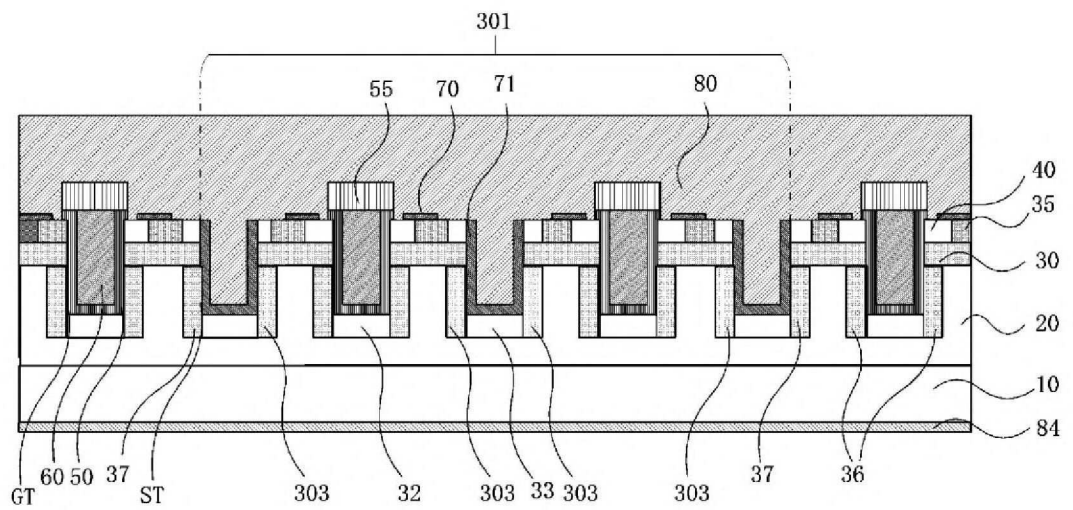




FIG. 28

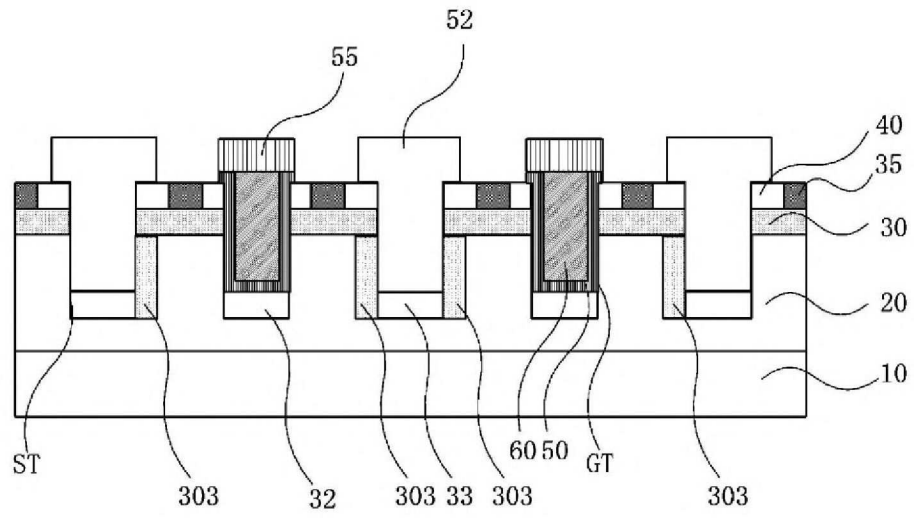


FIG. 29

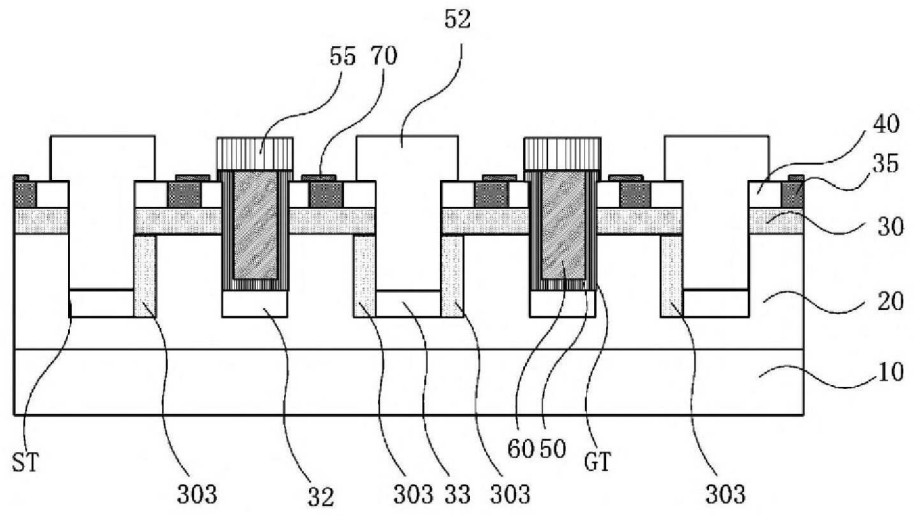


FIG. 30

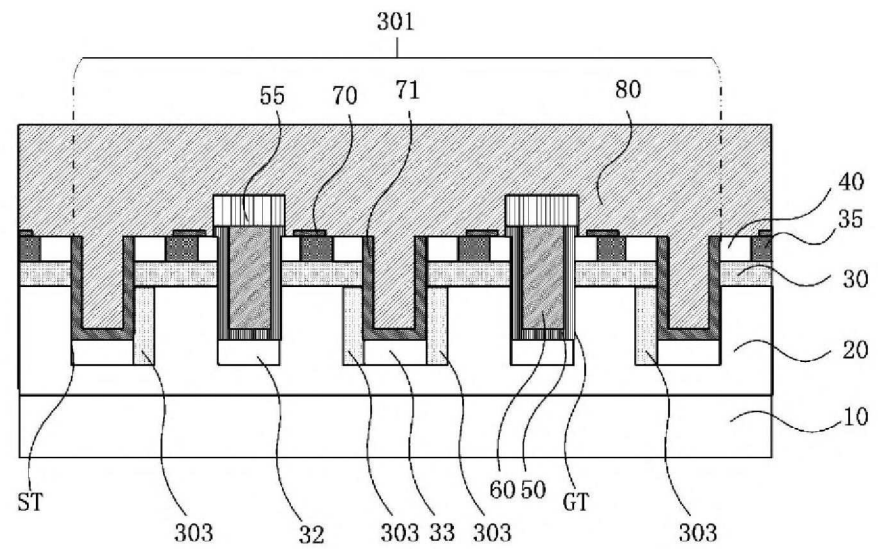


FIG. 31

