

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第5967916号
(P5967916)

(45) 発行日 平成28年8月10日 (2016. 8. 10)

(24) 登録日 平成28年7月15日 (2016. 7. 15)

(51) Int. Cl.

F I

G02B 7/28 (2006.01)
G02B 7/34 (2006.01)
G03B 13/36 (2006.01)
H04N 5/232 (2006.01)

G O 2 B 7/28 N
 G O 2 B 7/34
 G O 3 B 13/36
 H O 4 N 5/232 H

請求項の数 6 (全 26 頁)

(21) 出願番号 特願2011-271690 (P2011-271690)
 (22) 出願日 平成23年12月12日 (2011. 12. 12)
 (65) 公開番号 特開2013-54333 (P2013-54333A)
 (43) 公開日 平成25年3月21日 (2013. 3. 21)
 審査請求日 平成26年12月4日 (2014. 12. 4)
 (31) 優先権主張番号 特願2011-174251 (P2011-174251)
 (32) 優先日 平成23年8月9日 (2011. 8. 9)
 (33) 優先権主張国 日本国 (JP)

(73) 特許権者 000001007
 キヤノン株式会社
 東京都大田区下丸子3丁目30番2号
 (74) 代理人 100076428
 弁理士 大塚 康德
 (74) 代理人 100112508
 弁理士 高柳 司郎
 (74) 代理人 100115071
 弁理士 大塚 康弘
 (74) 代理人 100116894
 弁理士 木村 秀二
 (74) 代理人 100130409
 弁理士 下山 治
 (74) 代理人 100134175
 弁理士 永川 行光

最終頁に続く

(54) 【発明の名称】 焦点検出センサ及び焦点検出センサを用いた光学機器

(57) 【特許請求の範囲】

【請求項 1】

光電変換素子を有する画素が複数、一列に配置されたセンサアレイの一对から構成されるラインセンサを有する焦点検出センサであって、

前記センサアレイに配置される複数の画素が、

電荷蓄積期間に前記光電変換素子で生成された電荷を対応するメモリ手段に転送し、該メモリ手段で前記電荷を積分する構成を有する第1タイプの画素と、

前記電荷蓄積期間に前記光電変換素子で生成された電荷は、前記電荷蓄積期間の終了までメモリ手段に転送せずに画素で積分し、前記電荷蓄積期間が終わると対応するメモリ手段に転送する第2タイプの画素と、

を有し、

前記焦点検出センサはさらに、

前記第1タイプの画素のメモリ手段での積分値が所定値に達したかどうかを検出する検出手段と、

前記ラインセンサの動作を制御する制御手段を有し、

前記制御手段は、

前記センサアレイにおける電荷蓄積期間を開始させた後、前記検出手段により前記第1タイプの画素のメモリ手段での積分値が所定値に達したことが検出されると、前記電荷蓄積期間を終了させ、前記第2タイプの画素で積分された電荷を対応するメモリ手段に転送させることを特徴とする焦点検出センサ。

【請求項 2】

前記焦点検出センサが、前記第 1 タイプの画素からなるセンサアレイの一对からなる第 1 タイプのラインセンサと、前記第 2 タイプの画素からなるセンサアレイの一对からなる第 2 タイプのラインセンサとを有し、

前記第 1 タイプのラインセンサと、前記第 2 タイプのラインセンサとが隣接配置されることを特徴とする請求項 1 記載の焦点検出センサ。

【請求項 3】

前記焦点検出センサが、前記第 1 タイプの画素からなるセンサアレイの一对からなる第 1 タイプのラインセンサと、前記第 2 タイプの画素からなるセンサアレイの一对からなる第 2 タイプのラインセンサとを有し、

前記第 1 タイプのラインセンサを構成する一对のラインセンサの中心間距離が、前記第 2 タイプのラインセンサを構成する一对のラインセンサの中心間距離よりも短く、かつ前記第 1 タイプのラインセンサと前記第 2 タイプのラインセンサとが、前記焦点検出センサの光学系の視野において同じ領域に投影されるように配置されることを特徴とする請求項 1 記載の焦点検出センサ。

【請求項 4】

前記ラインセンサが、前記第 1 タイプの画素と前記第 2 タイプの画素とが交互に配置されたセンサアレイの一对から構成されることを特徴とする請求項 1 記載の焦点検出センサ。

【請求項 5】

前記制御手段は、前記電荷蓄積期間において、前記第 2 タイプの画素のメモリ手段をリセットする信号を継続して出力することを特徴とする請求項 1 乃至請求項 4 のいずれか 1 項に記載の焦点検出センサ。

【請求項 6】

撮像レンズから入射した光束を受光するように配置された請求項 1 乃至請求項 5 のいずれか 1 項に記載の焦点検出センサと、

前記電荷蓄積期間が終了したラインセンサの前記第 1 タイプの画素のメモリ手段から信号を読み出して生成した像信号と、前記第 2 タイプの画素のメモリ手段から信号を読み出して生成した像信号とから前記撮像レンズのデフォーカス量を算出する算出手段と、

前記デフォーカス量に基づいて前記撮像レンズを駆動するレンズ駆動手段とを有することを特徴とする光学機器。

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は自動焦点検出に用いられる焦点検出センサ及び、焦点検出センサを用いた光学機器に関する。

【背景技術】**【0002】**

従来、光電変換素子を有する焦点検出センサで検出した被写体の焦点検出状態に応じて撮像レンズの合焦距離を調整し、自動的に被写体に合焦させるオートフォーカス（以下 A F）機能を有する撮像装置等が知られている。さらに、焦点検出センサが有する光電変換素子の電荷蓄積時間や出力ゲインを、被写体の明るさやコントラストに応じて制御することも知られている。

【0003】

例えば、特許文献 1 では、複数の光電変換素子（画素）からなるラインセンサを用いる焦点検出センサにおいて、ラインセンサを複数の領域に分割し、領域ごとに画素信号の最大値と最小値の差分（コントラスト）が目標値を超えた時点で蓄積を停止させている。

【0004】

また、特許文献 2 には、焦点検出に使用するラインセンサ対の近傍にモニタセンサを配置し、モニタセンサからの信号によりラインセンサ対の蓄積（積分）時間を制御すること

10

20

30

40

50

が開示されている。

【先行技術文献】

【特許文献】

【0005】

【特許文献1】特開2006-251777号公報

【特許文献2】特開平10-333021号公報

【発明の概要】

【発明が解決しようとする課題】

【0006】

しかしながら、特許文献1に開示された構成では、画素で光電変換された電荷を蓄積回路へ常時転送しているため、蓄積中に蓄積回路で発生するノイズも光電変換された電荷と同様に蓄積してしまう。蓄積時間が長い場合には発生するノイズ量も増大するため、蓄積結果におけるノイズ成分の影響が無視できなくなり、焦点検出結果に誤差を生じさせる原因となるおそれがあった。

【0007】

一方、特許文献2に開示された構成では、ラインセンサとは別に設けたモニタセンサの出力に基づいて蓄積制御を行うため、蓄積中に画素で光電変換された電荷をメモリ回路やモニタ回路へ転送する必要がない。従って、画素での蓄積が終了するまで、メモリ回路やモニタ回路をリセットすることで、発生するノイズを軽減することができる。

【0008】

しかし、特許文献2の構成では、ラインセンサの近傍にモニタセンサを配置する必要があるので、かつモニタセンサで高精度の測光を行わないと適切な蓄積制御ができない。複数のラインセンサを配置する場合、モニタセンサがラインセンサのレイアウトを制約するとともに、高精度の測光を行うためにはモニタセンサ自体の配置にも制約がある。その結果、焦点検出センサのチップ面積が大きくなり、コストを増加させたり、焦点検出センサを用いる光学機器の小型化を妨げたりする。

【0009】

本発明はこのような従来技術の課題に鑑みてなされたものであり、精度の良い電荷蓄積結果を簡便な構成で得ることのできる焦点検出センサを提供することを一目的とする。また、本発明は、本発明に係る焦点検出センサを用いて自動焦点検出を行う光学機器を提供することを他の目的とする。

【課題を解決するための手段】

【0010】

上述の目的は、光電変換素子を有する画素が複数、一列に配置されたセンサアレイの一対から構成されるラインセンサを有する焦点検出センサであって、センサアレイに配置される複数の画素が、電荷蓄積期間に光電変換素子で生成された電荷を対応するメモリ手段に転送し、メモリ手段で電荷を積分する構成を有する第1タイプの画素と、電荷蓄積期間に光電変換素子で生成された電荷は、電荷蓄積期間の終了までメモリ手段に転送せずに画素で積分し、電荷蓄積期間が終わると対応するメモリ手段に転送する第2タイプの画素と、を有し、焦点検出センサはさらに、第1タイプの画素のメモリ手段での積分値が所定値に達したかどうかを検出する検出手段と、ラインセンサの動作を制御する制御手段を有し、制御手段は、センサアレイにおける電荷蓄積期間を開始させた後、検出手段により第1タイプの画素のメモリ手段での積分値が所定値に達したことが検出されると、電荷蓄積期間を終了させ、第2タイプの画素で積分された電荷を対応するメモリ手段に転送させることを特徴とする焦点検出センサによって達成される。

【発明の効果】

【0011】

本発明によれば、精度の良い電荷蓄積結果を簡便な構成で得ることのできる焦点検出センサが実現できる。

【図面の簡単な説明】

【 0 0 1 2 】

【図 1】本発明の第 1 の実施形態に係る焦点検出センサの電氣的な構成例を示すブロック図。

【図 2】本発明の実施形態に係る焦点検出センサを用いた光学機器の一例としてのカメラの構成例を示すブロック図。

【図 3】本発明の第 1 の実施形態に係るカメラが有する光学部品とその配置例を示す図。

【図 4】本発明の第 1 の実施形態に係るカメラが有する焦点検出光学系の構成を模式的に示した斜視図。

【図 5】(a) は本発明の第 1 の実施形態に係る焦点検出センサにおけるラインセンサの配置例を示す図、(b) は図 5 (a) に示した焦点検出センサに対応する、ファインダ画面における測距点とラインセンサの位置関係の例を示す図。

10

【図 6】本発明の第 1 の実施形態に係る焦点検出センサの蓄積動作を説明するためのフローチャート。

【図 7】本発明の第 1 の実施形態に係る焦点検出センサを備えたカメラの動作例を説明するためのフローチャート。

【図 8】本発明の第 2 の実施形態に係る焦点検出センサの電氣的な構成例を示すブロック図。

【図 9】本発明の第 2 の実施形態に係る焦点検出センサの蓄積動作を説明するためのフローチャート。

【図 1 0】(a) は本発明の第 3 の実施形態に係る焦点検出センサにおけるラインセンサの配置例を示す図、(b) は図 1 0 (a) に示した焦点検出センサに対応する、ファインダ画面における測距点とラインセンサの位置関係の例を示す図。

20

【図 1 1】本発明の第 3 の実施形態に係るカメラが有する焦点検出光学系の構成を模式的に示した斜視図。

【図 1 2】本発明の第 3 の実施形態に係る焦点検出センサを備えたカメラの動作例を説明するためのフローチャート。

【図 1 3】本発明の第 4 の実施形態に係る焦点検出センサの電氣的な構成例を示すブロック図。

【図 1 4】本発明の第 4 の実施形態に係る焦点検出センサの蓄積動作を説明するためのフローチャート。

30

【図 1 5】本発明の第 4 の実施形態に係る焦点検出センサを備えたカメラの動作例を説明するためのフローチャート。

【図 1 6】本発明の第 4 の実施形態に関わる焦点検出センサにおける電荷蓄積時間と信号量の関係を示す図。

【発明を実施するための形態】

【 0 0 1 3 】

以下、本発明の例示的な実施形態について、添付の図面に基づいて詳細に説明する。

(第 1 の実施形態)

図 2 は、本発明の実施形態に係る焦点検出センサを用いた光学機器の一例としてのカメラの構成例を示すブロック図である。なお、図 2 においては、カメラの構成のうち、自動焦点検出に係る構成以外の構成については省略している。

40

【 0 0 1 4 】

スイッチ 1 0 3 は、不図示のリリースボタンの操作によって ON、OFF する 2 つのスイッチ SW 1 及び SW 2 を有する。ここで、SW 1 はリリースボタンの第 1 ストローク (半押し) 操作で ON し、SW 2 はリリースボタンの第 2 ストローク (全押し) 操作で ON するものとする。また、SW 1 の ON は焦点検出動作を含む撮像準備動作の開始指示に相当し、SW 2 の ON は撮像動作の開始指示に相当するものとする。

【 0 0 1 5 】

また、レンズ通信回路 1 0 4 は、カメラ CPU 1 0 0 の制御に従って不図示の撮像レンズとレンズ信号 1 1 4 を通信し、撮像レンズのフォーカシングレンズや、撮像レンズが有

50

する絞りを制御する。

【 0 0 1 6 】

シャッタ制御回路 1 0 7 は、カメラ CPU 1 0 0 の制御に従って不図示のシャッタ機構が有する電磁石 1 1 7 a , 1 1 7 b の通電時間を制御することで、シャッタの開閉を制御する。

【 0 0 1 7 】

カメラ CPU 1 0 0 はプログラムを格納した ROM、変数を記憶するための RAM、諸パラメータを記憶するための EEPROM (電氣的消去、書き込み可能メモリ) を有し、プログラムに基づいて各部を制御することにより、カメラの全体的な動作を制御する。

【 0 0 1 8 】

カメラ CPU 1 0 0 は SW 2 が ON すると、測光センサ 1 0 6 を制御して被写体の輝度を検出し、被写体輝度に応じて不図示の撮像レンズの絞り値やシャッタスピード等の撮像条件を決定する。そして、カメラ CPU 1 0 0 はレンズ通信回路 1 0 4 とシャッタ制御回路 1 0 7 とを通じ、決定した撮像条件で撮像センサ 1 0 5 を露光する。そして、カメラ CPU 1 0 0 は撮像センサ 1 0 5 で蓄積された電荷を読み出し、公知の画像処理を適用することにより、撮像画像データを生成し、図示しない記録媒体に記録する一連の撮像動作を実行する。

【 0 0 1 9 】

(カメラの光学系部品配置)

図 3 は、本実施形態に係るカメラが有する光学部品とその配置例を示す図である。図 3 は、カメラの側方から見た光学部品の配置例を示している。なお、図 3 では撮像レンズ 2 0 0 が含まれているが、撮像レンズ 2 0 0 は着脱可能であってよく、カメラに必須な構成ではない。

【 0 0 2 0 】

撮像レンズ 2 0 0 を介して入射した被写体からの光束の大部分はクイックリターンミラー 2 0 1 で上方に反射され、ファインダスクリーン 2 0 2 上に結像する。撮像者はファインダスクリーン 2 0 2 に結像した被写体像をペンタプリズム 2 0 3 及び接眼レンズ 2 0 4 を介して観察する。接眼レンズ 2 0 4 の上方には測光結像レンズ 2 1 1 と測光センサ 1 0 6 が設けられる。測光センサ 1 0 6 は、ファインダスクリーン 2 0 2 に結像した被写体像を測光結像レンズ 2 1 1 を通じて受光することで、被写体輝度を測定することができる。なお、図 3 における測光結像レンズ 2 1 1 と測光センサ 1 0 6 の組み合わせ及び配置は例示であり、被写体輝度が測定可能であれば、構成や配置は図 3 と異なっても良い。

【 0 0 2 1 】

撮像レンズ 2 0 0 から入射した光束の一部はクイックリターンミラー 2 0 1 を透過し、後方のサブミラー 2 0 5 により、下方にある焦点検出光学系に導かれる。焦点検出光学系に入射した光束は、視野マスク 2 0 6、赤外カットフィルタ 2 0 7、フィールドレンズ 2 0 8、絞り 2 0 9、二次結像レンズ 2 1 0 を経て焦点検出センサ 1 0 1 上に結像する。結像した像を焦点検出センサ 1 0 1 で光電変換して得られる像信号の位相差に基づいて、撮像レンズ 2 0 0 の焦点状態 (デフォーカス量) を検出することができる。

【 0 0 2 2 】

SW 2 が ON になり撮像動作を行う場合、クイックリターンミラー 2 0 1 が上方に回転して光路から退避し、シャッタが開くことにより、撮像レンズ 2 0 0 から入射した被写体像の光束で撮像センサ 1 0 5 が露光される。

【 0 0 2 3 】

(焦点検出光学系の構成)

図 4 は、本実施形態に係るカメラが有する焦点検出光学系の構成を模式的に示した斜視図である。なお、図 4 においては、説明及び理解を容易にするため、図 3 に示した焦点検出光学系のうちミラー及び赤外カットフィルタ 2 0 7 を除いた構成を示している。

【 0 0 2 4 】

サブミラー 2 0 5 で反射された被写体像の光束は、視野マスク 2 0 6 の近傍に一旦結像

10

20

30

40

50

する。視野マスク 206 は視野（画面）内の焦点検出領域（測距点）を決定するための遮光部材で、中央に配置された十字形の開口部 2061 と、開口部 2061 を挟んで左右に配置された縦長の開口部 2062、2063 とを有する。

【0025】

フィールドレンズ 208 を構成する 3 つのレンズ 2081 ~ 2083 はそれぞれ視野マスク 206 の 3 つの開口部 2061 ~ 2063 に対応している。フィールドレンズ 208 の後方には絞り 209 が配置されている。絞り 209 には、視野マスク 206 の開口部 2061 に対応する 4 つの開口部 2091 が中央部に、開口部 2062、2063 に対応する開口部 2092、2093 が開口部 2091 を挟んで左右にそれぞれ設けられている。

【0026】

フィールドレンズ 208 は、絞り 209 の各開口部 2091 ~ 2093 を撮像レンズ 200 の射出瞳付近に結像する作用を有している。絞り 208 の後方には二次結像レンズ 210 があり、絞り 209 の各開口部 2091 ~ 2093 に対応した位置に設けられた 8 つのレンズ 2102 ~ 2103 から構成されている。

【0027】

視野マスク 206、フィールドレンズ 208、絞り 209、二次結像レンズ 210 を通過した各光束は、焦点検出センサ 101 に含まれる複数のラインセンサ上に結像する。

【0028】

（ラインセンサの配置と測距点との位置関係）

ラインセンサと画面内の測距点との位置関係について、図 5（a）及び（b）を用いてさらに説明する。図 5（a）は焦点検出センサ 101 におけるラインセンサの配置例を示す図である。ラインセンサ #1 ~ #8 はそれぞれ 1 対のセンサアレイから構成され、各センサアレイはセンサとしての画素が複数、一列に配置された構成を有し、各画素の出力から信号像を得ることができる。そして、1 対のセンサアレイの各々から得られた信号像の位相差から、撮像レンズの焦点状態（デフォーカス量）を検出することができる。1 対のセンサアレイは二次結像レンズ 210 などの焦点検出光学系により、視野（画面）上のほぼ同じ領域に投影され、この領域が測距点を形成する。

【0029】

図 5（b）は、図 5（a）に示した焦点検出センサ 101 に対応する、ファインダ画面における測距点とラインセンサの位置関係の例を示す図である。

ファインダ画面 500（視野）には、ラインセンサ #7、#8 に対応する測距点 503 と、ラインセンサ #1 ~ #4 に対応する測距点 501 と、ラインセンサ #1、#2 に対応する測距点 502 の計 3 つの測距点が存在する。

【0030】

中央の測距点 501 は、ラインセンサ #1 が投影される領域 #11 と、ラインセンサ #2 が投影される領域 #12 と、ラインセンサ #3 が投影される領域 #13 と、ラインセンサ #4 が投影される領域 #14 とを含んでいる。測距点 501 は、縦方向の領域 #11、#12 と横方向の領域 #13、#14 を含む。そのため、測距点 501 では、被写体像の縦方向コントラスト像と横方向コントラスト像の両方から撮像レンズの焦点状態を検出することができる。縦方向の領域 #11、#12 で得られた焦点状態と、横方向の領域 #13、#14 で得られた焦点状態との平均値に基づいてデフォーカス量を決定することができる。あるいは、一般的にコントラストが高いほど検出精度が高くなるため、縦方向の領域と横方向の領域とで得られた信号像のうち、コントラストが高い方を用いてデフォーカス量を決定してもよい。

【0031】

なお、図 5（a）及び（b）に示すように、本実施形態では隣接するセンサアレイを半ピッチ分ずらして配置しているため、ラインセンサ #1、#2 の投影位置である領域 #11 と領域 #12 は横方向だけでなく、縦方向にも少しずれた位置にある。一般的に、被写体の空間周波数が高い場合、センサアレイの画素位置と被写体コントラストの位相との関係により、検出されるデフォーカス量に誤差が生じる。この誤差を低減するため、半画素

10

20

30

40

50

ピッチずらして配置した2対のセンサアレイで得られた2つのデフォーカス量の平均値を用いている。他の領域についても同様である。

【0032】

(焦点検出センサの構成)

図1は、本実施形態に係る焦点検出センサ101の電氣的な構成例を示すブロック図である。

図1では、説明及び理解を容易にするため、図5(a)及び(b)に示したラインセンサ#1~#8のうち、略同一位置に隣接配置される1組のラインセンサ#1及び#2についてのみ示した。しかし、同様に隣接配置される他のラインセンサの組(#3と#4, #5と#6, #7と#8)についても同様に接続されている。

10

【0033】

焦点検出センサ101は、自動焦点検出用CPU(AFCPU)600を有し、AFCPU600は各センサアレイの蓄積動作および像信号の読み出し動作を制御している。ラインセンサ#1は、位相差検出のための1対のセンサアレイを有し、1対のセンサアレイは同数(例えば、約30~80)の画素の出力から第1像、第2像をそれぞれ検出する。

【0034】

ラインセンサ#1において、センサ部601は、一対のセンサアレイの光電変換素子に相当する。メモリ部602は、センサ部601の各画素で光電変換された信号電荷を画素ごとに積分し、一時的に記憶する。ピーク検出回路603は、メモリ部602が記憶する積分値のうち、一番大きい値を検出する。シフトレジスタ604は、メモリ部602から積分値を読み出す画素を選択する。

20

【0035】

センサ部601の画素で光電変換された信号電荷は、電荷蓄積期間中に転送され、メモリ部602で積分される。メモリ部602は図示しない容量とアンプを有し、画素ごとに積分した信号電荷を電圧に変換し、所定ゲインで電圧を増幅する。また、メモリ部602はセンサ部601における蓄積動作の終了と同時に、積分されている信号電荷を一時的に記憶する。

【0036】

ピーク検出回路603は、メモリ部602における画素ごとの電圧値のうち、一番大きい値(p-out)をコンパレータ612の入力部に出力する。

30

【0037】

このように、ラインセンサ#1は、電荷蓄積期間中にセンサ部601から電荷を転送し、メモリ部602で画素ごとに電荷を積分して、ピーク検出回路603で最大積分値を検出するセンサアレイから構成される。本明細書では、このようなセンサアレイを第1タイプのセンサアレイ、第1タイプのセンサアレイから構成されるラインセンサを第1タイプのラインセンサと呼ぶ。従って、ラインセンサ#1、#3、#5、#7はいずれも第1タイプのラインセンサである。

【0038】

コンパレータ612は、所定値の基準電圧VRとp-outとを比較し、比較結果を示すcomp信号をAFCPU600に出力する。comp信号はp-out>VRであれば1、それ以外は0をとる信号である。なお、ここで、所定値の基準電圧VRは画素飽和電圧であり、p-out>VRで蓄積動作を終了すべきであることを示す値に設定する。

40

【0039】

シフトレジスタ604は、AFCPU600からshift信号が入力されると、メモリ部602の出力を画素ごとに選択し、sel_1信号によりアナログスイッチ605をONしている間、メモリ部602の出力を出力アンプ611の入力に順次出力する。出力アンプ611は適切なゲインでVout端子より画素信号Voutを出力する。

【0040】

ラインセンサ#2は、ラインセンサ#1と同じ画素数で第1像と第2像を検出している。

50

ラインセンサ# 2は、ラインセンサ# 1におけるセンサ部601とメモリ部602に相当するセンサ部606と、転送ゲート607と、センサ部606で積分された信号電荷を読み出して記憶するメモリ部608と、シフトレジスタ609とを有する。

【0041】

センサ部606では、各画素が光電変換した信号電荷を、センサ部606で画素ごとに積分する。転送ゲート607は、センサ部606で積分した信号電荷の、メモリ部608への転送を制御する。転送ゲート607がONの状態では、センサ部606で積分した信号電荷がメモリ部608へ転送される。転送ゲート607がOFFの状態では信号電荷の転送は行われない。また、電荷蓄積期間中、メモリ部608はリセット状態とする。AFCPU600は、蓄積動作終了と同時に転送ゲート607をONし、センサ部606で積分した信号電荷をメモリ部608へ転送する。

10

メモリ部608では、転送された信号電荷を画素ごとに一時的に記憶し、信号電荷を電圧に変換し、所定ゲインで電圧を増幅する。

【0042】

このように、ラインセンサ# 2は、電荷蓄積期間中にセンサ部606からメモリ部608に電荷を転送せず、そして、センサ部606で画素ごとに電荷を積分し、電荷蓄積が終了してから電荷をメモリ部608に転送するセンサアレイから構成される。本明細書では、このようなセンサアレイを第2タイプのセンサアレイ、第2タイプのセンサアレイから構成されるラインセンサを第2タイプのラインセンサと呼ぶ。従って、ラインセンサ# 2、# 4、# 6、# 8はいずれも第2タイプのラインセンサである。

20

【0043】

シフトレジスタ609は、AFCPU600からshift信号が入力されると、メモリ部608の出力を画素ごとに選択し、sel_2信号によりアナログスイッチ610をONしている間、メモリ部608の出力を出力アンプ611の入力に順次出力する。

【0044】

また、AFCPU600は、不図示のレジスタを有する。このレジスタは、AFCPU600が有する通信端子であるcs、sclk、miso、mosi端子を用いたシリアル通信により、外部から読み出しや書き込み可能である。レジスタの値を外部（例えばカメラCPU100）から設定することにより、焦点検出センサ101の動作を制御することができる。

30

【0045】

（蓄積動作）

次に、本実施形態における焦点検出センサ101の蓄積動作について、図6のフローチャートを用いて詳しく説明する。なお、ここでも、ラインセンサ# 1及び# 2についての蓄積動作について代表的に説明するが、他のラインセンサ# 3～# 8についても同様である。

【0046】

例えばカメラCPU100からAFCPU600のレジスタstrtが1に設定されると、AFCPU600は、焦点検出センサ101における蓄積動作を開始させる。

【0047】

40

まず、S101でAFCPU600は、ラインセンサ# 1とラインセンサ# 2の初期リセット動作を行う。具体的には、AFCPU600は、自身のレジスタを0クリアした後、rst信号とrst_2信号を出力し、センサ部601、606とメモリ部602、608の電荷をクリアする。なお、本明細書において、「信号を出力する」とは、信号の値（レベル）を0（ローレベル）から1（ハイレベル）にすること、「信号の出力を終了（解除）する」とは、信号の値（レベル）を1（ハイレベル）から0（ローレベル）にすることであってよい。

【0048】

S102でAFCPU600は、rst信号の出力を終了（信号の値を0に）する。これにより、センサ部601、606及びメモリ部602のリセットが完了し、センサ部6

50

01, 606での電荷蓄積が開始する。一方、AFCPU600はrst__2信号を継続して出力しているので、メモリ部608はリセットされ続けている。

【0049】

S103でAFCPU600は、コンパレータ612の出力するcomp信号を判定する。上述の通り、ラインセンサ#1の電荷蓄積が十分であり、電荷蓄積を終了すべき場合には、 $p - out > VR$ となり、 $comp = 1$ が出力される。S103でcomp信号の値が1であれば、AFCPU600はS104以降の蓄積終了処理を実行する。一方、 $p - out < VR$ （電荷蓄積が不十分）であれば $comp = 0$ が出力されるので、AFCPU600はS103でcomp信号の判定を継続する。

【0050】

S104でAFCPU600は、hold__1信号を出力して、まずライン1（ラインセンサ#1）のメモリ部602に積分された蓄積電荷をメモリ部602に記憶する。

【0051】

S105でAFCPU600は、rst__2信号の出力を解除し、メモリ部608のリセットを完了する。その後、AFCPU600はtrans__2信号を出力して、転送ゲート607をONにし、ライン2（ラインセンサ#2）のセンサ部606で積分された蓄積電荷をメモリ部608へ転送する。ラインセンサ#2については、電荷蓄積期間中、センサ部606からメモリ部608への電荷転送は行われず、蓄積が終了して蓄積電荷が転送される直前まで、メモリ部608をリセットし続けている。そのため、電荷蓄積期間中にメモリ部608で発生するノイズはメモリ部608に蓄積されない。

【0052】

S106でAFCPU600は、trans__2信号の出力を解除し、転送ゲート607をOFFにする。これにより、S105で転送した電荷（ライン2の蓄積電荷）がメモリ部608に記憶される。

【0053】

S107でAFCPU600は、自身の有する、蓄積終了フラグを示すレジスタtr__1、tr__2に1を設定し、蓄積動作を終了する。外部（例えばカメラCPU100）からレジスタtr__1、tr__2の値を読み出すことにより、ラインセンサ#1および#2の蓄積終了を知ることができる。

【0054】

このように、本実施形態においては、略同一位置に隣接配置された一対のラインセンサの一方（ラインセンサ#1）は、電荷の電荷蓄積期間中に蓄積電荷をセンサ部601からメモリ部602に転送して積分する第1タイプのセンサアレイから構成する。また、他方のラインセンサ（ラインセンサ#2）については、蓄積電荷をセンサ部606で積分する第2タイプのセンサアレイから構成する。第2タイプのセンサアレイから構成される第2タイプのラインセンサでは、電荷蓄積期間中にメモリ部608で発生したノイズが積分された蓄積電荷に影響を与えない。また、電荷蓄積期間中メモリ部608をリセットし続けてからメモリ部608に転送することで、メモリ部608に転送した蓄積電荷に対する、電荷蓄積期間中にメモリ部608で発生したノイズが与える影響を除去できる。

【0055】

さらに、ラインセンサ#1の出力するp-out信号が所定値の基準電圧VRを超えた場合にラインセンサ#1及び#2の蓄積動作を終了させるため、電荷蓄積期間中の適切なタイミングでラインセンサによる蓄積処理を終了させることができる。

加えて、蓄積電荷のモニタ測定ラインセンサとして使用するラインセンサ#1についても、ラインセンサ#2と同じ画素数の第1像、第2像を得ることができる。

【0056】

上述の通り、図6のフローチャートではラインセンサ#1及び#2の動作のみ説明しているが、ラインセンサ#3～#8についても同様の動作が行われる。AFCPU600は、ラインセンサ#3～#8用のレジスタtr__3～tr__8を有し、また信号線についても、ラインセンサ#3～#8用に設けられているものとする。また、ラインセンサ#3、

10

20

30

40

50

5 , # 7 をライン 1、ラインセンサ # 4 , # 6 , # 8 をライン 2 として構成並びに動作させる。

【 0 0 5 7 】

(カメラの動作)

上述した焦点検出センサ 1 0 1 を備えたカメラの動作例について、図 7 のフローチャートを用いて詳しく説明する。この動作は、図 2 で示したカメラのスイッチ S W 1 が O N したことにより、カメラ C P U 1 0 0 が実行するものとする。

【 0 0 5 8 】

S 2 0 1 でカメラ C P U 1 0 0 は、焦点検出センサ 1 0 1 の A F C P U 6 0 0 と通信し、A F C P U 6 0 0 のレジスタ s t r t に 1 を設定することにより、A F 蓄積動作を開始させる。これにより、焦点検出センサ 1 0 1 は、ラインセンサ # 1 ~ # 8 に対し、図 6 を参照して説明した蓄積動作を開始する。

【 0 0 5 9 】

S 2 0 2 でカメラ C P U 1 0 0 は、焦点検出センサ 1 0 1 における蓄積動作が終了したかどうかを、A F C P U 6 0 0 のレジスタ t r _ 1 ~ t r _ 8 の値から判別する。レジスタ t r _ 1 ~ t r _ 8 が全て 1 の場合は、ラインセンサ # 1 ~ # 8 の全てについて蓄積が終了しているので、カメラ C P U 1 0 0 は S 2 0 3 の信号読み出し動作を行う。一方、レジスタ t r _ 1 ~ t r _ 8 のうち 0 のものが 1 つでもある場合、カメラ C P U 1 0 0 は蓄積終了していないラインセンサがあると判断し、蓄積終了が検出されるまで同じ処理を継続して実行する。

【 0 0 6 0 】

S 2 0 3 でカメラ C P U 1 0 0 は、A F C P U 6 0 0 と通信し、ラインセンサ # 1 ~ # 8 で得られた画素信号を読み出す。A F C P U 6 0 0 は、読み出し指示に応じて s h i f t 信号を出力し、ラインセンサ # 1 ~ # 8 のシフトレジスタを駆動して信号を読み出し、カメラ C P U 1 0 0 に出力する。カメラ C P U 1 0 0 は、焦点検出センサ 1 0 1 から出力されるラインセンサ # 1 ~ # 8 の画素信号を順次 A / D 変換し、図示しない R A M に記憶する。

【 0 0 6 1 】

S 2 0 4 で算出手段としてのカメラ C P U 1 0 0 は、S 2 0 3 で得たラインセンサ # 1 ~ # 8 の画素信号から、デフォーカス量を算出する。ここで、ラインセンサ # 1 と # 2、# 3 と # 4、# 5 と # 6、# 7 と # 8 のように、略同一位置に隣接配置された一組のラインセンサで得られたデフォーカス量の演算結果は、平均や重み付け平均するなどして最終結果とする。さらに、このようにして得られた 4 つのデフォーカス量から、図 5 (b) で示した測距点 5 0 1 ~ 5 0 3 ごとのデフォーカス量と、測距点 5 0 1 ~ 5 0 3 のいずれが主被写体位置であるかを決定する。中央の測距点 5 0 1 に対するデフォーカス量は、ラインセンサ # 1 と # 2 による縦方向のデフォーカス量と、ラインセンサ # 3 と # 4 による横方向のデフォーカス量のいずれかを選択する。選択方法に特に制限はないが、像信号の波形の相関性が高い、コントラストが高いといった、デフォーカス量の信頼度が高いと考えられる一方を選択することができる。

【 0 0 6 2 】

S 2 0 5 でカメラ C P U 1 0 0 は、いずれかの測距点に対するデフォーカス量が所望の範囲内、例えば $1 / 4 F$ 以内 (F : レンズの絞り値、 : 定数 ($20 \mu m$)) であれば合焦と判断する。具体的にはカメラ C P U 1 0 0 は例えば、レンズの絞り値 $F = 2 . 0$ であれば、デフォーカス量が $10 \mu m$ 以下なら合焦と判断し、処理を S 2 0 7 へ移行する。

【 0 0 6 3 】

一方、いずれのデフォーカス量も $1 / 4 F$ より大きいならば、S 2 0 6 でレンズ駆動手段としてのカメラ C P U 1 0 0 は、S 2 0 4 で求めた測距点ごとのデフォーカス量の 1 つに対応する量のレンズ駆動をレンズ通信回路 1 0 4 を介して撮像レンズに指示する。そして、カメラ C P U 1 0 0 は処理を S 2 0 1 に戻し、合焦状態と判断されるまで前述の動作を繰り返す。なお、S 2 0 6 でのデフォーカス量の選択方法に制限はないが、例えば最

10

20

30

40

50

も近い距離の被写体に対応する測距点のデフォーカス量を選択したり、最も小さいデフォーカス量を選択することができる。

【0064】

S207でカメラCPU100はスイッチSW2の状態を検出し、ONの場合は、S301からの撮像動作を開始する。一方、S207でスイッチSW2がOFFの場合、カメラCPU100はS208でスイッチSW1の状態を検出する。S208でSW1が依然としてONであればカメラCPU100はS201からの処理を繰り返し、SW1がOFFになっていれば、AF動作を終了する。

【0065】

次に、S301からの撮像動作について説明する。

S301で、カメラCPU100は測光センサ106を用いて検出した測光値から被写体輝度BVを求め、被写体輝度BVを設定されたISO感度SVと加算して露出値EVを求める。そして、カメラCPU100は、例えば予め定められたプログラム線図を用いるなど公知の方法で、露出値EVに対応する絞り値AVおよびシャッタ速度TVを決定する。

【0066】

S302でカメラCPU100は、クイックリターンミラー201を撮像光路から退避させると同時に、レンズ通信回路104を通じて撮像レンズ200に対し、絞りをS301で決定した絞り値AVに対応する開口とするように指示する。

【0067】

その後、クイックリターンミラー201が撮像光路から完全に退避するとS303でカメラCPU100はシャッタ制御回路107を介して電磁石117a、117bの通電時間よりシャッタスピードを制御し、撮像センサ105を露光する。

【0068】

S303でカメラCPU100は、クイックリターンミラー201を撮像光路中の位置に戻し、撮像動作を終了する。なお、撮像センサ105で蓄積された画像信号の処理（所謂現像処理や記録媒体への記録処理）については、本発明と直接関係せず、また公知の処理であってよいため説明を省略する。

【0069】

以上説明したように本実施形態によれば、

- ・電荷蓄積期間中に電荷をセンサ部から転送して積分する構成を有する第1タイプのセンサアレイからなる第1タイプのラインセンサと、
- ・電荷蓄積期間中に電荷をセンサ部から転送せず、センサ部で積分する構成を有する第2タイプのセンサアレイからなる第2タイプのラインセンサと、

を、略同一位置に隣接配置した焦点検出センサとした。

【0070】

この構成により、電荷蓄積期間中に第1タイプのラインセンサで蓄積電荷を監視することができるため、電荷蓄積期間を適切に制御できる上、また第2タイプのラインセンサでは質の高い像信号の検出が可能である。さらに、第1タイプのラインセンサでも像信号を得ることができるため、略同一位置において2対の像信号に基づく位相差検出が可能となり、より高精度な焦点検出を実現できる。また、第1タイプのラインセンサと第2タイプのラインセンサとの配置に特に制限はないため、焦点検出センサの設計が容易である。

【0071】

なお、第2タイプのセンサアレイにおいて、電荷蓄積期間中メモリ部608のリセットを継続するものとして説明したが、電荷を転送する直前にメモリ部608をリセットするようにしても、電荷蓄積期間中にメモリ部608で発生したノイズの影響を除去できる。

【0072】

（第2の実施形態）

第1の実施形態の焦点検出センサは、略同一位置に隣接配置した一組のラインセンサのうち一方を、蓄積電荷の監視が可能な第1タイプのラインセンサ、他方を蓄積電荷の積分

10

20

30

40

50

をセンサ部で行う第2タイプのラインセンサとした構成であった。つまり、センサアレイ単位で積分・転送動作を異ならせていた。これに対し第2の実施形態では、センサアレイの偶数番目の画素を第1タイプの画素、奇数番目の画素を第2タイプの画素とし、画素単位で積分・転送動作を異ならせたことを特徴とする。

【0073】

本実施形態に係るカメラの構成や、焦点検出センサにおけるラインセンサの配置は第1の実施形態と同じでよいため説明を省略する。

【0074】

図8は、本実施形態における焦点検出センサ401の電氣的な構成例を示すブロック図である。

図8は、ラインセンサ#1を構成するセンサアレイの2画素分（奇数番目の画素、偶数番目の画素）の電気ブロックを示している。実際には各センサアレイ図8に示す2画素が連続して配置されている。また、ラインセンサ#2～#8もラインセンサ#1と同じ構成であるため説明を省略する。

【0075】

焦点検出センサ401は、自動焦点検出用CPU（AFCPU）700を有し、AFCPU700は各センサアレイの蓄積動作および像信号の読み出し動作を制御している。AFCPU700は、ラインセンサ#1のセンサアレイと接続されており、奇数番目の画素と偶数番目の画素をそれぞれ制御する。

【0076】

奇数番目の画素は、光電変換を行い、光電変換で生じた電荷の積分を行うセンサ部701と、転送ゲート702と、積分された電荷を記憶するメモリ部703から構成されている。奇数番目の画素のセンサ部701で光電変換された信号電荷は、電荷蓄積期間が終了するまで転送されることなく、センサ部701で積分される。

【0077】

転送ゲート702は、電荷蓄積期間の終了と同時にONされ、センサ部701で積分した信号電荷をメモリ部703へ転送する。メモリ部703は、転送された電荷を一時的に記憶し、電荷を電圧に変換し、所定ゲインで電圧を増幅する。

【0078】

一方、偶数番目の画素は、
・光電変換を行い、光電変換で生じた電荷を積分することなく転送するセンサ部704、
・転送された信号電荷を積分し一時的に記憶するメモリ部705、
・偶数番目の画素のメモリ部705の電圧値のうち最大値を検出するピーク検出回路706、から構成されている。

【0079】

偶数番目の画素のセンサ部704で光電変換された信号電荷はそのままメモリ部705に転送され、メモリ部705で画素ごとに積分される。メモリ部705は、積分した信号電荷を電圧に変換し、所定ゲインで電圧を増幅する。また、メモリ部705は電荷蓄積期間の終了と同時に、積分された信号電荷を一時的に記憶する。

【0080】

ピーク検出回路706は、偶数番目の画素群のメモリ部705が記憶する電圧値のうち、最大値（p-out）をコンパレータ712の入力部に出力する。

【0081】

コンパレータ712は、所定値の基準電圧VRとp-outとを比較し、比較結果を示すcomp信号をAFCPU700に出力する。comp信号はp-out > VRであれば1、それ以外は0をとる信号である。なお、所定値の基準電圧VRは、p-out > VRで蓄積動作を終了すべきであることを示す値に設定する。

【0082】

シフトレジスタ707は、AFCPU700からshift信号が入力されると、メモリ部703、705の出力を画素ごとに選択する。そして、シフトレジスタ707は、s

10

20

30

40

50

e l _ 1 信号によりアナログスイッチ 7 0 8 を ON している間、メモリ部 7 0 3 , 7 0 5 の出力を出力アンプ 7 1 1 の入力に順次出力する。出力アンプ 7 1 1 は適切なゲインで V o u t 端子より画素信号 V o u t を出力する。

【 0 0 8 3 】

また、本実施形態の A F C P U 7 0 0 も第 1 の実施形態における A F C P U 6 0 0 と同様、c s、s c l k、m i s o、m o s i 端子を使って外部からシリアル通信することで、内部のレジスタ値の読み出しや書き込みが可能である。

【 0 0 8 4 】

(蓄積動作)

次に、本実施形態における焦点検出センサ 4 0 1 の蓄積動作について、図 9 のフローチャートを用いて詳しく説明する。なお、ここではラインセンサ # 1 についての蓄積動作について代表的に説明するが、他のラインセンサ # 2 ~ # 8 についても同様である。

【 0 0 8 5 】

例えばカメラ C P U 1 0 0 から A F C P U 7 0 0 のレジスタ s t r t が 1 に設定されると、A F C P U 7 0 0 は、焦点検出センサ 4 0 1 における蓄積動作を開始させる。

【 0 0 8 6 】

まず、S 4 0 1 で A F C P U 7 0 0 は、ラインセンサ # 1 の初期リセット動作を行う。具体的には、A F C P U 7 0 0 は、自身のレジスタを 0 クリアした後、r s t 信号と r s t _ o d d 信号を出力し、センサ部 7 0 1 , 7 0 4 とメモリ部 7 0 3 , 7 0 5 の電荷をクリアする。

【 0 0 8 7 】

S 4 0 2 では、r s t 信号を解除し、蓄積を開始する。ここで、A F C P U 7 0 0 は r s t _ o d d 信号を継続して出力しているので、蓄積中においても奇数番目の画素のメモリ部 7 0 3 はリセットし続けている。

【 0 0 8 8 】

S 4 0 3 で A F C P U 7 0 0 は、コンパレータ 7 1 2 の出力する c o m p 信号を判定する。上述の通り、ラインセンサ # 1 のうち偶数番目の画素での電荷蓄積が十分であり、電荷蓄積を終了すべき場合には、p - o u t > V R となり、c o m p = 1 が出力される。S 4 0 3 で c o m p 信号の値が 1 であれば、A F C P U 7 0 0 は S 4 0 4 以降の蓄積終了処理を実行する。一方、p - o u t < V R (電荷蓄積が不十分) であれば c o m p = 0 が出力されるので、A F C P U 7 0 0 は S 4 0 3 で c o m p 信号の判定を継続する。

【 0 0 8 9 】

S 4 0 4 で A F C P U 7 0 0 は、h o l d _ e v e n 信号を出力して、偶数番目の画素のメモリ部 7 0 5 に積分された蓄積電荷をメモリ部 7 0 5 に記憶する。

【 0 0 9 0 】

S 4 0 5 で A F C P U 7 0 0 は、r s t _ o d d 信号の出力を解除し、メモリ部 7 0 3 のリセットを完了する。その後、A F C P U 7 0 0 は t r a n s _ o d d 信号を出力して、転送ゲート 7 0 2 を ON にし、奇数番目の画素のセンサ部 7 0 1 で積分された蓄積電荷をメモリ部 7 0 3 へ転送する。奇数番目の画素については、電荷蓄積期間中、センサ部 7 0 1 からメモリ部 7 0 3 への電荷転送は行われず、蓄積が終了して蓄積電荷が転送される直前まで、メモリ部 7 0 3 をリセットし続けている。そのため、電荷蓄積期間中にメモリ部 7 0 3 で発生するノイズはメモリ部 7 0 3 に蓄積されない。

【 0 0 9 1 】

S 4 0 6 で A F C P U 7 0 0 は、t r a n s _ o d d 信号の出力を解除し、転送ゲート 7 0 2 を OFF にする。これにより、S 4 0 5 で転送した電荷 (奇数番目の画素の蓄積電荷) がメモリ部 7 0 3 に記憶される。

【 0 0 9 2 】

S 4 0 7 で A F C P U 7 0 0 は、自身の有する、蓄積終了フラグを示すレジスタ t r _ 1 に 1 を設定し、ラインセンサ # 1 の蓄積動作を終了する。外部 (例えばカメラ C P U 1 0 0) からレジスタ t r _ 1 の値を読み出すことにより、ラインセンサ # 1 の蓄積終了を

10

20

30

40

50

知ることができる。

【0093】

このように、本実施形態においては、センサアレイの偶数番目の画素は、電荷の電荷蓄積期間中に蓄積電荷をセンサ部704からメモリ部705に転送して積分する第1タイプの画素とする。また、ラインセンサの奇数番目の画素については、蓄積電荷をセンサ部701で積分する第2タイプの画素とする。第2タイプの画素では、電荷蓄積期間中にメモリ部703で発生したノイズが積分された蓄積電荷に影響を与えない。また、電荷蓄積期間中メモリ部703をリセットし続けてからメモリ部703に転送することで、メモリ部703に転送した蓄積電荷に対する、電荷蓄積期間中にメモリ部703で発生したノイズが与える影響を除去できる。

10

【0094】

さらに、偶数番目の画素の蓄積電荷の最大電圧値であるp-out信号が所定値の基準電圧VRを超えた場合に奇数番目及び偶数番目の画素の蓄積動作を終了させるため、電荷蓄積期間中の適切なタイミングで蓄積処理を終了させることができる。

なお、奇数番目の画素を第1タイプの画素、偶数番目の画素を第2タイプの画素としてもよいことは明らかであろう。

【0095】

上述の通り、図9のフローチャートではラインセンサ#1の動作のみ説明しているが、ラインセンサ#2～#8についても同様の動作が行われる。AFCPU700は、ラインセンサ#2～#8用のレジスタtr_2～tr_8を有し、また信号線についても、ラインセンサ#2～#8用に設けられているものとする。

20

【0096】

(カメラの動作)

第2の実施形態における焦点検出センサ401を備えたカメラの動作は、図7のフローチャートを用いて説明した第1の実施形態と動作と基本的に同じでよい。ただし、本実施形態では奇数番目の画素信号と偶数番目の画素信号をメモリ部に記憶するタイミングが微小ながら異なる。従って、単純に画素信号の値を用いて像信号とした場合、隣接画素間における信号の連続性が低い像信号となる場合がある。

【0097】

そのため、S203において各ラインセンサから読み出した信号から、位相差検出に用いる一対の像信号を生成する際、隣接画素間の信号の連続性を改善する処理を行うことができる。

30

【0098】

具体的には、S203で読み出してA/D変換した画素信号について、各センサアレイごとに、例えば、隣接2画素の信号の単純移動平均から像信号を生成することで、像信号の連続性を改善することができ、結果としてデフォーカス演算の精度が向上する。

【0099】

以上説明したように、本実施形態では、各センサアレイを、

- ・電荷蓄積期間中に電荷をセンサ部から転送して積分する構成を有する第1タイプの画素と、

40

- ・電荷蓄積期間中に電荷をセンサ部から転送せず、センサ部で積分する構成を有する第2タイプの画素と、

を、交互に配置した構成とした。

【0100】

従って、1対のセンサアレイによって第1の実施形態における第1タイプのラインセンサと第2センサのラインセンサの機能を果たすことができる。従って、第1の実施形態では第1タイプのラインセンサと第2タイプのラインセンサとを略同一位置に隣接配置する必要があったが、本実施形態では1つのラインセンサを配置すればよい。もちろん、デフォーカス量の検出精度を高めるために、2つのラインセンサを画素ピッチをずらして隣接配置することも可能である。

50

【 0 1 0 1 】

(第 3 の実施形態)

第 3 の実施形態は、第 1 タイプのラインセンサと第 2 タイプのラインセンサを用いる点は第 1 の実施形態と同様であるが、第 1 タイプのラインセンサと第 2 タイプのラインセンサの配置方法が異なる。焦点検出光学系以外の構成は第 1 の実施形態と同じでよいため、重複する説明は省略する。

【 0 1 0 2 】

図 1 0 (a) は、本実施形態の焦点検出センサ 3 0 1 におけるラインセンサの配置例を示す図である。ラインセンサ # 9、# 1 0 はそれぞれ 1 対のセンサアレイから構成される。図 1 0 (a) に示すように、本実施形態では、ラインセンサ # 9、# 1 0 は、焦点検出センサ 3 0 1 のほぼ等しい水平位置に、かつ同じ向きで配置されている。さらに、ラインセンサ # 9 を構成するセンサアレイの中心間距離 (基線長) がラインセンサ # 1 0 を構成するセンサアレイの中心間距離よりも短くなるように配置されている。

10

【 0 1 0 3 】

図 1 1 は、本実施形態の焦点検出光学系の構成を模式的に示した斜視図である。なお、図 1 1 においては、説明及び理解を容易にするため、図 3 に示した焦点検出光学系のうちミラー及び赤外カットフィルタ 2 0 7 を除いた構成を示している。

【 0 1 0 4 】

サブミラー 2 0 5 で反射された被写体像の光束は、視野マスク 3 0 6 の近傍に一旦結像する。視野マスク 3 0 6 は視野 (画面) 内の焦点検出領域 (測距点) を決定するための遮光部材で、中央に横長の開口部 3 0 6 1 を有する。

20

【 0 1 0 5 】

フィールドレンズ 3 0 8 は絞り 3 0 9 の各開口部 3 0 9 1 ~ 3 0 9 4 を撮像レンズ 2 0 0 の射出瞳付近に結像する作用を有している。絞り 3 0 9 の後方には二次結像レンズ 3 1 0 ~ 3 1 3 があり、二次結像レンズ 3 1 0 ~ 3 1 3 は絞り 3 0 9 の開口部 3 0 9 1 ~ 3 0 9 4 と対応するように配置されている。

【 0 1 0 6 】

中央寄りの 2 つの二次結像レンズ 3 1 0、3 1 1 を通過した光束は、焦点検出センサ 3 0 1 のラインセンサ # 9 に結像し、外側の 2 つの二次結像レンズ 3 1 2、3 1 3 を通過した光束は、焦点検出センサ 3 0 1 上のラインセンサ # 1 0 に結像する。二次結像レンズ 3 1 0 と 3 1 1 の光軸間距離 (以下基線長と記載する) は、二次結像レンズ 3 1 2 と 3 1 3 の基線長よりも短い。従って、ラインセンサ # 9 で検出できるデフォーカス量はラインセンサ # 1 0 より大きい、デフォーカス量の検出精度はラインセンサ # 1 0 より低い。

30

【 0 1 0 7 】

図 1 0 (b) は、図 1 1 に示した焦点検出センサ 3 0 1 に対応する、ファインダ画面における測距点とラインセンサの位置関係の例を示す図である。

【 0 1 0 8 】

ファインダ画面 5 0 0 (視野) には、ラインセンサ # 9、# 1 0 に対応する測距点 5 0 4 が存在する。測距点 5 0 4 は、横方向の領域 # 3 1、# 3 2 を含んでいる。領域 # 3 1 はラインセンサ # 9 が投影される領域であり、領域 # 3 2 はラインセンサ # 1 0 が投影される領域である。このように、ラインセンサ # 9 とラインセンサ # 1 0 はファインダ画面 5 0 0 のほぼ同じ領域に投影される。

40

【 0 1 0 9 】

焦点検出センサ 3 0 1 の電気的な構成と動作は、第 1 の実施形態の説明において、ラインセンサ # 1 とラインセンサ # 2 をラインセンサ # 9 とラインセンサ # 1 0 に置き換えることによって説明することができるため、ここでの説明は省略する。なお、ラインセンサ # 9 とラインセンサ # 1 0 の蓄積終了レジスタは t_{r_1} 、 t_{r_2} であるとする。

【 0 1 1 0 】

本実施形態においてラインセンサ # 9 は電荷蓄積期間中に電荷をセンサ部から転送して積分する構成の第 1 タイプのラインセンサ、ラインセンサ # 1 0 は電荷蓄積期間中に電荷

50

をセンサ部から転送せず、センサ部で積分する構成の第2タイプのラインセンサである。そして、ラインセンサ#9のp - o u t信号に基づく終了判定により、ラインセンサ#9とラインセンサ#10の電荷蓄積期間を制御することで、適切な蓄積制御を行うことができる。

【0111】

本実施形態の焦点検出センサ301を備えたカメラの動作について、図12のフローチャートを用いて詳しく説明する。なお、図12において図7と同様の処理ステップについては同じ参照数字を付し、重複する説明は省略する。

【0112】

S601でカメラCPU100は、焦点検出センサ301のAF CPU600と通信し、AF CPU600のレジスタs t r tに1を設定することにより、AF蓄積動作を開始させる。これにより、焦点検出センサ301は、ラインセンサ#9～#10に対し、図6を参照して説明した蓄積動作を開始する。

10

【0113】

S602でカメラCPU100は、焦点検出センサ301における蓄積動作が終了したかどうかを、AF CPU600のレジスタt r _ 1 ~ t r _ 2の値から判別する。レジスタt r _ 1 ~ t r _ 2が全て1の場合は、ラインセンサ#9～#10の全てについて蓄積が終了しているので、カメラCPU100はS603の信号読み出し動作を行う。一方、レジスタt r _ 1 ~ t r _ 2のうち0のものが1つでもある場合、カメラCPU100は蓄積終了していないラインセンサがあると判断し、蓄積終了が検出されるまで同じ処理を

20

【0114】

S603でカメラCPU100は、AF CPU600と通信し、ラインセンサ#9で得られた画素信号を読み出す。AF CPU600は、読み出し指示に応じてs h i f t信号を出力し、ラインセンサ#9のシフトレジスタを駆動して信号を読み出し、カメラCPU100に出力する。カメラCPU100は、焦点検出センサ301から出力されるラインセンサ#9の画素信号を順次A/D変換し、図示しないRAMに記憶する。

【0115】

S604でカメラCPU100は、S603で得たラインセンサ#9の画素信号から、デフォーカス量を算出する。

30

【0116】

S605でカメラCPU100は、S604で求めたデフォーカス量がラインセンサ#10で検出可能な範囲内、例えば4F 以内 (F: レンズの絞り値、 : 定数 (20 μm)) であれば、処理をS607へ移行する。

【0117】

一方、デフォーカス量が4F より大きいならば、S606でカメラCPU100からはレンズ通信回路104を介し、S604で求めたデフォーカス量に対応する量のレンズ駆動を撮像レンズに指示する。そして、カメラCPU100は処理をS601に戻し、S604で求められたデフォーカス量が4F 以内となるまで前述の動作を繰り返す。

【0118】

S607でカメラCPU100は、AF CPU600と通信し、ラインセンサ#10で得られた画素信号を読み出す。AF CPU600は、読み出し指示に応じてs h i f t信号を出力し、ラインセンサ#10のシフトレジスタを駆動して信号を読み出し、カメラCPU100に出力する。カメラCPU100は、焦点検出センサ301から出力されるラインセンサ#10の画素信号を順次A/D変換し、図示しないRAMに記憶する。

40

【0119】

S608でカメラCPU100は、S607で得たラインセンサ#10の画素信号から、デフォーカス量を算出する。

S205でカメラCPU100は、S608で算出したデフォーカス量が所望の範囲内、例えば1/4F 以内 (F: レンズの絞り値、 : 定数 (20 μm)) であれば合焦と

50

判断し、処理をS 2 0 7へ移行する。

【0 1 2 0】

一方、S 6 0 8で算出したデフォーカス量が $1/4F$ より大きいならば、S 2 0 6でカメラCPU 1 0 0からはレンズ通信回路1 0 4を介し、S 6 0 8で求めたデフォーカス量に対応する量のレンズ駆動を撮像レンズに指示する。そして、カメラCPU 1 0 0は処理をS 6 0 1に戻し、合焦状態と判断されるまで前述の動作を繰り返す。

【0 1 2 1】

合焦と判断された後の、S 2 0 7移行の処理は第1の実施形態で説明した通りであるので、これ以上の説明は省略する。

【0 1 2 2】

以上説明したように、本実施形態では、

- ・電荷蓄積期間中に電荷をセンサ部から転送して積分する構成を有する第1タイプのセンサアレイからなる第1タイプのラインセンサと、
- ・電荷蓄積期間中に電荷をセンサ部から転送せず、センサ部で積分する構成を有する第2タイプのセンサアレイからなる第2タイプのラインセンサと、

を同じ測距点に対応するように、かつ第1タイプのラインセンサが第2タイプのラインセンサより大きなデフォーカス量を検出できるように配置した焦点検出センサとした。

【0 1 2 3】

そのため、まず第1タイプのラインセンサで検出したデフォーカス量に基づいて合焦位置の近くまでフォーカシングレンズを駆動したあと、第2タイプのラインセンサで検出される、より精度の高いデフォーカス量を検出することができる。また、第2タイプのラインセンサ

【0 1 2 4】

これにより、第1の実施形態と同様の効果に加え、最終的には基線長が長く検出精度が高いラインセンサ# 1 0からの信号をもとにAF制御を行っている。また、ラインセンサ# 1 0を電荷蓄積期間中に転送しない第2タイプのラインセンサとしているため、より精度の高いデフォーカス量の検出ができ、合焦精度の向上が実現できる。

【0 1 2 5】

(第4の実施形態)

次に、本発明の第4の実施形態について説明する。上述の第1～第3の実施形態では、ラインセンサのタイプ(第1タイプ又は第2タイプ)は固定であった。第4の実施形態では、第1タイプと第2タイプを電氣的に切替え可能としたことを特徴とする。ここでは、カメラの構成やラインセンサの配置は第1の実施形態と同様とし、重複する説明は省略する。

【0 1 2 6】

一方、焦点検出センサ1 0 1の代わりに、第1タイプと第2タイプを電氣的に切り替え可能な焦点検出センサ9 0 1を用いる。

図1 3は、本実施形態に係る焦点検出センサ9 0 1の構成例を示すブロック図であり、図5 (a)に示したラインセンサ# 1 ~ # 8のうち、ラインセンサ# 1についてのみ示している。しかし、ラインセンサ# 2 ~ # 8についても、同様の構成を有する。

【0 1 2 7】

焦点検出センサ9 0 1は、自動焦点検出用CPU (A F C P U) 8 0 0を有し、A F C P U 8 0 0は各センサアレイの蓄積動作および像信号の読出し動作を制御している。

図1 3においてセンサ部8 0 1は、図5 (a)のセンサ部6 0 1と同様、ラインセンサ# 1を形成する一対のセンサアレイを構成する光電変換素子群に相当する。メモリ部8 0 3は、センサ部8 0 1の各画素で光電変換された信号電荷を画素ごとに積分し、一時的に記憶する。

【0 1 2 8】

センサ部8 0 1とメモリ部8 0 3の間には転送ゲート8 0 2が設けられている。また、ピーク検出回路8 0 4は、メモリ部8 0 3に一時記憶された積分値の最大値 (p - o u t

10

20

30

40

50

)を検出し、コンパレータ807に出力する。シフトレジスタ805は、メモリ部803から積分値を読み出す画素を選択する。

【0129】

コンパレータ807は、ピーク検出回路804で検出した、積分値の最大値(p - o u t)と所定の電圧VRとp - o u t信号を比較し、比較結果を示すc o m p信号をA F C P U 8 0 0に出力する。c o m p信号はp - o u t > V Rであれば1、それ以外は0をとる信号である。なおここで、所定値の基準電圧VRは画素飽和電圧であり、P - o u t > V Rで蓄積動作を終了すべきであることを示す値に設定する。

【0130】

シフトレジスタ805は、A F C P U 8 0 0からs h i f t信号が入力されると、メモリ部803の出力を画素ごと選択し、A F C P U 8 0 0からのs e l _ 1信号によりアナログスイッチ806がONの間、メモリ出力を出力アンプ808の入力に順次出力する。

出力アンプ808は適切なゲインでV o u t端子より画素信号を出力する。

【0131】

また、A F C P U 8 0 0は、不図示のレジスタを有する。このレジスタは、A F C P U 8 0 0が有する通信端子であるc s、s c l k、m i s o、m o s i端子を用いたシリアル通信により、外部から読み出しや書き込み可能である。レジスタの値を外部(例えばカメラC P U 1 0 0)から設定することにより、焦点検出センサ901の動作を制御することができる。本実施形態においてA F C P U 8 0 0はレジスタm o d eを有しており、レジスタm o d eの値によって焦点検出センサ901のタイプを制御可能であるものとする。

【0132】

(蓄積動作)

次に、本実施形態における焦点検出センサ901の蓄積動作について、図14のフローチャートを用いて詳しく説明する。なお、ここでも、ラインセンサ#1についての蓄積動作について代表的に説明するが、他のラインセンサ#2~#8についても同様である。

【0133】

例えばカメラC P U 1 0 0からA F C P U 8 0 0のレジスタs t r tが1に設定されると、A F C P U 8 0 0は焦点検出センサ901における蓄積動作を開始させる。

【0134】

まず、S501でA F C P U 8 0 0は、レジスタm o d eの設定値から、ラインセンサ#1の蓄積モード(タイプ)を判定する。ここでA F C P U 8 0 0はレジスタm o d eが0に設定されている場合は第1タイプ、1に設定されている場合は第2タイプと判定し、それぞれのタイプに応じた蓄積動作を行うように制御する。

【0135】

まず、第1タイプの蓄積動作を行うための制御(S502~S506)について説明する。

S502でA F C P U 8 0 0は、ラインセンサ#1の初期リセット動作を行う。A F C P U 8 0 0は自身のレジスタを0クリアした後、t r a n s _ 1信号、r s t信号、r s t _ 1信号を出力(信号の値を1に)し、センサ部801とメモリ部803の電荷をクリアする。

【0136】

S503でA F C P U 8 0 0は、r s t信号、r s t _ 1信号の出力を終了(信号の値を0に)し、センサ部801とメモリ部803のリセットを完了させる。そして、蓄積開始動作を実行する。ここで、A F C P U 8 0 0は、t r a n s _ 1信号についてはS502から継続して出力しているので、転送ゲート802はONしており、蓄積中にセンサ部801で発生した信号電荷は転送ゲート802を通じてメモリ部803で蓄積され、電圧に変換される。

【0137】

S504でA F C P U 8 0 0は、電荷蓄積が十分行われたか否かを、コンパレータ80

10

20

30

40

50

7の出力するcomp信号の値によって判定する。ラインセンサ#1の蓄積が十分であり、電荷蓄積を終了すべき場合には、 $P-out > VR$ となり、コンパレータ807からcomp=1が出力される。S504でcomp信号の値が1であれば、AFCPU800はS505以降の蓄積終了処理を実行する。一方、comp=0が出力されていれば、p-out VR(蓄積が不十分)であるので、AFCPU800は、comp信号=1となるまでS504における判定処理を継続する。

【0138】

S505でAFCPU800は、trans__1信号の出力を終了し、転送ゲート802をOFFする。ラインセンサ#1のメモリ部803に積分された蓄積電荷をメモリ部803に記憶する。

10

【0139】

S506でAFCPU800は、蓄積終了フラグを示すレジスタtr__1に1を設定し、蓄積動作を終了する。外部(例えばカメラCPU100)からの通信でレジスタtr__1をモニタすることで、ラインセンサ#1の蓄積が終了したことを知ることができる。

【0140】

次に、第2タイプの蓄積動作を行うための制御(S507~S512)について説明する。

S507でAFCPU800は、ラインセンサ#1の初期リセット動作を行う。AFCPU800は自身のレジスタを0クリアした後、trans__1信号、rst信号、rst__1信号を出力(信号の値を1に)し、センサ部801とメモリ部803の電荷をクリアする。

20

【0141】

S508でAFCPU800は、trans__1信号、rst信号の出力を終了(信号の値を0に)する。これにより、センサ部801のリセットが完了し、これよりセンサ部801で発生した蓄積電荷はセンサ部801で蓄積する。ここでは、AFCPU800は、trans__1信号の出力を終了しているため転送ゲート802がOFFしており、さらにrst__1信号の出力は継続されているので、電荷蓄積中においてもメモリ部803はリセットし続けている。

【0142】

S509でAFCPU800は、自身のレジスタstpの値を判定する。第2タイプの蓄積動作では、電荷蓄積中でもメモリ部803はリセット中のため、 $p-out > VR$ にはならず、comp信号によって蓄積停止を判定することはできない。そこで、外部(例えばカメラCPU100)からAFCPU800への通信により、AFCPU800のレジスタstpの値を設定することで、外部から蓄積動作の終了を制御する。ここでは、レジスタstpの値が1であればAFCPU800は蓄積終了と判定し、S110以降の処理に移行する。一方、レジスタstpの値が0の場合、AFCPU800はレジスタstpの値の判定をS509で継続して実行する。

30

【0143】

S510でAFCPU800は、rst__1信号の出力を終了し、メモリ部803のリセットを完了する。その後、AFCPU800は、trans__1信号の出力を開始して転送ゲート802をONにし、ラインセンサ#1のセンサ部801で積分された蓄積電荷をメモリ部803へ転送する。電荷蓄積期間中、センサ部801からメモリ部803への電荷転送は行われず、さらに蓄積が終了して蓄積電荷が転送される直前まで、メモリ部803はリセットされ続けている。そのため、電荷蓄積期間中にメモリ部803で発生するノイズはメモリ部803に蓄積されない。

40

【0144】

S511でAFCPU800は、trans__1信号の出力を解除し、転送ゲート802をOFFする。これにより、S110で転送した電荷をメモリ部803に記憶する。

S512では、AFCPU内の蓄積終了フラグを示すレジスタtr__1に1を設定する。

50

このように、本実施形態に係る焦点検出センサは、外部（例えばカメラCPU100）からの通信でAFCPU800のレジスタmodeの値を設定することで、ラインセンサの蓄積動作を第1タイプか第2タイプかに切替えることができる。

【0145】

図14のフローチャートではラインセンサ#1の蓄積動作のみ説明したが、ラインセンサ#2～#8についても同様の蓄積動作が行われる。AFCPU800は、ラインセンサ#2～#8用のレジスタtr_2～tr_8を有し、またラインセンサ#2～#8用の信号線も有している。

【0146】

（カメラの動作）

上述した焦点検出センサ901を備えたカメラの動作例について、図15のフローチャートを用いて詳しく説明する。この動作は、図2で示したカメラのスイッチSW1がONしたことにより、カメラCPU100が実行するものとする。なお、図15のフローチャートのうち、図6と同様の動作ステップについては同じ参照数字を付して説明を省略する。

【0147】

S601でカメラCPU100は、測光センサ106で検出した測光値から、被写体輝度BVを求める。

S602でカメラCPU100は、被写体輝度 $BV > K$ （Kは閾値）かどうか判定し、被写体輝度 $BV > K$ である場合はS603でAFCPU800のレジスタmodeに0を設定し、ラインセンサ#1～#8を第1タイプに設定する。一方、カメラCPU100は、被写体輝度 $BV \leq K$ の場合はS605でAFCPU800のレジスタmodeに1を設定し、ラインセンサ#1～#8を第2タイプに設定する。

【0148】

ここで、ラインセンサ#1のタイプを決定する輝度の閾値K（APEX）について、図16を用いて説明する。図16は、蓄積時間とラインセンサで得られる信号量（電圧）との関係を示す図である。被写体輝度が一定であれば、ラインセンサから出力される電圧は蓄積時間に比例して増加する。図13を用いて説明した通り、AFCPU800は、ラインセンサの出力電圧が画素飽和電圧VRを超えるまで蓄積を継続するが、蓄積時間は被写体輝度BVに依存し、被写体輝度BVが低い場合は蓄積時間が長くなる。蓄積時間が長くなると、電荷蓄積中に生じる被写体ブレなどの影響でAF精度が悪化する場合がある。そのため、蓄積の打ち切り時間Tmを設定し、出力電圧がVR以下であっても蓄積開始からTm時間経った時点でカメラCPU100から通信により強制的にラインセンサの蓄積動作を終了させることができる。

【0149】

ここで、蓄積の打ち切り時間Tmで出力電圧値がVRに達する被写体輝度を $BV(APEX) = K + 1$ とする。K + 1よりも1段分暗い（ $\times 1/2$ ）被写体輝度 $BV(APEX) = K$ の時には、出力電圧がVRになる前に蓄積の打ち切り時間Tmに達し、カメラCPU100からの通信でレジスタstp値に1を設定することで強制的に蓄積終了する。打ち切り時の出力電圧は $VR/2$ になってしまうため、ラインセンサの画素信号に対するノイズの影響が無視できなくなり、SN比が悪化する可能性が高い。そのため本実施形態では、被写体輝度 $BV \leq K$ （被写体輝度が閾値以下）の場合、ラインセンサをノイズの少ない第2タイプ（mode = 1）に設定する。

【0150】

一方、被写体輝度 $BV > K$ の場合は、出力電圧も $VR/2$ 以上得られるため、画素信号に対するノイズの影響は大きくない可能性が高い。また、出力電圧が画素飽和電圧VRを超えないよう、ラインセンサ内部のコンパレータ807からのcomp出力による蓄積制御が必要になるため、ラインセンサを第1タイプ（mode = 0）に設定する。

【0151】

図15に戻り、S605でカメラCPU100は、焦点検出センサ901のAFCPU

10

20

30

40

50

800と通信し、AFCPU800のレジスタ st_rt に1を設定することにより、AF蓄積動作を開始させる。これにより、焦点検出センサ901は、ラインセンサ#1～#8に対し、図14を参照して説明した蓄積動作を開始させる。また、カメラCPU100は、自身の内部にある不図示のカウンタにより、蓄積時間Tの計測を開始する。

【0152】

S606でカメラCPU100は、焦点検出センサ901における蓄積動作が終了したかどうかを、AFCPU800のレジスタ $tr_1 \sim tr_8$ の値から判別する。レジスタ $tr_1 \sim tr_8$ が全て1の場合は、ラインセンサ#1～#8の全てについて蓄積が終了しているので、カメラCPU100はS204の信号読み出し動作を行う。一方、レジスタ $tr_1 \sim tr_8$ の1つ以上が0の場合、カメラCPU100は蓄積終了していないラインセンサがあると判断し、S607へ進む。

10

【0153】

S607でカメラCPU100は、自身のカウンタによる蓄積時間Tの判定を行う。蓄積時間 $T = T_m$ の場合は、焦点検出センサ901の蓄積が打切り時間 T_m に達しているので、S608に進む。一方、蓄積時間 $T < T_m$ の場合は、S606へ戻り蓄積動作を継続する。

【0154】

S608でカメラCPUは、AFCPU800と通信し、AFCPU800のレジスタ st_p に1を設定し、ラインセンサ#1～#8の全てについて蓄積を終了させる。

S203～S206および、S301～S303の動作については、第1の実施形態で説明した図7の同番号と同様の動作であるためここでの説明を省略する。

20

【0155】

なお、本実施形態において、被写体輝度BVを測定する方法として、カメラCPU100は測光センサ106を用いているがこの限りではない。例えば、焦点検出センサ901のラインセンサ#1～#8を一旦、第1タイプに設定し、ラインセンサ#1～#8の電荷蓄積時間や出力信号量を基に被写体輝度BVを測定しても良い。

【0156】

このように、本実施形態では、ラインセンサの動作タイプを動的に設定可能とし、被写体輝度が閾値未満の場合は第2タイプ、閾値以上の場合は第1タイプに設定する。これにより、特に被写体輝度が低い場合の画素信号のSN比低下を抑制することができる。

30

【0157】

また、本実施形態では、被写体輝度に応じて全てのラインセンサを第1タイプ又は第2タイプの一方に設定する場合について説明した。しかし、第1の実施形態で説明したように、ラインセンサに応じた動作タイプを設定する場合においても、図13に示した構成の焦点検出センサを用いることができる。この場合、同じ位置で2つのタイプを利用することが可能になるため、より柔軟な焦点検出を行うことができる。

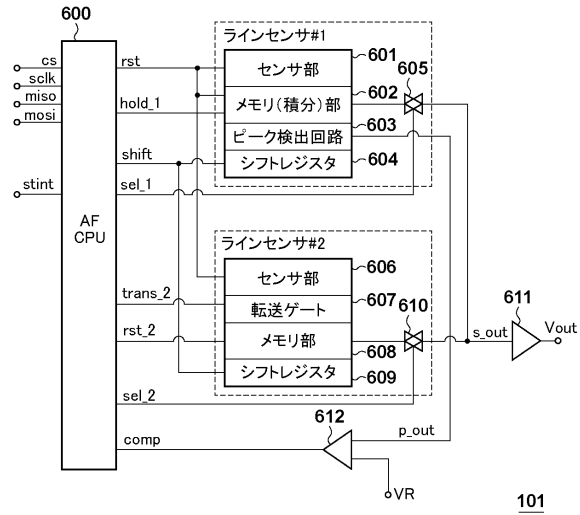
【0158】

(その他の実施形態)

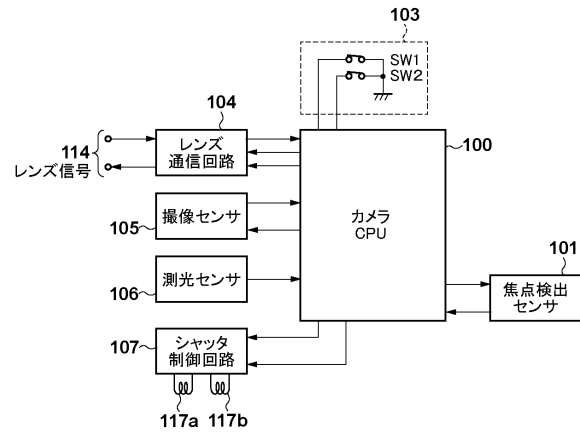
上述の実施形態では、焦点検出センサを撮像装置の自動焦点検出に用いる例について説明したが、例えば望遠鏡、プロジェクターのように、撮像機能を持たない任意の光学機器における自動焦点検出にも好適に利用できる。

40

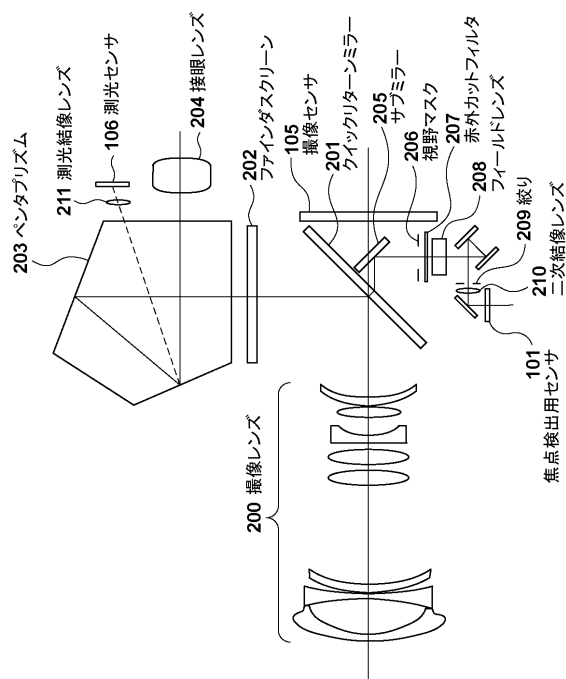
【図 1】



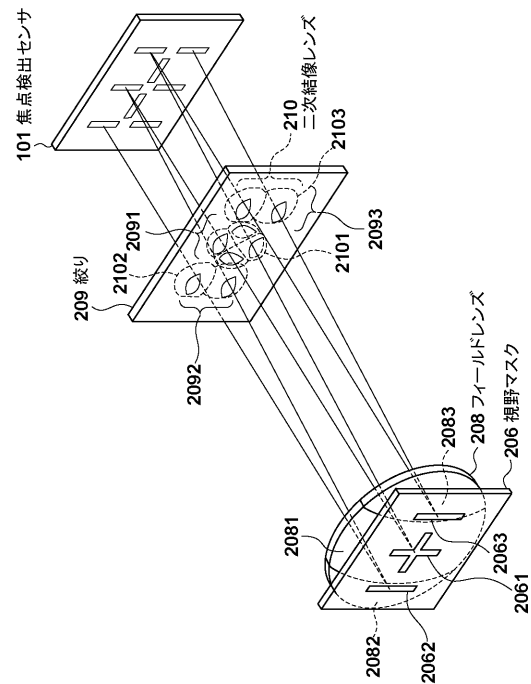
【図 2】



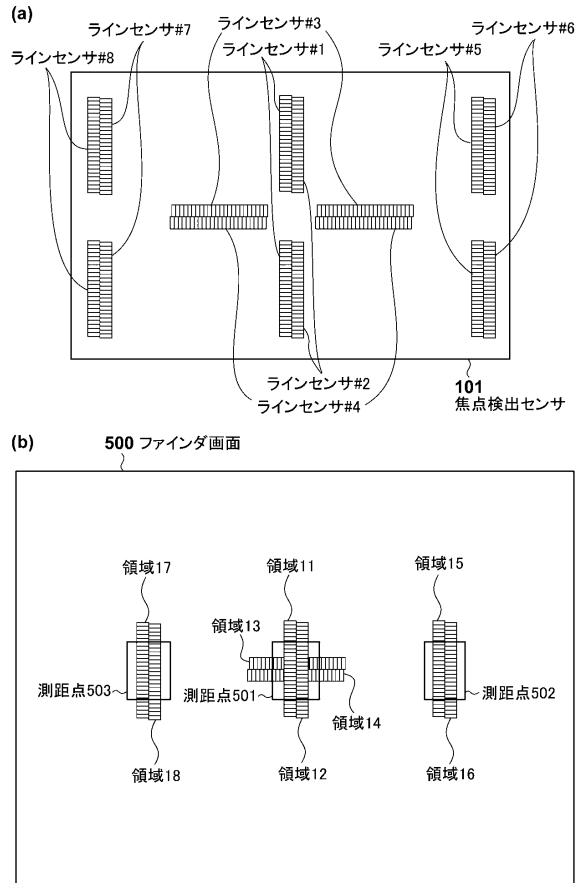
【図 3】



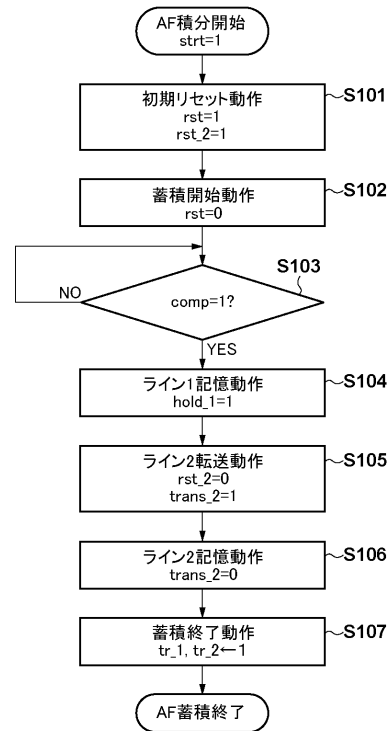
【図 4】



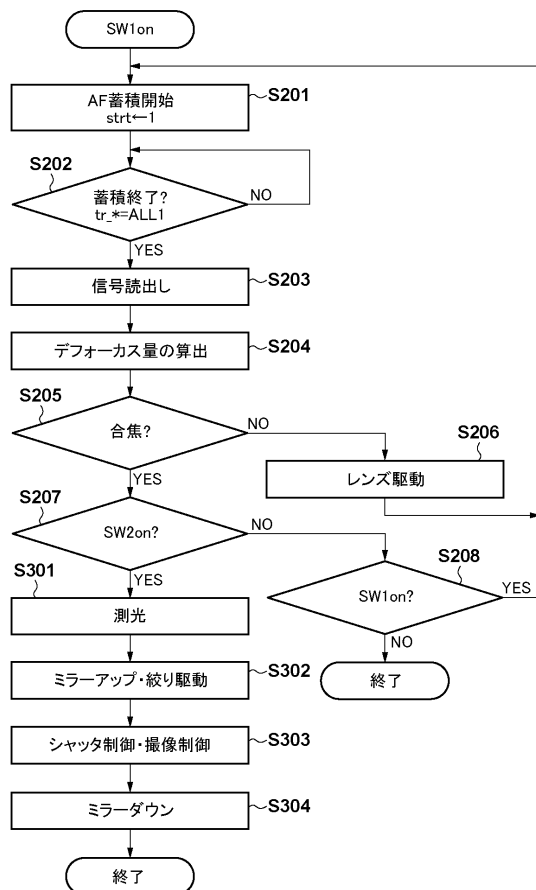
【図 5】



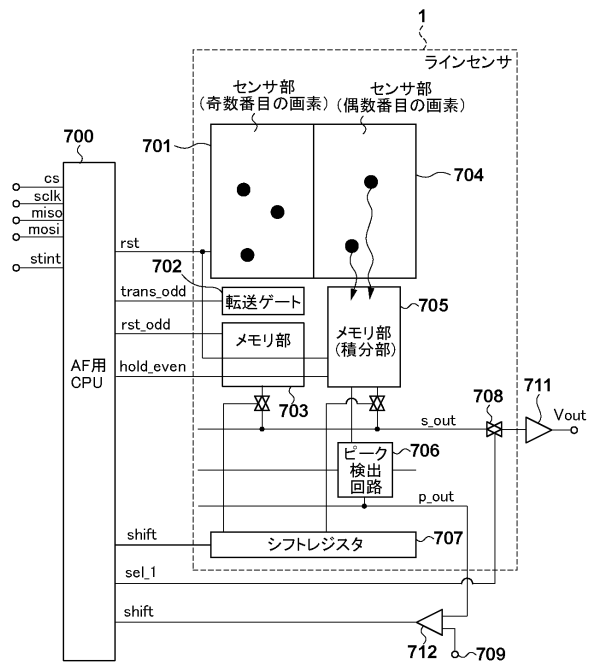
【図 6】



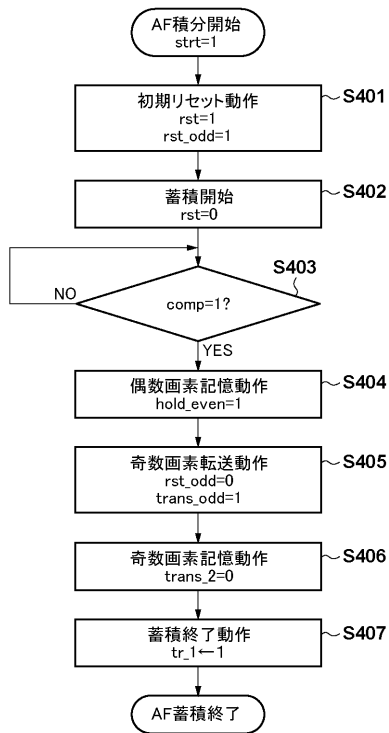
【図 7】



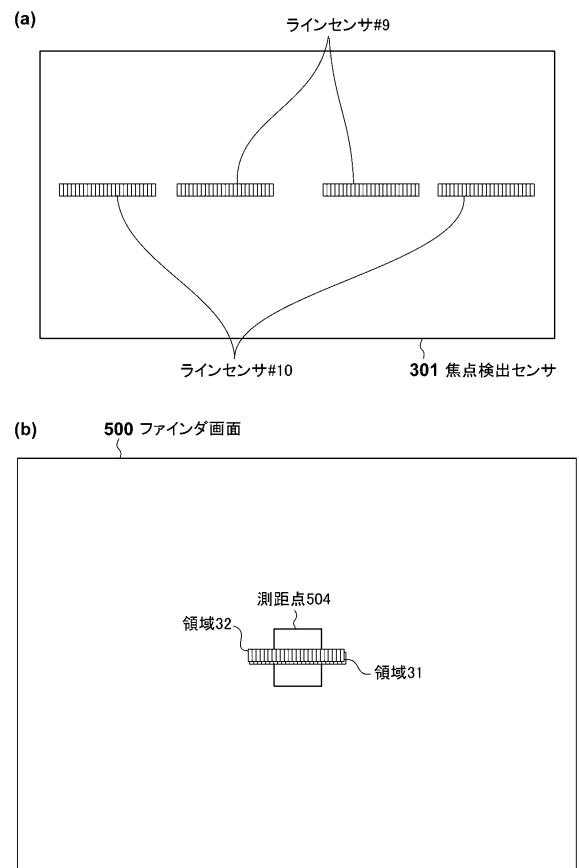
【図 8】



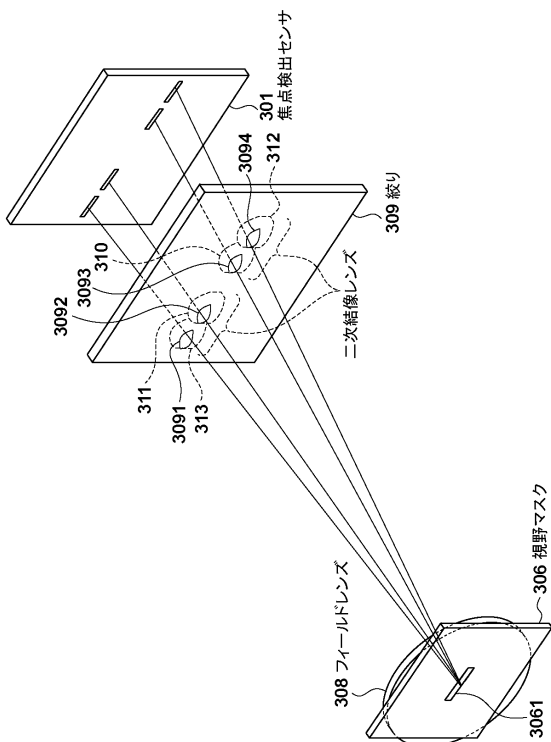
【図 9】



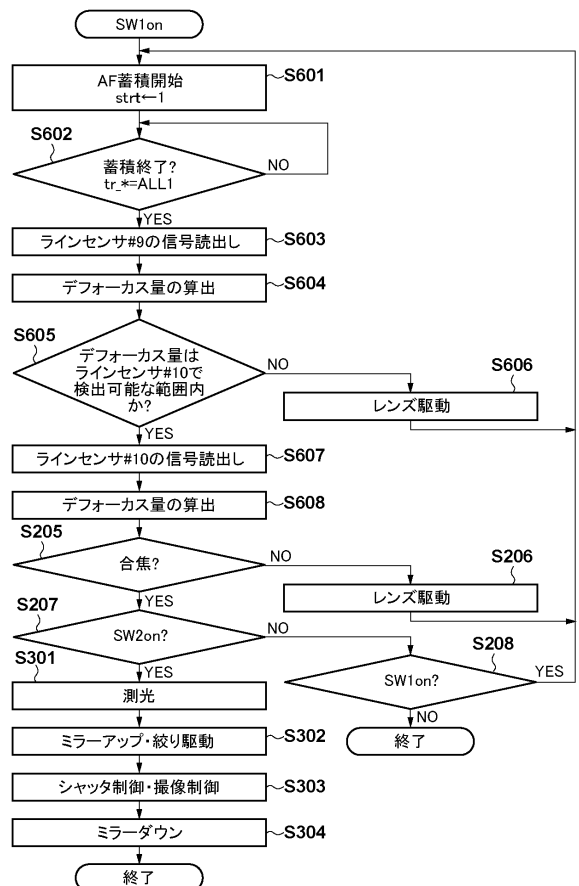
【図 10】



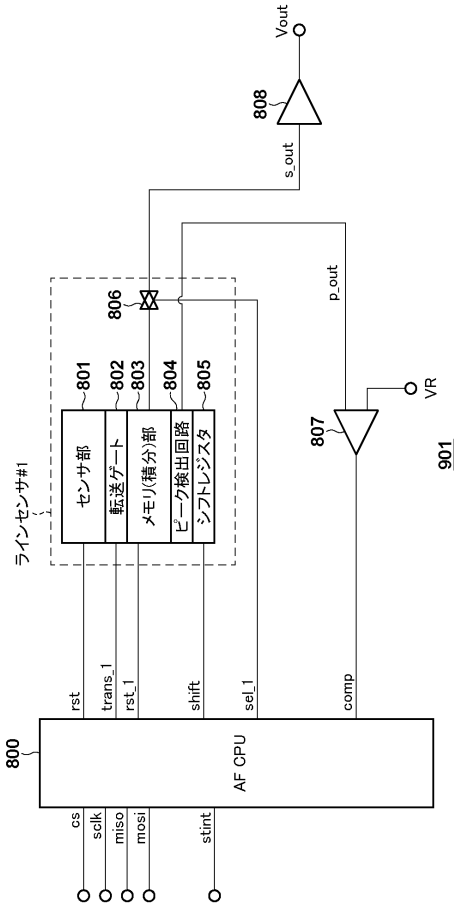
【図 11】



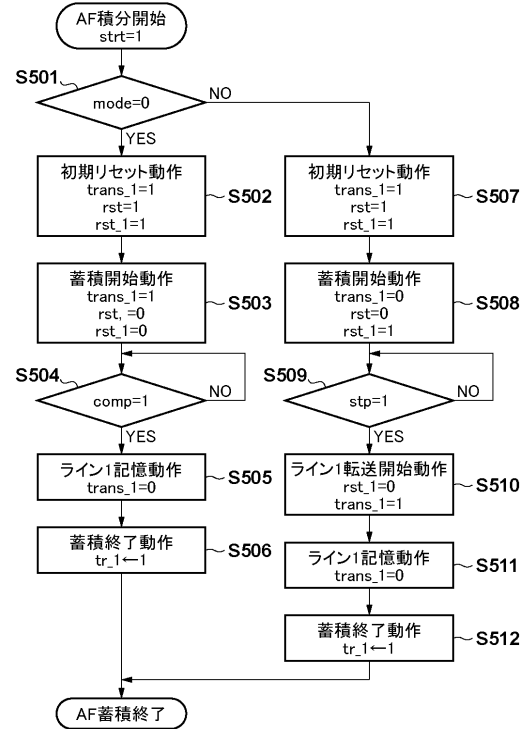
【図 12】



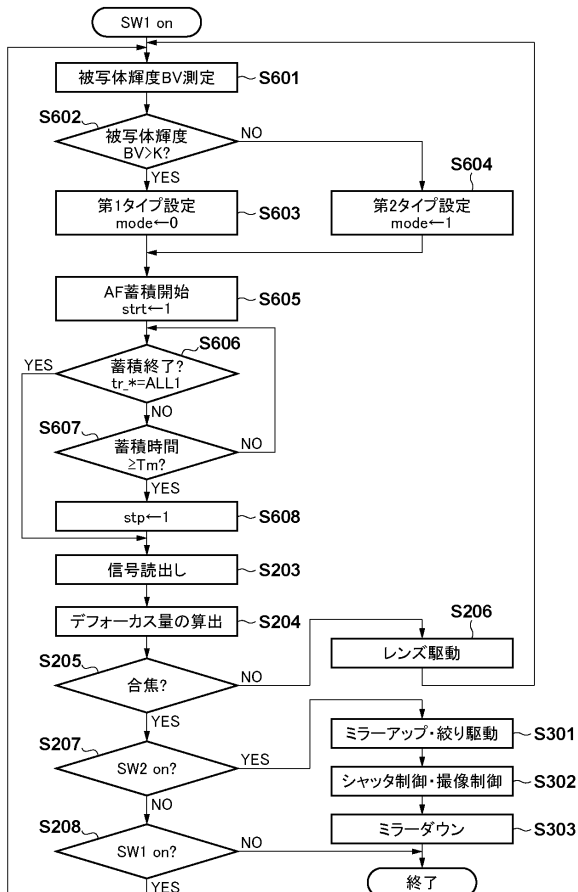
【図 13】



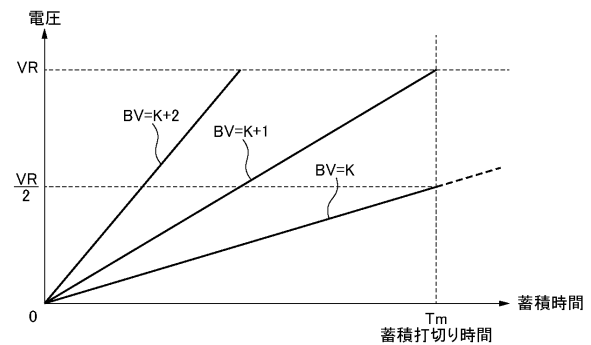
【図 14】



【図 15】



【図 16】



フロントページの続き

(72)発明者 一宮 敬
東京都大田区下丸子3丁目30番2号 キヤノン株式会社内

審査官 高橋 雅明

(56)参考文献 特開平01-288820(JP,A)
特開2001-305423(JP,A)
特開平11-205694(JP,A)
特開平11-258486(JP,A)

(58)調査した分野(Int.Cl., DB名)
G02B 7/28
G02B 7/34
G03B 13/36
H04N 5/232