

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2015-37206

(P2015-37206A)

(43) 公開日 平成27年2月23日(2015.2.23)

(51) Int.Cl.		F I			テーマコード (参考)	
H04N	5/378	(2011.01)	H04N	5/335	780	5C024
H03M	1/56	(2006.01)	H03M	1/56		5J022

審査請求 未請求 請求項の数 8 O L (全 12 頁)

(21) 出願番号	特願2013-167499 (P2013-167499)	(71) 出願人	000001007
(22) 出願日	平成25年8月12日 (2013.8.12)		キヤノン株式会社
			東京都大田区下丸子3丁目30番2号
		(74) 代理人	100090273
			弁理士 國分 孝悦
		(72) 発明者	中村 恒一
			東京都大田区下丸子3丁目30番2号 キ
			ヤノン株式会社内
		(72) 発明者	池田 泰二
			東京都大田区下丸子3丁目30番2号 キ
			ヤノン株式会社内
		Fターム(参考)	5C024 AX01 HX18 HX24 HX29 HX32
			HX51
			5J022 AA09 CB08 CE05 CF01 CF03
			CF10 CG04

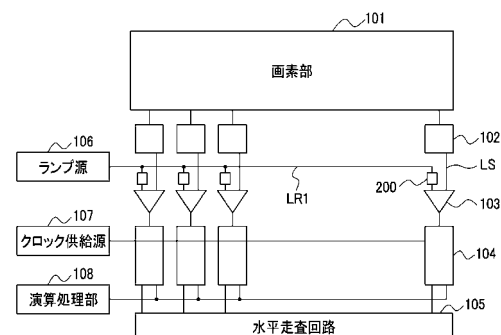
(54) 【発明の名称】 撮像装置

(57) 【要約】

【課題】各列のカウント値が同じであり、クロック信号の変更が不要な撮像装置を提供することを課題とする。

【解決手段】撮像装置は、光電変換により信号を生成する画素(101)と、前記画素により生成される信号と時間経過に応じて変化する第1の参照信号とを比較する比較器(103)と、前記比較器の比較結果に応じて、前記第1の参照信号の時間経過に対する変化率を変える制御部(200)とを有することを特徴とする。

【選択図】図1



【特許請求の範囲】**【請求項 1】**

光電変換により信号を生成する画素と、
前記画素により生成される信号と時間経過に応じて変化する第 1 の参照信号とを比較する比較器と、
前記比較器の比較結果に応じて、前記第 1 の参照信号の時間経過に対する変化率を変える制御部と
を有することを特徴とする撮像装置。

【請求項 2】

さらに、時間経過に応じて変化する第 2 の参照信号を生成する参照信号源を有し、
前記制御部は、前記第 2 の参照信号を基に前記第 1 の参照信号を生成することを特徴とする請求項 1 記載の撮像装置。

10

【請求項 3】

前記制御部は、前記第 2 の参照信号を減衰させることにより前記第 1 の参照信号を生成する減衰回路を有することを特徴とする請求項 2 記載の撮像装置。

【請求項 4】

前記制御部は、前記第 2 の参照信号を増幅させることにより前記第 1 の参照信号を生成する増幅回路を有することを特徴とする請求項 2 記載の撮像装置。

【請求項 5】

さらに、前記比較器の出力信号が反転するまでのカウント値をカウントするカウンタを有し、
前記制御部は、前記カウンタのカウント値に応じて、前記第 1 の参照信号の時間経過に対する変化率を変えることを特徴とする請求項 1 ~ 4 のいずれか 1 項に記載の撮像装置。

20

【請求項 6】

さらに、前記前記第 1 の参照信号の時間経過に対する変化率を変える前の前記カウンタのカウント値と前記前記第 1 の参照信号の時間経過に対する変化率を変えた後の前記カウンタのカウント値に応じて画素値を演算する演算処理部を有することを特徴とする請求項 5 記載の撮像装置。

【請求項 7】

さらに、前記前記第 1 の参照信号の時間経過に対する変化率を変える前において、前記比較器の出力信号が反転するまでのカウント値をカウントする第 1 のカウンタと、
前記前記第 1 の参照信号の時間経過に対する変化率を変えた後において、前記比較器の出力信号が反転するまでのカウント値をカウントする第 2 のカウンタとを有し、
前記制御部は、前記第 1 のカウンタのカウント値に応じて、前記第 1 の参照信号の時間経過に対する変化率を変えることを特徴とする請求項 1 ~ 4 のいずれか 1 項に記載の撮像装置。

30

【請求項 8】

光電変換により信号を生成する画素と、
前記画素により生成される信号と時間経過に応じて変化する第 1 の参照信号とを比較する比較器と、
前記比較器の比較結果に応じて、前記第 1 の参照信号の時間経過に対する変化率を変える制御部と、
前記前記第 1 の参照信号の時間経過に対する変化率を変える前において、前記比較器の出力信号が反転するまでのカウント値をカウントする第 1 のカウンタと、
前記前記第 1 の参照信号の時間経過に対する変化率を変えた後において、前記比較器の出力信号が反転するまでのカウント値をカウントする第 2 のカウンタとを有し、
前記制御部は、前記第 1 のカウンタのカウント値が閾値より大きい場合には前記第 1 の参照信号の変化率を第 1 の変化率に変え、前記第 1 のカウンタのカウント値が前記閾値より小さい場合には前記第 1 の参照信号の変化率の絶対値が前記第 1 の変化率の絶対値より小さい第 2 の変化率になるように変えることを特徴とする撮像装置。

40

50

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、撮像装置に関する。

【背景技術】

【0002】

画素から得られるアナログの画素信号の所定レベルと、所定レベルをデジタルデータに変換するための漸次変化する参照信号とを比較する比較部を有する固体撮像装置が知られている（例えば、特許文献1参照）。カウント部は、比較部での比較処理と並行してカウント処理を行ない、比較処理が完了した時点のカウント値を保持することで所定レベルのデジタルデータを取得する。参照信号生成部は、通信・タイミング制御部からの信号に応じて、参照信号の傾きを変更する。

10

【0003】

上位ビット用のラッチ回路と下位ビット用のラッチ回路とを有し、上位ビットと下位ビットを分けて量子化するアナログデジタル変換器が知られている（例えば、特許文献2参照）。まず、列ごとに設けられた比較器の一方の入力端子に画素信号を与え、他方の入力端子に大きな電圧ステップの階段波を参照電圧として与え、比較器の出力が反転するときのステップ数に対応したカウント値を上位ビットとしてラッチ回路に保持する。それとともに、そのときの参照電圧を容量に保持する。その後、容量を介して小さな電圧ステップの参照電圧を与え再び比較器が反転するときのカウント値を下位ビット用のラッチ回路に保持する。

20

【先行技術文献】

【特許文献】

【0004】

【特許文献1】特開2008-136043号公報

【特許文献2】特開2002-232291号公報

【発明の概要】

【発明が解決しようとする課題】

【0005】

特許文献1では、参照信号の傾きは、通信・タイミング制御部からの信号に応じて変わるので、参照信号の傾きが変わった時に、各列のカウント部のカウント値が異なる値になる可能性がある。この場合、参照信号の傾きとカウンタ部のカウント値とのタイミング設計が困難になる。また、参照信号の傾きを変更すると、クロック信号も変更しなければならないため、カウンタ部の回路規模が大きくなってしまいう課題がある。

30

【0006】

本発明の目的は、各列のカウント値が同じであり、クロック信号の変更が不要な撮像装置を提供することである。

【課題を解決するための手段】

【0007】

本発明の撮像装置は、光電変換により信号を生成する画素と、前記画素により生成される信号と時間経過に応じて変化する第1の参照信号とを比較する比較器と、前記比較器の比較結果に応じて、前記第1の参照信号の時間経過に対する変化率を変える制御部とを有することを特徴とする。

40

【発明の効果】

【0008】

各列のカウント値が同じであり、クロック信号の変更が不要になるので、回路規模を小さくすることができる。

【図面の簡単な説明】

【0009】

【図1】本発明の第1の実施形態による撮像装置の構成例を示す図である。

50

【図 2】撮像装置の一部の詳細を示す図である。

【図 3】ランプ信号の比較を示す図である。

【図 4】本発明の第 2 の実施形態による撮像装置を示す図である。

【図 5】本発明の第 3 の実施形態による撮像装置の構成例を示す図である。

【図 6】撮像装置の動作を説明するための図である。

【図 7】ランプ信号を示す図である。

【図 8】本発明の第 3 の実施形態による撮像装置の構成例を示す図である。

【発明を実施するための形態】

【0010】

(第 1 の実施形態)

図 1 は、本発明の第 1 の実施形態による撮像装置の構成例を示す図である。画素部 101 は、2 次元行列状に配置された複数の画素を有する。各画素は、光電変換によりアナログ信号を生成する。画素部 101 は、行単位で画素が選択される。画素の信号は、行単位で読み出し部 102 に出力される。読み出し部 102 は、画素の列毎に設けられ、各列の画素の信号を読み出す。ランプ源 (参照信号源) 106 は、時間経過に応じて変化するランプ信号 (参照信号) LR1 を生成する。減衰回路 200 は、画素の列毎に設けられ、ランプ源 106 により生成されたランプ信号 LR1 を減衰し、比較器 103 に出力する。比較器 103 は、画素の列毎に設けられる。各列の比較器 103 は、各列の読み出し部 102 の出力信号 LS と各列の減衰回路 200 の出力信号とを比較し、両者の大小関係が逆転すると出力信号が反転する。クロック供給源 107 は、クロック信号を生成する。カウンタ 104 は、画素の列毎に設けられる。各列のカウンタ 104 は、クロック供給源 107 により生成されたクロック信号に同期して、ランプ源 106 がランプ信号の生成を開始するとカウントを開始し、各列の比較器 103 の出力信号が反転するとカウントを終了する。水平走査回路 105 は、各列のカウンタ 104 のカウント値を順に演算処理部 108 に出力させる。演算処理部 108 は、各カウンタ 104 のカウント値を基に、画素信号の大きさに対応するデジタル画素値を演算する。これにより、画素信号は、アナログからデジタルに変換される。

【0011】

図 2 (A) は比較器 103、カウンタ 104、減衰回路 200 及びインバータ 204 の構成例を示す図であり、図 2 (B) は撮像装置の動作を説明するためのタイミングチャートである。減衰回路 200 は、容量 201、202 及び n チャンネル電界効果トランジスタ 203 を有する。信号 LS は、読み出し部 102 (図 1) により出力される画素の信号である。ランプ信号 LR1 は、図 2 (B) に示すように、ランプ源 106 (図 1) により生成される時間経過に応じて変化する参照信号である。減衰回路 200 は、インバータ 204 の出力信号に応じて、ランプ信号 (第 2 の参照信号) LR1 を減衰し、ランプ信号 (第 1 の参照信号) LR2 を比較器 103 に出力する。比較器 103 は、画素信号 LS とランプ信号 LR2 とを比較し、両者の大小関係が逆転すると出力信号 (比較結果) が反転する。カウンタ 104 は、複数ビットのカウント値をカウントする。カウンタ 104 は、図 2 (B) のように、ランプ信号 LR1 の生成が開始されると、カウントを開始し、カウント値が増加する。初期時、カウンタ 104 のカウント値は 0 であり、カウント値の最上位ビット (MSB) も 0 である。インバータ 204 は、カウンタ 104 のカウント値の最上位ビット (MSB) の値の論理反転値をトランジスタ 203 のゲートに出力する。カウント開始から時刻 t1 までは、カウント値の最上位ビット (MSB) が 0 であるので、インバータ 204 は 1 を出力する。その結果、トランジスタ 203 がオンし、減衰容量 202 が比較器 103 に接続される。これにより、減衰回路 200 は、ランプ信号 LR1 を減衰し、小さい傾きのランプ信号 LR2 を出力する。これに対し、時刻 t1 以降では、カウント値の最上位ビット (MSB) が 1 であるので、インバータ 204 は 0 を出力する。その結果、トランジスタ 203 がオフし、減衰容量 202 が切り離される。これにより、減衰回路 200 は、ランプ信号 LR1 を減衰せず、大きい傾きのランプ信号 LR2 を出力する。時刻 t1 以降のランプ信号 LR2 は、時刻 t1 より前のランプ信号 LR2 より傾きが大き

10

20

30

40

50

い。

【 0 0 1 2 】

コンパレータ 1 0 3 の出力信号が時刻 t_1 より前で反転する場合は、画素信号 $L S$ が比較的低輝度であり、時刻 t_1 より前の小さい傾きのランプ信号 $L R 2$ により比較が行われるので、高解像度の画素信号を得ることができる。また、時刻 t_1 より前で、コンパレータ 1 0 3 の出力信号が反転するので、比較的早くカウンタ 1 0 4 のカウント値が確定する。

【 0 0 1 3 】

これに対し、コンパレータ 1 0 3 の出力信号が時刻 t_1 以降に反転する場合は、画素信号 $L S$ が比較的高輝度であり、時刻 t_1 以降では、大きい傾きのランプ信号 $L R 2$ により比較が行われる。ランプ信号 $L R 2$ の傾きを変えることにより、比較的早くカウンタ 1 0 4 のカウント値が確定する。その詳細を図 3 を参照しながら説明する。

【 0 0 1 4 】

図 3 は、傾きを変えるランプ信号 $L R 2$ と傾きを変えないランプ信号 $L R 3$ との比較を示す図である。例えば、一定の傾きのランプ信号 $L R 3$ は、画素信号 $L S$ が最大値の場合にはカウント値が 5 1 2 になり、アナログデジタル変換時間の最大値が T_1 になる。これに対し、本実施形態のランプ信号 $L R 2$ は、カウント値が 2 5 6 で傾きが変わり、カウント値が 3 8 4 で画素信号 $L S$ の最大値となり、アナログデジタル変換時間の最大値が T_2 になる。本実施形態の変換時間 T_2 は、ランプ信号 $L R 3$ の変換時間 T_1 より短くなり、高速なアナログデジタル変換を行うことができる。

【 0 0 1 5 】

なお、図 2 (B) において、時刻 t_1 後のランプ信号 $L R 2$ は、時刻 t_1 前のランプ信号 $L R 2$ より傾きが大きい。そのため、高輝度の画素信号は、低輝度の画素信号に比べて、解像度が低くなる。しかし、高輝度の画素信号は、低輝度の画素信号に比べて、人間の目にはレベルの変化が認識され難いので、低解像度でも影響は小さい。これに対し、低輝度の画素信号は、高輝度の画素信号に対して、高解像度を実現することができるので、全体として、人間の目に対して高解像度を実現できる。

【 0 0 1 6 】

また、図 2 (B) において、ランプ信号 $L R 2$ の傾きが変わる時刻 t_1 は、カウント値の最上位ビット (MSB) が 0 から 1 に変化する時刻であるので、クロック信号の周波数に応じた既知の値である。したがって、時刻 t_1 で、クロック信号を変更する必要がなく、演算処理部 1 0 8 (図 1) は容易に画素値を演算することができる。これにより、回路規模を小さくすることができる。

【 0 0 1 7 】

次に、図 1 の演算処理部 1 0 8 の画素値の演算方法を説明する。演算処理部 1 0 8 は、次式により、カウンタ 1 0 4 のカウント値の各ビット $D[0] \sim D[MSB]$ を基に画素値 DT を演算する。

$$DT = D[MSB] \times 2^{(MSB-1)} + (D[MSB] + 1) \times D[MSB-1:0]$$

【 0 0 1 8 】

ここで、 $D[MSB]$ は、カウント値の最上位ビットを示す。 $D[MSB-1:0]$ は、カウント値の下位 $MSB-1$ ビット分の値を示す。上式のように、演算処理部 1 0 8 は、最上位ビット $D[MSB]$ が 1 の場合、 $0 \sim (MSB-1)$ ビットのデータ $D[MSB-1:0]$ を 2 倍し、 $2^{(MSB-1)}$ を加算し、画素値 DT を出力する。また、演算処理部 1 0 8 は、最上位ビット $D[MSB]$ が 0 の場合、 $0 \sim (MSB-1)$ ビットのデータ $D[MSB-1:0]$ をそのまま画素値 DT として出力する。

【 0 0 1 9 】

以上のように、本実施形態によれば、高解像度かつ高速な画素信号のアナログデジタル変換を行うことができる。

【 0 0 2 0 】

(第 2 の実施形態)

10

20

30

40

50

図４（Ａ）は本発明の第２の実施形態による比較器１０３、カウンタ１０４、増幅回路４０１及びスイッチ４０２の構成例を示す図であり、図４（Ｂ）は撮像装置の動作を説明するためのタイミングチャートである。本実施形態（図４（Ａ））は、第１の実施形態（図２（Ａ））に対して、減衰回路２００及びインバータ２０４の代わりに、増幅回路４０１及びスイッチ４０２を設けたものである。以下、本実施形態が第１の実施形態と異なる点を説明する。増幅回路４０１は、ランプ信号ＬＲ１を増幅し、その増幅した信号を出力する。スイッチ４０２は、カウンタ１０４のカウント値の最上位ビット（ＭＳＢ）が０の場合には、ランプ信号ＬＲ１をそのまま増幅なしでランプ信号ＬＲ２として比較器１０３に出力する。これに対し、スイッチ４０２は、カウンタ１０４のカウント値の最上位ビット（ＭＳＢ）が１の場合には、増幅回路４０１の出力信号をランプ信号ＬＲ２として比較器１０３に出力する。図４（Ｂ）に示すように、時刻ｔ１の前では、カウント値の最上位ビット（ＭＳＢ）が０であるので、ランプ信号ＬＲ２はランプ信号ＬＲ１と同じ傾きになる。これに対し、時刻ｔ１以降では、カウント値の最上位ビット（ＭＳＢ）が１であるので、ランプ信号ＬＲ２はランプ信号ＬＲ１より傾きが大きくなる。本実施形態では、減衰回路２００の代わりに、増幅回路４０１を用いてランプ信号ＬＲ２の傾きを変える。本実施形態のその他の点は、第１の実施形態と同様である。

10

【００２１】

第１の実施形態の減衰回路２００及び第２の実施形態の増幅回路４０１は、比較器１０３の比較結果のカウント値に応じて、ランプ信号ＬＲ２の時間経過に対する変化率（傾き）を変える制御部である。

20

【００２２】

（第３の実施形態）

図５は、本発明の第３の実施形態による撮像装置の構成例を示す図である。本実施形態（図５）は、第１の実施形態（図２（Ａ））に対して、減衰回路２００及びインバータ２０４の代わりに、スイッチ５０１～５０３及び判定回路５０４を設けたものである。図５の上位カウンタ１０４ａ及び下位カウンタ１０４ｂは、図２（Ａ）のカウンタ１０４に対応する。上位カウンタ１０４ａは上位ビットのカウント値をカウントし、下位カウンタ１０４ｂは下位ビットのカウント値をカウントする。以下、本実施形態が第１の実施形態と異なる点を説明する。

30

【００２３】

図６（Ａ）は、撮像装置の動作を説明するための図である。横軸はカウンタ１０４ａ及び１０４ｂのカウント値（時間）を示し、縦軸は画素信号ＬＳ及びランプ信号ＬＲ１、ＬＲ２を示す。まず、スイッチ５０１がオンし、スイッチ５０２及び５０３がオフする。すると、ランプ信号ＬＲ１が比較器１０３に入力され、上位カウンタ１０４ａは初期値の０からカウントアップを開始する。比較器１０３は、画素信号ＬＳとランプ信号ＬＲ１とを比較する。ランプ信号ＬＲ１は時間経過と共に大きくなる。やがて、ランプ信号ＬＲ１は、画素信号ＬＳより大きくなり、大小関係が逆転する。すると、比較器１０３の出力信号は反転し、上位カウンタ１０４ａはカウントを終了する。この時の上位カウンタ１０４ａのカウント値はＮ２である。上位カウンタ１０４ａは、大きい傾きのランプ信号ＬＲ１に対応する上位ビットのカウント値をカウントするものである。量子化ステップが大きく、カウント値Ｎ２の前のカウント値はＮ１である。したがって、ランプ信号ＬＲ１が画素信号ＬＳに一致する真のカウント値Ｎａは、上位カウンタ１０４ａのカウント値Ｎ１とカウント値Ｎ２の間にある。

40

【００２４】

その後、スイッチ５０１及び５０３がオフし、スイッチ５０２がオンする。すると、ランプ信号ＬＲ２が比較器１０３に入力され、下位カウンタ１０４ｂはカウントを開始する。比較器１０３は、画素信号ＬＳとランプ信号ＬＲ２とを比較する。ランプ信号ＬＲ２は、ランプ信号ＬＲ１より傾きの絶対値が小さく、ランプ信号ＬＲ１の続きから時間経過と共に小さくなる。やがて、ランプ信号ＬＲ２は、画素信号ＬＳより小さくなり、大小関係が逆転する。すると、比較器１０３の出力信号は反転し、下位カウンタ１０４ｂはカウ

50

トを終了する。この時の下位カウンタ104bのカウント値はN3である。下位カウンタ104bは、傾きの絶対値が小さいランプ信号LR2に対応する下位ビットのカウント値をカウントするものであるので、量子化ステップは小さい。そこで、上位カウンタ104aの上位カウント値N2から下位カウンタ104bの下位カウント値N3を減算することにより、画素信号LSの真のカウント値Naを画素値として求めることができる。なお、カウント値N2はカウント値の上位ビットであり、カウント値N3はカウント値の下位ビットであるので、上位カウント値N2を左シフトした値に対して下位カウント値N3を減算する。

【0025】

図7(A)は画素信号LSが高輝度の場合のランプ信号を示し、図7(B)は画素信号LSが低輝度の場合のランプ信号を示す。図7(A)及び(B)では、ランプ信号LR1, LR2, LR3は、相互に傾きの正負符号を同じにして示している。上記のように、画素信号LSの大きさに関係なく、最初、スイッチ501がオンになり、スイッチ502及び503がオフになり、ランプ信号LR1が比較器103に入力され、上位カウンタ104aはカウントを開始する。比較器103は、画素信号LSとランプ信号LR1とを比較する。

【0026】

ここで、画素信号LSが高輝度の場合には、図7(A)に示すように、上位カウンタ104aのカウント値の最上位ビットが0から1に変化する時刻t1以降に、ランプ信号LR1と画素信号LSとの大小関係が逆転し、上位カウンタ104aのカウントが終了する。この場合、上位カウンタ104aのカウント値の最上位ビットは1である。上位ビット104aが7ビットカウンタの場合には、上位ビット104aのカウント値の最大値は128である。すなわち、128のカウント値までには、上位カウンタ104aのカウントは終了する。判定回路504は、上位カウンタ104aのカウント終了後に上位カウンタ104aのカウント値の最上位ビットが1である場合には、スイッチ501及び503をオフにし、スイッチ502をオンにする。すると、ランプ信号LR2が比較器103に入力され、下位カウンタ104bのカウントが開始する。比較器103は、画素信号LSとランプ信号LR2とを比較する。ランプ信号LR2は、ランプ信号LR1より傾きの絶対値が小さい。やがて、ランプ信号LR2と画素信号LSとの大小関係が逆転し、下位カウンタ104bのカウントが終了する。下位カウンタ104bのカウント値は、ランプ信号LR2の傾きに対応し、例えば6ビットのカウント値(最大値が64)のカウントを行う。この場合、64のカウント値までには、下位カウンタ104bのカウントは終了する。その後、上記のように、上位カウンタ104a及び下位カウンタ104bのカウント値を基に画素値を求める。

【0027】

これに対し、画素信号LSが低輝度の場合には、図7(B)に示すように、上位カウンタ104aのカウント値の最上位ビットが0から1に変化する時刻t1より前に、ランプ信号LR1と画素信号LSとの大小関係が逆転する。すると、上位カウンタ104aのカウントが終了する。この場合、上位カウンタ104aのカウント値の最上位ビットは0であり、64のカウント値までには、上位カウンタ104aのカウントは終了する。判定回路504は、上位カウンタ104aのカウント終了後に上位カウンタ104aのカウント値の最上位ビットが0である場合には、スイッチ501及び502をオフにし、スイッチ503をオンにする。すると、ランプ信号LR3が比較器103に入力され、下位カウンタ104bのカウントが開始する。比較器103は、画素信号LSとランプ信号LR3とを比較する。ランプ信号LR3は、ランプ信号LR2より傾きの絶対値が小さい。やがて、ランプ信号LR3と画素信号LSとの大小関係が逆転し、下位カウンタ104bのカウントが終了する。下位カウンタ104bのカウント値は、ランプ信号LR3の傾きに対応し、例えば7ビットのカウント値(最大値が128)のカウントを行う。この場合、128のカウント値までには、下位カウンタ104bのカウントは終了する。その後、上記のように、上位カウンタ104a及び下位カウンタ104bのカウント値を基に画素値を求

10

20

30

40

50

める。

【 0 0 2 8 】

図 7 (A) の場合、アナログデジタル変換時間の最大値は、上位カウンタ 1 0 4 a の 1 2 8 のカウント値と下位カウンタ 1 0 4 b の 6 4 のカウント値との合計 $1 2 8 + 6 4 = 1 9 2$ である。これに対し、図 7 (B) の場合、アナログデジタル変換時間の最大値は、上位カウンタ 1 0 4 a の 6 4 のカウント値と下位カウンタ 1 0 4 b の 1 2 8 のカウント値との合計 $6 4 + 1 2 8 = 1 9 2$ であり、図 7 (A) の場合と同じである。

【 0 0 2 9 】

図 7 (A) のランプ信号 L R 2 は、図 7 (B) のランプ信号 L R 3 より傾きの絶対値が大きいので、画素信号 L S が高輝度の場合には、アナログデジタル変換時間を短くすることができる。また、図 7 (B) のランプ信号 L R 3 は、図 7 (A) のランプ信号 L R 2 より傾きの絶対値が小さいので、画素信号 L S が低輝度の場合には、カウント値の解像度を高くすることができる。

【 0 0 3 0 】

なお、図 7 (A) のランプ信号 L R 2 は、図 7 (B) のランプ信号 L R 3 より傾きの絶対値が大きいため、高輝度の画素信号は、低輝度の画素信号に比べて、解像度が低くなる。しかし、高輝度の画素信号は、低輝度の画素信号に比べて、人間の目にはレベルの変化が認識され難いので、低解像度でも影響は小さい。これに対し、低輝度の画素信号は、高輝度の画素信号に対して、高解像度を実現することができるので、全体として、人間の目に対して高解像度を実現できる。

【 0 0 3 1 】

上位カウンタ 1 0 4 a は、ランプ信号の傾きを変える前において、比較器 1 0 3 の出力信号が反転するまでのカウント値をカウントする第 1 のカウンタである。下位カウンタ 1 0 4 b は、ランプ信号の傾きを変えた後において、比較器 1 0 3 の出力信号が反転するまでのカウント値をカウントする第 2 のカウンタである。スイッチ 5 0 1 ~ 5 0 3 は、上位カウンタ 1 0 4 a のカウント値に応じて、ランプ信号の傾きを変える制御部である。具体的には、スイッチ (制御部) 5 0 1 ~ 5 0 3 は、上位カウンタ 1 0 4 a のカウント値が閾値より大きい場合にはランプ信号 L R 2 に変え、上位カウンタ 1 0 4 a のカウント値が閾値より小さい場合にはランプ信号 L R 3 に変える。ランプ信号 L R 2 の時間経過に対する変化率を第 1 の変化率とし、ランプ信号 L R 3 の時間経過に対する変化率を第 2 の変化率とすると、第 2 の変化率の絶対値は第 1 の変化率の絶対値より小さい。

【 0 0 3 2 】

図 8 は、本実施形態による撮像装置の構成例を示す図である。複数の画素 8 0 1 は、図 1 の画素部 1 0 1 に対応し、2 次元行列状に配置され、光電変換によりアナログ信号を生成する。信号線 8 1 6 は、画素 8 0 1 の列毎に設けられる。垂直走査回路 8 0 2 は、画素 8 0 1 を行単位で制御し、各行の画素 8 0 1 の信号を信号線 8 1 6 に順に出力させる。ランプ源 8 0 3 は、上記の 3 個のランプ信号 L R 1 , L R 2 , L R 3 を生成する。セレクタ 8 0 4 は、図 5 のスイッチ 5 0 1 ~ 5 0 3 に対応し、選択回路 8 1 2 の選択信号に応じて、ランプ信号 L R 1 ~ L R 3 のうちの 1 個を選択して出力する。スイッチ 8 0 5 は、セレクタ 8 0 4 の出力信号又は信号線 8 1 6 の信号を選択し、容量 8 0 6 を介して差動増幅器 8 0 7 に出力する。差動増幅器 8 0 7 は、容量 8 0 6 の信号とリファレンス値 r e f を入力し、増幅信号を出力する。帰還容量 8 0 8 及び帰還スイッチ 8 0 9 の直列接続回路は、差動増幅器 8 0 7 の入力端子及び出力端子間に接続される。比較器 8 1 0 は、図 5 の比較器 1 0 3 に対応し、差動増幅器 8 0 7 の出力信号とリファレンス値 r e f とを比較し、両者の大小関係が逆転すると出力信号が反転し、帰還スイッチ 8 0 9 を制御する。上位カウンタ 8 1 1 a は、図 5 の上位カウンタ 1 0 4 a に対応し、ランプ信号 L R 1 の生成開始によりカウントを開始する。下位カウンタ 8 1 1 b は、図 5 の下位カウンタ 1 0 4 b に対応し、ランプ信号 L R 2 の生成開始によりカウントを開始する。下位カウンタ 8 1 1 c は、図 5 の下位カウンタ 1 0 4 b に対応し、ランプ信号 L R 3 の生成開始によりカウントを開始する。

【 0 0 3 3 】

メモリ 8 1 4 a は、ランプ信号 L R 1 と画素信号 L S との大小関係の逆転により比較器 8 1 0 の出力信号が反転すると、上位カウンタ 8 1 1 a のカウント値をラッチして保持する。セレクタ 8 1 3 は、選択回路 8 1 2 によりランプ信号 L R 2 が選択されている場合には下位カウンタ 8 1 1 b のカウント値を選択し、選択回路 8 1 2 によりランプ信号 L R 3 が選択されている場合には下位カウンタ 8 1 1 c のカウント値を選択し、出力する。メモリ 8 1 4 b は、ランプ信号 L R 2 又は L R 3 と画素信号 L S との大小関係の逆転により比較器 8 1 0 の出力信号が反転すると、セレクタ 8 1 3 により出力されるカウント値をラッチして保持する。水平走査回路 8 1 5 は、各列のメモリ 8 1 4 a 及び 8 1 4 b のカウント値を順に出力信号に出力させ、演算処理部 1 0 8 (図 1) により画素値が演算される。

10

【 0 0 3 4 】

図 6 (B) は、図 8 の差動増幅器 8 0 7 の出力信号を示す図である。まず、スイッチ 8 0 5 は、容量 8 0 6 を信号線 8 1 6 に接続する。すると、差動増幅器 8 0 7 は、画素 8 0 1 の信号を積分した信号 A 1 を出力する。信号 A 1 は、やがて画素信号 L S になる。

【 0 0 3 5 】

次に、ランプ源 8 0 3 はランプ信号 L R 1 を生成し、セレクタ 8 0 4 はランプ信号 L R 1 を選択し、スイッチ 8 0 5 はセレクタ 8 0 4 の出力信号を容量 8 0 6 に接続し、上位カウンタ 8 1 1 a はカウントを開始する。すると、差動増幅器 8 0 7 は、画素信号 L S からランプ信号 L R 1 を減算した信号 A 2 を出力する。比較器 8 1 0 は、信号 A 2 とリファレンス値 r e f との大小関係が逆転すると、出力信号が反転する。すると、メモリ 8 1 4 a

20

【 0 0 3 6 】

次に、選択回路 8 1 2 は、メモリ 8 1 4 a に保持されているカウント値 N 2 の最上位ビットが 1 の場合には、図 7 (A) のように、ランプ信号 L R 2 の選択信号を出力する。その場合、ランプ源 8 0 3 はランプ信号 L R 2 を生成し、セレクタ 8 0 4 はランプ信号 L R 2 を選択し、スイッチ 8 0 5 はセレクタ 8 0 4 の出力信号を容量 8 0 6 に接続し、下位カウンタ 8 1 1 b はカウントを開始する。そして、セレクタ 8 1 3 は下位カウンタ 8 1 1 b のカウント値を選択する。

【 0 0 3 7 】

これに対し、選択回路 8 1 2 は、メモリ 8 1 4 a に保持されているカウント値 N 2 の最上位ビットが 0 の場合には、図 7 (B) のように、ランプ信号 L R 3 の選択信号を出力する。その場合、ランプ源 8 0 3 はランプ信号 L R 3 を生成し、セレクタ 8 0 4 はランプ信号 L R 3 を選択し、スイッチ 8 0 5 はセレクタ 8 0 4 の出力信号を容量 8 0 6 に接続し、下位カウンタ 8 1 1 c はカウントを開始する。そして、セレクタ 8 1 3 は下位カウンタ 8 1 1 c のカウント値を選択する。

30

【 0 0 3 8 】

すると、差動増幅器 8 0 7 は、信号 A 2 に続いてランプ信号 L R 2 又は L R 3 を加算した信号 A 3 を出力する。比較器 8 1 0 は、信号 A 3 とリファレンス値 r e f との大小関係が逆転すると、出力信号が反転する。すると、メモリ 8 1 4 b は、セレクタ 8 1 3 により出力されるカウント値 N 3 をラッチする。その後、演算処理部 1 0 8 (図 1) は、カウント値 N 2 及び N 3 を基に画素値を演算する。

40

【 0 0 3 9 】

なお、カウンタ 8 1 1 a , 8 1 1 b , 8 1 1 c は、各列で共通のカウンタの場合を例に示しているが、各列毎にカウンタ 8 1 1 a , 8 1 1 b , 8 1 1 c を設けてもよい。

【 0 0 4 0 】

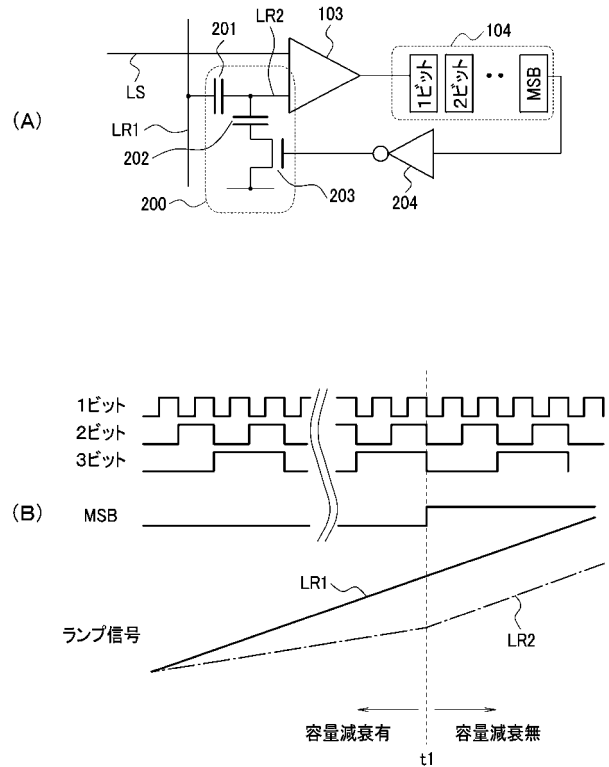
なお、上記実施形態は、何れも本発明を実施するにあたっての具体化の例を示したものに過ぎず、これらによって本発明の技術的範囲が限定的に解釈されてはならないものである。すなわち、本発明はその技術思想、又はその主要な特徴から逸脱することなく、様々な形で実施することができる。

【 符号の説明 】

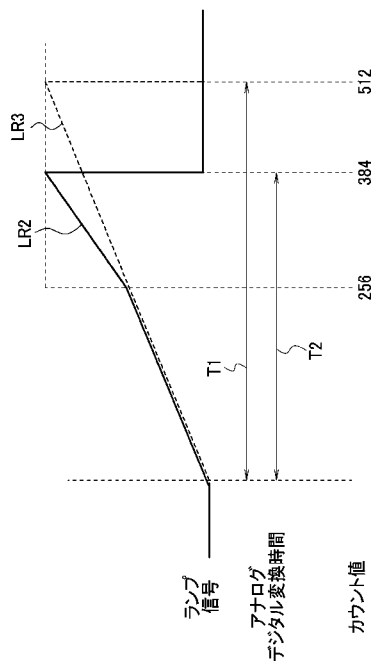
50

1 0 1 画素部、 1 0 3 比較器、 2 0 0 減衰回路

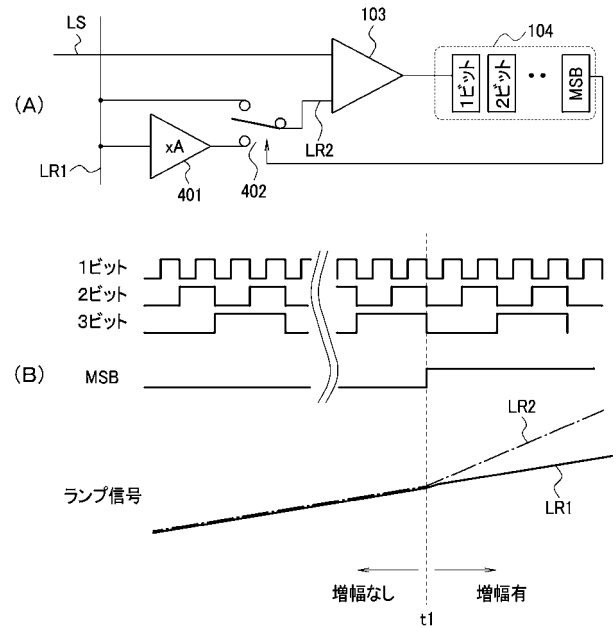
【 図 2 】



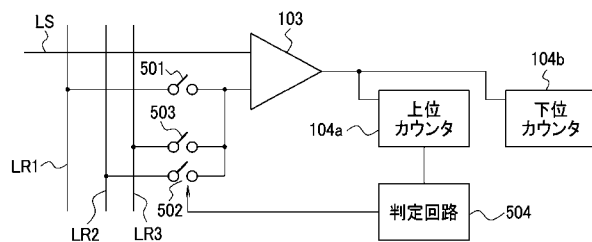
【図 3】



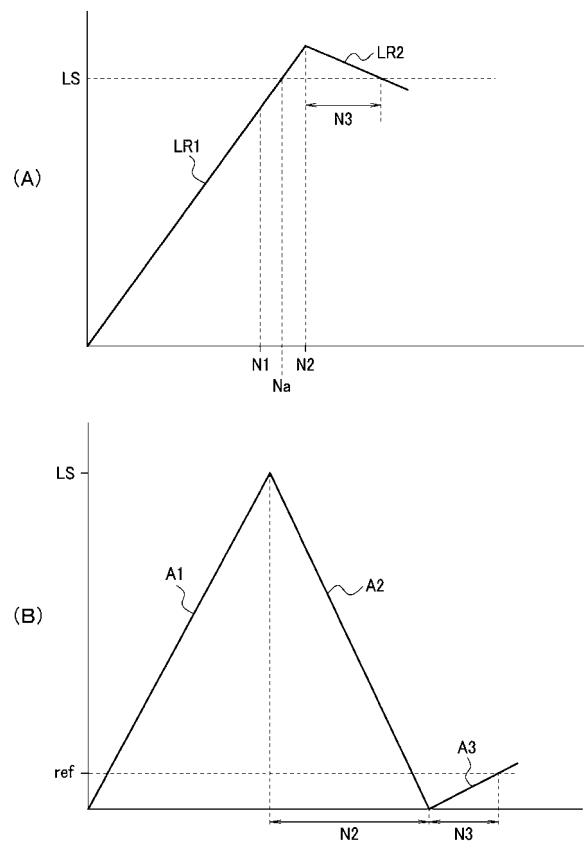
【図 4】



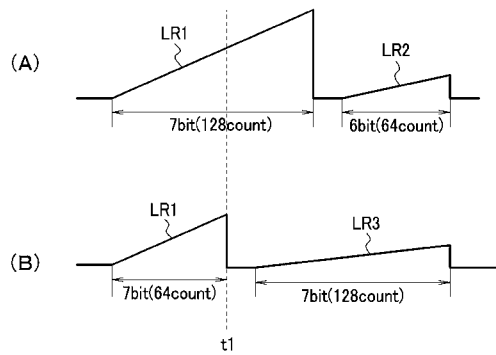
【図 5】



【図 6】



【図 7】



【図 8】

