

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2005-107003

(P2005-107003A)

(43) 公開日 平成17年4月21日(2005.4.21)

(51) Int. Cl.<sup>7</sup>

G09G 3/30  
G09G 3/20  
H05B 33/14

F I

G09G 3/30 J  
G09G 3/20 611A  
G09G 3/20 612A  
G09G 3/20 612D  
G09G 3/20 670A

テーマコード(参考)

3K007  
5C080

審査請求 未請求 請求項の数 10 O L (全 17 頁) 最終頁に続く

(21) 出願番号 特願2003-338104 (P2003-338104)

(22) 出願日 平成15年9月29日(2003.9.29)

(71) 出願人 000221926

東北パイオニア株式会社  
山形県天童市大字久野本字日光1105番地

(74) 代理人 100101878

弁理士 木下 茂

(72) 発明者 早藤 晶紀

山形県米沢市八幡原四丁目3146番地7  
東北パイオニア株式会社米沢工場内

(72) 発明者 金内 一浩

山形県米沢市八幡原四丁目3146番地7  
東北パイオニア株式会社米沢工場内

F ターム(参考) 3K007 AB03 BA06 DB03 GA00

5C080 AA06 BB05 DD19 DD26 FF11  
JJ02 JJ03 JJ05

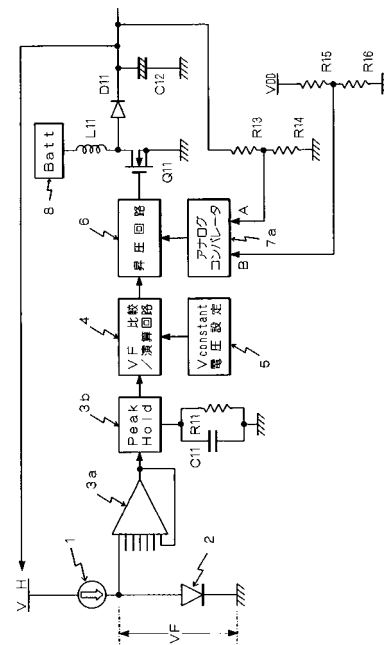
(54) 【発明の名称】 自発光型表示装置

(57) 【要約】

【課題】 発光表示画素を効率良く駆動させると共に、回路の障害等により電源回路より出力される動作電圧の過剰な増大を抑制させることができる表示装置を提供すること。

【解決手段】 発光表示パネルにおける全ての表示用画素における発光素子2を対象として、多入力コンパレータ3aおよびピークホールド回路3bにより、順方向電圧の最大値を導出するようになされる。前記順方向電圧の最大値に基づいて、昇圧回路6はパワーFETをスイッチング動作し、これによる昇圧出力を動作電圧VHとして、定電流回路1に供給する。障害等により順方向電圧の最大値が上昇し、これに基づいて動作電圧VHが過剰に上昇した場合には、電圧リミッターとして機能するアナログコンパレータ7aからの制御出力により、昇圧回路6の動作が停止される。

【選択図】 図9



## 【特許請求の範囲】

## 【請求項 1】

複数のデータ線と複数の走査線との交差位置に配され、発光素子と当該発光素子に駆動電流を与える駆動用 T F T とを少なくとも備えた複数の発光表示画素を有するアクティブ駆動型発光表示装置であって、

前記各画素を構成する発光素子の順方向電圧をそれぞれ導出し、導出した前記各発光素子における順方向電圧の最大値を得ることができるよう構成したことを特徴とする自発光型表示装置。

## 【請求項 2】

複数のデータ線と複数の走査線との交差位置の各々において、前記データ線と走査線との間にそれぞれ接続された発光素子を備えたパッシブ駆動型発光表示装置であって、

前記発光素子の順方向電圧を前記各データ線より導出し、導出した前記各発光素子における順方向電圧の最大値を得ることができるよう構成したことを特徴とする自発光型表示装置。

## 【請求項 3】

前記表示装置に備えられた全ての発光素子を対象として、前記順方向電圧の最大値を得ることができるよう構成したことを特徴とする請求項 1 または請求項 2 に記載の自発光型表示装置。

## 【請求項 4】

前記順方向電圧の最大値に基づいて、発光表示画素に与える動作電圧を制御する電源回路を備えたことを特徴とする請求項 1 または請求項 3 に記載の自発光型表示装置。

## 【請求項 5】

前記順方向電圧の最大値に基づいて、前記データ線に駆動電流を与える定電流回路の動作電圧を制御する電源回路を備えたことを特徴とする請求項 2 または請求項 3 に記載の自発光型表示装置。

## 【請求項 6】

前記電源回路から出力される動作電圧の上限値を設定することができる電圧リミッターを備えたことを特徴とする請求項 4 または請求項 5 に記載の自発光型表示装置。

## 【請求項 7】

前記電圧リミッターが、前記電源回路を構成するスイッチングレギュレータのスイッチング特性を制御するように構成したことを特徴とする請求項 6 に記載の自発光型表示装置。

## 【請求項 8】

前記電圧リミッターが、電源回路からの動作電圧が所定値以上となった時にオン動作して、動作電圧を前記上限値に制限させるスイッチング素子を含むことを特徴とする請求項 6 に記載の自発光型表示装置。

## 【請求項 9】

前記電源回路から出力される動作電圧が所定の値に達した場合に、前記電源回路を構成するスイッチングレギュレータに供給する制御信号を、予め定められた値の制御信号に切り換えるように構成したことを特徴とする請求項 4 または請求項 5 に記載の自発光型表示装置。

## 【請求項 10】

前記発光表示画素における発光素子が、有機化合物を発光層に用いた有機 E L 素子により構成されていることを特徴とする請求項 1 ないし請求項 9 のいずれかに記載の自発光型表示装置。

## 【発明の詳細な説明】

## 【技術分野】

## 【0001】

この発明は、例えば有機 E L (エレクトロルミネッセンス) 素子に代表される発光素子を多数配列したアクティブ駆動型、もしくはパッシブ駆動型の発光表示装置に関し、特に

10

20

30

40

50

前記発光素子を点灯駆動するための電源回路からの動作電圧を、各発光素子の順方向電圧に基づいて制御することで、発光素子を効率良く発光駆動させることができるようにした自発光型表示装置に関する。

【背景技術】

【0002】

発光素子をマトリクス状に配列して構成される表示パネルを用いたディスプレイの開発が広く進められている。このような表示パネルに用いられる発光素子として、有機材料を発光層に用いた有機EL素子が注目されている。これはEL素子の発光層に、良好な発光特性を期待することができる有機化合物を使用することによって、実用に耐えうる高効率化および長寿命化が進んだことも背景にある。

10

【0003】

前記した有機EL素子は、電気的には図1のような等価回路で表すことができる。すなわち、有機EL素子は、ダイオード成分Eと、このダイオード成分に並列に結合する寄生容量成分Cpとによる構成に置き換えることができ、有機EL素子は容量性の発光素子であると考えられている。この有機EL素子は、発光駆動電圧が印加されると、先ず、当該素子の電気容量に相当する電荷が電極に変位電流として流れ込み蓄積される。続いて当該素子固有の一定の電圧（発光閾値電圧 =  $V_{th}$ ）を越えると、電極（ダイオード成分Eの陽極側）から発光層を構成する有機層に電流が流れ初め、この電流に比例した強度で発光すると考えることができる。

【0004】

20

図2は、このような有機EL素子の発光静特性を示したものである。これによれば、有機EL素子は図2(a)に示すように、駆動電流Iにほぼ比例した輝度Lで発光し、図2(b)に実線で示すように駆動電圧Vが発光閾値電圧 $V_{th}$ 以上の場合において急激に電流Iが流れて発光する。換言すれば、駆動電圧が発光閾値電圧 $V_{th}$ 以下の場合には、EL素子には電流は殆ど流れず発光しない。したがってEL素子の輝度特性は、図2(c)に実線で示すように前記閾値電圧 $V_{th}$ より大なる発光可能領域においては、それに印加される電圧Vの値が大きくなるほど、その発光輝度Lが大きくなる特性を有している。

【0005】

一方、前記した有機EL素子は、長期の使用によって素子の物性が変化し、順方向電圧 $V_F$ が大きくなることが知られている。このために、有機EL素子は図2(b)に示したように実使用時間によって、V-I特性が矢印に示した方向（破線で示した特性）に変化し、したがって、輝度特性も低下することになる。また、前記した有機EL素子は、素子の成膜時における例えば蒸着のばらつきによっても初期輝度にばらつきが発生するという問題も抱えており、これにより、入力映像信号に忠実な輝度階調を表現することが困難になる。

30

【0006】

さらに、有機EL素子の輝度特性は、温度によって概ね図2(c)に破線で示すように変化することも知られている。すなわちEL素子は、前記した発光閾値電圧より大なる発光可能領域においては、それに印加される電圧Vの値が大きくなるほどその発光輝度Lが大きくなる特性を有するが、高温になるほど発光閾値電圧が小さくなる。したがってEL素子は、高温になるほど小さい印加電圧で発光可能な状態となり、同じ発光可能な印加電圧を与えても、高温時は明るく低温時は暗いといった輝度の温度依存性を有している。

40

【0007】

一方、前記した有機EL素子は、電流・輝度特性が温度変化に対して安定しているのに対して、電圧・輝度特性が温度変化に対して不安定であること、また過電流により素子を劣化させるのを防止することなどの理由により、一般的には定電流駆動がなされる。この場合、定電流回路に供給されるたとえばDC-DCコンバータ等からもたらされる動作電圧 $V_H$ としては、次のような各要素を考慮して設定せざるを得ない。

【0008】

すなわち、前記要素としては、EL素子の順方向電圧 $V_F$ 、EL素子の前記 $V_F$ のばら

50

つき分  $V_B$ 、前記  $V_F$  の経時変化分  $V_L$ 、前記  $V_F$  の温度変化分  $V_T$ 、定電流回路が定電流動作をするのに必要なドロップ電圧  $V_D$  等を挙げることができる。そして、これらの各要素が相乗的に作用した場合においても、前記定電流回路の定電流特性が十部に確保できるようにするために、動作電圧  $V_H$  としては、前記各要素として示した各電圧の最大値を加算した値に設定せざるを得ない。

【0009】

しかしながら、定電流回路に供給される動作電圧  $V_H$  として、前記のように各電圧の最大値を加算した電圧値が必要となるケースは、滅多に生ずるものではなく、通常状態においては定電流回路における電圧降下分として大きな電力損失を招来させている。したがって、これが発熱の要因になり有機 EL 素子および周辺回路部品等に対してストレスを与える結果となっている。

10

【0010】

そこで、EL 素子の順方向電圧  $V_F$  を測定し、この  $V_F$  に基づいて定電流回路に与える動作電圧  $V_H$  の値を適切に制御することで、前記したような問題点を解消しようとするのが、特許文献 1 に開示されている。

【特許文献 1】特開平 7 - 36409 号公報（段落 0007 ~ 0009、図 1）

【発明の開示】

【発明が解決しようとする課題】

【0011】

前記した特許文献 1 に開示された構成によると、表示パネルに配列された 1 つの発光素子（EL 素子）の順方向電圧  $V_F$  を検出し、この発光素子の順方向電圧に基づいて、各発光素子をドライブする定電流回路に与える動作電圧を制御するようにしている。図 3 は、その構成を簡易的に示したものであり、符号 1 は定電流回路を示し、符号 2 はこの定電流回路 1 によって発光制御される有機 EL 素子に代表される発光素子を示している。そして、定電流回路 1 より発光素子 2 に対して定電流を供給することにより発生する発光素子 1 の順方向電圧  $V_F$  を、順方向電圧検出回路 3 によって検出し、この電圧検出回路 3 による検出力は、比較 / 演算回路 4 に送られるように構成されている。

20

【0012】

前記比較 / 演算回路 4 には、比較対象とされる所定の電圧（リファレンス電圧）を生成する電圧設定回路 5 が接続されている。そして、比較 / 演算回路 4 においては、電圧設定回路 5 から供給される前記リファレンス電圧と、電圧検出回路 3 から供給される順方向電圧  $V_F$  に対応する電圧が比較され、これらの差分に対応する制御電圧を生成するように作用する。その差分に対応する制御電圧は、電源回路としての例えばスイッチングレギュレータによる昇圧回路 6 に供給され、昇圧回路 6 から出力される動作電圧（電源電圧） $V_H$  の値を制御するように作用する。

30

【0013】

図 3 に示す構成において、前記電圧設定回路 5 よりもたらされるリファレンス電圧を “ $V_{constant}$ ” とした場合、“ $V_H = V_F + V_{constant}$ ” の関係となるように、動作電圧  $V_H$  の値を制御するようになされる。このように制御された動作電圧  $V_H$  は、前記した定電流回路 1 を定電流制御するように作用し、これにより、前記した発光素子 2 は定電流ドライブされる。したがって、定電流回路 1 を定電流制御する動作電圧  $V_H$  は、発光素子の順方向電圧  $V_F$  の変動に伴って、前記した “ $V_{constant}$ ” の電圧マージンをとって変動するように制御される。それ故、定電流回路 1 において生ずる電圧降下分をある程度の範囲に抑えることができ、定電流回路 1 において発生する電力損失を低減させることが可能となる。

40

【0014】

ところで、図 3 に示した構成によると、すでに説明したとおり、表示パネルに配列された 1 つの発光素子（EL 素子）の順方向電圧  $V_F$  を検出し、この順方向電圧に基づいて、各発光素子をドライブする定電流回路に与える動作電圧  $V_H$  の値を制御するようにしている。したがって、例えば図 4 に示すように順方向電圧  $V_F$  の検出対象となる発光素子 2 の

50

陽極側または陰極側の配線が断線したような場合、もしくは発光素子 2 が破壊した場合などにおいては、その順方向電圧  $V_F$  は極端な大きさの電圧に上昇したものと見なされる。これにより、電源回路としての昇圧回路 6 より出力される動作電圧  $V_H$  を極端に上昇させる結果を招き、昇圧された動作電圧  $V_H$  により回路に障害を与えたり、極端な場合にはこれを破壊するといった問題にも発展する。

#### 【0015】

この発明は、前記した問題点に着目してなされたものであり、発光素子を点灯駆動する定電流回路において発生する電力損失を低減させることを可能とし、しかも、前記したように、発光素子の順方向電圧の検出手段の障害もしくは故障等に起因して、電源回路より出力される動作電圧の過剰な増大を効果的に抑制させることができる自発光型表示装置を提供することを課題とするものである。

10

#### 【課題を解決するための手段】

#### 【0016】

前記した課題を解決するためになされたこの発明にかかる自発光型表示装置は、請求項 1 に記載のとおり、複数のデータ線と複数の走査線との交差位置に配され、発光素子と当該発光素子に駆動電流を与える駆動用 T F T とを少なくとも備えた複数の発光表示画素を有するアクティブ駆動型発光表示装置であって、前記各画素を構成する発光素子の順方向電圧をそれぞれ導出し、導出した前記各発光素子における順方向電圧の最大値を得ることができるように構成した点に特徴を有する。

#### 【0017】

また、前記した課題を解決するためになされたこの発明にかかる自発光型表示装置は、請求項 2 に記載のとおり、複数のデータ線と複数の走査線との交差位置の各々において、前記データ線と走査線との間にそれぞれ接続された発光素子を備えたパッシブ駆動型発光表示装置であって、前記発光素子の順方向電圧を前記各データ線より導出し、導出した前記各発光素子における順方向電圧の最大値を得ることができるように構成した点に特徴を有する。

20

#### 【発明を実施するための最良の形態】

#### 【0018】

以下、この発明にかかる自発光型表示装置について、図に示す実施の形態に基づいて説明する。まず、図 5 はこの発明を好適に適用することができるアクティブ駆動型発光表示装置の構成例を示すものであり、図 5 に示す表示パネル 10 にはマトリクス状に多数配列された発光表示画素のうち、代表して 4 組の発光表示画素 p 11, p 12, p 21, p 22 が示されている。そして、発光表示パネル 10 には、後で説明するデータドライバーからのデータ線 m 1, m 2, ... が縦方向（列方向）に配列され、また、同様に後で説明する走査ドライバーからの制御線 n 1, n 2, ... が横方向（行方向）に配列されている。さらに、表示パネル 10 には、前記各データ線に対応して、後で説明する電源回路からの電源供給線 v 1, v 2, ... も縦方向に配列されている。

30

#### 【0019】

前記各発光表示画素は、一例としてコンダクタンスコントロール方式による構成が示されている。すなわち、図 5 に示す表示パネル 10 における左上の画素 p 11 を構成する各素子に符号を付けたとおり、N チャンネル型 T F T (Thin Film Transistor) により構成された制御用トランジスタ T r 1 のゲートは、制御線 n 1 に接続され、そのソースはデータ線 m 1 に接続されている。また、制御用トランジスタ T r 1 のドレインは、P チャンネル型 T F T で構成された駆動用トランジスタ T r 2 のゲートに接続されると共に、電荷保持用のコンデンサ C 1 の一方の端子に接続されている。

40

#### 【0020】

そして、駆動用トランジスタ T r 2 のソースは前記コンデンサ C 1 の他方の端子に接続されると共に、電源供給線 v 1 に接続されている。また、駆動用トランジスタのドレインには、発光素子としての有機 E L 素子 E 1 の陽極端子が接続されると共に、当該 E L 素子 E 1 の陰極端子は基準電位点（グランド）に接続されている。斯くして、前記した構成の発

50

光表示画素は、前記したとおり表示パネル 10 上に、縦横方向にマトリクス状に多数配列されている。

#### 【0021】

一方、図 5 に示すように縦方向に配列された各データ線  $m_1, m_2, \dots$  は、データドライバ 11 から導出されており、また、横方向に配列された制御線  $n_1, n_2, \dots$  は、走査ドライバ 12 から導出されている。前記データドライバ 11 および走査ドライバ 12 には、コントローラ IC 13 よりコントロールバスが接続されており、コントローラ IC 13 に供給される画像信号に基づいて、データドライバ 11 および走査ドライバ 12 が制御され、次に説明するような作用により各発光表示画素が選択的に点灯駆動されて、画像信号に基づく画像が表示パネル 10 上において表示される。

10

#### 【0022】

例えば、発光表示画素  $p_{11}$  における制御用トランジスタ  $T_{r1}$  のゲートに、制御線  $n_1$  を介して走査ドライバ 12 よりオン電圧が供給されると、制御用トランジスタ  $T_{r1}$  はソースに供給されるデータ線  $m_1$  からのデータ電圧に対応した電流を、ソースからドレインに流す。したがって、制御用トランジスタ  $T_{r1}$  のゲートがオン電圧の期間に、前記コンデンサ  $C_1$  には前記データ電圧に対応した電圧が充電され、その電圧が駆動用トランジスタ  $T_{r2}$  のゲートに供給される。それ故、駆動用トランジスタ  $T_{r2}$  は、そのゲート電圧とソース電圧 ( $V_{gs}$ ) に基づいた電流を EL 素子  $E_1$  に流し、EL 素子を発光駆動させる。すなわち、駆動用トランジスタ  $T_{r2}$  は、EL 素子  $E_1$  を定電流駆動することで、EL 素子  $E_1$  を発光駆動させるように作用する。

20

#### 【0023】

一方、制御用トランジスタ  $T_{r1}$  のゲートがオフ電圧になると、制御用トランジスタ  $T_{r1}$  はいわゆるカットオフとなり、制御用トランジスタ  $T_{r1}$  のドレインは開放状態となるものの、駆動用トランジスタ  $T_{r2}$  はコンデンサ  $C_1$  に蓄積された電荷によりゲート電圧が保持される。したがって、次の走査まで駆動用トランジスタの駆動電流が維持され、これにより EL 素子  $E_1$  の発光も維持される。

#### 【0024】

なお、前記した構成の各発光表示画素においては、駆動用トランジスタ  $T_{r2}$  が、各 EL 素子  $E_1$  を発光駆動させる定電流回路として機能する。そして、この実施の形態においては、各 EL 素子の順方向電圧  $V_F$  を取得するために、定電流回路として機能する駆動用トランジスタ  $T_{r2}$  のドレインと EL 素子の陽極端子との接続点の電位が引き出せるように構成されている。図 5 においては説明の便宜上、前記接続点に引き出し端子  $t_{11}, t_{12}, t_{21}, t_{22}, \dots$  を形成した状態を示している。そして、後で説明するように、これら各端子によって得られる各順方向電圧  $V_F$  の最大値を利用して、電源回路 14 から各電源供給線  $v_1, v_2, \dots$  を介して発光表示画素に供給される動作電圧  $V_H$  が制御されるようになされる。

30

#### 【0025】

次に図 6 は、この発明を適用することができるパッシブ駆動型発光表示装置の構成例を示すものである。このパッシブマトリクス型表示装置における EL 素子のドライブ方法には、陰極線走査・陽極線ドライブ、および陽極線走査・陰極線ドライブの 2 つの方法があるが、図 2 に示す例は前者の陰極線走査・陽極線ドライブの形態を示している。

40

#### 【0026】

すなわち、 $n$  本のデータ線としての陽極線  $a_1 \sim a_n$  が縦方向に配列され、 $m$  本の走査線としての陰極線  $k_1 \sim k_m$  が横方向に配列され、各々の交差した部分 (計  $n \times m$  箇所) に、ダイオードのシンボルマークで示した有機 EL 素子  $E_{11} \sim E_{nm}$  が接続されて、表示パネル 20 を構成している。

#### 【0027】

そして、画素を構成する各 EL 素子  $E_{11} \sim E_{nm}$  は、垂直方向に沿う陽極線  $a_1 \sim a_n$  と水平方向に沿う陰極線  $k_1 \sim k_m$  との各交点位置に対応して一端 (EL 素子の等価ダイオードにおける陽極端子) が陽極線に、他端 (EL 素子の等価ダイオードにおける陰極端子

50

)が陰極線に接続されている。さらに、各陽極線  $a_1 \sim a_n$  は陽極線ドライブ回路 2 1 に接続され、各陰極線  $k_1 \sim k_m$  は陰極線走査回路 2 2 に接続されてそれぞれ駆動される。

**【0028】**

前記陽極線ドライブ回路 2 1 には、後述する電源回路から供給される動作電圧  $V_H$  を利用して定電流動作する定電流回路  $I_1 \sim I_n$  およびドライブスイッチ  $S_{X1} \sim S_{Xn}$  が備えられており、ドライブスイッチ  $S_{X1} \sim S_{Xn}$  が、前記定電流回路  $I_1 \sim I_n$  側に接続されることにより、定電流回路  $I_1 \sim I_n$  からの電流が、陰極線に対応して配置された個々の EL 素子  $E_{11} \sim E_{nm}$  に対して供給されるように作用する。また、前記ドライブスイッチ  $S_{X1} \sim S_{Xn}$  は、定電流回路  $I_1 \sim I_n$  からの電流を個々の EL 素子に供給しない場合には、基準電位点としてのグランド側に接続できるように構成されている。

10

**【0029】**

また、前記陰極線走査回路 2 2 には、各陰極線  $k_1 \sim k_m$  に対応して走査スイッチ  $S_{Y1} \sim S_{Ym}$  が備えられ、逆バイアス電圧源  $V_M$  または走査基準電位点としてのグランド電位のうちのいずれか一方を、対応する陰極線に接続するように作用する。これにより、陰極線を所定の周期で走査基準電位点（グランド電位）に設定しながら、所望の陽極線  $a_1 \sim a_n$  に定電流回路  $I_1 \sim I_n$  を接続することにより、前記各 EL 素子を選択的に発光させることができる。

**【0030】**

なお、前記陽極線ドライブ回路 2 1 および陰極線走査回路 2 2 は、コントローラ IC によって構成された発光制御回路 2 3 より指令を受け、発光制御回路 2 3 に供給される画像信号に応じて、当該画像信号に対応した画像を表示パネル 2 0 に表示させるように作用する。

20

**【0031】**

そして、図 6 に示した構成においては、各 EL 素子  $E_{11} \sim E_{nm}$  の順方向電圧  $V_F$  を取得するために、各陽極線  $a_1 \sim a_n$  の電位が取り出されるように構成されている。すなわち、後で詳細に説明するように各陽極線  $a_1 \sim a_n$  における電位は、多入力コンパレータ 3 a にそれぞれ供給され、この多入力コンパレータ 3 a によって得られる各順方向電圧  $V_F$  の最大値を利用して、電源回路から供給される動作電圧  $V_H$  が制御されるようになされる。

**【0032】**

図 7 は、図 5 に示したアクティブマトリクス構成の表示装置、もしくは図 6 に示したパッシブマトリクス構成の表示装置における各 EL 素子より順方向電圧  $V_F$  を取得して、電源回路から供給される動作電圧  $V_H$  を制御する基本構成を示したものである。図 7 において、図 5 に示したアクティブマトリクス構成の表示装置を適用する場合においては、図 5 に示した発光表示画素を構成する駆動用トランジスタ  $T_{r2}$  および EL 素子  $E_1$  の 1 組を、等価的に図 7 に示す定電流回路 1 および発光素子 2 とみなすことができる。

30

**【0033】**

これにより、発光表示画素を構成する駆動用トランジスタ  $T_{r2}$  と EL 素子  $E_1$  との接続部において発生する EL 素子  $E_1$  の順方向電圧  $V_F$  が、多入力コンパレータ 3 a の一つの入力端子に供給されるように構成される。したがって、図 7 に示す構成においては図 5 に示す端子  $t_{11}, t_{12}, t_{21}, t_{22}, \dots$  において得られる全ての発光素子における順方向電圧  $V_F$  が、多入力コンパレータ 3 a の各入力端子にそれぞれ供給されるようになされる。これにより、後述するように全ての発光素子における順方向電圧  $V_F$  の最大値によって、電源回路から供給される動作電圧  $V_H$  が制御されるようになされる。

40

**【0034】**

一方、図 7 において、図 6 に示したパッシブマトリクス構成の表示装置を適用した場合においては、図 6 に示した各陽極線  $a_1 \sim a_n$  から取り出された各電位を多入力コンパレータ 3 a に導入されるように構成される。この構成によって、後述するように全ての発光素子における順方向電圧  $V_F$  の最大値によって、電源回路から供給される動作電圧  $V_H$  が制御されるようになされる。

50

## 【 0 0 3 5 】

図 7 に示すように前記多入力コンパレータ 3 a の出力端には、ホールド用コンデンサ C 11 と、その放電用抵抗素子 R 11 を備えたピークホールド回路 3 b が接続されている。したがって、多入力コンパレータ 3 a とピークホールド回路 3 b とにより構成された電圧検出回路によって、図 5 に示す表示パネル 1 0、または図 6 に示す表示パネル 2 0 に配列された E L 素子に代表される各発光素子における順方向電圧 V F の最大値を得ることができる。

## 【 0 0 3 6 】

前記ピークホールド回路 3 b から出力される順方向電圧 V F の最大値は、比較 / 演算回路 4 に送られる。すでに図 3 に基づいて説明したように、比較 / 演算回路 4 においては、電圧設定回路 5 から供給されるリファレンス電圧と、ピークホールド回路 3 b から供給される順方向電圧 V F の最大値に対応する電圧が比較され、これらの差分に対応する制御電圧が生成される。その差分に対応する制御電圧は、電源回路としての例えばスイッチングレギュレータによる昇圧回路 6 に供給され、昇圧回路 6 から出力される動作電圧 ( 電源電圧 ) V H の値を制御するように作用する。

10

## 【 0 0 3 7 】

すなわち、図 7 に示す構成において、ピークホールド回路 3 b から出力される順方向電圧 V F の最大値を “ V F max ” とし、電圧設定回路 5 よりもたらされるリファレンス電圧を “ V constant ” とした場合、“  $V H = V F \max + V \text{constant}$  ” の関係となるように、動作電圧 V H の値を制御するようになされる。このようにして制御された動作電圧 V H は、図 5 に示した電源回路 1 4 より、電源供給線 v 1 , v 2 , …… をそれぞれ介して各発光表示画素 p 11 , p 12 , p 21 , p 22 , …… に対して供給される。また、前記のようにして制御された電源回路からの動作電圧 V H は、図 6 に示した陽極線ドライブ回路 2 1 における定電流回路 I 1 ~ I n の動作電圧 V H として供給される。

20

## 【 0 0 3 8 】

前記した構成により、電源回路からの動作電圧 V H は、各発光素子の順方向電圧 V F の最大値 “ V F max ” に基づいて、前記した “ V constant ” の電圧マージンをとって制御される。それ故、図 7 に示す定電流回路 1 において生ずる電圧降下分をある程度の範囲に抑えることができ、定電流回路 1 において発生する電力損失を低減させることが可能となる。

30

## 【 0 0 3 9 】

一方、図 7 に示した実施の形態においては、電源回路を構成する昇圧回路 6 から出力される動作電圧 V H を検出し、動作電圧 V H の上限値を設定することができる電圧リミッター 7 が具備されている。この図 7 に示した電圧リミッター 7 は、動作電圧 V H が予め定められた値を超える場合において、前記昇圧回路 6 を構成するスイッチングレギュレータのスイッチング特性を制御し、前記したように動作電圧 V H の上限値を設定するように作用する。

## 【 0 0 4 0 】

図 8 は、図 7 に示した構成において、前記した電圧リミッター 7 を具備したことによる作用効果を説明するものである。すなわち、図 8 に示すように多入力コンパレータ 3 a およびピークホールド回路 3 b からなる順方向電圧検出回路は、図 5 に示した表示パネル 1 0、もしくは図 6 に示した表示パネル 2 0 に配列されたそれぞれの発光素子の順方向電圧 V F の最大値を検出するように作用する。

40

## 【 0 0 4 1 】

ここで、図 8 に示すようにいずれかの発光素子 2 の陽極側または陰極側の配線が断線したような場合、もしくは発光素子 2 が破壊した場合などにおいては、多入力コンパレータ 3 a およびピークホールド回路 3 b からなる順方向電圧検出回路からは、極端な大きさの順方向電圧 V F max を検出することになる。この場合、前記した比較 / 演算回路 4 および昇圧回路 6 は、前記した極端な大きさの順方向電圧 V F max に基づいて、動作電圧 V H を上昇させるように動作するが、前記電圧リミッター 7 は、スイッチングレギュレータのス

50

スイッチング特性を制御し、動作電圧  $V_H$  を所定以上に上昇させるのを阻止するように作用する。この作用により、過剰な動作電圧  $V_H$  を受けて、この動作電圧  $V_H$  により駆動される回路に障害を与えたり、極端な場合にはこれを破壊するといった問題を回避することができる。

#### 【0042】

図9は、図7および図8に示した電圧リミッター7の好ましい第1の例を示したものである。なお、図9においては図7および図8に示した各構成要素に相当する部分を同一符号で示しており、したがって、その詳細な説明は省略する。この図9に示す形態においては、昇圧回路6には、MOS型パワーFETQ11のゲートが接続されており、また、そのドレインは基準電位点としてのグランドに接続されている。さらに、そのソースには一

10

#### 【0043】

この昇圧回路6は、前記比較/演算回路4からの制御電圧を入力として、例えばPWM(パルス幅変調)制御を行ない、前記パワーFETQ11をスイッチングするスイッチングレギュレータとしての機能を果たす。なお、昇圧回路6はPWM制御に代えて、周知のPFM(パルス周波数変調)制御、もしくはPSM(パルススキップ変調)制御を利用することもできる。

#### 【0044】

スイッチングレギュレータとして機能する前記昇圧回路6からは、比較/演算回路4からの制御電圧に基づくPWM波が出力され、前記パワーFETQ11は前記PWM波によりオン制御される。これにより、一次側のバッテリー8からの電力エネルギーがインダクタL11に蓄積される。そして、パワーFETQ11のオフ動作に伴い、前記インダクタL11に蓄積された電力エネルギーは、ダイオードD11を介して平滑用コンデンサC12に蓄積される。そして、比較/演算回路4からの制御電圧に基づくPWMのデューティサイクルにしたがって、パワーFETQ11はオン・オフ動作を繰り返し、これにより昇圧された直流出力が動作電圧  $V_H$  として出力される。

20

#### 【0045】

一方、前記動作電圧  $V_H$  は、抵抗素子R13, R14により分圧されて、アナログ値Aとしてアナログコンパレータ7aの一方の入力端子に供給される。また、前記アナログコンパレータ7aの他方の入力端子には、標準電圧VDDを抵抗素子R15, R16により分圧した電圧が、アナログ値Bとして供給されている。前記アナログコンパレータ7aは、アナログ値Bを基準としてアナログ値Aとの比較を行ない、 $A < B$ の状態においては前記昇圧回路6によるスイッチング動作を継続させるように動作する。また、アナログコンパレータ7aは、 $A > B$ の状態を検出した場合には、前記昇圧回路6によるスイッチング動作を停止させるように動作する。これにより、前記パワーFETQ11のオン・オフ動作は停止され、動作電圧  $V_H$  の昇圧動作は停止される。

30

#### 【0046】

したがって、図9に示した構成例においては、前記アナログコンパレータ7aと、各抵抗素子R13, R14およびR15, R16による分圧回路などが電圧リミッターとして機能し、これにより、動作電圧  $V_H$  の上限値を設定するように作用する。そして、図9に示した構成例においては、アナログ値が  $A > B$  の条件により、昇圧回路6によるスイッチング動作が停止した場合においては、故障もしくは寿命とみなす運用形態をとることができる。

40

#### 【0047】

次に図10は、図7および図8に示した電圧リミッター7の好ましい第2の例を示したものである。なお、図10においては図9に示した各構成要素に相当する部分を同一符号で示しており、したがって、その詳細な説明は省略する。この図10に示す形態においては、図9に示すアナログコンパレータ7aに代えて、デジタルコンパレータ7bと、2つのA/Dコンバータ7c, 7dが採用されている。

#### 【0048】

前記動作電圧  $V_H$  は、抵抗素子R13, R14により分圧されて、第1のA/Dコンバータ

50

7cに供給され、このコンパレータ7cより出力されるデジタルデータAは、デジタルコンパレータ7bの一方の入力端子に供給される。また、標準電圧V<sub>DD</sub>を抵抗素子R<sub>15</sub>, R<sub>16</sub>により分圧した電圧が、第2のA/Dコンパレータ7dに供給され、このコンパレータ7dより出力されるデジタルデータBは、デジタルコンパレータ7bの他方の入力端子に供給される。

**【0049】**

前記デジタルコンパレータ7bは、データBを基準としてデータAとの比較を行ない、 $A < B$ の状態においては前記昇圧回路6によるスイッチング動作を継続させるように動作する。また、デジタルコンパレータ7bは、 $A > B$ の状態を検出した場合には、前記昇圧回路6によるスイッチング動作を停止させるように動作する。これにより、前記パワーFETQ<sub>11</sub>のオン・オフ動作は停止され、動作電圧V<sub>H</sub>の昇圧動作は停止される。

10

**【0050】**

したがって、図10に示した構成例においては、前記デジタルコンパレータ7b、2つのA/Dコンパレータ7c, 7dと、各抵抗素子R<sub>13</sub>, R<sub>14</sub>およびR<sub>15</sub>, R<sub>16</sub>による分圧回路などが電圧リミッターとして機能し、これにより、動作電圧V<sub>H</sub>の上限値を設定するように作用する。そして、図10に示した構成例においては、デジタルデータ値が $A > B$ の条件により、昇圧回路6によるスイッチング動作が停止した場合においては、故障もしくは寿命とみなす運用形態をとることができる。

**【0051】**

図11は、図7および図8に示した電圧リミッター7の好ましい第3の例を示したものである。なお、図11においては図10に示した各構成要素に相当する部分を同一符号で示しており、したがって、その詳細な説明は省略する。この図11に示す形態においては、図10に示す第2のA/Dコンパレータ7dに代えて、デジタルリミットデータの生成回路7eが使用されている。

20

**【0052】**

この生成回路7eは、図示せぬCPU(中央演算ユニット)からの指令により所定のデジタルリミットデータ、すなわち、デジタルコンパレータ7bにおいて比較対象とされるデジタルデータBを出力するようになされる。この図11に示した構成例においても、図10に示した構成例と同様の作用効果を得ることができる。

**【0053】**

次に図12は、すでに説明した実施の形態と同様に電圧リミッターを備え、この電圧リミッターが、動作電圧が所定値以上となった時にオン動作して動作電圧を上限値に制限させるスイッチング素子を含む構成になされている。なお、図12においては図9に示した各構成要素に相当する部分を同一符号で示しており、したがって、その詳細な説明は省略する。

30

**【0054】**

この図12に示す形態においては、動作電圧V<sub>H</sub>が生成される平滑用コンデンサC<sub>12</sub>と並列に、抵抗素子R<sub>17</sub>とツェナーダイオードZD1との直列回路が接続されている。前記ツェナーダイオードZD1は、周知のとおり当該ダイオードの持つツェナー電圧(降伏電圧)以上の電圧が印加された場合にオン動作する。したがって、図12に示す形態によると、動作電圧V<sub>H</sub>を昇圧させる動作が実行されても、ツェナーダイオードZD1のオン動作により抵抗素子R<sub>17</sub>を介して電流を吸い込む動作が実行され、これにより、動作電圧V<sub>H</sub>の上限値を設定することができる。

40

**【0055】**

なお、この図12に示す形態によると、ツェナーダイオードZD1のオン動作により、動作電圧V<sub>H</sub>の上限値を設定することができるので、たとえ前記“V<sub>Fmax</sub>”が極端な大きさとなるような障害が発生しても、表示装置をそのまま使用し続ける運用形態をとることができる。

**【0056】**

図13は、図12と同様に動作電圧が所定値以上となった時にオン動作して、動作電圧

50

を上限値に制限させるスイッチング素子を含む構成になされている。なお、この図 1 2 に示す形態においては、図 1 2 に示す抵抗素子 R 17 とツェナーダイオード Z D1 との回路構成に代えて、スイッチング素子としての n p n 型バイポーラトランジスタ Q 12 と、抵抗体 R 18 ~ R 20 の構成になされている。

**【 0 0 5 7 】**

すなわち、動作電圧 V H が生成される平滑用コンデンサ C 12 と並列に、抵抗体 R 18 と R 19 が直列接続され、その接続中点に n p n 型バイポーラトランジスタ Q 12 のベースが接続されている。また、前記トランジスタ Q 12 のコレクタは、抵抗体 R 20 を介してコンデンサ C 12 における動作電圧 V H の出力端子に接続され、またトランジスタ Q 12 のエミッタは基準電位点に接続されている。

10

**【 0 0 5 8 】**

前記した構成によると、抵抗体 R 18 と R 19 によって分圧されるトランジスタ Q 12 に加わるベース電圧がスレッシュホルト電圧である約 0 . 3 V 程度になると、トランジスタ Q 12 はターンオンし、抵抗素子 R 20 を介して電流を吸い込む動作が実行される。これにより、動作電圧 V H の上限値を設定することができる。したがって、この構成によると抵抗体 R 18 と R 19 の抵抗比を選択することで、前記した動作電圧 V H の上限値を設定することが可能になる。

**【 0 0 5 9 】**

したがって、この図 1 3 に示す形態によると、トランジスタ Q 12 のオン動作により、動作電圧 V H の上限値を設定することができるので、たとえ前記 “ V F max ” が極端な大き 20  
さとなるような障害が発生しても、図 1 2 に示した例と同様に表示装置をそのまま使用し続ける運用形態をとることができる。

**【 0 0 6 0 】**

次に図 1 4 は、電源回路から出力される動作電圧が所定の値に達した場合に、電源回路を構成するスイッチングレギュレータに供給する制御信号を、予め定められた値の制御信号に切り換えるように構成した例を示している。なお、この図 1 4 においては図 9 に示した各構成要素に相当する部分を同一符号で示しており、したがって、その詳細な説明は省略する。

**【 0 0 6 1 】**

この図 1 4 に示した構成においては、比較 / 演算回路 4 から供給される制御電圧、もしくは昇圧制御回路 9 から供給される予め定められた制御電圧が、選択スイッチ S W を介して、択一的にスイッチングレギュレータを構成する昇圧回路 6 に供給されるように構成されている。そして、アナログコンパレータ 7 a の出力状態が、 $A < B$  の関係を維持している状態においては、前記スイッチ S W は、図 1 4 に示した状態になされている。したがって、昇圧回路 6 等の動作により、各発光素子の順方向電圧 V F の最大値 “ V F max ” に基づいて、動作電圧 V H の値が制御される。

30

**【 0 0 6 2 】**

一方、前記した幾つかの原因により、前記 “ V F max ” が極端な大きさとなり、結果としてアナログコンパレータ 7 a の出力状態が、 $A > B$  の関係となった場合には、前記スイッチ S W は、図 1 4 に示した状態とは逆の状態に切り換えられる。これにより、昇圧回路 6 には昇圧制御回路 9 から供給される予め定められた制御電圧が供給されるようになされる。この昇圧制御回路 9 から供給される制御電圧は、これに基づいて生成される動作電圧 V H の値が、発光表示装置にダメージを与えることのない通常の発光動作が継続できる値になされている。

40

**【 0 0 6 3 】**

なお、図 1 4 に示した構成においては、前記したアナログコンパレータ 7 a によって、選択スイッチ S W が昇圧制御回路 9 側に切り換えられた場合においては、この切り換え状態にロックされるように制御される。したがって、図 1 4 に示した構成によると、アナログコンパレータ 7 a の出力状態が、 $A > B$  の関係となった場合には、それ以降において昇圧回路 6 には、昇圧制御回路 9 から供給される制御電圧が供給されるようになされる。

50

## 【 0 0 6 4 】

それ故、この図 1 4 に示す形態によると、たとえ、前記 “ V F max ” が極端な大きさと  
なるような障害が発生しても、発光表示装置にダメージを与えることのない通常の発光動  
作を行なうことができる動作電圧 V H に切り換えられるので、表示装置をそのまま使用し  
続ける運用形態をとることができる。

## 【 0 0 6 5 】

なお、図 1 4 に示した実施の形態において、アナログコンパレータ 7 a に代えて、図 1  
0 に示すようにデジタルコンパレータ 7 b と、第 1 と第 2 の A / D コンバータ 7 c , 7 d  
の構成に置き換えることもできる。また、この場合、さらに第 2 の A / D コンバータ 7 d  
を図 1 1 に示すように、デジタルリミットデータの生成回路 7 e に置き換えた構成も採用  
することができる。

10

## 【 0 0 6 6 】

以上説明した実施の形態においては、アクティブ駆動型の発光表示画素として、図 5 に  
示したようにコンダクタンスコントロール方式の構成を採用した場合に基づいて説明した  
が、この発明はこの様な特定の構成の発光表示装置に採用し得るだけでなく、例えば、電  
圧書き込み方式、電流書き込み方式、デジタル階調を実現させる 3 T F T 方式の駆動方式  
、すなわち S E S ( Simultaneous Erasing Scan = 同時消去方式 ) 、さらにはスレッシュヨ  
ールド電圧補正方式、カレントミラー方式などのアクティブ駆動型の画素構成を用いた発光  
表示装置にも同様に採用することができる。

## 【 0 0 6 7 】

また、既に説明した図 6 に示したパッシブ駆動型の発光表示装置においては、陰極線走  
査・陽極線ドライブ方式について例示したが、この発明は陽極線走査・陰極線ドライブ方  
式のパッシブ駆動型表示装置にも採用することができる。この場合においては、陰極線側  
のドライブ線（データ線）と基準電位との間に発生する各発光素子の順方向電圧 V F を、  
多入力コンパレータ 3 a に供給するように構成される。

20

## 【 図面の簡単な説明 】

## 【 0 0 6 8 】

【 図 1 】有機 E L 素子の等価回路を示す図である。

【 図 2 】有機 E L 素子の諸特性を示す図である。

【 図 3 】発光素子の順方向電圧に基づいて動作電圧を制御する従来の構成を示した  
ブロック図である。

30

【 図 4 】図 3 に示す構成において、その一部に障害が発生した場合の動作を説明す  
るブロック図である。

【 図 5 】この発明が適用できるアクティブ駆動型表示パネルの一部と、その周辺回  
路の構成を示した結線図である。

路

【 図 6 】この発明が適用できるパッシブ駆動型表示パネルの一部と、その周辺回路  
構成を示した結線図である。

の

【 図 7 】発光素子の順方向電圧に基づいて動作電圧を制御するこの発明にかかる構  
成を示したブロック図である。

成

【 図 8 】図 7 に示す構成において、その一部に障害が発生した場合の動作を説明す  
るブロック図である。

る

40

【 図 9 】図 7 および図 8 に示した電圧リミッターの第 1 の例を採用した場合を示す  
ブロック図である。

ブ

【 図 1 0 】同じく電圧リミッターの第 2 の例を採用した場合を示すブロック図であ  
る。

る

【 図 1 1 】同じく電圧リミッターの第 3 の例を採用した場合を示すブロック図であ  
る。

る

【 図 1 2 】電圧リミッターにスイッチング素子を含む第 1 の例を採用した場合を示  
すブロック図である。

す

【 図 1 3 】同じく電圧リミッターにスイッチング素子を含む第 2 の例を採用した場  
合

合

50

を示すブロック図である。

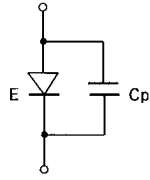
【図14】スイッチングレギュレータに供給する制御信号を予め定められた値の制御信号に切り換え可能にした構成を示すブロック図である。

【符号の説明】

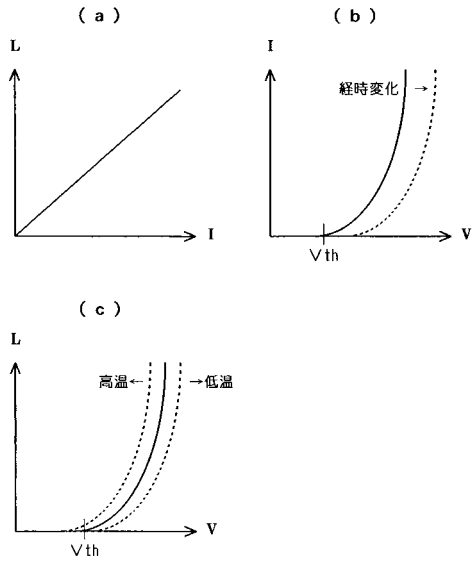
【0069】

1	定電流回路	
2	発光素子（有機EL素子）	
3	順方向電圧検出回路	
3 a	多入力コンパレータ	
3 b	ピークホールド回路	10
4	比較／演算回路	
5	電圧設定回路	
6	昇圧回路（スイッチングレギュレータ）	
7	電圧リミッター	
7 a	アナログコンパレータ	
7 b	デジタルコンパレータ	
7 c , 7 d	A / Dコンバータ	
7 e	デジタルリミットデータ生成回路	
1 0	発光表示パネル	
1 1	データドライバー	20
1 2	走査ドライバー	
1 3	コントローラIC	
1 4	電源回路	
2 0	発光表示パネル	
2 1	陽極線ドライブ回路	
2 2	陰極線走査回路	
2 3	コントローラIC	
C 1	電荷保持用コンデンサ	
E 1	発光素子（有機EL素子）	
E 11 ~ E nm	発光素子（有機EL素子）	30
T r 1	制御用トランジスタ	
T r 2	駆動用トランジスタ	
P 11 ~ P 22	発光表示画素	
Q 11	パワーFET	
Q 12	スイッチングトランジスタ	
Z D 1	ツェナーダイオード	

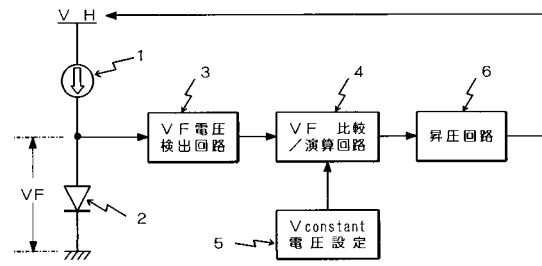
【 図 1 】



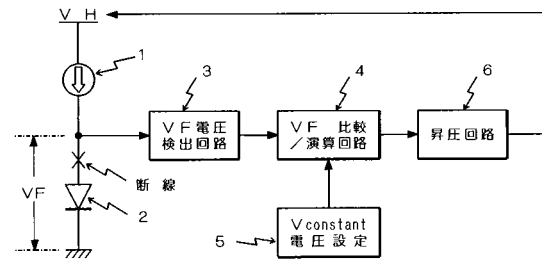
【 図 2 】



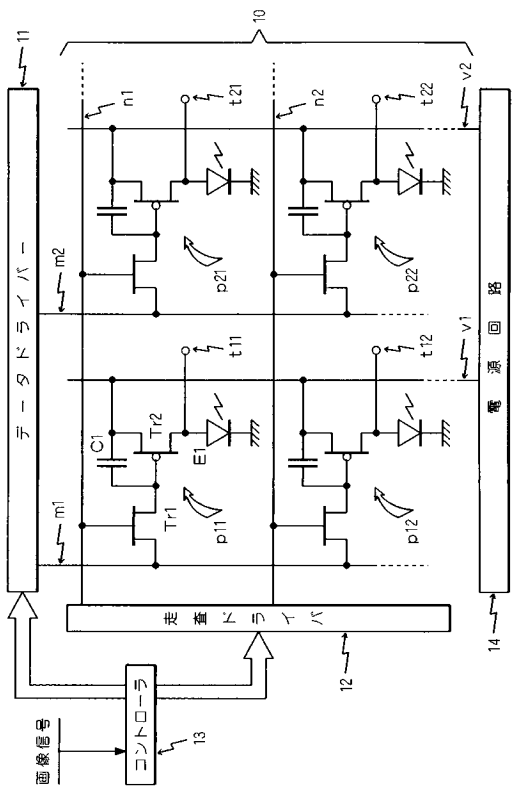
【 図 3 】



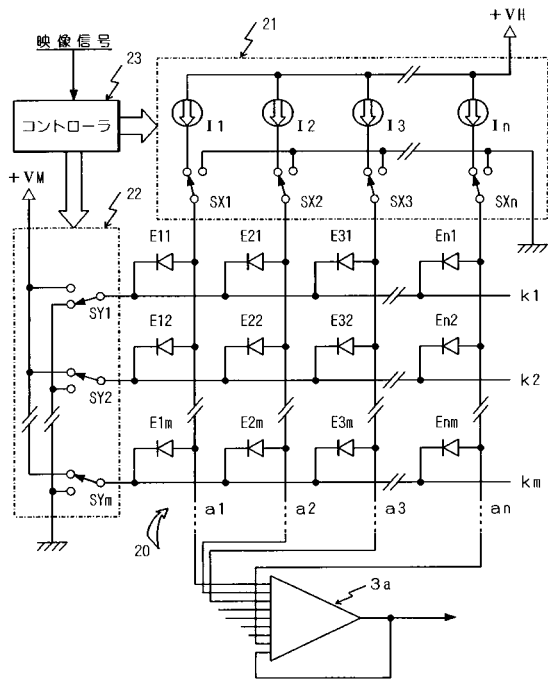
【 図 4 】



【 図 5 】

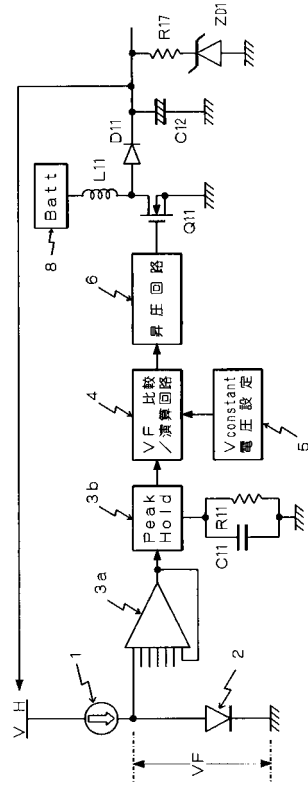


【 図 6 】

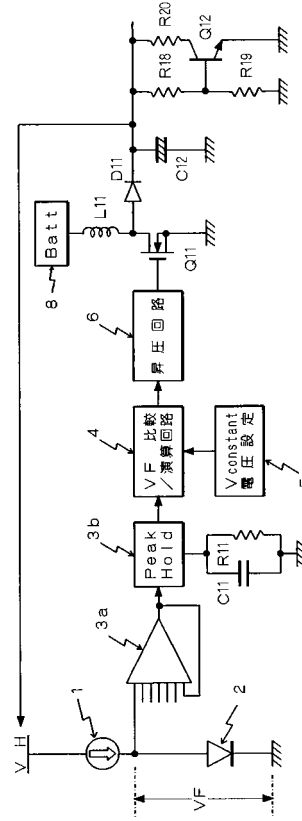




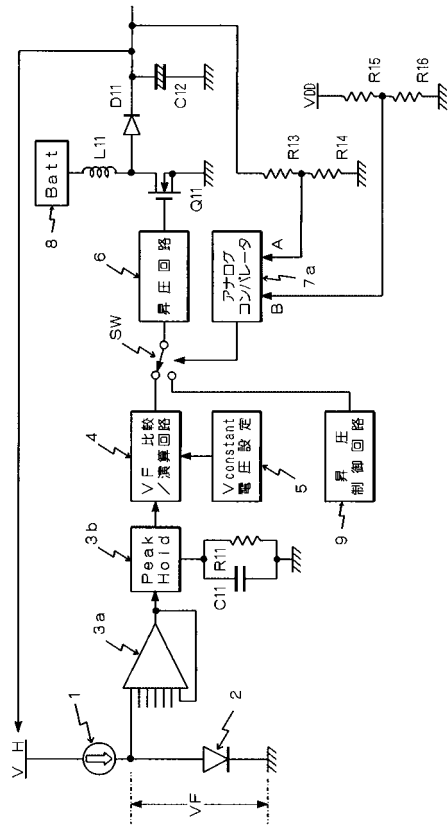
【 図 1 2 】



【 図 1 3 】



【 図 1 4 】



---

フロントページの続き

(51) Int.Cl.<sup>7</sup>

F I

テーマコード(参考)

G 0 9 G 3/20 6 7 0 M

H 0 5 B 33/14 A