



(12) 发明专利申请

(10) 申请公布号 CN 118872052 A

(43) 申请公布日 2024. 10. 29

(21) 申请号 202380026426.1

(22) 申请日 2023.03.21

(30) 优先权数据

17/657,760 2022.04.04 US

(85) PCT国际申请进入国家阶段日

2024.09.09

(86) PCT国际申请的申请数据

PCT/US2023/015820 2023.03.21

(87) PCT国际申请的公布数据

W02023/196114 EN 2023.10.12

(71) 申请人 高通股份有限公司

地址 美国加利福尼亚州

(72) 发明人 S·S·宋 金钟海 J-H·兰

P·奇达姆巴拉姆

(74) 专利代理机构 北京市金杜律师事务所

11256

专利代理师 姚宗妮

(51) Int.Cl.

H01L 23/538 (2006.01)

H01L 23/00 (2006.01)

H01L 25/065 (2023.01)

H10B 80/00 (2023.01)

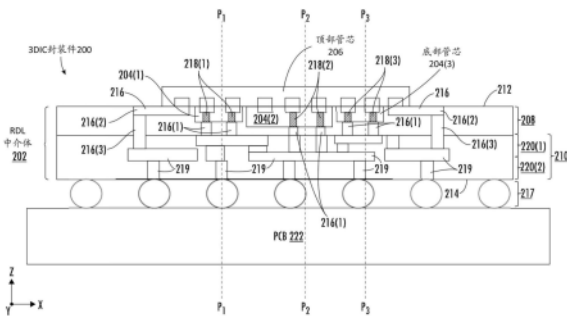
权利要求书4页 说明书20页 附图20页

(54) 发明名称

采用促进半导体管芯堆叠的重新分布层(RDL)中介体的三维(3D)集成电路(IC) (3DIC)封装件和相关制造方法

(57) 摘要

采用促进半导体管芯(“管芯”)的重新分布层(RDL)中介体的三维(3D)集成电路(IC) (3DIC)封装件和相关制造方法。该3DIC封装件包括RDL中介体,该RDL中介体具有邻近第一底部管芯形成的一个或多个RDL金属化层。第二顶部管芯堆叠在该RDL中介体上。该RDL中介体提供了顶部管芯可耦合的扩展管芯区域,使得该3DIC封装件的制造过程不依赖于管芯尺寸。该底部管芯可经切割并且设置在RDL金属化层中作为重构RDL中介体的部分,而不管该顶部管芯是大于还是小于该底部管芯的尺寸。此外,该RDL中介体作为该底部管芯设置在其中并且该顶部管芯耦合在其中的基板,提供到该顶部管芯和该底部管芯的高效信号路由路径。



1. 一种集成电路 (IC) 封装件, 包括:
中介体, 所述中介体包括:
第一表面和第二表面, 所述第二表面与所述第一表面相对; 和
一个或多个 RDL 金属化层, 所述一个或多个 RDL 金属化层位于所述第一表面与所述第二表面之间;
第一管芯, 所述第一管芯设置在所述中介体中,
所述第一管芯包括耦合到所述一个或多个 RDL 金属化层中的第一 RDL 金属化层中的第一金属互连件的第一管芯互连件; 和
第二管芯, 所述第二管芯耦合到所述中介体的所述第一表面,
所述第二管芯包括耦合到所述第一 RDL 金属化层的第二管芯互连件。
2. 根据权利要求 1 所述的 IC 封装件, 其中:
所述中介体在第一方向上延伸;
所述第二表面在与所述第一方向正交的第二方向上与所述第一表面相对; 并且
所述一个或多个 RDL 金属化层在所述第二方向上设置在所述第一表面与所述第二表面之间。
3. 根据权利要求 1 所述的 IC 封装件, 其中所述第一管芯与所述第一 RDL 金属化层相邻。
4. 根据权利要求 1 所述的 IC 封装件, 其中:
所述一个或多个 RDL 金属化层还包括第二 RDL 金属化层; 并且
所述第一管芯还包括耦合到所述第二 RDL 金属化层中的第三金属互连件的第三管芯互连件。
5. 根据权利要求 1 所述的 IC 封装件, 其中:
所述第二管芯互连件耦合到所述第一 RDL 金属化层中的第二金属互连件; 并且
所述第二金属互连件被重新分布到所述第一 RDL 金属化层的第一区域外部, 所述第一区域在耦合到所述中介体的所述第一表面的所述第二管芯的第二区域外部。
6. 根据权利要求 5 所述的 IC 封装件, 其中所述第一金属互连件耦合到所述第二金属互连件。
7. 根据权利要求 5 所述的 IC 封装件, 其中:
所述第二管芯与所述第一管芯共享第一共用平面; 并且
所述第二管芯的所述第二管芯互连件耦合到所述第一管芯的第三管芯互连件。
8. 根据权利要求 1 所述的 IC 封装件, 其中:
所述第一管芯包括与所述第一表面相邻的第一有效面和从所述第一有效面暴露的第三管芯互连件;
所述第二管芯包括与所述第一表面相邻的第二有效面, 其中所述第二管芯互连件从所述第二有效面暴露; 并且
所述第二管芯的所述第二管芯互连件接合到所述第一管芯的所述第三管芯互连件。
9. 根据权利要求 1 所述的 IC 封装件, 其中:
所述第一管芯包括与所述第一表面相邻的第一非有效面和从所述第一非有效面暴露的第三管芯互连件;
所述第二管芯包括与所述第一表面相邻的第二有效面, 其中所述第二管芯互连件从所

述第二有效面暴露;并且

所述第二管芯的所述第二管芯互连件接合到所述第一管芯的所述第三管芯互连件。

10. 根据权利要求1所述的IC封装件,还包括第一通孔,所述第一通孔穿过所述第一管芯设置;

其中所述第二管芯的所述第二管芯互连件耦合到所述第一通孔。

11. 根据权利要求1所述的IC封装件,还包括第一通孔,所述第一通孔从所述中介体的所述第一表面延伸到所述中介体的所述第二表面;

其中所述第二管芯的所述第二管芯互连件耦合到所述第一通孔。

12. 根据权利要求1所述的IC封装件,还包括第三管芯,所述第三管芯耦合到所述中介体的所述第一表面上的第一区域,所述第一区域在所述中介体中的所述第一管芯的第二区域外部;

其中所述第三管芯包括耦合到所述第一RDL金属化层的第二金属互连件的第三管芯互连件。

13. 根据权利要求1所述的IC封装件,还包括第三管芯,所述第三管芯设置在所述第一RDL金属化层中,

所述第三管芯包括耦合到所述第一RDL金属化层中的第二金属互连件的第三管芯互连件。

14. 根据权利要求13所述的IC封装件,其中所述第三管芯未通信地耦合到所述第二管芯。

15. 根据权利要求1所述的IC封装件,还包括:

一个或多个外部互连件,所述一个或多个外部互连件耦合到所述中介体的底部表面,所述一个或多个外部互连件各自耦合到所述第一RDL金属化层中的一个或多个第二金属互连件;和

封装基板,所述封装基板耦合到所述一个或多个外部互连件。

16. 根据权利要求15所述的IC封装件,其中所述一个或多个外部互连件包括一个或多个球栅阵列(BGA)互连件。

17. 根据权利要求1所述的IC封装件,其中:

所述第二管芯还包括集成电容器;

所述第二管芯还包括第三管芯互连件;并且

所述第三管芯互连件耦合到所述集成电容器和所述第一RDL金属化层的第二金属互连件。

18. 根据权利要求1所述的IC封装件,所述IC封装件集成到选自以下项组成的组的设备中:机顶盒;娱乐单元;导航设备;通信设备;固定位置数据单元;移动位置数据单元;全球定位系统(GPS)设备;移动电话;蜂窝电话;智能电话;会话发起协议(SIP)电话;平板电脑;平板手机;服务器;计算机;便携式计算机;移动计算设备;可穿戴计算设备;台式计算机;个人数字助理(PDA);监视器;计算机监视器;电视;调谐器;收音机;卫星收音机;音乐播放器;数字音乐播放器;便携式音乐播放器;数字视频播放器;视频播放器;数字视频光盘(DVD)播放器;便携式数字视频播放器;汽车;交通工具组件;航空电子系统;无人机;和多旋翼飞行器。

19. 一种制造集成电路 (IC) 封装件的方法, 包括:

形成中介体, 包括:

形成与第一管芯相邻的第一RDL金属化层, 所述第一RDL金属化层包括第一表面和与所述第一表面相对的第二表面; 以及

将所述第一管芯的第一管芯互连件耦合到所述第一RDL金属化层中的第一金属互连件;

将第二管芯耦合到所述中介体的所述第一表面; 以及

将所述第二管芯的第二管芯互连件耦合到所述第一RDL金属化层。

20. 根据权利要求19所述的方法, 还包括:

形成包括第二金属互连件的第二RDL金属化层; 以及

将所述第一管芯的第三管芯互连件耦合到所述第二RDL金属化层中的所述第二金属互连件。

21. 根据权利要求19所述的方法, 还包括在所述第一RDL金属化层中形成到所述第一RDL金属化层的第一区域的第二金属互连件, 所述第一区域在耦合到所述中介体的所述第一表面的所述第二管芯的第二区域外部;

其中将所述第二管芯的所述第二管芯互连件耦合到所述第一RDL金属化层包括将所述第二管芯互连件耦合到所述第一RDL金属化层中的所述第二金属互连件。

22. 根据权利要求19所述的方法, 其中将所述第二管芯耦合到所述中介体的所述第一表面包括将所述第二管芯的第二有效面接合到所述第一RDL金属化层的所述第一表面并且与所述第一管芯的第一有效面相邻。

23. 根据权利要求19所述的方法, 其中将所述第二管芯耦合到所述中介体的所述第一表面包括将所述第二管芯的第二有效面接合到所述第一RDL金属化层的所述第一表面并且与所述第一管芯的第一非有效面相邻。

24. 根据权利要求19所述的方法, 还包括设置穿过所述第一管芯的第一通孔;

其中将所述第二管芯的所述第二管芯互连件耦合到所述第一RDL金属化层包括将所述第二管芯的所述第二管芯互连件耦合到所述第一通孔。

25. 根据权利要求19所述的方法, 还包括形成从所述中介体的所述第一表面延伸到所述中介体的所述第二表面的第一通孔;

其中将所述第二管芯的所述第二管芯互连件耦合到所述第一RDL金属化层包括将所述第二管芯的所述第二管芯互连件耦合到所述第一通孔。

26. 根据权利要求19所述的方法, 还包括:

将第三管芯耦合到所述中介体的所述第一表面上的第一区域, 所述第一区域在所述中介体中的所述第一管芯的第二区域外部; 以及

将第三管芯的第三管芯互连件耦合到所述第一RDL金属化层的第二金属互连件。

27. 根据权利要求19所述的方法, 还包括:

在所述第一RDL金属化层中设置第三管芯; 以及

将所述第三管芯的第三管芯互连件耦合到所述第一RDL金属化层中的第二金属互连件。

28. 根据权利要求27所述的方法, 还包括未将所述第三管芯通信地耦合到所述第二管

芯。

29. 根据权利要求19所述的方法,还包括在所述第一RDL金属化层的所述第一表面上形成重叠注塑层,所述重叠注塑层与所述第二管芯相邻。

采用促进半导体管芯堆叠的重新分布层(RDL)中介体的三维 (3D) 集成电路(IC) (3DIC) 封装件和相关制造方法

[0001] 优先权申请

[0002] 本申请要求于2022年4月4日提交的名称为“THREE-DIMENSIONAL (3D) INTEGRATED CIRCUIT (IC) (3DIC) PACKAGE EMPLOYING A REDISTRIBUTION LAYER (RDL) INTERPOSER FACILITATING SEMICONDUCTOR DIE STACKING, AND RELATED FABRICATION METHODS”的美国专利申请序列号17/657,760的优先权,该美国专利申请全文以引用方式并入本文。

背景

[0004] I. 技术领域

[0005] 本公开的领域涉及集成电路(IC)封装件,并且更具体地涉及包括多个堆叠半导体管芯的三维(3D) IC封装件。

[0006] II. 背景技术

[0007] 集成电路(IC)是电子设备的基石。IC被封装在IC封装件(也被称为“半导体封装件”或“芯片封装件”)中。IC封装件包括作为IC的一个或多个半导体管芯,这些半导体管芯被安装在封装基板上并且电耦合到封装基板以提供针对管芯的物理支撑和电接口。封装基板包括一个或多个金属化层,该一个或多个金属化层包括具有通孔的电迹线(例如,金属线),该通孔将这些电迹线一起耦合在相邻的金属化层之间,以在管芯之间提供电接口。管芯被电连接到封装基板的顶层或外层中所暴露的金属互连件,以将半导体管芯电耦合至该封装基板的电迹线。封装基板包括耦合到外部金属互连件(例如,焊料凸块)的外部金属化层,以在IC封装件中的管芯之间提供外部接口,该外部接口用于将IC封装件安装在电路板上以将管芯与其他电路系统连接。

[0008] 一些IC封装件被称为“混合”IC封装件,其中包括用于不同目的或应用的多个管芯。例如,混合IC封装件可以包括作为前端电路系统的一部分调制解调器管芯以支持通信接口。混合IC封装件还可包括一个或多个存储器管芯,该一个或多个存储器管芯提供存储器以支持由调制解调器管芯进行的数据存储和访问,诸如用于缓冲和传出待调制的数据和/或解调数据。因此,在这些混合IC封装件中,传统上在IC封装件中的第二垂直方向上将多个管芯相互堆叠作为三维(3D)堆叠,以提供3DIC封装件来节省IC管芯封装件在第一水平方向上所消耗的面积。在3DIC封装件中,与IC封装件的封装基板直接相邻的最底部管芯通过管芯互连件电耦合到封装基板的上部金属化层中的金属互连件。不与IC封装件的封装基板直接相邻的其他堆叠式管芯也耦合至封装基板。例如,其他堆叠管芯可通过引线接合电耦合到封装基板,或由穿过中间管芯层和/或底部管芯层延伸到封装基板的硅通孔(TSV)耦合。到管芯的外部连接穿过封装基板中的电连接来形成。此外,堆叠式管芯之间的管芯到管芯(D2D)连接穿过封装基板中的电连接来形成。

[0009] 3DIC封装件可以是底部大于顶部(BGT)管芯构型或顶部大于底部(TGB)管芯构型。在BGT 3DIC封装件中,底部管芯在水平方向上的长度大于堆叠在底部管芯上的顶部管芯。在TGB 3DIC封装件中,顶部管芯在水平方向上的长度大于其中堆叠了顶部管芯的底部管

芯。制造过程对于BGT 3DIC封装件和TGB 3DIC封装件是不同的,因为在每种过程中,较小的管芯被单独地制造并且被接合到其中形成较大管芯的晶片。在BGT 3DIC封装件中,先前已在单独的制造过程中制造并切割成芯片形式的顶部管芯在顶部芯片到底部晶片接合过程中接合到底部晶片。然后可切割堆叠的顶部管芯和具有其底部管芯的底部晶片。如果顶部管芯的长度大于底部管芯的长度,则不必采用重叠注塑材料来填充原本会存在的间隙。然而,在TGB 3DIC封装件中,采用底部芯片到顶部晶片接合工艺,因为顶部管芯在长度上大于底部管芯。在TGB 3DIC封装件中,先前已在单独的制造过程中制造并切割成芯片形式的底部管芯在底部芯片到顶部晶片接合过程中接合到顶部晶片。

发明内容

[0010] 本文所公开的各方面包括采用促进半导体管芯(“管芯”)堆叠的重新分布层(RDL)中介体的三维(3D)集成电路(IC) (3DIC) 封装件。还公开了相关制造方法。在示例性方面,该3DIC封装件包括RDL中介体,该RDL中介体具有邻近第一底部管芯形成的一个或多个RDL金属化层。RDL中介体中的重新分布金属化层是包括金属互连件(例如,金属线、金属迹线)的金属化层,这些金属互连件提供从第一底部管芯和/或第二顶部管芯的管芯互连件到3DIC封装件中的其他位置的扇出连接(例如,金属焊盘)以用于信号路由。该3DIC封装件还包括第二顶部管芯,该第二顶部管芯以3D堆叠式管芯布置在竖直方向上堆叠在RDL中介体上。RDL中介体中的重新分布金属化层是包括金属互连件(例如,金属线、金属迹线)的金属化层,这些金属互连件提供从第一底部管芯和/或第二顶部管芯的管芯互连件到3DIC封装件中的其他位置的扇出连接(例如,金属焊盘)以用于信号路由。此外,通过将第一底部管芯集成在RDL中介体中,RDL中介体提供扩展的管芯区域,在该区域顶部管芯可耦合到RDL中介体和/或第一底部管芯以提供3DIC封装件。以此方式,作为示例,3DIC封装件中的堆叠的顶部和底部管芯的制造过程可不依赖于处于顶部管芯大于底部管芯的顶部管芯大于底部管芯(TGB) 构型,还是处于底部管芯大于顶部管芯的底部管芯大于顶部管芯(BGT) 构型。底部管芯可经分割并且设置在所形成的RDL金属化层上作为重构RDL中介体的部分。顶部管芯可随后耦合到RDL中介体,而无论3DIC封装件将处于TGB构型还是BGT构型。在传统的3DIC封装件制造过程中,较小的管芯在单独的过程中被制造并分割,并且然后接合到其中形成较大管芯的晶片。使用RDL中介体来促进3DIC封装件中的3D管芯堆叠可独立于进一步封装,诸如执行外部凸块形成工艺以将3DIC封装件耦合到封装基板。

[0011] 此外,3DIC封装件中的RDL中介体作为底部管芯设置在其中并且顶部管芯耦合在其中的基板,提供到顶部和底部管芯的高效信号路由路径。在一个示例中,底部管芯耦合到RDL中介体中的重新分布金属化层中的金属互连件,以在3DIC封装件的底部管芯和外部互连件(例如,球栅阵列(BGA) 互连件) 之间提供信号路由路径。外部互连件可直接耦合到3DIC封装件中的RDL中介体和/或RDL金属化层。在另一个示例中,由于顶部管芯耦合到RDL中介体,顶部管芯耦合到RDL中介体的外重新分布金属化层中的金属互连件,以在3DIC封装件的顶部管芯和外部互连件之间提供信号路由路径。此外,在另一个示例中,顶部管芯耦合到延伸穿过底部管芯的硅通孔(TSV) 以在顶部管芯与RDL中介体之间提供信号路由路径。此外,在底部管芯设置在RDL中介体中的情况下,顶部管芯可在竖直方向上与底部管芯对准并且耦合到底部管芯,以提供顶部管芯与底部管芯之间的管芯到管芯(D2D) 互连。其他管芯也可

在底部管芯外部耦合到RDL中介体,其中在RDL中介体中在此类其他管芯与顶部和/或底部管芯之间提供信号路由路径。

[0012] 就此而言,在一个示例性方面,提供了一种IC封装件。该IC封装件包括中介体。该中介体包括第一表面和第二表面,该第二表面与第一表面相对。该中介体还包括一或多个RDL金属化层,该一或多个RDL金属化层位于第一表面与第二表面之间。该IC封装件还包括第一管芯,该第一管芯设置在中介体中。第一管芯包括耦合到该一个或多个RDL金属化层中的第一RDL金属化层中的第一金属互连件的第一管芯互连件。该IC封装件还包括第二管芯,该第二管芯耦合到中介体的第一表面。第二管芯包括耦合到第一RDL金属化层的第二管芯互连件。

[0013] 在另一示例性方面,提供了一种制造IC封装件的方法。该方法包括形成中介体,形成中介体包括:形成邻近第一管芯的第一RDL金属化层,该第一RDL金属化层包括第一表面和与第一表面相对的第二表面;以及将第一管芯的第一管芯互连件耦合到第一RDL金属化层中的第一金属互连件。该方法还包括将第二管芯耦合到中介体的第一表面。该方法还包括将第二管芯的第二管芯互连件耦合到第一RDL金属化层。

附图说明

[0014] 图1是三维(3D)集成电路(IC)(3DIC)封装件的侧视图,该三维集成电路封装件包括半导体管芯(“管芯”),该半导体管芯包括顶部管芯封装件中的顶部管芯,该顶部管芯耦合到底部管芯封装件中的底部管芯;

[0015] 图2A和图2B是处于底部管芯大于顶部管芯(BGT)构型的示例性3DIC封装件的侧视图,其中该3DIC封装件包括重构重新分布层(RDL)中介体,该重构重新分布层中介体促成用于顶部管芯到底部管芯的3D堆叠的扩展管芯区域,并且还包括一个或多个RDL金属化层以用于为顶部和/或底部管芯提供信号路由路径;

[0016] 图3是处于顶部管芯大于底部管芯(TGB)构型的另一示例性3DIC封装件的侧视图,其中该3DIC封装件包括RDL中介体,该RDL中介体促成用于顶部管芯到底部管芯的3D堆叠的扩展管芯区域,并且还包括一个或多个RDL金属化层以用于为顶部和/或底部管芯提供信号路由路径;

[0017] 图4是类似于图2A和图2B中的3DIC封装件的另一示例性3DIC封装件的侧视图,并且该封装件还包括在RDL中介体中的底部管芯外部耦合到RDL中介体的附加管芯;

[0018] 图5是类似于图4中的3DIC封装件的另一示例性3DIC封装件的侧视图,并且该封装件包括在RDL中介体中的底部管芯外部耦合到RDL中介体的附加管芯和设置在RDL中介体中的中介体管芯;

[0019] 图6是类似于图4中的3DIC封装件的处于BGT构型的另一示例性3DIC封装件的侧视图,其中顶部管芯耦合到RDL中介体,该RDL中介体耦合在包括底部管芯的重构RDL中介体上;

[0020] 图7是类似于图4中的3DIC封装件的另一示例性3DIC封装件的侧视图,其中顶部管芯集成到小芯片中,该小芯片包括耦合到RDL中介体的集成去耦电容器;

[0021] 图8是图4中的3DIC封装件的侧视图,并且该封装件的外部互连件耦合到封装基板;

[0022] 图9是例示制造3DIC封装件的示例性过程的流程图,该3DIC封装件包括RDL中介体,该RDL中介体促成用于顶部管芯到底部管芯的3D堆叠的扩展管芯区域,并且还包括一个或多个RDL金属化层以用于为顶部和/或底部管芯提供信号路由路径;

[0023] 图10A至图10D是例示制造3DIC封装件的另一示例性制造过程的流程图,该3DIC封装件包括RDL中介体,该RDL中介体促成用于顶部管芯到底部管芯的3D堆叠的扩展管芯区域,并且还包括一个或多个RDL金属化层以用于为顶部和/或底部管芯提供信号路由路径;

[0024] 图11A至图11H例示了根据图10A至图10D中的示例性3DIC封装件制造过程的示例性制造阶段;

[0025] 图12是示例性基于处理器的系统的框图,该系统可包括组件,这些组件可包括3DIC封装件,该3DIC封装件包括RDL中介体,该RDL中介体促成用于顶部管芯到底部管芯的3D堆叠的扩展管芯区域,并且还包括一个或多个RDL金属化层以用于为顶部和/或底部管芯提供信号路由路径,包括但不限于图2A至图8和图11A至图11H中的3DIC封装件并且根据图9和图10A至图10D中的示例性制造过程;并且

[0026] 图13是示例性无线通信设备的框图,该无线通信设备包括射频(RF)组件,这些射频组件可包括3DIC封装件,该3DIC封装件包括RDL中介体,该RDL中介体促成用于顶部管芯到底部管芯的3D堆叠的扩展管芯区域,并且还包括一个或多个RDL金属化层以用于为顶部和/或底部管芯提供信号路由路径,包括但不限于图2A至图8和图11A至图11H中的3DIC封装件并且根据图9和图10A至图10D中的示例性制造过程。

具体实施方式

[0027] 现在参考附图,描述本公开的若干示例性方面。措辞“示例性”在本文中用于意指“用作示例、实例或例示”。本文中被描述为“示例性”的任何方面不一定被解释为比其他方面优选或具有优势。

[0028] 本文所公开的各方面包括采用促进半导体管芯(“管芯”)堆叠的重新分布层(RDL)中介体的三维(3D)集成电路(IC)(3DIC)封装件。还公开了相关制造方法。在示例性方面,该3DIC封装件包括RDL中介体,该RDL中介体具有邻近第一底部管芯形成的一个或多个RDL金属化层。该3DIC封装件还包括第二顶部管芯,该第二顶部管芯以3D堆叠式管芯布置在竖直方向上堆叠在RDL中介体上。RDL中介体中的重新分布金属化层是包括金属互连件(例如,金属线、金属迹线)的金属化层,这些金属互连件提供从第一底部管芯和/或第二顶部管芯的管芯互连件到3DIC封装件中的其他位置的扇出连接(例如,金属焊盘)以用于信号路由。此外,通过将第一底部管芯集成在RDL中介体中,RDL中介体提供扩展的管芯区域,在该区域顶部管芯可耦合到RDL中介体和/或第一底部管芯以提供3DIC封装件。以此方式,作为示例,3DIC封装件中的堆叠的顶部和底部管芯的制造过程可不依赖于处于顶部管芯大于底部管芯的顶部管芯大于底部管芯(TGB)构型,还是处于底部管芯大于顶部管芯的底部管芯大于顶部管芯(BGT)构型。底部管芯可经分割并且设置在所形成的RDL金属化层上作为重构RDL中介体的部分。顶部管芯可随后耦合到RDL中介体,而无论3DIC封装件将处于TGB构型还是BGT构型。在传统的3DIC封装件制造过程中,较小的管芯在单独的过程中被制造并分割,并且然后接合到其中形成较大管芯的晶片。使用RDL中介体来促进3DIC封装件中的3D管芯堆叠可独立于进一步封装,诸如执行外部凸块形成工艺以将3DIC封装件耦合到封装基板。

[0029] 3DIC封装件中的RDL中介体作为底部管芯设置在其中并且顶部管芯耦合在其中的基板,提供到顶部和底部管芯的高效信号路由路径。在一个示例中,底部管芯耦合到RDL中介体中的重新分布金属化层中的金属互连件,以在3DIC封装件的底部管芯和外部互连件(例如,球栅阵列(BGA)互连件)之间提供信号路由路径。外部互连件可直接耦合到3DIC封装件中的RDL中介体和/或RDL金属化层。在另一个示例中,由于顶部管芯耦合到RDL中介体,顶部管芯耦合到RDL中介体的外重新分布金属化层中的金属互连件,以在3DIC封装件的顶部管芯和外部互连件之间提供信号路由路径。此外,在另一个示例中,顶部管芯耦合到延伸穿过底部管芯的硅通孔(TSV)以在顶部管芯与RDL中介体之间提供信号路由路径。此外,在底部管芯设置在RDL中介体中的情况下,顶部管芯可在竖直方向上与底部管芯对准并且耦合到底部管芯,以提供顶部管芯与底部管芯之间的管芯到管芯(D2D)互连。其他管芯也可在底部管芯外部耦合到RDL中介体,其中在RDL中介体中在此类其他管芯与顶部和/或底部管芯之间提供信号路由路径。

[0030] 在从图2A开始讨论包括促成用于顶部管芯到底部管芯的3D堆叠的扩展管芯区域并且还包括一个或多个RDL金属化层以用于为顶部和/或底部管芯提供信号路由路径的RDL中介体的3DIC封装件的示例之前,首先关于图1描述不包括该RDL中介体的示例性顶部大于底部(TGB)三维(3D)集成电路(IC)(3DIC)封装件100(也被称为“3DIC封装件100”)。

[0031] 就此而言,图1是示例性IC封装件100的侧视图。IC封装件100是3D堆叠式管芯IC封装件102,该封装件包括多个管芯104(1)、104(2),这些管芯被包括在竖直方向(Z轴方向)上相互堆叠的相应管芯封装件106(1)、106(2)中。IC封装件100的第一管芯封装件106(1)包括耦合到封装基板108的管芯104(1)。在该示例中,封装基板108包括设置在芯基板112(在本文中也称为“金属化层110”)上的第一上部金属化层110。芯基板112被布置在第二底部金属化层114上。上部金属化层110提供用于到管芯104(1)的信号路由的电接口。管芯104(1)耦合到管芯互连件116(例如,凸起的金属凸块),这些管芯互连件电耦合到上部金属化层110中的金属互连件118。上部金属化层110中的金属互连件118耦合到芯基板112中的金属互连件120,这些金属互连件耦合到底部金属化层114中的金属互连件122。以此方式,封装基板108在其金属化层110、114与芯基板112之间提供互连,以提供到管芯104(1)的信号路由。外部互连件124(例如,球栅阵列(BGA)互连件)耦合到底部金属化层114中的金属互连件122,以通过封装基板108提供通过管芯互连件116到管芯104(1)的互连件。在该示例中,第一管芯104(1)的第一有效侧126(1)与封装基板108相邻并耦合到该封装基板,更具体地耦合到封装基板108的上部金属化层110。

[0032] 在图1中的示例IC封装件100中,为了提供管芯的3D堆叠,提供第二管芯封装件106(2)并将其耦合到第一管芯封装件106(1)以支撑多个管芯。例如,第一管芯封装件106(1)中的第一管芯104(1)可以包括应用处理器,并且第二管芯104(1)可以是存储器管芯,诸如为应用处理器提供存储器支持的动态随机存取存储器(DRAM)管芯。就此而言,在该示例中,第一管芯封装件106(1)还包括中介体基板128,该中介体基板与第一管芯104(1)的第二非有效侧126(2)相邻地设置在包封第一管芯104(1)的封装模塑件130上。中介体基板128还包括一个或多个金属化层132,该一个或多个金属化层各自包括金属互连件134以提供到第二管芯封装件106(2)中的第二管芯104(2)的互连件。第二管芯封装件106(2)藉由通过外部互连件136(例如,焊料凸块、BGA互连件)耦合到中介体基板128而物理和电耦合到第一管芯封装

件106(1)。外部互连件136耦合到内插器基板128中的金属互连件134。

[0033] 为了提供用于将信号从第二管芯104(2)通过外部互连件136和中介体基板128路由到第一管芯104(1)的互连,将竖直互连件138(例如,金属桩、金属柱、金属竖直互连件通路(通孔)(诸如穿模通孔(TMV)))设置在第一管芯封装件106(1)的封装模塑件130中。在该示例中,竖直互连件138在竖直方向(Z轴方向)上从中介体基板128的第一底部表面140延伸到封装基板108的第一顶部表面142。竖直互连件138耦合到中介体基板128中与中介体基板128的底部表面140相邻的金属互连件134。竖直互连件138还耦合到封装基板108的上部金属化层110中与封装基板108的顶部表面142相邻的金属互连件118。以此方式,竖直互连件138为中介体基板128与封装基板108之间的互连(诸如输入/输出(I/O)连接)提供桥接。这通过封装基板提供了第二管芯封装件106(1)中的第二管芯104(2)、和第一管芯104(1)与外部互连件124之间的信号路由路径。

[0034] 因此,如图1所示,在IC封装件100中,第二管芯104(2)位于第一管芯104(1)上方的堆叠通过将第一管芯104(1)和第二管芯104(2)设置在其各自相应的第一管芯封装件106(1)和第二管芯封装件106(2)中来实现。为第二管芯封装件106(2)形成外部互连件136以提供穿过中介体基板128到第一管芯封装件106(1)的电信号路由路径。在第一管芯封装件106(1)中提供竖直互连件138以提供到第二管芯104(2)的信号路由路径。因此,在图1中的IC封装件100中,管芯堆叠通过形成并堆叠经外部互连件138、中介体基板128和竖直互连件138耦合在一起的单独管芯封装件106(1)、106(2)来实现。外部互连件138、中介体基板128和竖直互连件138对IC封装件100的总高度 H_1 有贡献。可能需要使3D堆叠IC封装件(诸如IC封装件100)的高度最小化。此外,可能期望简化IC封装件100的制造,使得不需要形成单独的管芯封装件106(1)、106(2)和中介体基板128来在IC封装件中以3D堆叠布置提供第一管芯104(1)和第二管芯104(2)。

[0035] 图2A和图2B是示例性3DIC封装件200的侧视图,该封装件包括重构中介体202以促进管芯在竖直方向(Z轴方向)上的3D堆叠并且以高效方式提供到管芯的信号路由。中介体202在此示例中为RDL中介体202,因为中介体202包括一个或多个RDL金属化层。中介体202在本文中也称为“RDL中介体202”。RDL中介体(诸如图2A和图2B中的RDL中介体202)包括一个或多个RDL金属化层,该一个或多个RDL金属化层包括金属互连件(例如,金属线、金属迹线),这些金属互连件可为IC封装件的一个部分提供到该IC封装件中的另一位置的扇出连接件(例如,金属焊盘)以供信号路由,从而提供对此类连接件的更好访问。RDL金属化层包括布线金属互连件的附加金属层,这些布线金属互连件将到IC封装件的不同部分的连接通路重新分布(即,重新路由),包括例如在封装件中连接管芯的区域之外,以使得更容易提供用于管芯连接的更小(例如,更高的线/空间(L/S)密度)管芯互连件(例如,微凸块)。在该示例中,图2A中的3DIC封装件200被构造成底部管芯大于顶部管芯(BGT)构型。如图2A所示,3DIC封装件200包括多个第一底部管芯204(1)-204(3)。3DIC封装件200还包括在竖直方向(Z轴方向)上堆叠在底部管芯204(1)-204(3)上方的第二顶部管芯206。底部管芯204(1)-204(3)被集成到RDL中介体202中作为重构RDL中介体,以促进以高度上有效的方式将顶部管芯206在3DIC封装件200中3D堆叠在底部管芯204(1)-204(3)上方,同时还提供为顶部管芯206和底部管芯204(1)-204(3)提供信号路由的有效方式。顶部管芯206与相应底部管芯204(1)到204(3)共享共用的竖直平面 P_1 、 P_2 、 P_3 。RDL中介体202在水平方向(X轴和Y轴方向)

上延伸。通过将底部管芯204(1)-204(3)集成在RDL中介体202中,底部管芯204(1)-204(3)不必在单独的管芯封装件中形成,这些单独的管芯封装件随后与外部互连件通过凸块连接以在3DIC封装件中连接底部管芯204(1)-204(3)。RDL中介体202还为要耦合的顶部管芯206提供水平方向(X轴和Y轴方向)上的扩展管芯区域。作为3DIC封装件200的一部分,顶部管芯206以3D堆叠式管芯布置在与水平方向(X轴和Y轴方向)正交的竖直方向(Z轴方向)上耦合到RDL中介体202的第一顶部表面212(例如堆叠在该表面上),该第一顶部表面与RDL中介体202的第二外表面214相对。RDL中介体202的RDL金属化层208设置在第一表面212和第二表面214之间。以此方式,RDL中介体202提供用于将顶部管芯206以3D堆叠布置堆叠在底部管芯204(1)-204(3)上方的结构,使得可使用相同过程来制造3DIC封装件200,无论是处于BGT构型(如图2A中所示)还是TGB构型。

[0036] 以此方式,通过将第一底部管芯204(1)-204(3)集成在RDL中介体202中,RDL中介体202提供其中顶部管芯206可耦合到RDL中介体202的扩展管芯区域。以此方式,作为示例,制造3DIC封装件200的制造过程可不依赖于处于顶部管芯206在水平方向(X轴和Y轴方向)上的面积大于底部管芯204(1)-204(3)的TGB构型,还是处于底部管芯204(1)-204(3)在水平方向(X轴和Y轴方向)上的面积大于顶部管芯206的BGT构型。底部管芯204(1)-204(3)可经分割并且设置在RDL金属化层208中或邻近该RDL金属化层作为重构RDL中介体202的部分。顶部管芯206可随后耦合到RDL中介体202,而无论3DIC封装件200将处于TGB构型还是BGT构型。在传统的3DIC封装件制造过程中,较小的管芯在单独的过程中被制造并分割,并且然后接合到其中形成较大管芯的晶片。使用RDL中介体来促进3DIC封装件中的3D管芯堆叠可独立于进一步封装,诸如执行外部凸块形成工艺以将3DIC封装件耦合到封装基板。

[0037] 另外,继续参考图2A,3DIC封装件200中的RDL中介体202作为底部管芯204(1)-204(3)设置在其中并且顶部管芯206耦合在其中的基板,提供到底部管芯204(1)-204(3)和顶部管芯206的高效信号路由路径。RDL中介体202提供金属化结构,该金属化结构为3DIC封装件200内的底部管芯204(1)-204(3)和顶部管芯206提供信号路由。在该示例中,RDL中介体202包括形成在中介体基板210(例如,硅中介体基板)上的第一RDL金属化层208。中介体基板210还可为RDL金属化层。RDL金属化层208是包括金属互连件216(例如,金属线、金属迹线)的金属化层,这些金属互连件为RDL中介体202中的底部管芯204(1)-204(3)和顶部管芯206提供信号路由路径。底部管芯204(1)-204(3)邻近RDL中介体202中的RDL金属化层208设置,以将底部管芯204(1)-204(3)集成在RDL中介体202中。

[0038] 在该示例中,底部管芯204(1)-204(3)耦合到第一RDL金属化层208中的金属互连件216(1),以提供3DIC封装件200的底部管芯204(1)-204(3)与外部互连件217(例如,焊球)之间的信号路由路径。在该示例中,顶部管芯206耦合到金属互连件216(2),这些金属互连件由于顶部管芯206耦合到RDL中介体202的第一外表面212而在RDL中介体202的RDL金属化层208中在顶部管芯206外部的区域中扇出。这提供了3DIC封装件200的顶部管芯206与外部互连件217之间的信号路由路径。同样在该示例中,如图2A所示,顶部管芯206耦合到延伸穿过底部管芯204(1)-204(3)的相应硅通孔(TSV)218(1)-218(3)以提供顶部管芯206与RDL中介体202之间的信号路由路径。此外,在底部管芯204(1)-204(3)设置在RDL中介体202中的情况下,顶部管芯206被示为在竖直方向(Z轴方向)上与底部管芯204(1)-204(3)对准并且耦合到这些底部管芯,以提供顶部管芯206与底部管芯204(1)-204(3)之间的管芯到管芯

(D2D) 互连。此外,如图2A所示,对于上文所讨论的信号路由示例中的任一者,可通过耦合到形成在中介体基板210的一或多个金属化层220(1)-220(2)中的金属互连件219的金属互连件216(3)(例如,穿模通孔(TMV))将信号进一步路由到中介体基板210。金属化层220(1)-220(2)也可作为RDL金属化层。因此,信号可通过中介体基板210的金属互连件219路由到外部互连件217,这些外部互连件在该示例中耦合到印刷电路板(PCB)222。

[0039] 图2B是示例3DIC封装件200以讨论附加示例性细节的另一侧视图。如图2B所示,为了将顶部管芯206耦合到RDL中介体202,顶部管芯206具有通过顶部管芯206的有效面226暴露的管芯互连件224(例如,管芯焊盘)。管芯互连件224耦合到RDL中介体202以提供顶部管芯206与RDL中介体202之间和/或到底部管芯204(1)-204(3)的信号路由。顶部管芯206的管芯互连件224可耦合到RDL金属化层208中的金属互连件216(2),这些金属互连件在水平方向(X轴和Y轴方向)上在顶部管芯206外部的区域 A_1 、 A_2 中扇出以提供到RDL中介体202的信号路由路径。在该示例中,底部管芯204(1)-204(3)还各自具有通过相应有效面230(1)-230(3)暴露的相应管芯互连件228(1)-228(3)(例如,管芯焊盘)。可通过将顶部管芯206的相应管芯互连件224耦合到底部管芯204(1)-204(3)的管芯互连件228(1)-228(3)来将顶部管芯206直接耦合到底部管芯204(1)-204(3),诸如通过混合接合、压缩接合或使用微凸块等。需注意,在另选布置中,底部管芯204(1)-204(3)可采用与图2B中所示相比翻转的构型设置在RDL中介体202中,使得其相应背侧非有效面232(1)-232(2)邻近并且面向顶部管芯206的有效面226。

[0040] 同样在该示例中,为了同样提供从顶部管芯206到底部管芯204(1)-204(3)下方的RDL中介体202且绕过底部管芯204(1)-204(3)的信号路由路径,可将通孔218(1)-218(3)(例如,硅通孔(TSV))设置为穿过相应底部管芯204(1)-204(3)并且耦合到顶部管芯206的管芯互连件224。通孔218(1)-218(3)被引导到RDL金属化层208中的相应金属互连件216(2),这些金属互连件耦合到中介体基板210中的金属互连件219。

[0041] 因此,如图2A和图2B所示,3DIC封装件200中的RDL中介体202提供可为顶部管芯206和底部管芯204(1)-204(3)提供高效信号路由的金属化结构,以及提供顶部管芯206可堆叠在其中的结构。以此方式,3DIC封装件200提供高效的堆叠式管芯布置。采用RDL中介体(如图2A和图2B中的RDL中介体202)的其他堆叠式管芯布置也是可能的,以促进堆叠式管芯之间的高效信号路由以及提供顶部管芯可堆叠在其中的结构。

[0042] 就此而言,图3是另一示例性3DIC封装件300的侧视图,该封装件还包括重构中介体302以促进管芯在竖直方向(Z轴方向)上的3D堆叠并且以高效方式提供到管芯的信号路由。中介体302在该示例中为RDL中介体302,因为该中介体包括一个或多个RDL金属化层。中介体302在本文中也称为“RDL中介体302”。在该示例中,图3中的3DIC封装件300被构造处于TGB构型。如图3所示,3DIC封装件300包括底部管芯304。3DIC封装件300还包括在竖直方向(Z轴方向)上堆叠在底部管芯304上方的多个第二顶部管芯306(1)、306(2)。在该示例中,底部管芯304被集成到RDL中介体302中作为重构RDL中介体,以促进以高度上有效的方式将顶部管芯306(1)、306(2)在3DIC封装件300中3D堆叠在底部管芯304上方,同时还提供为顶部管芯306(1)、306(2)和底部管芯304提供信号路由的有效方式。顶部管芯306(1)、306(2)与底部管芯304共享共用的竖直平面 P_4 、 P_5 。RDL中介体302在水平方向(X轴和Y轴方向)上延伸。通过将底部管芯304集成在RDL中介体302中,底部管芯304不必在单独的管芯封装件中

形成,这些单独的管芯封装件随后与外部互连件通过凸块连接以在3DIC封装件中连接底部管芯304。RDL中介体302还在水平方向(X轴和Y轴方向)上提供顶部管芯306(1)、306(2)耦合所在的扩展管芯区域。作为3DIC封装件300的一部分,顶部管芯306(1)、306(2)以3D堆叠式管芯布置在与水平方向(X轴和Y轴方向)正交的竖直方向(Z轴方向)上耦合到RDL中介体302的第一顶部表面312(例如堆叠在该表面上),该第一顶部表面与RDL中介体302的第二外表面314相对。RDL中介体302的RDL金属化层308设置在第一表面312和第二表面314之间。以此方式,RDL中介体302提供用于将顶部管芯206以3D堆叠布置堆叠在底部管芯204(1)-204(3)上方的结构,使得可使用相同过程来制造3DIC封装件300,无论是处于BGT构型(如图2A中所示)还是TGB构型。

[0043] 以此方式,通过将第一底部管芯304集成在RDL中介体302中,RDL中介体302提供其中顶部管芯306(1)、306(2)可耦合到RDL中介体302的扩展管芯区域。以此方式,作为示例,制造3DIC封装件300的制造过程可不依赖于处于顶部管芯306(1)、306(2)在水平方向(X轴和Y轴方向)上的面积大于底部管芯304的TGB构型,还是如图3所示处于底部管芯304在水平方向(X轴和Y轴方向)上的面积大于顶部管芯306(1)、306(2)的BGT构型。底部管芯304可经分割并且设置在RDL金属化层308中或邻近该RDL金属化层作为重构RDL中介体302的部分。顶部管芯306(1)、306(2)可随后耦合到RDL中介体302,而无论3DIC封装件300将处于TGB构型还是BGT构型。在传统的3DIC封装件制造过程中,较小的管芯在单独的过程中被制造并分割,并且然后接合到其中形成较大管芯的晶片。使用RDL中介体来促进3DIC封装件中的3D管芯堆叠可独立于进一步封装,诸如执行外部凸块形成工艺以将3DIC封装件耦合到封装基板。

[0044] 另外,继续参考图3,3DIC封装件300中的RDL中介体302作为底部管芯304设置在其中并且顶部管芯306(1)、306(2)耦合在其中的基板,提供到底部管芯304和顶部管芯306(1)、306(2)的高效信号路由路径。RDL中介体302提供金属化结构,该金属化结构为3DIC封装件300内的底部管芯304和顶部管芯306(1)、306(2)提供信号路由。在该示例中,RDL中介体302包括形成在中介体基板210上的第一RDL金属化层308,如图2A和图2B中的3DIC封装件200中所示(例如,硅中介体基板)。RDL金属化层308是包括金属互连件316(例如,金属线、金属迹线)的金属化层,这些金属互连件为RDL中介体302中的底部管芯304和顶部管芯306(1)、306(2)提供信号路由路径。底部管芯304邻近RDL中介体302中的RDL金属化层308设置,以将底部管芯304集成在RDL中介体302中。

[0045] 在该示例中,底部管芯304耦合到第一RDL金属化层308中的金属互连件316(1),以提供3DIC封装件300的底部管芯304与外部互连件217之间的信号路由路径。在该示例中,顶部管芯306(1)、306(2)耦合到金属互连件316(2),这些金属互连件由于顶部管芯306(1)、306(2)耦合到RDL中介体302的第一外表面312而在RDL中介体302的RDL金属化层308中在顶部管芯306(1)、306(2)外部的区域中扇出。这提供了3DIC封装件300的顶部管芯306(1)、306(2)与外部互连件317之间的信号路由路径。同样在该示例中,如图3所示,顶部管芯306(1)、306(2)耦合到延伸穿过底部管芯304的硅通孔(TSV)318以提供顶部管芯306(1)、306(2)与RDL中介体302之间的信号路由路径。此外,在底部管芯304设置在RDL中介体302中的情况下,顶部管芯306(1)、306(2)被示为在竖直方向(Z轴方向)上与底部管芯304对准并且耦合到这些底部管芯,以提供顶部管芯306(1)、306(2)与底部管芯304之间的管芯到管芯(D2D)

互连。此外,如图3所示,对于上文所讨论的信号路由示例中的任一者,可通过耦合到形成在中介体基板210的一或多个金属化层220(1)-220(2)中的金属互连件219的金属互连件316(3)将信号进一步路由到中介体基板210。因此,信号可通过中介体基板210的金属互连件219路由到外部互连件217,这些外部互连件在该示例中耦合到印刷电路板(PCB)222。

[0046] 同样如图3所示,为了将顶部管芯306(1)、306(2)耦合到RDL中介体302,顶部管芯306(1)、306(2)具有通过顶部管芯306(1)、306(2)的相应有效面326(1)、326(2)暴露的管芯互连件324(1)、324(2)(例如,管芯焊盘)。管芯互连件324(1)、324(2)耦合到RDL中介体302以提供顶部管芯306(1)、306(2)与RDL中介体302之间和/或到底部管芯304的信号路由。顶部管芯306的管芯互连件324(1)、324(2)可耦合到RDL金属化层308中的金属互连件316(2),这些金属互连件在水平方向(X轴和Y轴方向)上在顶部管芯306(1)、306(2)外部的区域 A_3 、 A_4 中扇出以提供到RDL中介体302的信号路由路径。在该示例中,底部管芯304还具有通过底部管芯304的有效面330暴露的管芯互连件328(例如,管芯焊盘)。可通过将顶部管芯306(1)、306(2)的相应管芯互连件324(1)、324(2)耦合到底部管芯304的管芯互连件328来将顶部管芯306(1)、306(2)直接耦合到底部管芯304,诸如通过混合接合、压缩接合或使用微凸块等。需注意,在另选布置中,底部管芯304可采用与图3中所示相比翻转的构型设置在RDL中介体302中,使得其背面非有效面332邻近并且面向顶部管芯306(1)、306(2)的有效面326(1)、326(2)。

[0047] 同样在该示例中,为了同样提供从顶部管芯306(1)、306(2)到底部管芯304下方的RDL中介体302且绕过底部管芯304的信号路由路径,可将通孔318(例如,硅通孔(TSV))设置为穿过底部管芯304并且耦合到顶部管芯306(1)、306(2)的管芯互连件324(1)、324(2)。通孔318被引导到RDL金属化层308中的相应金属互连件316(1),这些金属互连耦合到中介体基板210中的金属互连件219。

[0048] 图4是类似于图2A和图2B中的3DIC封装件200的另一示例性3DIC封装件400的侧视图。图4中的3DIC封装件400与图2A和图2B中的3DIC封装件200之间的共同元件以共同元件编号示出,并由此不再描述。如图4所示,3DIC封装件300包括耦合到中介体402的附加管芯406(1)、406(2)。中介体402在此示例中为RDL中介体202,因为中介体402包括一个或多个RDL金属化层。中介体402在本文中也称为“RDL中介体402”。RDL中介体402类似于图2A和图2B中的RDL中介体202,其中共同元件以共同元件编号示出。附加管芯406(1)、406(2)以2.5维(2.5D)布置耦合到RDL中介体402,其中附加管芯406(1)、406(2)在水平方向(X轴和Y轴方向)上处于顶部管芯的区域 A_7 外部的相应区域 A_5 、 A_6 中。因此,在图4中的3DIC封装件400中,RDL中介体402还支撑附加管芯406(1)、406(2)。在该示例中,增大管芯可耦合在其中的管芯区域的RDL中介体402提供了附加区域来在3DIC封装件400中同样接合并耦合附加管芯406(1)、406(2)。例如,附加管芯406(1)、406(2)可为存储器管芯。RDL中介体402不仅提供附加管芯406(1)、406(2)可耦合在其中的区域,而且提供用于附加管芯406(1)、406(2)与RDL中介体402之间的信号路由的中介体,类似于顶部管芯206。

[0049] 在该示例中,为了将附加管芯406(1)、406(2)耦合到RDL中介体402,将耦合到附加管芯406(1)、406(2)的外部金属互连件410(1)、410(2)(例如,焊料凸块、微凸块、管芯焊盘)耦合到RDL中介体402的第一顶部表面212。外部金属互连件410(1)、410(2)耦合到RDL中介体402以提供附加管芯406(1)、406(2)与RDL中介体402之间和/或到底部管芯304和/或顶部

管芯206 (1)、206 (2) 的信号路由。附加管芯406 (1)、406 (2) 的外部金属互连件410 (1)、410 (2) 可耦合到RDL金属化层408中的金属互连件416 (3) (例如, TMV), 这些金属互连件在水平方向(X轴和Y轴方向) 上在顶部管芯206的区域 A_7 外部的区域 A_5 、 A_6 中扇出以提供到RDL中介体402的信号路由路径。外部金属互连件410 (1)、410 (2) 可通过其他金属互连件416 (1)、416 (2) 耦合到外部互连件217、底部管芯204 (1) - 204 (3), 并且/或者通过通孔218 (1) - 218 (3) 耦合到顶部管芯206。

[0050] 因此, 如图4所示, 3DIC封装件400中的RDL中介体402提供可为附加管芯406 (1)、406 (2) 提供高效信号路由的金属化结构, 以及提供附加管芯406 (1)、406 (2) 可堆叠在其中的结构。以此方式, 3DIC封装件400提供高效的堆叠式管芯布置。

[0051] 图5是处于BGT构型的另一示例性3DIC封装件500的侧视图, 该封装件类似于图4中的3DIC封装件400。图5中的3DIC封装件500与图4中的3DIC封装件400之间的共同元件以共同元件编号示出并将不再描述。然而, 在图5中的3DIC封装件500中, 代替提供附加管芯406 (2), 在水平方向(X轴方向和Y轴方向) 上在顶部管芯206和底部管芯204 (1) - 204 (3) 外部的区域 A_8 中提供另一管芯504。管芯504可以是不需要与顶部管芯206通信的另一功能管芯或小芯片, 因此不必竖直对准以具有与顶部管芯206的公用平面。然而, 在该示例中, 管芯504耦合到RDL金属化层408中的金属互连件216 (3), 以提供管芯504与RDL中介体402之间的信号路由。

[0052] 图6是处于BGT构型并且类似于图4中的3DIC封装件400的另一示例性3DIC封装件600的侧视图。图6中的3DIC封装件600与图4中的3DIC封装件400之间的共同元件以共同元件编号示出并将不再描述。然而, 在图6中的3DIC封装件600中, 提供中介体602, 该中介体包括图4中的3DIC封装件400中的RDL金属化层408。中介体602在此示例中为RDL中介体602, 因为中介体602包括一个或多个RDL金属化层。中介体602在本文中也称为“RDL中介体602”。然而, 图6中的RDL中介体602包括在竖直方向(Z轴方向) 上设置在顶部管芯206 (1) - 206 (3) 与底部管芯204 (1) - 204 (3) 之间的附加RDL金属化层608。底部管芯204 (1) - 204 (3) 设置在RDL金属化层408中, 但是RDL金属化层408通过中间RDL金属化层608与顶部管芯204 (1) - 204 (3) 分离。提供附加RDL金属化层608可在3DIC封装件600中提供增加的路由能力和/或灵活性。

[0053] 如图6所示, 为了将顶部管芯206耦合到RDL中介体602, 将通过顶部管芯206的有效面226暴露的管芯互连件224 (例如, 管芯焊盘) 耦合到RDL中介体602的顶部表面612。管芯互连件224到RDL中介体602的耦合提供了顶部管芯206与RDL中介体602之间和/或到底部管芯204 (1) - 204 (3) 的信号路由。顶部管芯206的管芯互连件224耦合到RDL金属化层608中的金属互连件616 (1), 以提供到RDL中介体602的信号路由路径。RDL中介体602中的金属互连件616 (1) 可被引导到底部管芯204 (1) - 204 (3) 或RDL中介体602中的其他金属互连件616 (2)、616 (3), 以将信号路由到附加管芯406 (1)、406 (2)、底部管芯204 (1) - 204 (3) 和/或外部互连件217。底部管芯204 (1) - 204 (3) 还各自具有相应管芯互连件228 (1) - 228 (3) (例如, 管芯焊盘), 其可耦合到RDL金属化层608中的金属互连件616 (1) 以提供到顶部管芯204的信号路由路径。同样在该示例中, 为了还提供从顶部管芯206到底部管芯204 (1) - 204 (3) 下方的RDL中介体602的信号路由路径, 耦合到顶部管芯206的管芯互连件224的金属互连件616 (1) 可耦合到穿过相应底部管芯204 (1) - 204 (3) 设置的通孔218 (1) - 218 (3), 类似于先前在图2A和图2B中描述的3DIC封装件200。通孔218 (1) - 218 (3) 被引导到RDL金属化层208中的相应金属互

连件216(2),这些金属互连件耦合到中介体基板210中的金属互连件219。金属互连件616(2)、616(3)(例如, TMV)也穿过RDL金属化层608设置,以提供附加管芯406(1)、406(2)与RDL中介体602之间的连接。

[0054] 图7是类似于图4中的3DIC封装件400的另一示例性3DIC封装件700的侧视图。图7中的3DIC封装件700与图4中的3DIC封装件400之间的共同元件以共同元件编号示出并将不再描述。如图7所示,顶部管芯706被集成在耦合到RDL中介体408的小芯片702中。小芯片702包括集成去耦电容器708,该电容器在RDL中介体402与顶部管芯706之间提供去耦电容。顶部管芯706在垂直方向(Z轴方向)上堆叠在小芯片702中的去耦电容器708上方。小芯片702的金属互连件724耦合到RDL中介体402以提供去耦电容器708与顶部管芯706之间到RDL中介体402的信号路由,类似于图4中的3DIC封装件400中的顶部管芯206的管芯互连件224。为了提供顶部管芯706与RDL中介体408之间的信号路由,小芯片702包括竖直延伸穿过小芯片702的通孔710,这些通孔耦合到顶部管芯706。

[0055] 如上述示例中所述的3DIC封装件也可作为另一IC封装件的一部分来提供,该另一IC封装件包括封装基板以提供附加的信号路由选择。就此而言,图8是图4中的3DIC封装件400的侧视图。图8中的3DIC封装件800与图4中的3DIC封装件400之间的共同元件以共同元件编号示出并将不再描述。然而,如图8所示,3DIC封装件400未直接耦合到PCB 222,而是耦合到封装基板802。封装基板802包括具有用于提供信号的金属互连件的一个或多个金属化层。3DIC封装件400通过外部互连件804(在该示例中为BGA互连件)耦合到封装基板802。封装基板802通过外部互连件217耦合到PCB 222。

[0056] 图9是例示制造3DIC封装件的示例性制造过程900的流程图,该3DIC封装件包括RDL中介体,该RDL中介体促成用于顶部管芯到底部管芯的3D堆叠的扩展管芯区域,并且还包括一个或多个RDL金属化层以用于为顶部和/或底部管芯提供信号路由路径,包括但不限于图2A至图8中的3DIC封装件。关于图2A和图2B中的3DIC封装件200来讨论图9中的制造过程900。然而注意,图9中的制造过程900也可用于制造图3至图8中的其他3DIC封装件300、400、500、600、700、800。

[0057] 就此而言,如图9所示,制造过程900的第一步是在基板上设置第一管芯204(1)-204(3)(图9中的框902)。制造过程900中的下一步是形成RDL中介体202(图9中的框904)。形成RDL中介体202可包括以下步骤:在基板上并且与第一管芯204(1)-204(3)相邻地形成包括第一表面212和与第一表面212相对的第二表面214的第一RDL金属化层208(图9中的框906),以及将第一管芯204(1)-204(3)的第一管芯互连件228(1)-228(3)耦合到第一RDL金属化层208中的第一金属互连件216(图9中的框908)。制造过程900中的下一步是将第二管芯206耦合到RDL中介体202的第一表面212(图9中的框910)。制造过程900中的下一步是将第二管芯206的第二管芯互连件224耦合到第一RDL金属化层208(图9中的框912)。

[0058] 可在其他制造过程中制造包括RDL中介体的3DIC封装件,该RDL中介体促成用于顶部管芯到底部管芯的3D堆叠的扩展管芯区域,并且还包括一个或多个RDL金属化层以用于为顶部和/或底部管芯提供信号路由路径,包括但不限于图2A至图7中的3DIC封装件,包括相应图2A至图8中的3DIC封装件200、300、400、500、600、700、800。例如,图10A至图10D是例示制造3DIC封装件的示例性制造过程1000的流程图,该3DIC封装件包括耦合到RDL中介体的顶部管芯,该RDL中介体包括底部管芯,并且其中该RDL中介体还为顶部和/或底部管芯提

供信号路由路径。图11A至图11H示出了根据图10A至图10D中的示例性3DIC制造过程1000的示例性制造阶段1100A-1100H。图10A至图10D中的制造过程1000不限于制造图2A和图2B中的3DIC封装件200。

[0059] 就此而言,如图11A中的示例性制造阶段1100A所示,制造过程1000中的第一步是提供管芯1104,该管芯将用作最终3DIC封装件中的底部管芯(图10A中的框1002)。管芯1104可作为单独的制造过程的一部分来制造,在该单独的制造过程中,在半导体晶片上形成多个管芯1104,并且随后将这些管芯切割并清洁以形成单个管芯1104。如图11B中的示例性制造阶段1100B所示,制造过程1000中的下一步是将管芯1104耦合(例如安装)到载体1102(图10A中的框1004)。这允许在制造过程1000期间通过处理载体1102来操纵管芯1104。底部管芯1104的有效面1130耦合到载体1102的第一顶部表面1106,这样管芯互连件1128与载体1102的第一顶部表面1106相邻。

[0060] 如图11C中的示例性制造阶段1100C所示,制造过程1000中的下一步是在耦合到载体1102的管芯1104上方耦合形成重叠注塑层1107(图10B中的框1006)。通过将重叠注塑材料1100设置在管芯204上并与载体1102的第一表面1106上的管芯204相邻,形成重叠注塑层1108。重叠注塑层1107保护管芯1104并使其绝缘。作为示例,可通过在管芯204上旋涂或以其他方式设置氧化物层1112并且与载体1102的第一表面1106上的管芯204相邻,来形成重叠注塑层1107。然后,如图11D中的示例性制造阶段1100D所示,制造过程1000中的下一步是从重叠注塑层1107形成第一RDL金属化层1108。通过以下操作形成第一RDL金属化层1108:在重叠注塑层1107中形成向下至载体1102的第一表面1106的重新分布金属互连件1120,并且在重叠注塑层1107中形成通孔1118并且穿过管芯1104以耦合到管芯互连件1128(图10B中的框1008)。作为示例,金属互连件1120为穿模通孔(TMV)。可通过金属(例如,铜)电镀工艺来形成金属互连件1120和通孔1118,其中将重叠注塑层1107图案化以在将形成金属互连件1120和通孔1118的地方形成开口。然后将金属材料设置在这些开口中,抛光重叠注塑层1107上的顶部表面1114(图11C)上的剩余残留金属材料,并且研磨重叠注塑层1107以移除残留金属材料并且暴露金属互连件1120和穿过重叠注塑层1107的顶部表面1116的通孔1118(图11D)。

[0061] 如图11E中的示例性制造阶段1100E所示,制造过程1000中的下一步是形成另一RDL金属化层1124作为第一RDL金属化层1108上的中介体基板,底部管芯1104设置在第一RDL金属化层中(图10C中的框1010)。形成金属互连件1122,作为形成第二RDL金属化层1124的一部分。金属互连件1122耦合到金属互连件1120以及延伸穿过第一RDL金属化层1108的通孔1118。如图11F中的示例性制造阶段1100F所示,制造过程1000中的下一步是从第一RDL金属化层1108移除载体1102(图10C中的框1012)。之后可清洁第一RDL金属化层1108的顶部表面1126。在该示例中,RDL中介体1125的第一RDL金属化层1108和第二RDL金属化层1124。

[0062] 然后,如图11G中的示例性制造阶段1100G所示,制造过程1000中的下一步是将顶部管芯1134耦合(例如,接合)到底部管芯1104和第一RDL金属化层1108的顶部表面1126,以形成3DIC封装件1136(图10D中的框1014)。将顶部管芯1134的管芯互连件1138与金属互连件1120和底部管芯1104的管芯互连件1128的暴露表面对准,以将顶部管芯1134的管芯互连件1138耦合到金属互连件1120和延伸穿过底部管芯1104的通孔1118。这是管芯到晶片耦合或接合过程。该管芯到晶片耦合或接合过程提供顶部管芯1134与RDL中介体1125之间的电

耦合。然后,如图11H中的示例性制造阶段1100H所示,制造过程1000中的下一步是在顶部管芯1134上并且在第一RDL金属化层1108上与顶部管芯1134相邻地形成重叠注塑层1140,以形成3DIC封装件1136(图10D中的框1016)。外部互连件1142也形成为与RDL中介体1125中的金属互连件接触。

[0063] 可在任何基于处理器的设备中提供包括RDL中介体的3DIC封装件或将该封装件集成到任何基于处理器的设备中,该RDL中介体促成用于顶部管芯到底部管芯的3D堆叠的扩展管芯区域,并且还包括一个或多个RDL金属化层以用于为顶部和/或底部管芯提供信号路由路径,包括但不限于图2A至图8和图11A至图11H中的3DIC封装件,并且根据图9和图10A至图10D中的示例性制造过程,并且根据本文所公开的任何方面。不作为限定的示例包括:机顶盒、娱乐单元、导航设备、通信设备、固定位置数据单元、移动位置数据单元、全球定位系统(GPS)设备、移动电话、蜂窝电话、智能电话、会话发起协议(SIP)电话、平板设备、平板手机、服务器、计算机、便携式计算机、移动计算设备、可穿戴计算设备(例如,智能手表、健康或健身跟踪器、眼镜,等等)、台式计算机、个人数字助理(PDA)、监测器、计算机监测器、电视机、调谐器、收音机、卫星收音机、音乐播放器、数字音乐播放器、便携式音乐播放器、数字视频播放器、视频播放器、数字视频光盘(DVD)播放器、便携式数字视频播放器、汽车、交通工具组件、航空电子系统、无人机、以及多旋翼飞行器。

[0064] 就此而言,图12例示了基于处理器的系统1200的示例。基于处理器的系统1200的组件是IC 1202。基于处理器的系统1200中的IC 1202中的一些或全部可作为包括RDL中介体的3DIC封装件来提供,该RDL中介体促成用于顶部管芯到底部管芯的3D堆叠的扩展管芯区域,并且还包括一个或多个RDL金属化层以用于为顶部和/或底部管芯提供信号路由路径,包括但不限于图2A至图8和图11A至图11H中的3DIC封装件,并且根据图9和图10A至图10D中的示例性制造过程,并且根据本文所公开的任何方面。在该示例中,基于处理器的系统1200可被形成成为IC封装件1204以及形成成为片上系统(SoC)1206。基于处理器的系统1200包括CPU 1208,该CPU包括一个或多个处理器1210,该一个或多个处理器还可被称为CPU内核或处理器内核。CPU 1208可以具有耦合到CPU 1208以用于对临时存储的数据进行快速访问的高速缓存存储器1212。CPU 1208耦合到系统总线1214,并且可以将被包括在基于处理器的系统1200中的主设备和从设备相互耦合。如众所周知的,CPU 1208通过在系统总线1214上交换地址、控制和数据信息来与这些其他设备通信。例如,CPU 1208可向作为从设备的示例的存储器控制器1216传达总线事务请求。尽管在图12中未例示,但可提供多个系统总线1214,其中每个系统总线1214构成不同的结构。

[0065] 其他主设备和从设备可连接到系统总线1214。如图12所例示的,作为示例,这些设备可以包括存储器系统1220(其包括存储器控制器1216和存储器阵列1218)、一个或多个输入设备1222、一个或多个输出设备1224、一个或多个网络接口设备1226、以及一个或多个显示控制器1228。存储器系统1220、一个或多个输入设备1222、一个或多个输出设备1224、一个或多个网络接口设备1226、以及一个或多个显示控制器1228中的每一者可被提供在相同或不同的电路封装件中。输入设备1222可以包括任何类型的输入设备,包括但不限于输入键、开关、语音处理器等。输出设备1224可以包括任何类型的输出设备,包括但不限于音频、视频、其他视觉指示器等。网络接口设备1226可以是配置为允许往来于网络1230的数据交换的任何设备。网络1230可以是任何类型的网络,包括但不限于有线或无线网络、私有或

公共网络、局域网 (LAN)、无线局域网 (WLAN)、广域网 (WAN)、BLUETOOTH™网络和互联网。网络接口设备1226可被配置为支持所期望的任何类型的通信协议。

[0066] CPU 1208还可被配置为通过系统总线1214访问显示控制器1228以控制传送到一个或多个显示器1232的信息。显示控制器1228经由一个或多个视频处理器1234向显示器1232发送要显示的信息,该视频处理器将要显示的信息处理成适于显示器1232的格式。作为示例,显示控制器1228和视频处理器1234可被包括作为IC封装件1204和相同或不同电路封装件,并且在包含CPU 1208的相同或不同电路封装件中。显示器1232可以包括任何类型的显示器,包括但不限于阴极射线管 (CRT)、液晶显示器 (LCD)、等离子显示器、发光二极管 (LED) 显示器等。

[0067] 图13例示了包括由一个或多个IC 1302形成的射频 (RF) 组件的示例性无线通信设备1300。IC 1302中的任一者可包括具有RDL中介体的3DIC封装件,该RDL中介体促成用于顶部管芯到底部管芯的3D堆叠的扩展管芯区域,并且还包括一个或多个RDL金属化层以用于为顶部和/或底部管芯提供信号路由路径,包括但不限于图2A至图8和图11A至图11H中的3DIC封装件,并且根据图9和图10A至图10D中的示例性制造过程,并且根据本文所公开的任何方面。作为示例,无线通信设备1300可以包括或设置在上文所提到的设备中的任何设备中。如图13所示,无线通信设备1300包括收发器1304和数据处理器1306。数据处理器1306可以包括存储器以存储数据和程序代码。收发器1304包括支持双向通信的发送器1308和接收器1310。一般来讲,无线通信设备1300可以包括用于任何数量的通信系统和频带的任何数量的发送器1308和/或接收器1310。收发器1304的全部或一部分可在一个或多个模拟IC、RFIC、混合信号IC等上实现。

[0068] 发送器1308或接收器1310可利用超外差式架构或直接变频式架构来实现。在超外差式架构中,信号在RF与基带之间多级变频,例如对于接收器1310而言,在一级中从RF到中频 (IF),并且然后在另一级中从IF到基带。在直接变频式架构中,信号在一级中在RF与基带之间变频。超外差式架构和直接变频式架构可以使用不同的电路块和/或具有不同的要求。在图13中的无线通信设备1300中,发送器1308和接收器1310利用直接变频式架构来实现。

[0069] 在发送路径中,数据处理器1306处理要被发送的数据并且向发送器1308提供I和Q模拟输出信号。在示例性无线通信设备1300中,数据处理器1306包括数模转换器 (DAC) 1312 (1)、1312 (2) 以将由数据处理器1306生成的数字信号转换成I和Q模拟输出信号 (例如,I和Q输出电流) 以供进一步处理。

[0070] 在发送器1308内,低通滤波器1314 (1)、1314 (2) 分别对I和Q模拟输出信号进行滤波以移除由在前的数模转换引起的不期望信号。放大器 (AMP) 1316 (1)、1316 (2) 分别放大来自低通滤波器1314 (1)、1314 (2) 的信号并且提供I和Q基带信号。上变频器1318通过混频器1320 (1)、1320 (2) 利用来自发送 (TX) 本地振荡器 (LO) 信号发生器1322的I和Q TX LO信号来上变频I和Q基带信号,以提供经上变频信号1324。滤波器1326对经上变频信号1324进行滤波以去除由上变频引起的不期望信号以及接收频带中的噪声。功率放大器 (PA) 1328放大来自滤波器1326的经上变频信号1324,以获得期望的输出功率水平并且提供发送RF信号。发送RF信号被路由经过双工器或开关1330并且由天线1332发送。

[0071] 在接收路径中,天线1332接收由基站发送的信号并且提供接收到的RF信号,该接收到的RF信号被路由经过双工器或开关1330并且被提供到低噪声放大器 (LNA) 1334。双工

器或开关1330被设计成利用特定的接收(RX)与TX双工器频率分隔来操作,使得RX信号与TX信号隔离。接收到的RF信号由LNA 1334放大并且由滤波器1336滤波,以获得期望的RF输入信号。下变频混频器1338(1)、1338(2)将滤波器1336的输出与来自RX LO信号发生器1340的I和Q RX LO信号(即,LO_I和LO_Q)进行混频以生成I和Q基带信号。I和Q基带信号由AMP 1342(1)、1342(2)放大并且进一步由低通滤波器1344(1)、1344(2)滤波以获得I和Q模拟输入信号,该I和Q模拟输入信号被提供到数据处理器1306。在该示例中,数据处理器1306包括模数转换器(ADC) 1346(1)、1346(2)以将模拟输入信号转换成要进一步由数据处理器1306处理的数字信号。

[0072] 在图13的无线通信设备1300中,TX LO信号发生器1322生成用于上变频的I和Q TX LO信号,而RX LO信号发生器1340生成用于下变频的I和Q RX LO信号。每个LO信号是具有特定基频的周期性信号。TX锁相环路(PLL)电路1348从数据处理器1306接收定时信息,并且生成用于调整来自TX LO信号发生器1322的TX LO信号的频率和/或相位的控制信号。相似地,RX PLL电路1350从数据处理器1306接收定时信息,并且生成用于调整来自RX LO信号发生器1340的RX LO信号的频率和/或相位的控制信号。

[0073] 需注意,这里使用的术语“顶部”和“底部”是相对的术语。被称为“顶部”组件的组件如图所示在第二竖直方向上设置在被称为“底部”组件的另一组件上方。然而,这不是限制性的。在相反的取向上,被称为“顶部”组件的组件可流动被称为“底部”组件的另一组件。

[0074] 本领域技术人员将进一步理解,结合本文所公开的各方面描述的各种例示性逻辑块、模块、电路和算法可被实现为电子硬件、存储在存储器中或另一计算机可读介质中的指令,其中任何此类指令由处理器或其他处理设备或这两者的组合执行。本文中所公开的存储器可以是任何类型和尺寸的存储器,并且可被配置为存储所期望的任何类型的信息。为了清楚地例示这种互换性,上文围绕各种例示性的组件、框、模块、电路和步骤的功能性,已经对它们进行了一般性描述。此类功能性如何实现取决于特定应用、设计选择、和/或加诸于整体系统上的设计约束。本领域技术人员可以针对每个特定应用以不同的方式实现所描述的功能性,但是此类具体实施决定不应被解释为导致背离本公开的范围。

[0075] 结合本文中所公开的各方面描述的各种例示性逻辑框、模块和电路可用被设计成执行本文所述的功能的处理器、数字信号处理器(DSP)、专用集成电路(ASIC)、现场可编程门阵列(FPGA)或其他可编程逻辑设备、分立门或晶体管逻辑部件、分立硬件组件、或它们的任何组合来实现或执行。处理器可以是微处理器,但在另选的方案中,处理器可以是任何常规处理器、控制器、微控制器或状态机。处理器还可以被实现为计算设备的组合(例如,DSP与微处理器的组合、多个微处理器、与DSP核心协作的一个或多个微处理器、或任何其他此类配置)。

[0076] 本文所公开的各方面可体现在硬件和被存储在硬件中的指令中,并且可驻留在例如随机存取存储器(RAM)、闪存存储器、只读存储器(ROM)、电可编程ROM(EPROM)、电可擦可编程ROM(EEPROM)、寄存器、硬盘、可移动盘、CD-ROM、或本领域中所知的任何其他形式的计算机可读介质中。示例性的存储介质耦合到处理器,使得处理器能够从该存储介质读取信息以及向该存储介质写入信息。在另选方案中,存储介质可以与处理器成一整体。处理器和存储介质可以驻留在ASIC中。ASIC可驻留在远程站中。在另选的方案中,处理器和存储介质可作为分立组件驻留在远程站、基站或服务器中。

[0077] 还注意到,本文任何示例性方面中所描述的操作步骤是为了提供示例和讨论而被描述的。所描述的操作可按除了所例示的顺序之外的众多不同顺序来执行。此外,在单个操作步骤中描述的操作实际上可在多个不同步骤中执行。附加地,可组合示例性方面中讨论的一个或多个操作步骤。应当理解,如对本领域技术人员将显而易见的,可对在流程图中例示的操作步骤进行众多不同的修改。本领域技术人员将同样理解,可使用多种不同的技术和工艺中的任何一种来表示信息和信号。例如,在整个上文描述中可能提及的数据、指令、命令、信息、信号、比特、符号和芯片可以通过电压、电流、电磁波、磁场或磁性粒子、光场或光学粒子或者它们的任何组合来表示。

[0078] 提供本公开的先前描述以使本领域的任何技术人员能够制作或使用本公开。对本公开的各种修改对于本领域技术人员将是显而易见的,并且本文中所定义的通用原理可被应用于其他变型。因此,本公开不旨在受限于本文描述的示例和设计,而是要符合与本文所公开的原则和新颖性特征相一致的最宽的范围。

[0079] 在以下编号条款中描述了各具体实施示例:

[0080] 1.一种集成电路(IC)封装件,包括:

[0081] 中介体,所述中介体包括:

[0082] 第一表面和第二表面,所述第二表面与所述第一表面相对;和

[0083] 一个或多个RDL金属化层,所述一个或多个RDL金属化层位于所述第一表面与所述第二表面之间;

[0084] 第一管芯,所述第一管芯设置在所述中介体中,

[0085] 所述第一管芯包括耦合到所述一个或多个RDL金属化层中的第一RDL金属化层中的第一金属互连件的第一管芯互连件;和

[0086] 第二管芯,所述第二管芯耦合到所述中介体的所述第一表面,

[0087] 所述第二管芯包括耦合到所述第一RDL金属化层的第二管芯互连件。

[0088] 2.根据条款1所述的IC封装件,其中:

[0089] 所述中介体在第一方向上延伸;

[0090] 所述第二表面在与所述第一方向正交的第二方向上与所述第一表面相对;并且

[0091] 所述一个或多个RDL金属化层在所述第二方向上设置在所述第一表面与所述第二表面之间。

[0092] 3.根据条款1或2所述的IC封装件,其中所述第一管芯与所述第一RDL金属化层相邻。

[0093] 4.根据条款1或2所述的IC封装件,其中:

[0094] 所述一个或多个RDL金属化层还包括第二RDL金属化层;并且

[0095] 所述第一管芯还包括耦合到所述第二RDL金属化层中的第三金属互连件的第三管芯互连件。

[0096] 5.根据条款1至4中任一项所述的IC封装件,其中:

[0097] 所述第二管芯互连件耦合到所述第一RDL金属化层中的第二金属互连件;并且

[0098] 所述第二金属互连件被重新分布到所述第一RDL金属化层的第一区域外部,所述第一区域在耦合到所述中介体的所述第一表面的所述第二管芯的第二区域外部。

[0099] 6.根据条款5所述的IC封装件,其中所述第一金属互连件耦合到所述第二金属互

连线。

[0100] 7. 根据条款5所述的IC封装件, 其中:

[0101] 所述第二管芯与所述第一管芯共享第一共用平面; 并且

[0102] 所述第二管芯的所述第二管芯互连件耦合到所述第一管芯的第三管芯互连件。

[0103] 8. 根据条款1至7中任一项所述的IC封装件, 其中:

[0104] 所述第一管芯包括与所述第一表面相邻的第一有效面和从所述第一有效面暴露的第三管芯互连件;

[0105] 所述第二管芯包括与所述第一表面相邻的第二有效面, 其中所述第二管芯互连件从所述第二有效面暴露; 并且

[0106] 所述第二管芯的所述第二管芯互连件接合到所述第一管芯的所述第三管芯互连件。

[0107] 9. 根据条款1至7中任一项所述的IC封装件, 其中:

[0108] 所述第一管芯包括与所述第一表面相邻的第一非有效面和从所述第一非有效面暴露的第三管芯互连件;

[0109] 所述第二管芯包括与所述第一表面相邻的第二有效面, 其中所述第二管芯互连件从所述第二有效面暴露; 并且

[0110] 所述第二管芯的所述第二管芯互连件接合到所述第一管芯的所述第三管芯互连件。

[0111] 10. 根据条款1至9中任一项所述的IC封装件, 还包括第一通孔, 所述第一通孔穿过所述第一管芯设置;

[0112] 其中所述第二管芯的所述第二管芯互连件耦合到所述第一通孔。

[0113] 11. 根据条款1至10中任一项所述的IC封装件, 还包括第一通孔, 所述第一通孔从所述中介体的所述第一表面延伸到所述中介体的所述第二表面;

[0114] 其中所述第二管芯的所述第二管芯互连件耦合到所述第一通孔。

[0115] 12. 根据条款1至11中任一项所述的IC封装件, 还包括第三管芯, 所述第三管芯耦合到所述中介体的所述第一表面上的第一区域, 所述第一区域在所述中介体中的所述第一管芯的第二区域外部;

[0116] 其中所述第三管芯包括耦合到所述第一RDL金属化层的第二金属互连件的第三管芯互连件。

[0117] 13. 根据条款1或2所述的IC封装件, 还包括第三管芯, 所述第三管芯设置在所述第一RDL金属化层中,

[0118] 所述第三管芯包括耦合到所述第一RDL金属化层中的第二金属互连件的第三管芯互连件。

[0119] 14. 根据条款13所述的IC封装件, 其中所述第三管芯未通信地耦合到所述第二管芯。

[0120] 15. 根据条款1至14中任一项所述的IC封装件, 还包括:

[0121] 一个或多个外部互连件, 所述一个或多个外部互连件耦合到所述中介体的底部表面, 所述一个或多个外部互连件各自耦合到所述第一RDL金属化层中的一个或多个第二金属互连件; 和

[0122] 封装基板,所述封装基板耦合到所述一个或多个外部互连件。

[0123] 16.根据条款15所述的IC封装件,其中所述一个或多个外部互连件包括一个或多个球栅阵列(BGA)互连件。

[0124] 17.根据条款1至16中任一项所述的IC封装件,其中:

[0125] 所述第二管芯还包括集成电容器;

[0126] 所述第二管芯还包括第三管芯互连件;并且

[0127] 所述第三管芯互连件耦合到所述集成电容器和所述第一RDL金属化层的第二金属互连件。

[0128] 18.根据条款1至17中任一项所述的IC封装件,所述IC封装件集成到选自以下项组成的组的设备中:机顶盒;娱乐单元;导航设备;通信设备;固定位置数据单元;移动位置数据单元;全球定位系统(GPS)设备;移动电话;蜂窝电话;智能电话;会话发起协议(SIP)电话;平板电脑;平板手机;服务器;计算机;便携式计算机;移动计算设备;可穿戴计算设备;台式计算机;个人数字助理(PDA);监视器;计算机监视器;电视;调谐器;收音机;卫星收音机;音乐播放器;数字音乐播放器;便携式音乐播放器;数字视频播放器;视频播放器;数字视频光盘(DVD)播放器;便携式数字视频播放器;汽车;交通工具组件;航空电子系统;无人机;和多旋翼飞行器。

[0129] 19.一种制造集成电路(IC)封装件的方法,包括:

[0130] 形成中介体,包括:

[0131] 形成与第一管芯相邻的第一RDL金属化层,所述第一RDL金属化层包括第一表面和与所述第一表面相对的第二表面;以及

[0132] 将所述第一管芯的第一管芯互连件耦合到所述第一RDL金属化层中的第一金属互连件;

[0133] 将第二管芯耦合到所述中介体的所述第一表面;以及

[0134] 将所述第二管芯的第二管芯互连件耦合到所述第一RDL金属化层。

[0135] 20.根据条款19所述的方法,还包括:

[0136] 形成包括第二金属互连件的第二RDL金属化层;以及

[0137] 将所述第一管芯的第三管芯互连件耦合到所述第二RDL金属化层中的所述第二金属互连件。

[0138] 21.根据条款19或20所述的方法,还包括在所述第一RDL金属化层中形成到所述第一RDL金属化层的第一区域的第二金属互连件,所述第一区域在耦合到所述中介体的所述第一表面的所述第二管芯的第二区域外部;

[0139] 其中将所述第二管芯的所述第二管芯互连件耦合到所述第一RDL金属化层包括将所述第二管芯互连件耦合到所述第一RDL金属化层中的所述第二金属互连件。

[0140] 22.根据条款19至21中任一项所述的方法,其中将所述第二管芯耦合到所述中介体的所述第一表面包括将所述第二管芯的第二有效面接合到所述第一RDL金属化层的所述第一表面并且与所述第一管芯的第一有效面相邻。

[0141] 23.根据条款19至21中任一项所述的方法,其中将所述第二管芯耦合到所述中介体的所述第一表面包括将所述第二管芯的第二有效面接合到所述第一RDL金属化层的所述第一表面并且与所述第一管芯的第一非有效面相邻。

[0142] 24. 根据条款19至23中任一项所述的方法,还包括第一通孔,所述第一通孔设置穿过所述第一管芯;

[0143] 其中将所述第二管芯的所述第二管芯互连件耦合到所述第一RDL金属化层包括将所述第二管芯的所述第二管芯互连件耦合到所述第一通孔。

[0144] 25. 根据条款19至24中任一项所述的方法,还包括形成从所述中介体的所述第一表面延伸到所述中介体的所述第二表面的第一通孔;

[0145] 其中将所述第二管芯的所述第二管芯互连件耦合到所述第一

[0146] RDL金属化层包括将所述第二管芯的所述第二管芯互连件耦合到所述第一通孔。

[0147] 26. 根据条款19至25中任一项所述的方法,还包括:

[0148] 将第三管芯耦合到所述中介体的所述第一表面上的第一区域,

[0149] 所述第一区域在所述中介体中的所述第一管芯的第二区域外部;

[0150] 以及

[0151] 将第三管芯的第三管芯互连件耦合到所述第一RDL金属化层的第二金属互连件。

[0152] 27. 根据条款19至26中任一项所述的方法,还包括:

[0153] 在所述第一RDL金属化层中设置第三管芯;以及

[0154] 将所述第三管芯的第三管芯互连件耦合到所述第一RDL金属化层中的第二金属互连件。

[0155] 28. 根据条款27所述的方法,还包括未将所述第三管芯通信地耦合到所述第二管芯。

[0156] 29. 根据条款19至28中任一项所述的方法,还包括在所述第一RDL金属化层的所述第一表面上形成重叠注塑层,所述重叠注塑层与所述第二管芯相邻。

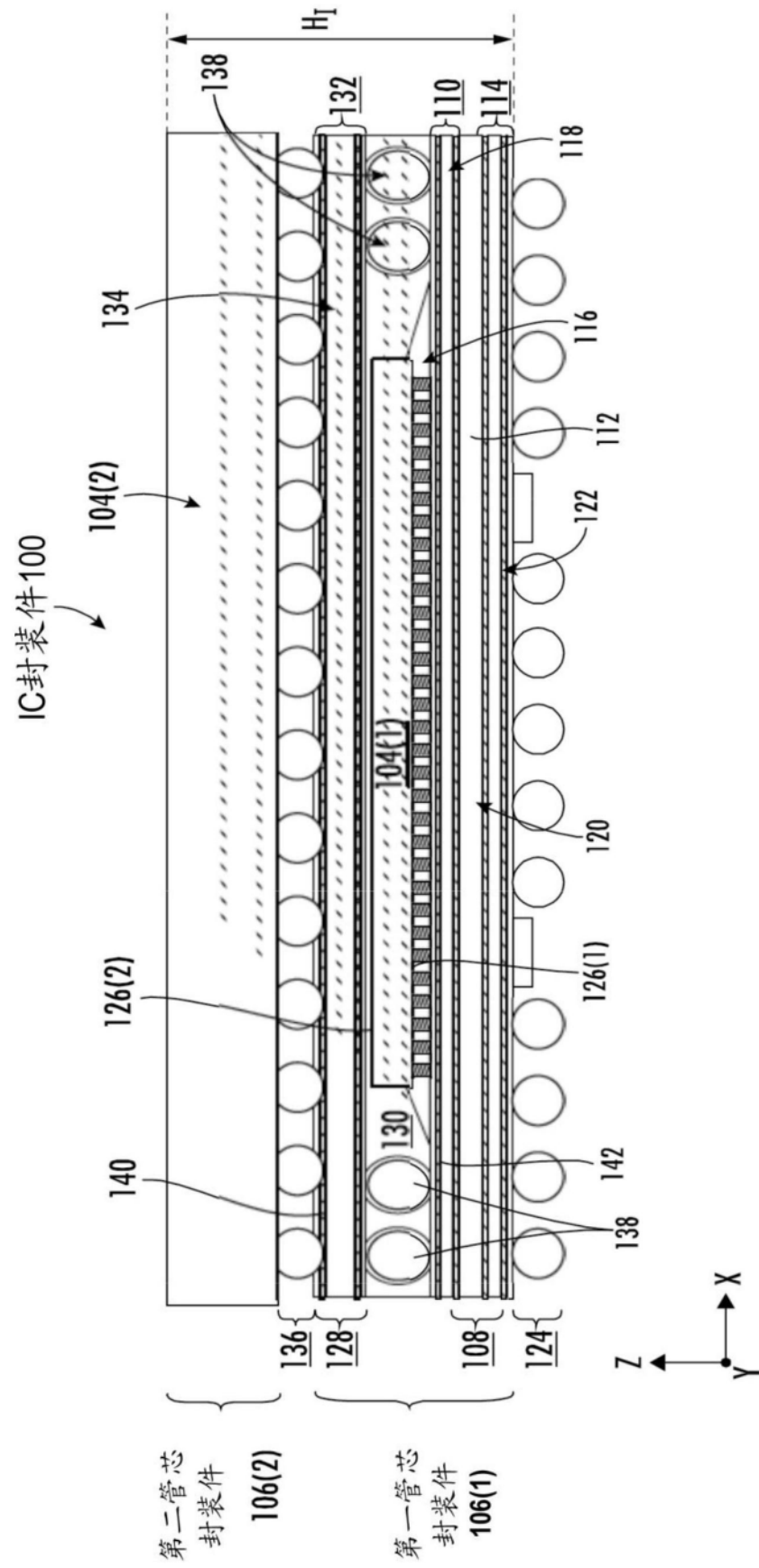


图1

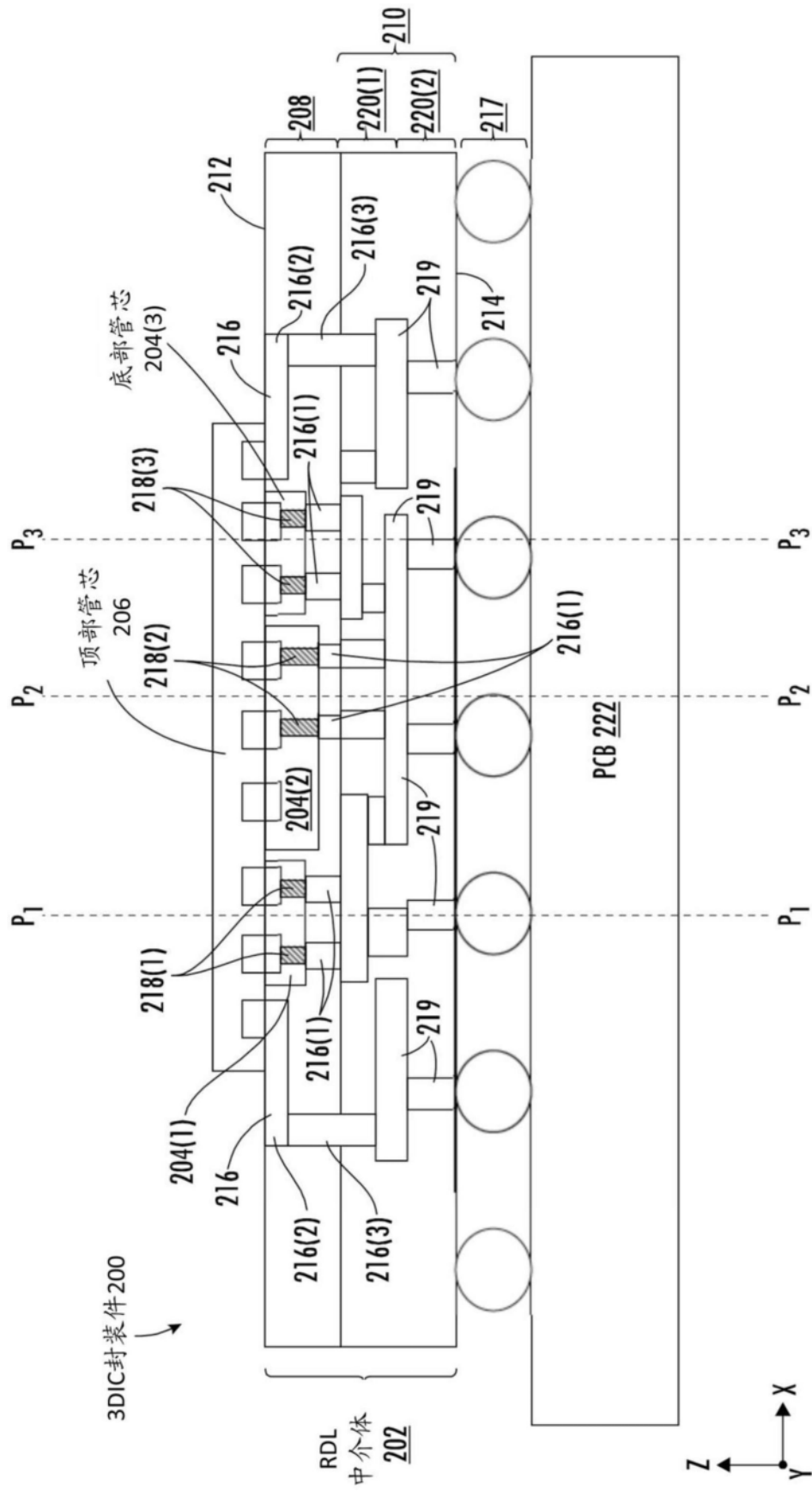


图2A

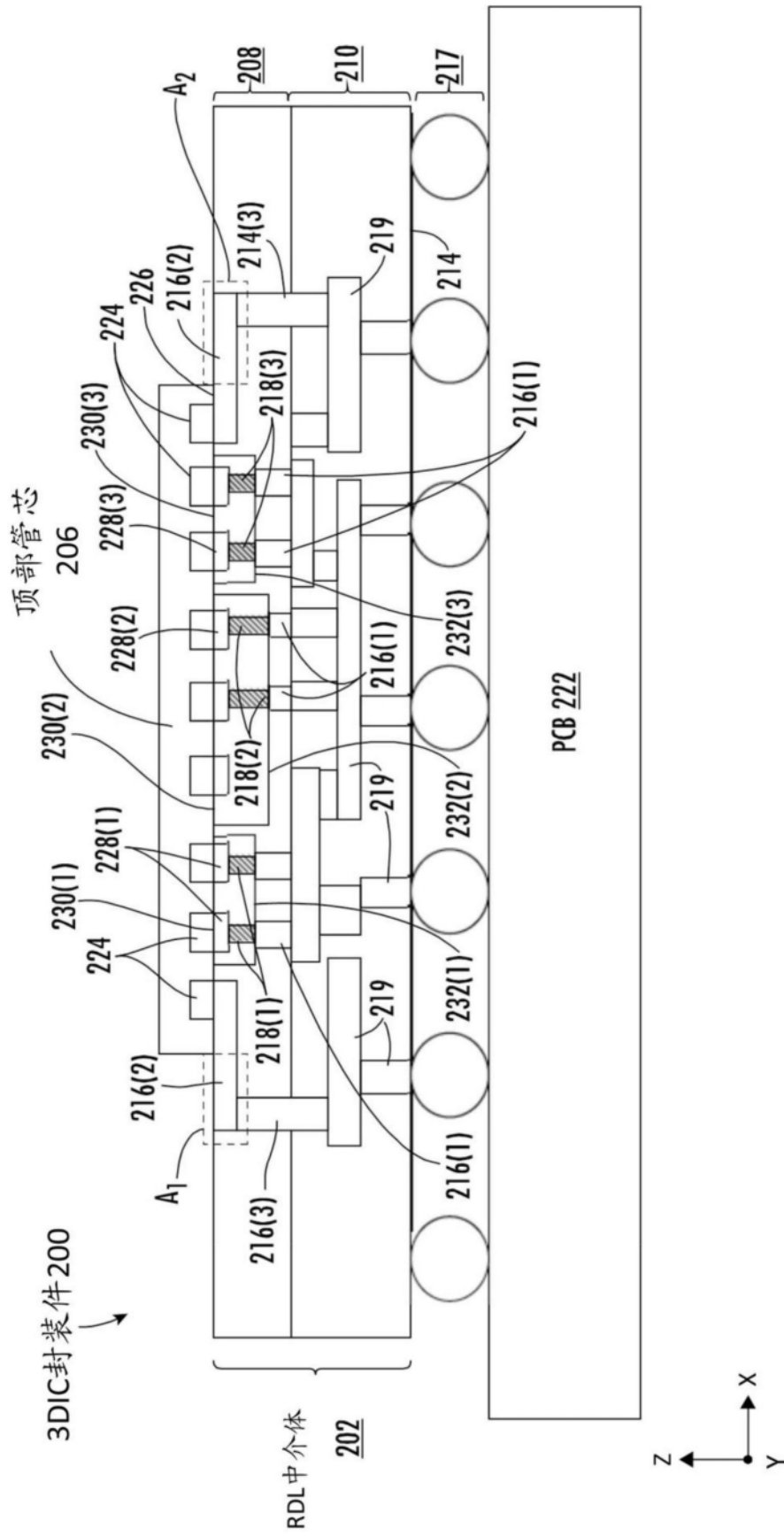


图2B

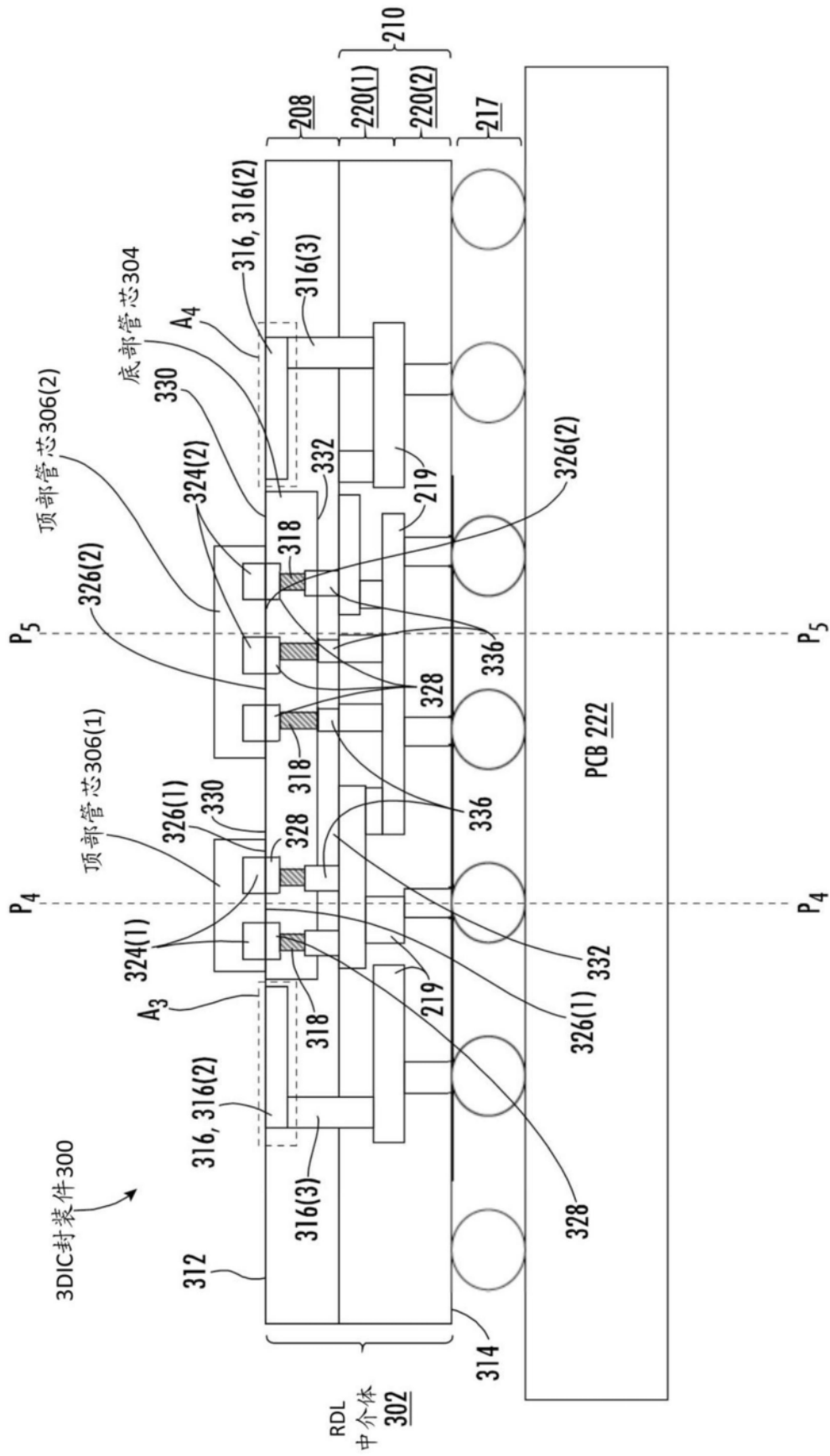


图3

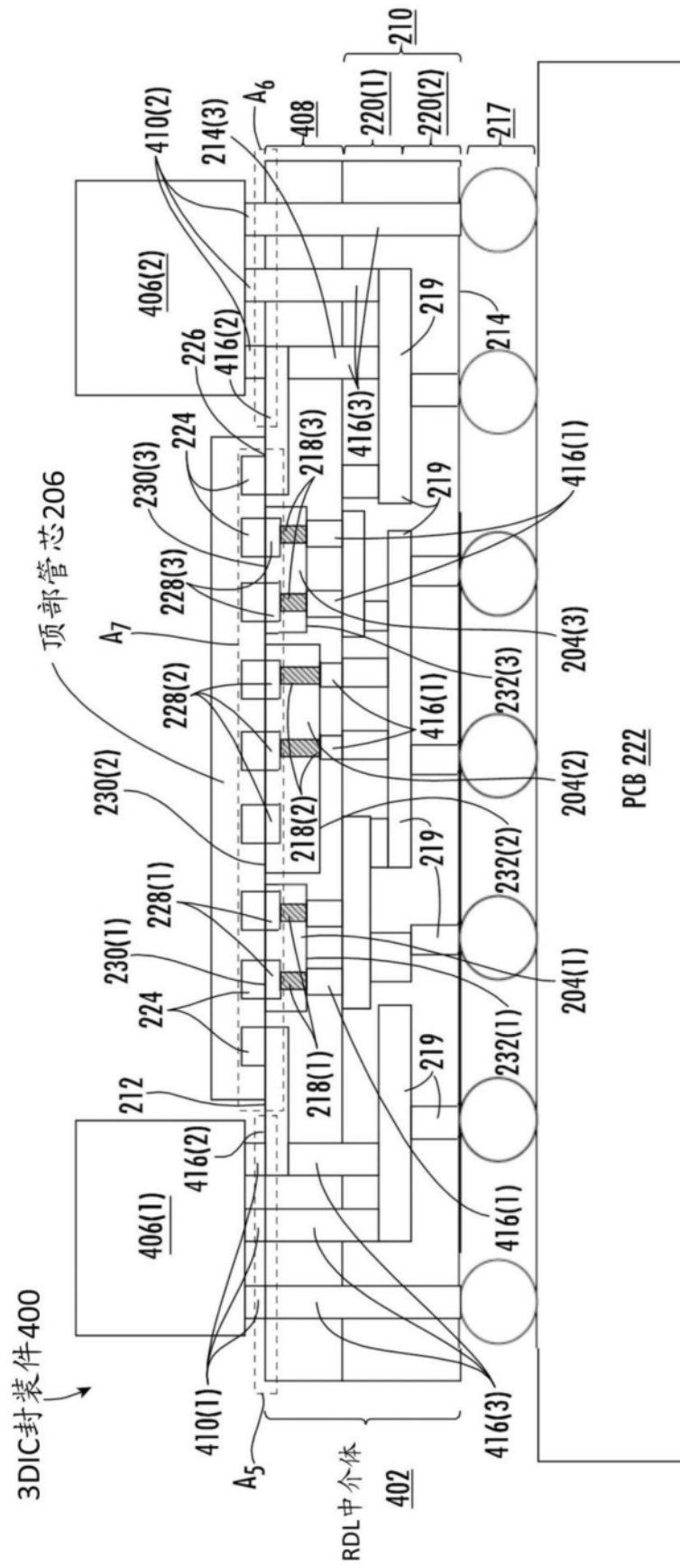


图4

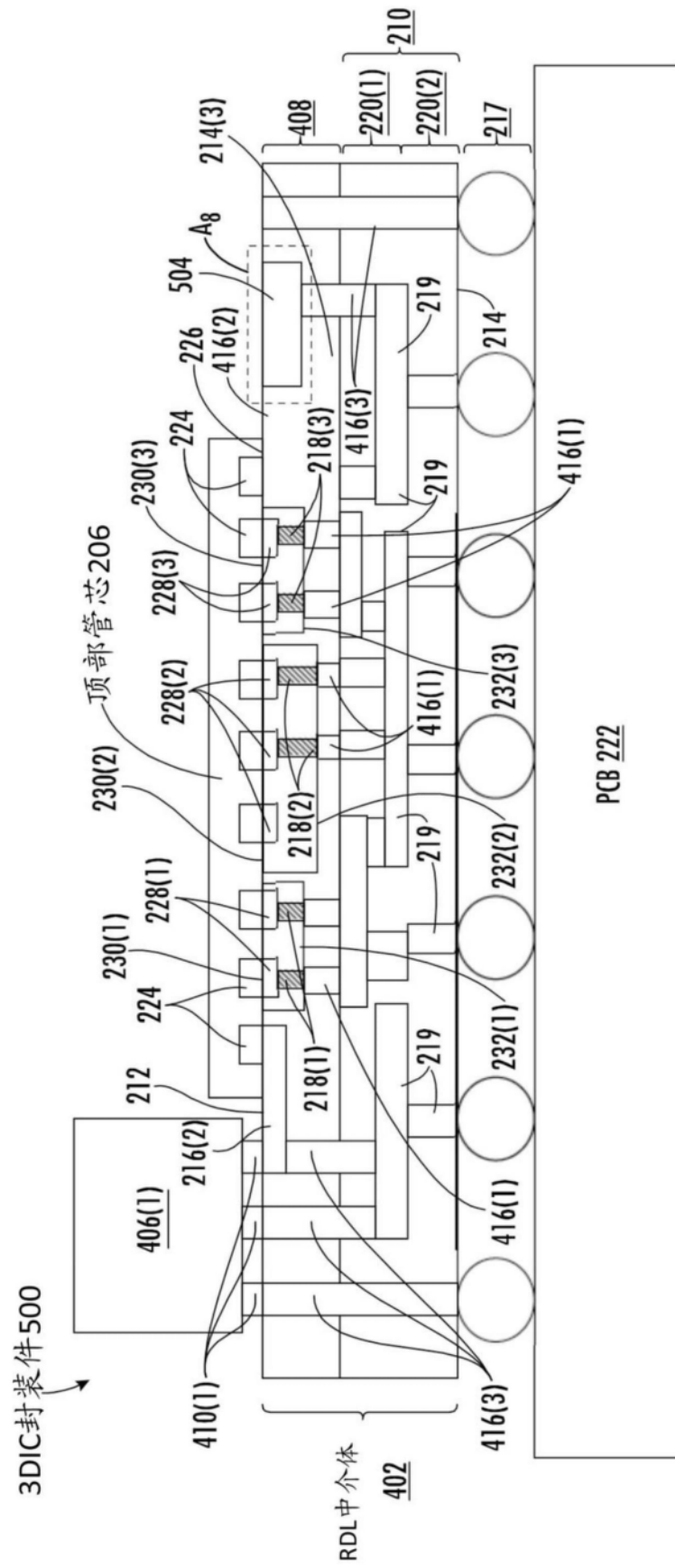


图5

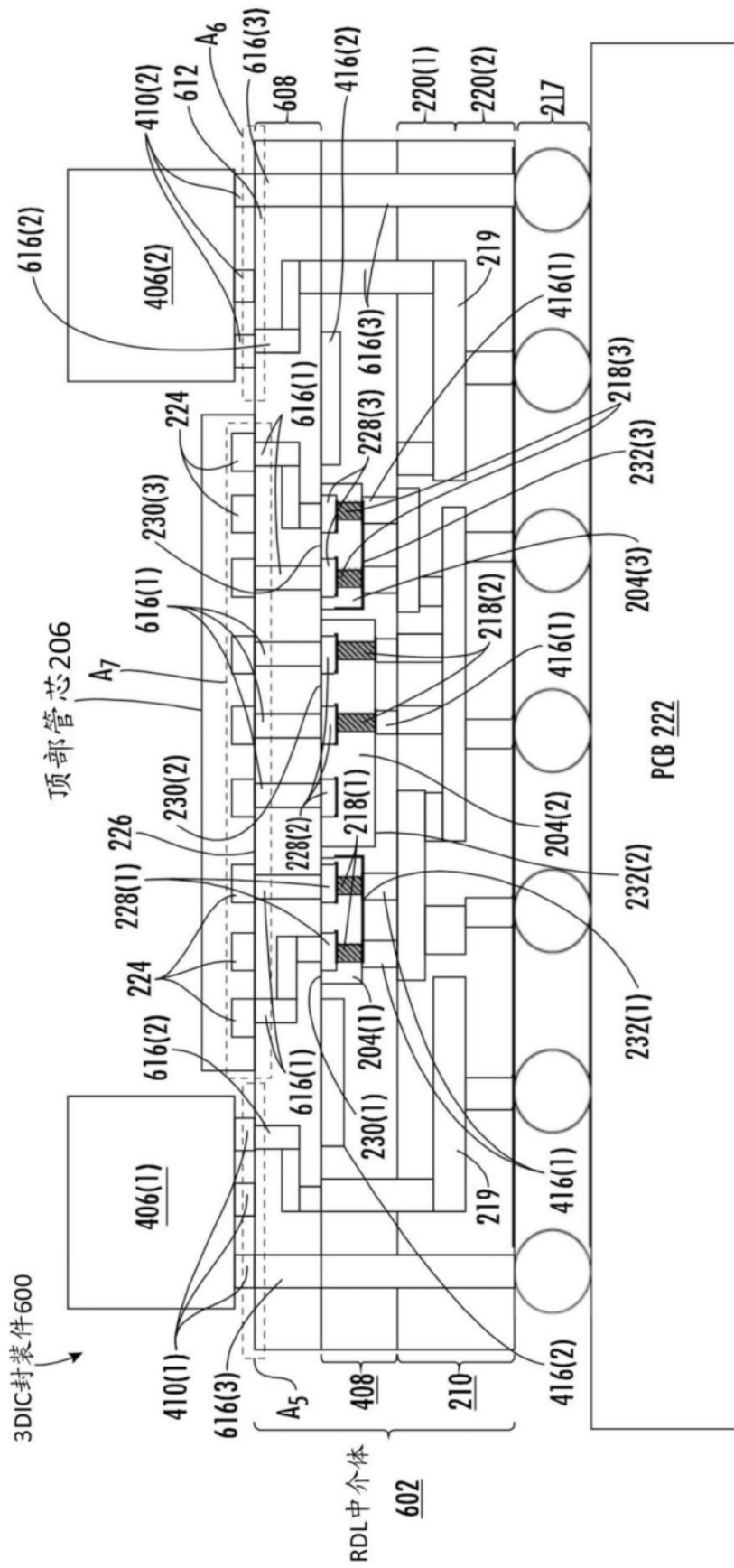


图6

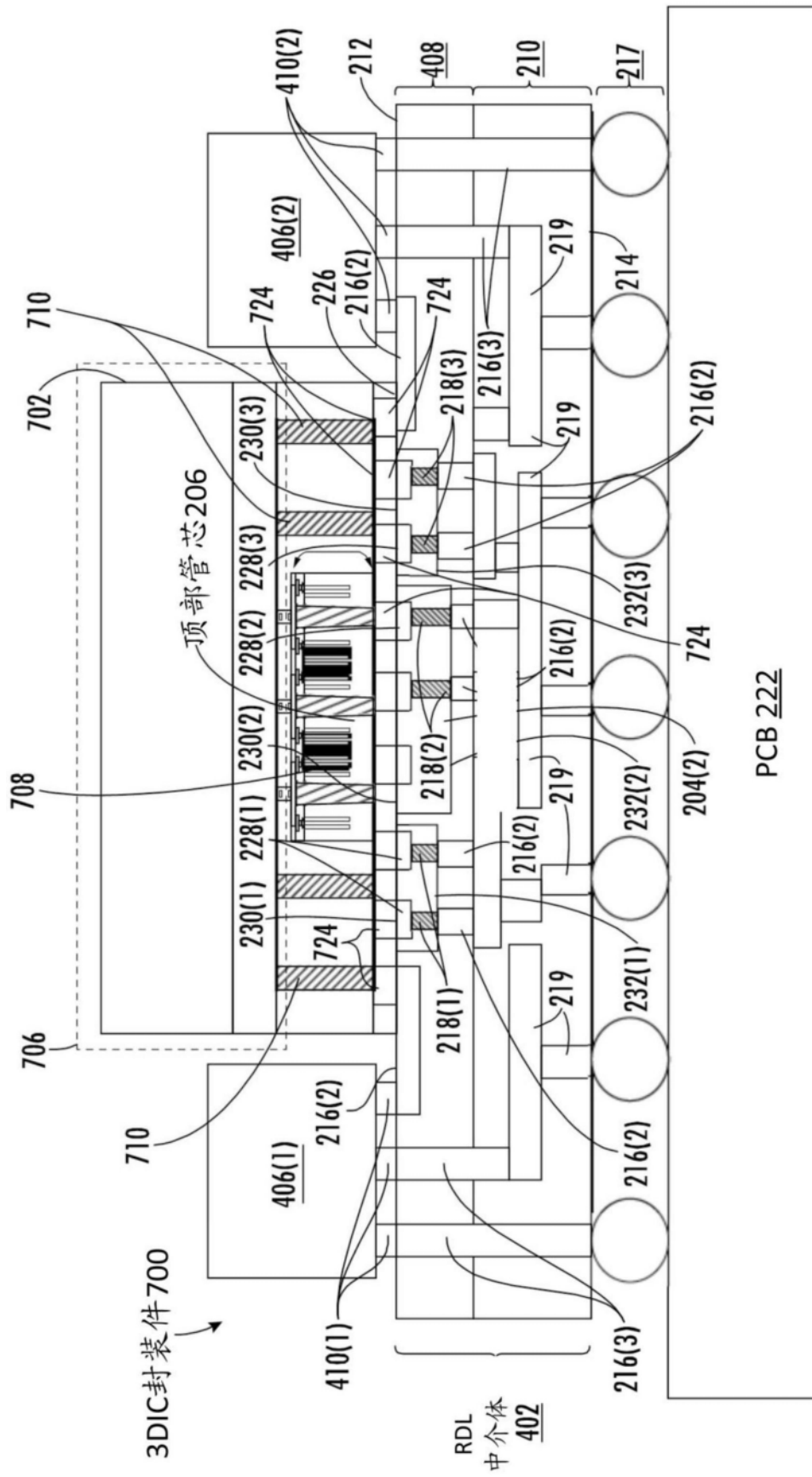


图7

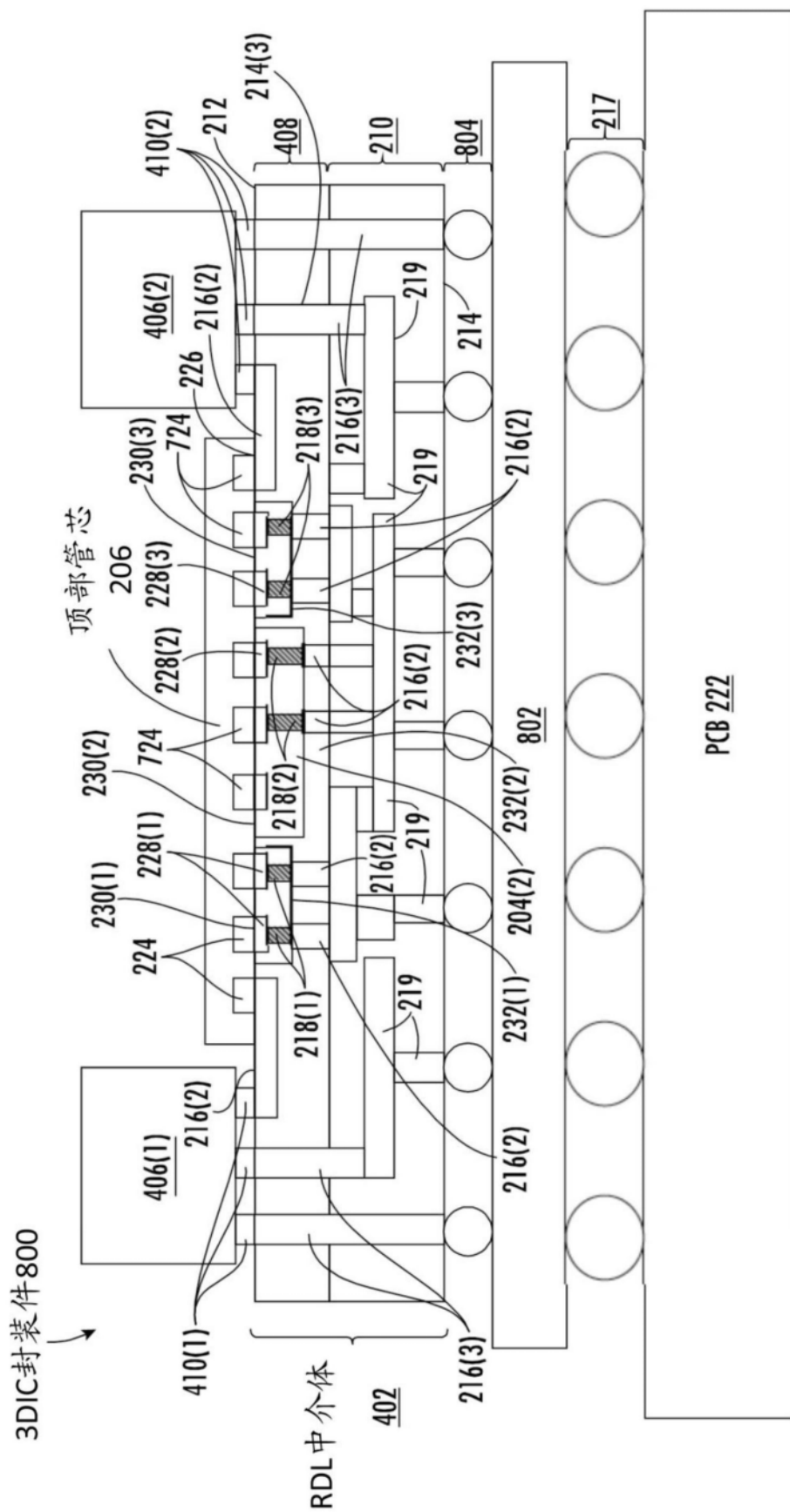


图8

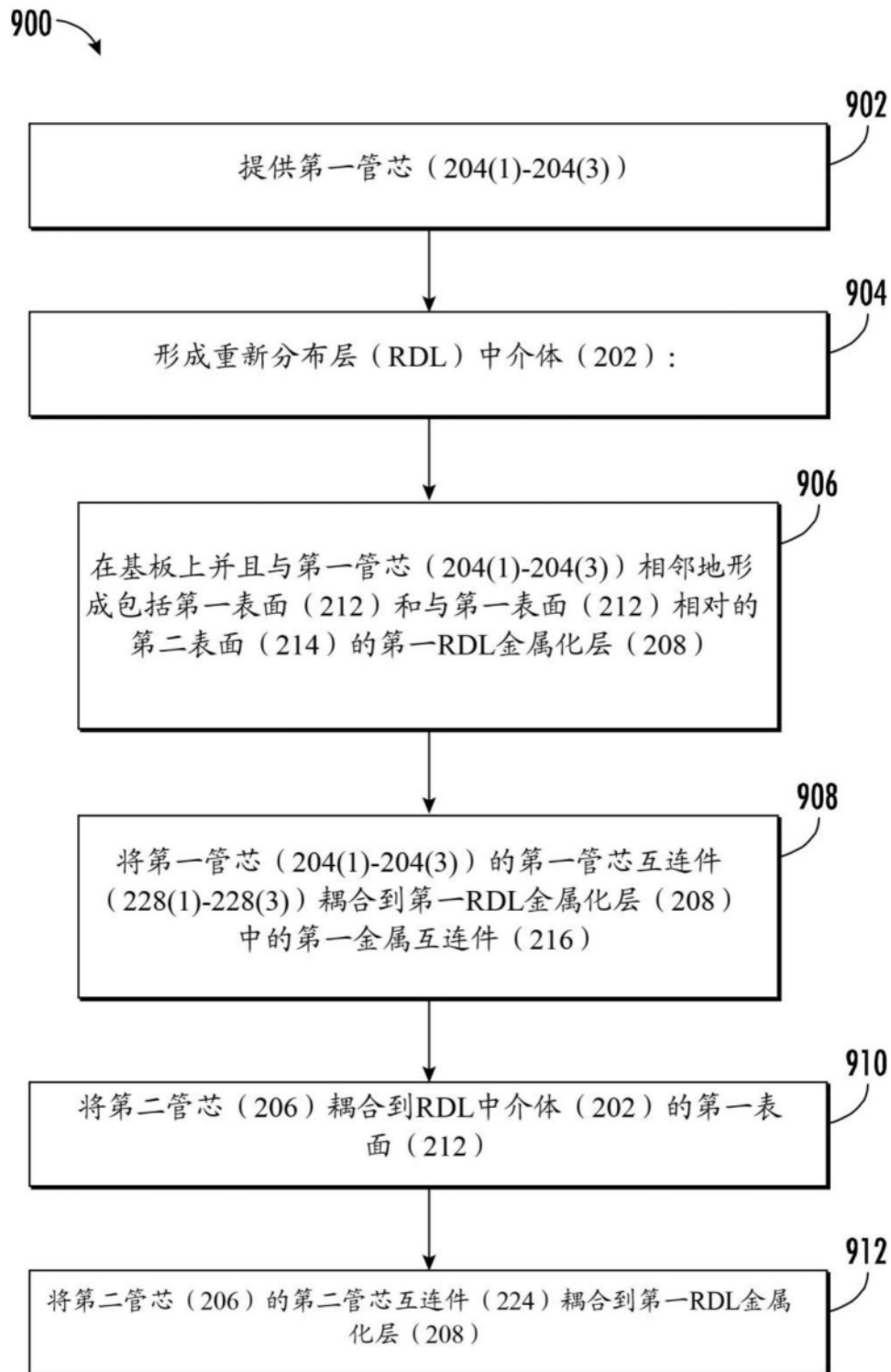


图9

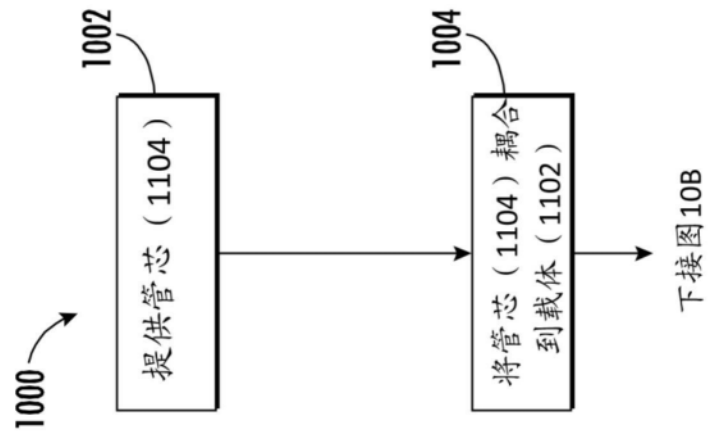


图10A

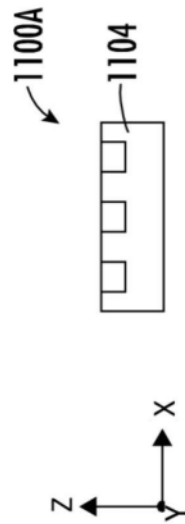


图11A

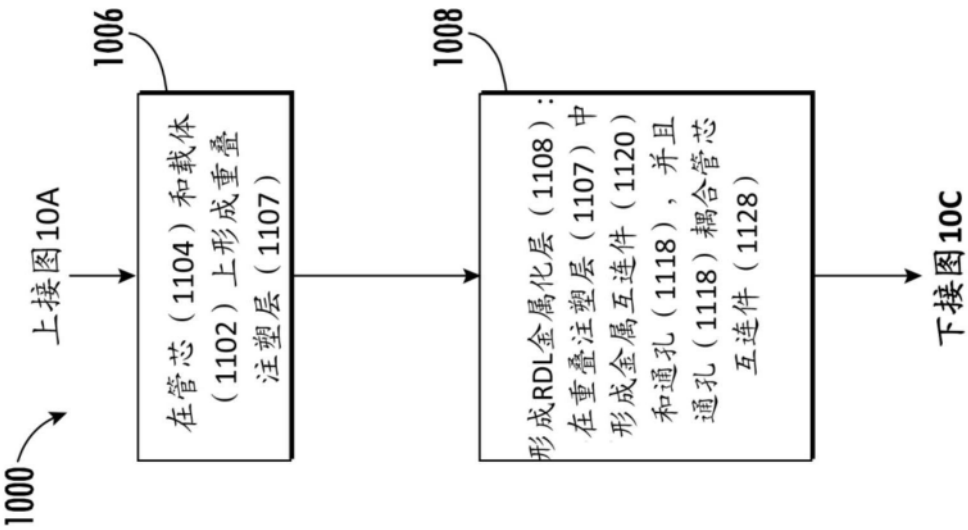


图10B

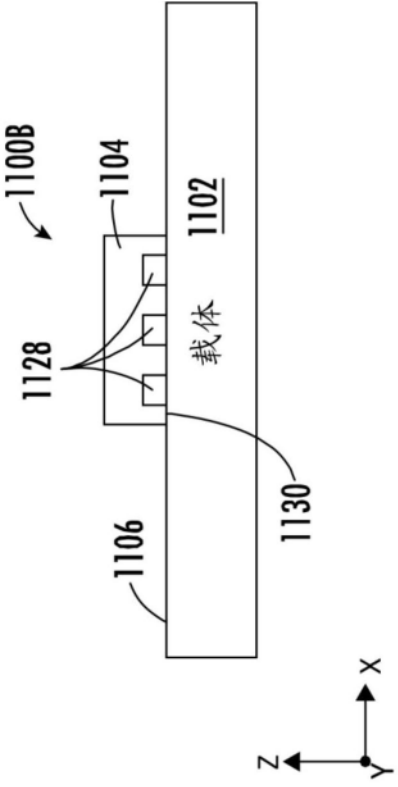


图11B

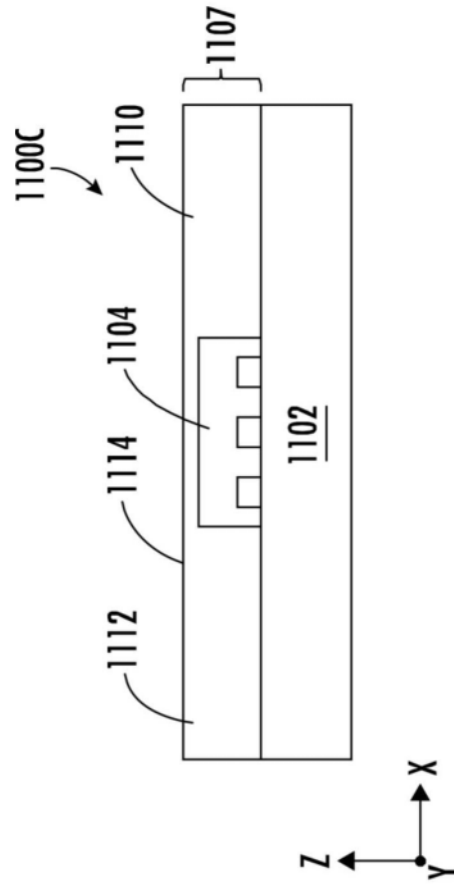


图11C

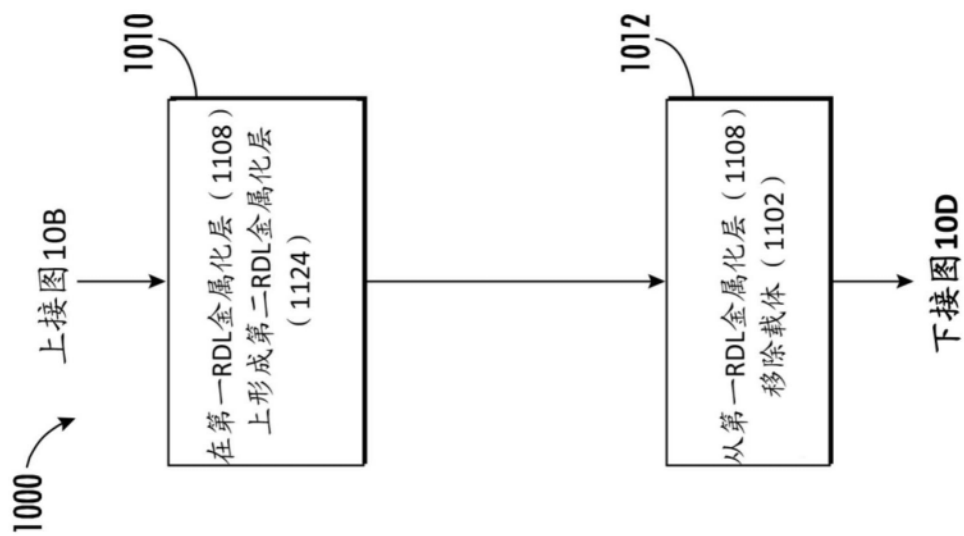


图10C

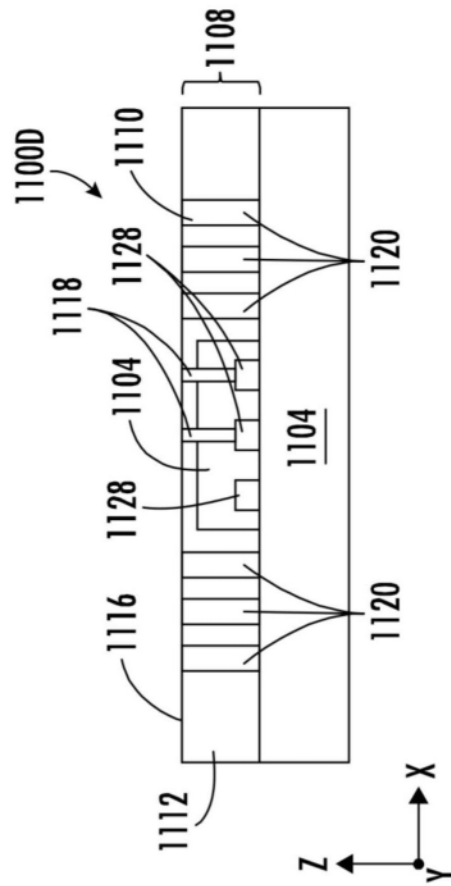


图11D

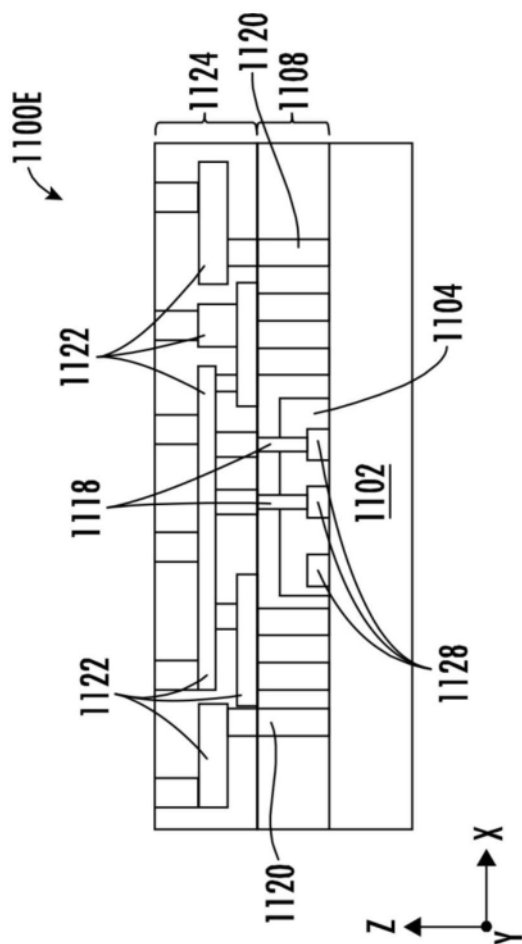


图11E

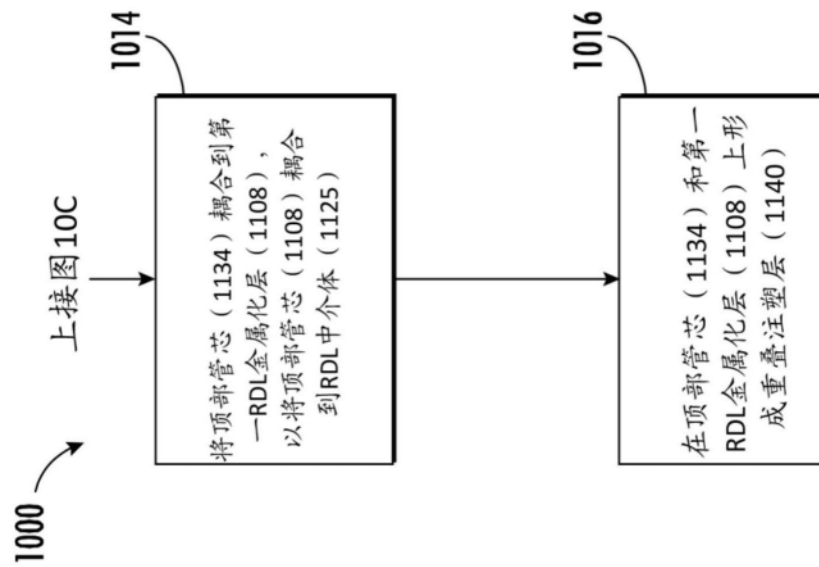


图10D

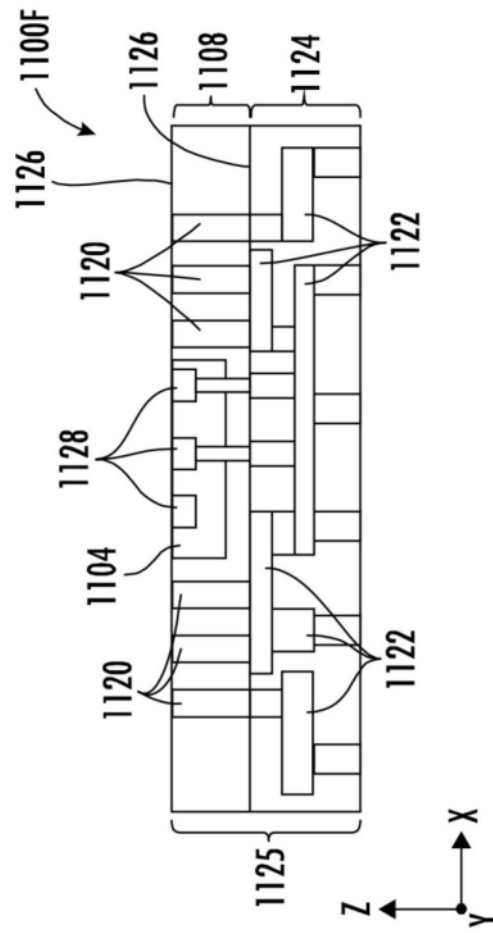


图11F

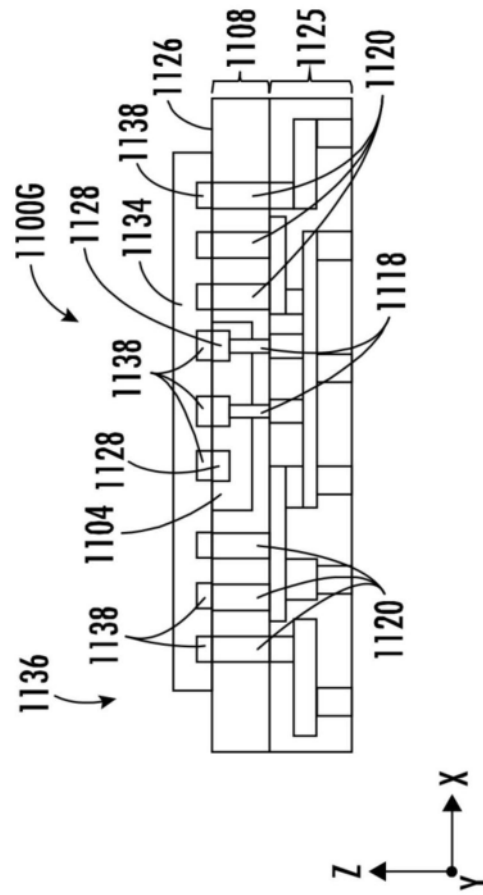


图11G

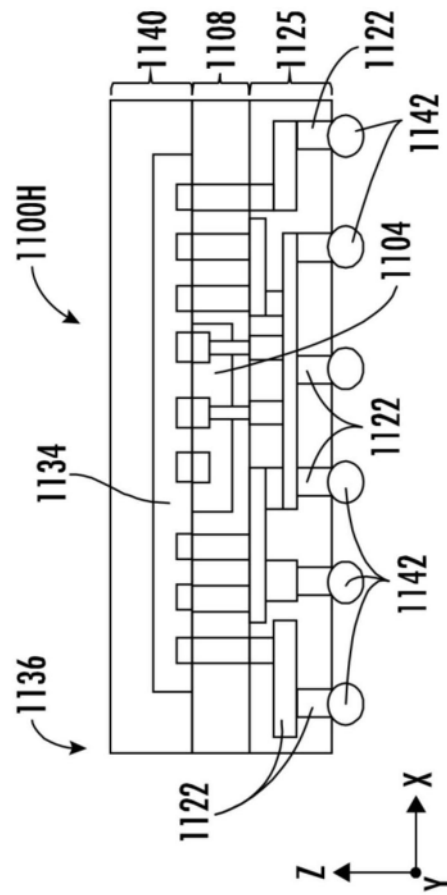


图11H

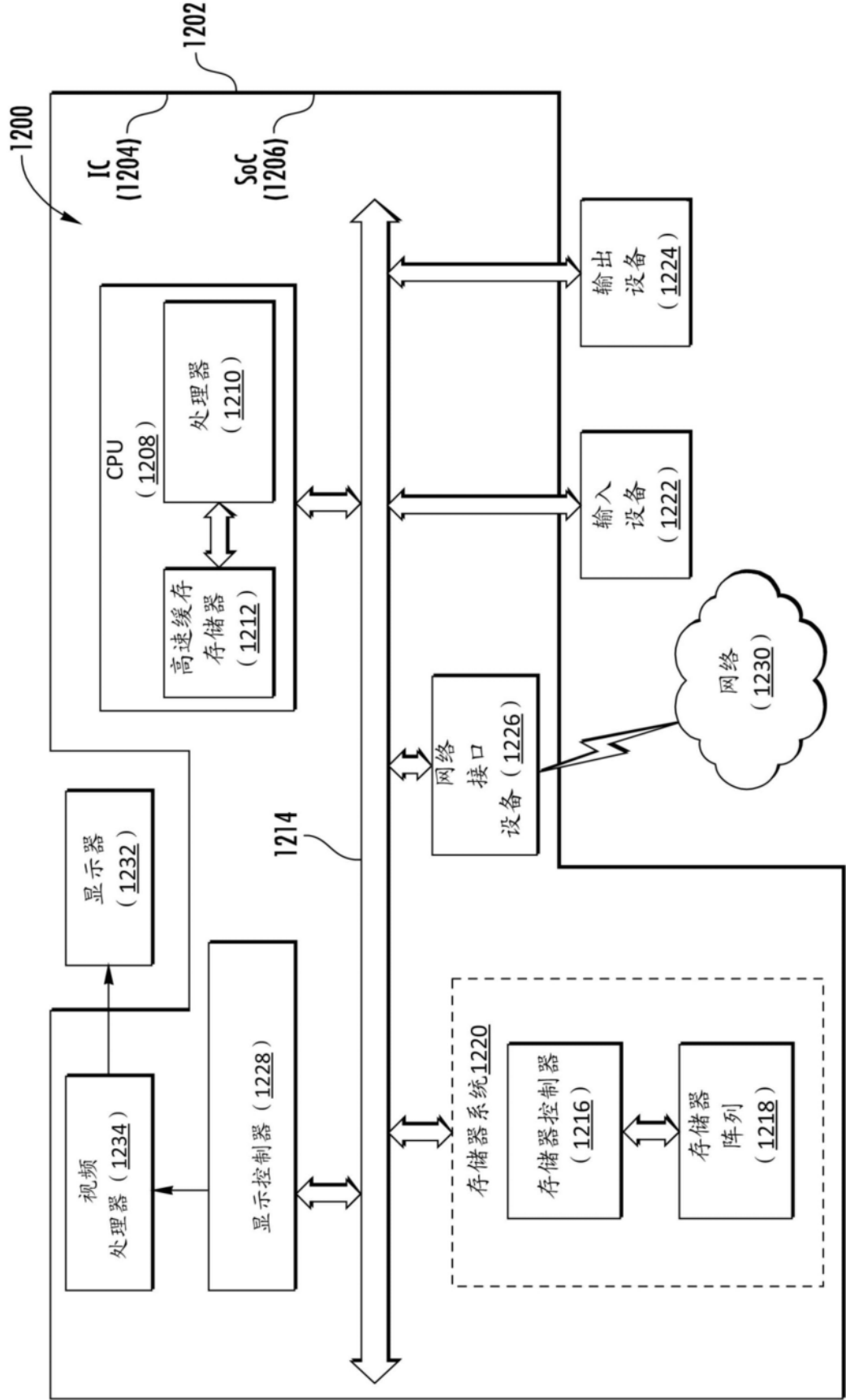


图12

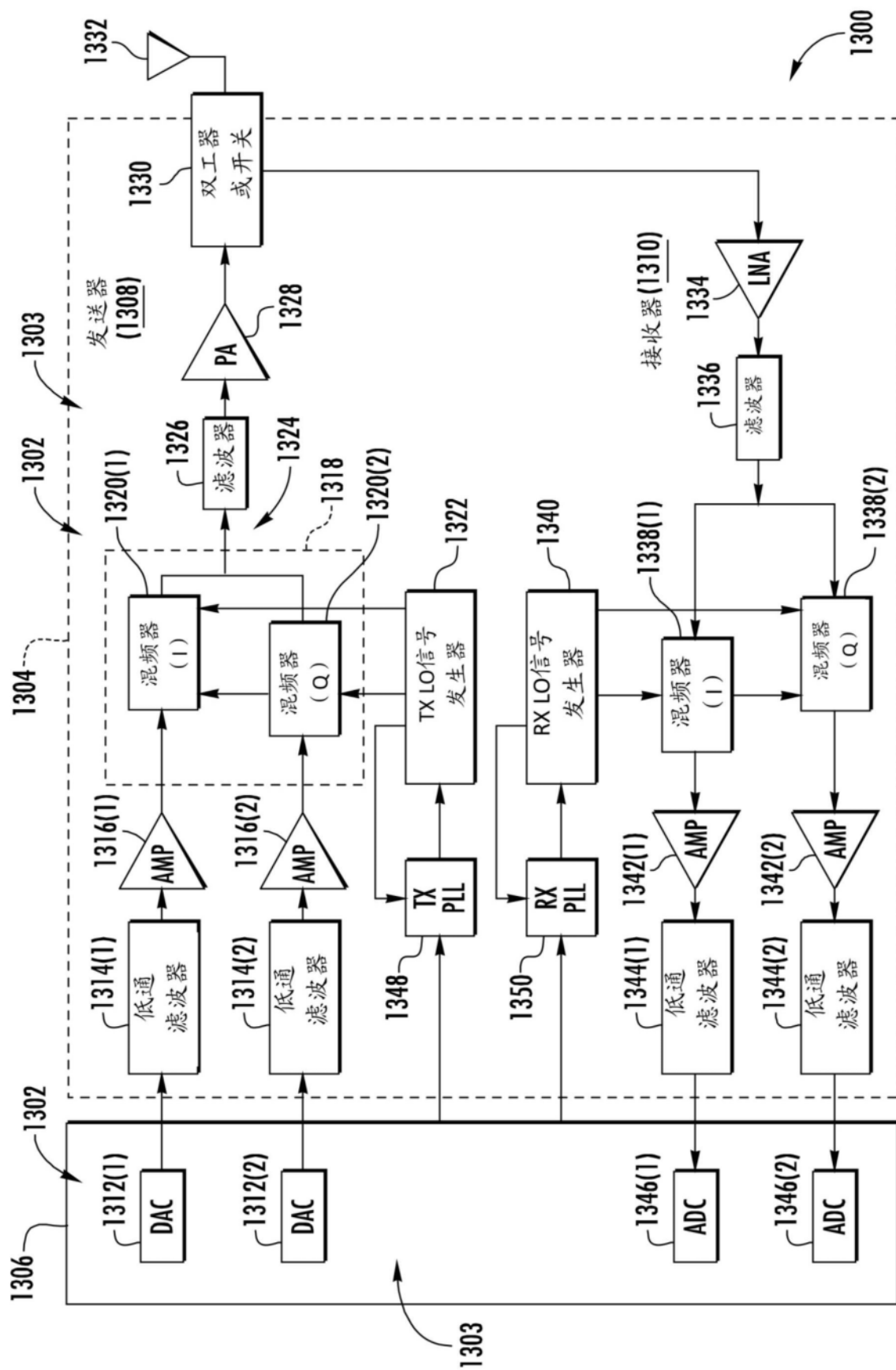


图13