(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2020年7月23日(23.07.2020)

WIPO | PCT

(10) 国際公開番号
WO 2020/149094 A1

(51) 国際特許分類:
H04N 5/378 (2011.01)

(21) 国際出願番号： PCT/JP2019/049817

(22) 国際出願日： 2019年12月19日(19.12.2019)

(25) 国際出願の言語： 日本語

(26) 国際公開の言語： 日本語

(30) 優先権データ：
特願 2019-006177 2019年1月17日(17.01.2019) JP

(71) 出願人: ソニーセミコンダクタソリューションズ株式会社(**SONY SEMICONDUCTOR SOLUTIONS CORPORATION**) [JP/JP]; 〒2430014 神奈川県厚木市旭町四丁目１４番１号 Kanagawa (JP).

(72) 発明者: 佐々木 慶太(**SASAKI, Keita**); 〒2430014 神奈川県厚木市旭町四丁目１４番１号 ソニーセミコンダクタソリューションズ株式会社内 Kanagawa (JP). 河津 直樹(**KAWAZU, Naoki**); 〒2430014 神奈川県厚木市旭町四丁目１４番１号 ソニーセミコンダクタソリューションズ株式会社内 Kanagawa (JP). 室塚 真毅(**MUROZUKA, Masaki**); 〒2430014 神奈川県厚木市旭町四丁目１４番１号 ソニーセミコンダクタソリューションズ株式会社内 Kanagawa (JP). 本橋 裕一(**MOTOHASHI, Yuichi**); 〒2430014 神奈川県厚木市旭町四丁目１４番１号 ソニーセミコンダクタソリューションズ株式会社内 Kanagawa (JP).

(74) 代理人: 特許業務法人つばさ国際特許事務所 (**TSUBASA PATENT PROFESSIONAL CORPORATION**); 〒1600022 東京都新宿区新宿１丁目１５番９号さわだビル３階 Tokyo (JP).

(54) **Title:** IMAGING DEVICE, IMAGING SYSTEM AND FAILURE DETECTION METHOD

(54) 発明の名称： 撮像装置、撮像システムおよび故障検出方法

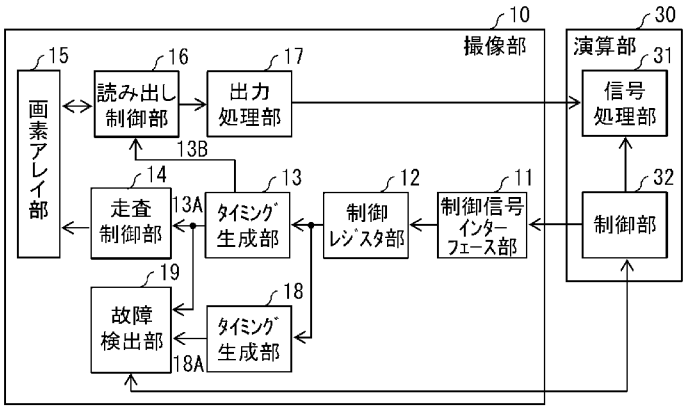


FIG. 2:
10 Imaging unit
11 Control signal interface unit
12 Control register unit
13, 18 Timing generation unit
14 Scanning control unit
15 Pixel array unit
16 Reading control unit
17 Output processing unit
19 Failure detection unit
30 Computing unit
31 Signal processing unit
32 Control unit

(57) **Abstract:** An imaging device according to one embodiment of the present disclosure is provided with: a pixel array including a plurality of pixels; a scanning control unit that controls scanning of the plurality of pixels; and a reading control unit that controls reading of the plurality of pixels. This imaging device is further provided with: a first waveform generation unit that generates a plurality of control signals for controlling at least one of the scanning control unit and the reading control unit; a second waveform generation unit that generates a plurality of reference signals; and a failure detection unit that, on the basis of comparison of the plurality of control signals and the plurality of reference signals, detects failure of the first waveform generation unit or the second waveform generation unit.

WO 2020/149094 A1

[続葉有]

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

一　国際調査報告（条約第21条(3)）

(57) 要約：本開示の一実施の形態に係る撮像装置は、複数の画素を含む画素アレイと、複数の画素の走査を制御する走査制御部と、複数の画素の読み出しを制御する読み出し制御部とを備えている。この撮像装置は、さらに、走査制御部および読み出し制御部の少なくとも一方を制御するための複数の制御信号を生成する第１波形生成部と、複数の参照信号を生成する第２波形生成部と、複数の制御信号と複数の参照信号との比較に基づいて、第１波形生成部または第２波形生成部の故障を検出する故障検出部とを備えている。

明　細　書

発明の名称 ： 撮像装置、撮像システムおよび故障検出方法

技術分野

[0001]　本開示は、撮像装置、撮像システムおよび故障検出方法に関する。

背景技術

[0002]　故障が許容されない用途にイメージセンサを用いる場合、イメージセンサの故障を自動で検出することが求められる。イメージセンサには、例えば、撮像画像を得るセンサ部や、センサ部を制御する制御回路、センサ部で得られた撮像画像を処理する信号処理回路などが含まれる。この場合、例えば、制御回路や信号処理回路の故障を検出することが考えられる。なお、信号処理回路に含まれるＡＤＣ（Analog Digital Converter)の故障検出
については、例えば、以下の特許文献１に記載されている。

先行技術文献

特許文献

[0003] 特許文献1：国際公開ＷＯ２０１８／１５０７７８

発明の概要

[0004]　ところで、イメージセンサに搭載される制御回路では、信号処理回路とは異なり一意に決まる期待値が生成されにくい。そのため、制御回路の故障検出は容易ではないという問題があった。従って、制御回路の故障検出を行うことの可能な撮像装置、撮像システムおよび故障検出方法を提供することが望ましい。

[0005]　本開示の一実施の形態に係る撮像装置は、複数の画素を含む画素アレイと、複数の画素の走査を制御する走査制御部と、複数の画素の読み出しを制御する読み出し制御部とを備えている。この撮像装置は、さらに、走査制御部および読み出し制御部の少なくとも一方を制御するための複数の制御信号を生成する第１波形生成部と、複数の参照信号を生成する第２波形生成部と、複数の制御信号と複数の参照信号との比較に基づいて、第１波形生成部また

は第２波形生成部の故障を検出する故障検出部とを備えている。

[0006] 本開示の一実施の形態に係る第１の撮像システムは、被写体を撮像して撮像信号を生成する撮像部と、撮像部で生成された撮像信号を映像信号に変換する演算部と、演算部で生成された映像信号に応じた画像を表示する表示部とを備えている。撮像部は、複数の画素を含む画素アレイと、複数の画素の走査を制御する走査制御部と、複数の画素の読み出しを制御する読み出し制御部とを有している。この撮像部は、さらに、走査制御部および読み出し制御部の少なくとも一方を制御するための複数の制御信号を生成する第１波形生成部と、複数の参照信号を生成する第２波形生成部と、複数の制御信号と複数の参照信号との比較に基づいて、第１波形生成部または第２波形生成部の故障を検出する故障検出部とを有している。

[0007] 本開示の一実施の形態に係る第２の撮像システムは、被写体を撮像して撮像信号を生成する撮像部と、撮像部の故障を検出する故障検出部と、撮像部で生成された撮像信号を映像信号に変換する演算部と、演算部で生成された映像信号に応じた画像を表示する表示部とを備えている。撮像部は、複数の画素を含む画素アレイと、複数の画素の走査を制御する走査制御部と、複数の画素の読み出しを制御する読み出し制御部と、走査制御部および読み出し制御部の少なくとも一方を制御するための複数の制御信号を生成する第１波形生成部と、複数の参照信号を生成する第２波形生成部とを有している。故障検出部は、複数の制御信号と複数の参照信号との比較に基づいて、第１波形生成部または第２波形生成部の故障を検出する。

[0008] 本開示の一実施の形態に係る故障検出方法は、以下の２つのステップを含む。

（１）複数の画素を含む画素アレイと、複数の画素の走査を制御する走査制御部と、複数の画素の読み出しを制御する読み出し制御部とを備えた撮像装置において、走査制御部および読み出し制御部の少なくとも一方を制御するための複数の制御信号と、複数の参照信号とを生成することと、

（２）複数の制御信号と複数の参照信号との比較に基づいて、第１波形生成

部または第２波形生成部の故障を検出すること

[0009] 本開示の一実施の形態に係る撮像装置、第１および第２の撮像システムならびに故障検出方法では、複数の制御信号と複数の参照信号との比較に基づいて、第１波形生成部または第２波形生成部の故障が検出される。これにより、例えば、参照信号を制御信号に対応する信号とすることにより、制御信号がどのような信号であったとしても、第１波形生成部および第２波形生成部のいずれかに生じた故障を検出することが可能である。

図面の簡単な説明

[0010] [図1]本開示の一実施形態に係る撮像システムの概略構成例を表す図である。

[図2]図１の撮像部および演算部の機能ブロック例を表す図である。

[図3]図２の撮像部内の一部の回路構成例を表す図である。

[図4]図３の故障検出部に入力される波形の一例を表す図である。

[図5]図１の撮像システムにおける撮像手順例を表す図である。

[図6]図１の画素アレイ部の概略構成例を表す図である。

[図7]図６の画素アレイ部を備えた撮像システムにおいて図３の故障検出部に入力される波形の一例を表す図である。

[図8]図２の撮像部内の一部の回路構成の一変形例を表す図である。

[図9]図８の回路構成を有する撮像システムにおいて図８の故障検出部に入力される波形の一例を表す図である。

[図10]図２の撮像部内の一部の回路構成の一変形例を表す図である。

[図11]図１０の回路構成を有する撮像システムにおいて図１０の故障検出部に入力される波形の一例を表す図である。

[図12]図１の撮像部および演算部の機能ブロックの一変形例を表す図である。

[図13]図１２の制御レジスタ部およびタイミング生成部の回路構成の一例を表す図である。

[図14]図１２の制御レジスタ部およびタイミング生成部の回路構成の一例を表す図である。

[図15]図２の故障検出部を図２の撮像部とは別体で備えた撮像システムの機能ブロック例を表す図である。

[図16]図２の故障検出部を図２の撮像部とは別体で備えた撮像システムの機能ブロック例を表す図である。

[図17]図２の撮像部および演算部の機能ブロックの一変形例を表す図である。

[図18]図１７の撮像部内の一部の回路構成の一変形例を表す図である。

[図19]図１７の撮像部内の一部の回路構成の一変形例を表す図である。

[図20]図１７の撮像部内の一部の回路構成の一変形例を表す図である。

[図21]図１の撮像部および演算部の機能ブロックの一変形例を表す図である。

[図22]図２１の制御レジスタ部およびタイミング生成部の回路構成の一例を表す図である。

[図23]図２１の制御レジスタ部およびタイミング生成部の回路構成の一例を表す図である。

[図24]図２の故障検出部を図２の撮像部とは別体で備えた撮像システムの機能ブロックの一変形例を表す図である。

[図25]図２の故障検出部を図２の撮像部とは別体で備えた撮像システムの機能ブロックの一変形例を表す図である。

[図26]車両制御システムの概略的な構成の一例を示すブロック図である。

[図27]車外情報検出部及び撮像部の設置位置の一例を示す説明図である。

発明を実施するための形態

[0011] 以下、本開示の実施の形態について、図面を参照して詳細に説明する。以下の説明は本開示の一具体例であって、本開示は以下の態様に限定されるものではない。なお、説明は以下の順序で行う。

１．実施の形態（撮像システム）…図１～図５

２．変形例（撮像システム）…図６～図２５

３．応用例（移動体）…図２６、図２７

[0012] ＜１．実施の形態＞

[構成]

本開示の一実施形態に係る撮像システム１について説明する。図１は、撮像システム１の概略構成例を表したものである。撮像システム１は、例えば、撮像部１０、表示部２０および演算部３０を備えている。撮像部１０は、被写体を撮像して撮像信号を生成して演算部３０に出力する。演算部３０は、撮像部１０で生成された撮像信号を映像信号に変換して表示部２０に出力する。表示部２０は、演算部３０で生成された映像信号に応じた画像を表示する。なお、表示部２０は、必須の構成要素ではない。例えば、車両のウィンドウシールドに搭載されるフロントセンシングカメラは、撮像部１０と、演算部３０とによって構成されていてもよい。

[0013] 図２は、撮像部１０および演算部３０の機能ブロック例を表したものである。撮像部１０は、例えば、制御信号インターフェース部１１、制御レジスタ部１２、タイミング生成部１３、走査制御部１４、画素アレイ部１５、読み出し制御部１６、出力処理部１７、タイミング生成部１８および故障検出部１９を有している。演算部３０は、例えば、信号処理部３１および制御部３２を有している。制御レジスタ部１２およびタイミング生成部１３は、本開示の「第１波形生成部」の一具体例に相当する。制御レジスタ部１２は、本開示の「第１レジスタ部」の一具体例に相当する。タイミング生成部１３は、本開示の「第１タイミング生成部」の一具体例に相当する。タイミング生成部１８は、本開示の「第２波形生成部」「第２タイミング生成部」の一具体例に相当する。

[0014] 制御信号インターフェース部１１は、例えば、演算部３０の制御部３２から、設定値を受け付ける。設定値には、例えば、撮像部１０を駆動するための駆動パルスなどのデータが含まれる。制御レジスタ部１２は、制御信号インターフェース部１１から入力された複数の設定値を保持するとともに、保持した複数の設定値をタイミング生成部１３，１８に出力する。タイミング生成部１３は、画素アレイ部１５内の各受光画素の走査を制御する。タイミ

ング生成部１３は、制御レジスタ部１２からの複数の設定値に基づいて、走査制御部１４を制御するための種々の制御信号１３Ａを生成し、走査制御部１４および故障検出部１９に出力する。タイミング生成部１３は、複数の制御信号１３Ａを走査制御部１４および故障検出部１９にパラレルに出力する。制御信号１３Ａは、本開示の「制御信号」の一具体例に相当する。タイミング生成部１３は、さらに、制御レジスタ部１２からの複数の設定値に基づいて、読み出し制御部１６を制御する種々の制御信号１３Ｂを生成し、読み出し制御部１６に出力する。タイミング生成部１３は、複数の制御信号１３Ｂを読み出し制御部１６にパラレルに出力する。

[0015] 走査制御部１４は、タイミング生成部１３からの種々の制御信号１３Ａに基づいて、画素アレイ部１５の複数の受光画素の走査を制御する。画素アレイ部１５は、走査制御部１４による走査に基づいて、被写体の光学像を光電変換して撮像信号を生成する。画素アレイ部１５は、生成した撮像信号を、読み出し制御部１６による制御に基づいて読み出し制御部１６に出力する。画素アレイ部１５は、例えば、行列状に配置された複数の受光画素を有しており、各受光画素で得られる画素信号を画素行ごとに時系列に出力することにより、上述の撮像信号を生成する。読み出し制御部１６は、画素アレイ部１５内の複数の受光画素の読み出しを制御する。読み出し制御部１６は、タイミング生成部１３からの種々の制御信号１３Ｂに基づいて、画素アレイ部１５から撮像信号を読み出し、出力処理部１７に出力する。出力処理部１７は、読み出し制御部１６から入力された信号を所定の伝送方式で、演算部３０の信号処理部３１に出力する。信号処理部３１は、出力処理部１７からの信号を映像信号に変換し、表示部２０に出力する。

[0016] タイミング生成部１８は、制御レジスタ部１２からの複数の設定値に基づいて、参照信号１８Ａを生成し、故障検出部１９に出力する。タイミング生成部１８は、複数の参照信号１８Ａを故障検出部１９にシリアルに出力する。参照信号１８Ａは、本開示の「参照信号」の一具体例に相当する。本実施の形態では、タイミング生成部１８は、参照信号１８Ａとして、走査制御部

１４を制御する種々の制御信号１３Ａをシリアル化した信号を生成する。故障検出部１９は、走査制御部１４を制御する種々の制御信号１３Ａを監視することにより、種々の制御信号１３Ａを生成するタイミング生成部１３の故障を検出する。具体的には、故障検出部１９は、タイミング生成部１３から入力された種々の制御信号１３Ａと、タイミング生成部１８から入力された参照信号１８Ａとの比較に基づいて、タイミング生成部１３またはタイミング生成部１８の故障を検出する。故障検出部１９は、検出結果を制御部３２に出力する。

[0017] 図３は、撮像部１０内の一部の回路構成例を表したものである。制御レジスタ部１２は、複数の制御レジスタ（１２ａ，１２ｂ，１２ｃ，１２ｄ，…）を有している。タイミング生成部１３は、複数のタイミング生成部（１３ａ，１３ｂ，１３ｃ，１３ｄ，…）を有している。制御レジスタ部１２は、少なくとも、タイミング生成部１３から走査制御部１４に入力される制御信号１３Ａの数と等しい数の制御レジスタ（１２ａ，１２ｂ，１２ｃ，１２ｄ，…）を有している。また、タイミング生成部１３は、少なくとも、タイミング生成部１３から走査制御部１４に入力される制御信号１３Ａの数（Ｍ個）と等しい数のタイミング生成部（１３ａ，１３ｂ，１３ｃ，１３ｄ，…）を有している。なお、図３には、タイミング生成部１３から走査制御部１４に入力される種々の制御信号１３Ａが信号Ａ，Ｂ，Ｃ，Ｄからなり、タイミング生成部１３から走査制御部１４に入力される制御信号１３Ａの数（Ｍ個）が４つとなっている場合が例示されている。

[0018] 制御レジスタ部１２に含まれる各制御レジスタ（１２ａ，１２ｂ，１２ｃ，１２ｄ，…）は、制御信号インターフェース部１１から入力された設定値を保持するとともに、保持した設定値をタイミング生成部１３，１８に出力する。制御レジスタ１２ａは、制御信号インターフェース部１１から入力された設定値を保持するとともに、保持した設定値をタイミング生成部１３ａに出力する。制御レジスタ１２ｂは、制御信号インターフェース部１１から入力された設定値を保持するとともに、保持した設定値をタイミング生成部

１３ｂに出力する。制御レジスタ１２ｃは、制御信号インターフェース部１１から入力された設定値を保持するとともに、保持した設定値をタイミング生成部１３ｃに出力する。制御レジスタ１２ｄは、制御信号インターフェース部１１から入力された設定値を保持するとともに、保持した設定値をタイミング生成部１３ｄに出力する。

[0019] タイミング生成部１３に含まれる各タイミング生成部（１３ａ，１３ｂ，１３ｃ，１３ｄ，…）は、対応する制御レジスタ（１２ａ，１２ｂ，１２ｃ，１２ｄ，…）からの設定値に基づいて制御信号１３Ａを生成し、走査制御部１４および故障検出部１９に出力する。タイミング生成部１３ａは、対応する制御レジスタ１２ａからの設定値に基づいて信号Ａを制御信号１３Ａとして生成し、走査制御部１４および故障検出部１９に出力する。タイミング生成部１３ｂは、対応する制御レジスタ１２ｂからの設定値に基づいて信号Ｂを制御信号１３Ａとして生成し、走査制御部１４および故障検出部１９に出力する。タイミング生成部１３ｃは、対応する制御レジスタ１２ｃからの設定値に基づいて信号Ｃを制御信号１３Ａとして生成し、走査制御部１４および故障検出部１９に出力する。タイミング生成部１３ｄは、対応する制御レジスタ１２ｄからの設定値に基づいて信号Ｄを制御信号１３Ａとして生成し、走査制御部１４および故障検出部１９に出力する。

[0020] タイミング生成部１８は、例えば、セレクタ１８－１およびタイミング生成部１８－２を有している。セレクタ１８－１は、制御レジスタ部１２に含まれる各制御レジスタ（１２ａ，１２ｂ，１２ｃ，１２ｄ，…）から入力される複数の設定値を時系列に順次、タイミング生成部１８－２に出力する。タイミング生成部１８－２は、セレクタ１８－１から入力される時系列の複数の設定値に基づいて参照信号１８Ａを生成し、故障検出部１９に出力する。

[0021] タイミング生成部１８－２は、例えば、タイミング生成部１３ａに入力される設定値が入力されたときには、タイミング生成部１３ａから出力される信号Ａに対応する信号Ａ’を生成し、故障検出部１９に出力する。タイミン

グ生成部１８－２は、例えば、タイミング生成部１３ｂに入力される設定値が入力されたときには、タイミング生成部１３ｂから出力される信号Ｂに対応する信号Ｂ’を生成し、故障検出部１９に出力する。タイミング生成部１８－２は、例えば、タイミング生成部１３ｃに入力される設定値が入力されたときには、タイミング生成部１３ｃから出力される信号Ｃに対応する信号Ｃ’を生成し、故障検出部１９に出力する。タイミング生成部１８－２は、例えば、タイミング生成部１３ｄに入力される設定値が入力されたときには、タイミング生成部１３ｄから出力される信号Ｄに対応する信号Ｄ’を生成し、故障検出部１９に出力する。

[0022] ここで、タイミング生成部１３ａおよびタイミング生成部１８に不具合が生じていない場合には、信号Ａの波形と信号Ａ’の波形とは、互いに等しくなっている。タイミング生成部１３ｂおよびタイミング生成部１８に不具合が生じていない場合には、信号Ｂの波形と信号Ｂ’の波形とは、互いに等しくなっている。タイミング生成部１３ｃおよびタイミング生成部１８に不具合が生じていない場合には、信号Ｃの波形と信号Ｃ’の波形とは、互いに等しくなっている。タイミング生成部１３ｄおよびタイミング生成部１８に不具合が生じていない場合には、信号Ｄの波形と信号Ｄ’ の波形とは、互いに等しくなっている。

[0023] 信号Ａの波形と信号Ａ’の波形とが互いに等しくない場合には、タイミング生成部１３ａおよびタイミング生成部１８の少なくとも一方に不具合が生じていると考えられる。信号Ｂの波形と信号Ｂ’の波形とが互いに等しくない場合には、タイミング生成部１３ｂおよびタイミング生成部１８の少なくとも一方に不具合が生じていると考えられる。信号Ｃの波形と信号Ｃ’の波形とが互いに等しくない場合には、タイミング生成部１３ｃおよびタイミング生成部１８の少なくとも一方に不具合が生じていると考えられる。信号Ｄの波形と信号Ｄ’の波形とが互いに等しくない場合には、タイミング生成部１３ｄおよびタイミング生成部１８の少なくとも一方に不具合が生じていると考えられる。

[0024] 故障検出部１９は、例えば、セレクタ１９ａおよび比較部１９ｂを有している。セレクタ１９ａは、タイミング生成部１３に含まれる各タイミング生成部（１３ａ，１３ｂ，１３ｃ，１３ｄ，…）からパラレルに入力される複数の制御信号１３Ａ（信号Ａ，Ｂ，Ｃ，Ｄ，…）を時系列に順次、選択し、それにより、複数の制御信号１３Ａ（信号Ａ，Ｂ，Ｃ，Ｄ，…）をシリアル化した制御信号１９Ａを比較部１９ｂに出力する。比較部１９ｂは、セレクタ１９ａから入力される制御信号１９Ａと、タイミング生成部１８－２から入力される参照信号１８Ａとの比較に基づいて、タイミング生成部１３またはタイミング生成部１８の故障を検出する。比較部１９ｂは、検出結果を制御部３２に出力する。

[0025] 図４は、故障検出部１９に入力される波形の一例を表したものである。図４（Ａ）には、タイミング生成部１３の出力である複数の制御信号１３Ａが例示されている。図４（Ｂ）には、タイミング生成部１８の出力である参照信号１８Ａが例示されている。比較部１９ｂは、例えば、画素アレイ部１５が画素行（ライン）ごとに制御されるたびに（つまり、水平同期信号ＸＨＳが出力されるたびに）、セレクタ１９ａから入力される制御信号１９Ａと、タイミング生成部１８－２から入力される参照信号１８Ａとの比較を行う。つまり、比較部１９ｂは、所定の周期ごとに、制御信号１９Ａと参照信号１８Ａとの比較を順次行う。

[0026] 例えば、水平同期信号ＸＨＳが出力されてから次の水平同期信号ＸＨＳが出力されるまでの期間（第１の期間）において、信号Ａがセレクタ１９ａから比較部１９ｂに入力され、信号Ａ’がタイミング生成部１８－２から比較部１９ｂに入力されるとする。このとき、比較部１９ｂは、第１の期間において、信号Ａおよび信号Ａ’の波形（例えば立ち上がりのタイミング）が一致するか否かを判定する。信号Ａおよび信号Ａ’の波形が一致する場合には、比較部１９ｂは、一致に対応する信号を出力する。信号Ａおよび信号Ａ’の波形が不一致の場合には、比較部１９ｂは、不一致に対応する信号を出力する。

[0027] 例えば、第１の期間に続く第２の期間（水平同期信号ＸＨＳが出力されてから次の水平同期信号ＸＨＳが出力されるまでの期間）において、信号Ｂがセレクタ１９ａから比較部１９ｂに入力され、信号Ｂ’がタイミング生成部１８－２から比較部１９ｂに入力されるとする。このとき、比較部１９ｂは、第２の期間において、信号Ｂおよび信号Ｂ’の波形（例えば立ち上がりのタイミング）が一致するか否かを判定する。信号Ｂおよび信号Ｂ’の波形が一致する場合には、比較部１９ｂは、一致に対応する信号を出力する。信号Ｂおよび信号Ｂ’の波形が不一致の場合には、比較部１９ｂは、不一致に対応する信号を出力する。

[0028] 例えば、第２の期間に続く第３の期間（水平同期信号ＸＨＳが出力されてから次の水平同期信号ＸＨＳが出力されるまでの期間）において、信号Ｃがセレクタ１９ａから比較部１９ｂに入力され、信号Ｃ’がタイミング生成部１８－２から比較部１９ｂに入力されるとする。このとき、比較部１９ｂは、第３の期間において、信号Ｃおよび信号Ｃ’の波形（例えば立ち下がりのタイミング）が一致するか否かを判定する。信号Ｃおよび信号Ｃ’の波形が一致する場合には、比較部１９ｂは、一致に対応する信号を出力する。信号Ｃおよび信号Ｃ’の波形が不一致の場合には、比較部１９ｂは、不一致に対応する信号を出力する。

[0029] 例えば、第３の期間に続く第４の期間（水平同期信号ＸＨＳが出力されてから次の水平同期信号ＸＨＳが出力されるまでの期間）において、信号Ｄがセレクタ１９ａから比較部１９ｂに入力され、信号Ｄ’がタイミング生成部１８－２から比較部１９ｂに入力されるとする。このとき、比較部１９ｂは、第４の期間において、信号Ｄおよび信号Ｄ’の波形（波高値）が一致するか否かを判定する。信信号Ｄおよび信号Ｄ’の波形が一致する場合には、比較部１９ｂは、一致に対応する信号を出力する。信号Ｄおよび信号Ｄ’の波形が不一致の場合には、比較部１９ｂは、不一致に対応する信号を出力する。

[0030] 比較部１９ｂは、例えば、画素アレイ部１５のＭ画素行（Ｍライン）分が

走査されるたびに、タイミング生成部１３から入力される全ての（Ｍ個の）制御信号１３Ａ（信号Ａ，Ｂ，Ｃ，Ｄ，…）と、タイミング生成部１８から入力される参照信号１８Ａに含まれる全ての（Ｍ個の）信号（信号Ａ’，Ｂ’，Ｃ’，Ｄ’，…）との対比を行う。

[0031] 次に、撮像システム１における撮像手順の一例について説明する。

[0032] 図５は、撮像システム１における撮像動作のフローチャートの一例を表す。ユーザは、図示しない操作部を操作することにより演算部３０に撮像開始を指示する（ステップＳ１０１）。すると、演算部３０は、撮像指令を撮像部１０に送信する（ステップＳ１０２）。撮像部１０は、撮像指令を受けると、故障検出部１９がタイミング生成部１３またはタイミング生成部１８の故障判定を行う（ステップＳ１０３）。タイミング生成部１３およびタイミング生成部１８に故障がない場合には、故障検出部１９は、故障無しの通知を制御部３２に行うとともに、撮像部１０は、所定の撮像方式での撮像を実行する（ステップＳ１０４）。

[0033] 撮像部１０は、撮像により得られた画像データを信号処理部３１に出力する。信号処理部３１は、撮像部１０から入力された画像データに基づいて所定の信号処理（例えばノイズ低減処理など）を行う（ステップＳ１０５）。信号処理部３１は、所定の信号処理がなされた画像データを、図示しないフレームメモリに記憶させる（ステップＳ１０６）。このようにして、撮像システム１における撮像が行われる。なお、故障検出は、撮像部１０が撮像指令を受けてから終了するまで継続的に行われてもよいし、撮像システム１の工場出荷時だけに行われてもよい。

[0034] [効果]

次に、本実施形態に係る撮像システム１の効果について説明する。

[0035] 故障が許容されない用途にイメージセンサを用いる場合、イメージセンサの故障を検知することが求められる。イメージセンサには、例えば、撮像画像を得るセンサ部や、センサ部を制御する制御回路、センサ部で得られた撮像画像を処理する信号処理回路などが含まれる。この場合、例えば、制御回

路や信号処理回路の故障を検知することが考えられる。ところで、イメージセンサに搭載される制御回路では、信号処理回路とは異なり一意に決まる期待値が生成されにくい。そのため、制御回路の故障検出は容易ではないという問題があった。

[0036] 一方、本実施の形態では、複数の制御信号１３Ａと複数の参照信号１８Ａとの比較に基づいて、タイミング生成部１３またはタイミング生成部１８の故障が検出される。これにより、例えば、参照信号１８Ａを制御信号１３Ａに対応する信号とすることにより、制御信号１３Ａがどのような信号であったとしても、タイミング生成部１３およびタイミング生成部１８のいずれかに生じた故障を検出することが可能である。従って、タイミング生成部１３またはタイミング生成部１８の故障検出を行うことが可能である。

[0037] また、本実施の形態では、複数の設定値に基づいて複数の参照信号１８Ａを出力するタイミング生成部１８が設けられている。これにより、制御レジスタ部１２と同様の構成を有する制御レジスタをタイミング生成部１８の前段に設けた場合と比べて、撮像部１０の回路規模や消費電力を小さくすることができる。

[0038] また、本実施の形態では、タイミング生成部１３が複数の制御信号１３Ａをパラレルに出力し、タイミング生成部１８が複数の参照信号１８Ａをシリアルに出力し、設定値が互いに共通する制御信号１３Ａおよび参照信号１８Ａごとに、制御信号１３Ａと参照信号１８Ａとの比較が行われる。これにより、複数の参照信号１８Ａがパラレルに出力される場合と比べて、タイミング生成部１８の回路規模を小さくすることができる。

[0039] また、本実施の形態では、所定の周期ごとに、制御信号１３Ａと参照信号１８Ａとの比較が順次行われる。これにより、所定の周期が画素アレイ部１５の走査における１水平期間となっており、かつ、タイミング生成部１３から出力される制御信号１３Ａの数が画素アレイ部１５における画素行の数以下となっている場合には、画素アレイ部１５の走査における１フレーム期間内に、全ての制御信号１３Ａと全ての参照信号１８Ａとの比較が行われ得る

。

[0040] ＜２．変形例＞

[変形例Ａ]

上記実施の形態において、画素アレイ部１５が特殊な領域を持つ場合、故障検出部１９は、その特殊な領域で特殊な制御となる信号を優先して監視してもよい。画素アレイ部１５が、例えば、図６に示したように、特殊な領域としての遮光画素領域１５ａと、有効画素領域１５ｂとを有する場合、故障検出部１９は、例えば、図７に示したように、遮光画素領域１５ａで特殊な制御となる信号（例えば、信号Ｂ，Ｄ）を優先して監視してもよい。

[0041] 例えば、遮光画素領域１５ａに含まれる複数の遮光画素ｐｘａが走査される間であって、かつ水平同期信号ＸＨＳが出力されてから次の水平同期信号ＸＨＳが出力されるまでの期間（第１の期間）において、信号Ｂがセレクタ１９ａから比較部１９ｂに入力され、信号Ｂ’がタイミング生成部１８－２から比較部１９ｂに入力されるとする。このとき、比較部１９ｂは、第１の期間において、信号Ｂおよび信号Ｂ’の波形（例えば立ち上がりのタイミング）が一致するか否かを判定する。信号Ｂおよび信号Ｂ’の波形が一致する場合には、比較部１９ｂは、一致に対応する信号を出力する。信号Ｂおよび信号Ｂ’の波形が不一致の場合には、比較部１９ｂは、不一致に対応する信号を出力する。

[0042] 例えば、遮光画素領域１５ａに含まれる複数の遮光画素ｐｘａが走査される間であって、かつ第１の期間に続く第２の期間（水平同期信号ＸＨＳが出力されてから次の水平同期信号ＸＨＳが出力されるまでの期間）において、信号Ｄがセレクタ１９ａから比較部１９ｂに入力され、信号Ｄ’がタイミング生成部１８－２から比較部１９ｂに入力されるとする。このとき、比較部１９ｂは、第２の期間において、信号Ｄおよび信号Ｄ’の波形（例えば波高値）が一致するか否かを判定する。信信号Ｄおよび信号Ｄ’の波形が一致する場合には、比較部１９ｂは、一致に対応する信号を出力する。信号Ｄおよび信号Ｄ’の波形が不一致の場合には、比較部１９ｂは、不一致に対応する

信号を出力する。

[0043] 例えば、遮光画素領域１５ａに含まれる複数の遮光画素ｐｘａが走査される間であって、かつ第２の期間に続く第３の期間（水平同期信号ＸＨＳが出力されてから次の水平同期信号ＸＨＳが出力されるまでの期間）において、信号Ａがセレクタ１９ａから比較部１９ｂに入力され、信号Ａ’がタイミング生成部１８－２から比較部１９ｂに入力されるとする。このとき、比較部１９ｂは、第３の期間において、信号Ａおよび信号Ａ’の波形（例えば立ち上がりのタイミング）が一致するか否かを判定する。信号Ａおよび信号Ａ’の波形が一致する場合には、比較部１９ｂは、一致に対応する信号を出力する。信号Ａおよび信号Ａ’の波形が不一致の場合には、比較部１９ｂは、不一致に対応する信号を出力する。

[0044] 例えば、遮光画素領域１５ａに含まれる複数の遮光画素ｐｘａの走査が終わり、有効画素領域１５ｂに含まれる複数の有効画素ｐｘｂの走査が始まる第４の期間（水平同期信号ＸＨＳが出力されてから次の水平同期信号ＸＨＳが出力されるまでの期間）において、信号Ｃがセレクタ１９ａから比較部１９ｂに入力され、信号Ｃ’がタイミング生成部１８－２から比較部１９ｂに入力されるとする。このとき、比較部１９ｂは、第４の期間において、信号Ｃおよび信号Ｃ’ の波形（例えば立ち上がりのタイミング）が一致するか否かを判定する。信号Ｃおよび信号Ｃ’の波形が一致する場合には、比較部１９ｂは、一致に対応する信号を出力する。信号Ｃおよび信号Ｃ’の波形が不一致の場合には、比較部１９ｂは、不一致に対応する信号を出力する。

[0045] 比較部１９ｂは、例えば、画素アレイ部１５のＭ画素行（Ｍライン）分が走査されるたびに、タイミング生成部１３から入力される全ての（Ｍ個の）制御信号１３Ａ（信号Ａ，Ｂ，Ｃ，Ｄ，…）と、タイミング生成部１８から入力される参照信号１８Ａに含まれる全ての（Ｍ個の）信号（信号Ａ’，Ｂ’，Ｃ’，Ｄ’，…）との対比を行う。

[0046] 本変形例では、画素アレイ部１５が遮光画素領域１５ａのような特殊な領域を持つ場合、その特殊な領域で特殊な制御となる信号が優先して監視され

る。これにより、特殊な制御に起因する不具合も確実に検出することが可能となる。

[0047] [変形例Ｂ]

上記実施の形態およびその変形例において、タイミング生成部１８は、例えば、図８に示したように、タイミング生成部１３と共通の構成となっていてもよい。本変形例において、タイミング生成部１８は、複数のタイミング生成部（１８ａ，１８ｂ，１８ｃ，１８ｄ，…）を有している。タイミング生成部１８は、少なくとも、タイミング生成部１３から走査制御部１４に入力される制御信号１３Ａの数（Ｍ個）と等しい数のタイミング生成部を有している。なお、図８には、タイミング生成部１８から故障検出部１９に入力される種々の参照信号１８Ａが信号Ａ’，Ｂ’，Ｃ’，Ｄ’からなり、タイミング生成部１８から比較部１９ｂに入力される参照信号１８Ａの数（Ｍ個）が４つとなっている場合が例示されている。タイミング生成部１８に含まれる各タイミング生成部（１３ａ，１３ｂ，１３ｃ，１３ｄ，…）は、対応する制御レジスタからの設定値に基づいて参照信号１８Ａを生成し、比較部１９ｂに出力する。タイミング生成部１８は、複数の参照信号１８Ａを比較部１９ｂにパラレルに出力する。

[0048] タイミング生成部１８に含まれる各タイミング生成部（１８ａ，１８ｂ，１８ｃ，１８ｄ，…）は、対応する制御レジスタ（１２ａ，１２ｂ，１２ｃ，１２ｄ，…）からの設定値に基づいて参照信号１８Ａを生成し、故障検出部１９に出力する。タイミング生成部１８ａは、対応する制御レジスタ１２ａからの設定値に基づいて信号Ａ’を参照信号１８Ａとして生成し、故障検出部１９に出力する。タイミング生成部１８ｂは、対応する制御レジスタ１２ｂからの設定値に基づいて信号Ｂ’を参照信号１８Ａとして生成し、故障検出部１９に出力する。タイミング生成部１８ｃは、対応する制御レジスタ１２ｃからの設定値に基づいて信号Ｃ’を参照信号１８Ａとして生成し、故障検出部１９に出力する。タイミング生成部１８ｄは、対応する制御レジスタ１２ｄからの設定値に基づいて信号Ｄ’を参照信号１８Ａとして生成し、

故障検出部１９に出力する。

[0049] 本変形例では、故障検出部１９は、例えば、セレクタ１９ａ，１９ｃおよび比較部１９ｂを有している。セレクタ１９ｃは、タイミング生成部１８に含まれる各タイミング生成部（１８ａ，１８ｂ，１８ｃ，１８ｄ，…）からパラレルに入力される複数の参照信号１８Ａ（信号Ａ’，Ｂ’，Ｃ’，Ｄ’，…）を時系列に順次、選択し、それにより、複数の参照信号１８Ａ（信号Ａ’，Ｂ’，Ｃ’，Ｄ’，…）をシリアル化した参照信号１９Ｂを比較部１９ｂに出力する。比較部１９ｂは、セレクタ１９ａから入力される制御信号１９Ａと、セレクタ１９ｃから入力される参照信号１９Ｂとの比較に基づいて、タイミング生成部１３またはタイミング生成部１８の故障を検出する。比較部１９ｂは、検出結果を制御部３２に出力する。

[0050] 図９は、故障検出部１９に入力される波形の一例を表したものである。図９（Ａ）には、タイミング生成部１３の出力である複数の制御信号１３Ａが例示されている。図９（Ｂ）には、タイミング生成部１８の出力である参照信号１８Ａが例示されている。比較部１９ｂは、例えば、画素アレイ部１５が画素行（ライン）ごとに制御されるたびに（つまり、水平同期信号ＸＨＳが出力されるたびに）、セレクタ１９ａから入力される制御信号１９Ａと、セレクタ１９ｃから入力される参照信号１９Ｂとの比較を行う。

[0051] 例えば、水平同期信号ＸＨＳが出力されてから次の水平同期信号ＸＨＳが出力されるまでの期間（第１の期間）において、信号Ａがセレクタ１９ａから比較部１９ｂに入力され、信号Ａ’がセレクタ１９ｃから比較部１９ｂに入力されるとする。このとき、比較部１９ｂは、第１の期間において、信号Ａおよび信号Ａ’の立ち上がりのタイミングが一致するか否かを判定する。信号Ａおよび信号Ａ’の立ち上がりのタイミングが一致する場合には、比較部１９ｂは、一致に対応する信号を出力する。信号Ａおよび信号Ａ’の立ち上がりのタイミングが不一致の場合には、比較部１９ｂは、不一致に対応する信号を出力する。

[0052] 例えば、第１の期間に続く第２の期間（水平同期信号ＸＨＳが出力されて

から次の水平同期信号ＸＨＳが出力されるまでの期間）において、信号Ｂがセレクタ１９ａから比較部１９ｂに入力され、信号Ｂ’がセレクタ１９ｃから比較部１９ｂに入力されるとする。このとき、比較部１９ｂは、第２の期間において、信号Ｂおよび信号Ｂ’の立ち上がりのタイミングが一致するか否かを判定する。信号Ｂおよび信号Ｂ’の立ち上がりのタイミングが一致する場合には、比較部１９ｂは、一致に対応する信号を出力する。信号Ｂおよび信号Ｂ’の立ち上がりのタイミングが不一致の場合には、比較部１９ｂは、不一致に対応する信号を出力する。

[0053] 例えば、第２の期間に続く第３の期間（水平同期信号ＸＨＳが出力されてから次の水平同期信号ＸＨＳが出力されるまでの期間）において、信号Ｃがセレクタ１９ａから比較部１９ｂに入力され、信号Ｃ’がセレクタ１９ｃから比較部１９ｂに入力されるとする。このとき、比較部１９ｂは、第３の期間において、信号Ｃおよび信号Ｃ’の立ち上がりのタイミングが一致するか否かを判定する。信号Ｃおよび信号Ｃ’の立ち上がりのタイミングが一致する場合には、比較部１９ｂは、一致に対応する信号を出力する。信号Ｃおよび信号Ｃ’の立ち上がりのタイミングが不一致の場合には、比較部１９ｂは、不一致に対応する信号を出力する。

[0054] 例えば、第３の期間に続く第４の期間（水平同期信号ＸＨＳが出力されてから次の水平同期信号ＸＨＳが出力されるまでの期間）において、信号Ｄがセレクタ１９ａから比較部１９ｂに入力され、信号Ｄ’がセレクタ１９ｃから比較部１９ｂに入力されるとする。このとき、比較部１９ｂは、第４の期間において、信号Ｄおよび信号Ｄ’の立ち上がりのタイミングが一致するか否かを判定する。信信号Ｄおよび信号Ｄ’の立ち上がりのタイミングが一致する場合には、比較部１９ｂは、一致に対応する信号を出力する。信号Ｄおよび信号Ｄ’の立ち上がりのタイミングが不一致の場合には、比較部１９ｂは、不一致に対応する信号を出力する。

[0055] 比較部１９ｂは、例えば、画素アレイ部１５のＭ画素行（Ｍライン）分が走査されるたびに、タイミング生成部１３から入力される全ての（Ｍ個の）

制御信号１３Ａ（信号Ａ，Ｂ，Ｃ，Ｄ，…）と、タイミング生成部１８から入力される参照信号１８Ａに含まれる全ての（Ｍ個の）信号（信号Ａ’，Ｂ’，Ｃ’，Ｄ’，…）との対比を行う。

[0056] また、本変形例では、タイミング生成部１３が複数の制御信号１３Ａをパラレルに出力し、タイミング生成部１８が複数の参照信号１８Ａをパラレルに出力し、設定値が互いに共通する制御信号１３Ａおよび参照信号１８Ａごとに、制御信号１３Ａと参照信号１８Ａとの比較が行われる。これにより、タイミング生成部１３の制御と同様の制御でタイミング生成部１８を制御することができ、制御信号１９Ａと参照信号１９Ｂとの比較を共通の条件で行うことができる。

[0057] [変形例Ｃ]

上記変形例Ｂにおいて、故障検出部１９は、例えば、図１０に示したように、セレクタ１９ａ，１９ｃおよび比較部１９ｂの代わりに、比較部１９ｄを有していてもよい。比較部１９ｄは、タイミング生成部１３に含まれる各タイミング生成部（１３ａ，１３ｂ，１３ｃ，１３ｄ，…）からパラレルに入力される複数の制御信号１３Ａ（信号Ａ，Ｂ，Ｃ，Ｄ，…）と、タイミング生成部１８に含まれる各タイミング生成部（１８ａ，１８ｂ，１８ｃ，１８ｄ，…）からパラレルに入力される複数の参照信号１８Ａ（信号Ａ，Ｂ，Ｃ，Ｄ，…）との比較に基づいて、タイミング生成部１３またはタイミング生成部１８の故障を検出する。比較部１９ｄは、検出結果を制御部３２に出力する。

[0058] 図１１は、故障検出部１９に入力される波形の一例を表したものである。図１１（Ａ）には、タイミング生成部１３の出力である複数の制御信号１３Ａが例示されている。図１１（Ｂ）には、タイミング生成部１８の出力である複数の参照信号１８Ａが例示されている。比較部１９ｄは、例えば、画素アレイ部１５が画素行（ライン）ごとに制御されるたびに（つまり、水平同期信号ＸＨＳが出力されるたびに）、タイミング生成部１３から入力される制御信号１３Ａと、タイミング生成部１８から入力される参照信号１８Ａと

の比較を行う。

[0059] 例えば、水平同期信号ＸＨＳが出力されてから次の水平同期信号ＸＨＳが出力されるまでの期間（第１の期間）において、信号Ａ，Ｂ，Ｃ，Ｄがタイミング生成部１３ａ，１３ｂ，１３ｃ，１３ｄから比較部１９ｄに入力され、信号Ａ’，Ｂ’，Ｃ’，Ｄ’がタイミング生成部１８ａ，１８ｂ，１８ｃ，１８ｄから比較部１９ｄに入力されるとする。このとき、比較部１９ｄは、第１の期間において、信号Ａおよび信号Ａ’の波形が一致するか否か、信号Ｂおよび信号Ｂ’の波形が一致するか否か、信号Ｃおよび信号Ｃ’の波形が一致するか否か、信号Ｄおよび信号Ｄ’の波形が一致するか否かを同時に判定する。

[0060] 信号Ａおよび信号Ａ’の波形が一致する場合には、比較部１９ｄは、一致に対応する信号を出力する。信号Ａおよび信号Ａ’の波形が不一致の場合には、比較部１９ｄは、不一致に対応する信号を出力する。信号Ｂおよび信号Ｂ’の波形が一致する場合には、比較部１９ｄは、一致に対応する信号を出力する。信号Ｂおよび信号Ｂ’の波形が不一致の場合には、比較部１９ｄは、不一致に対応する信号を出力する。信号Ｃおよび信号Ｃ’の波形が一致する場合には、比較部１９ｄは、一致に対応する信号を出力する。信号Ｃおよび信号Ｃ’の波形が不一致の場合には、比較部１９ｄは、不一致に対応する信号を出力する。信号Ｄおよび信号Ｄ’の波形が一致する場合には、比較部１９ｄは、一致に対応する信号を出力する。信号Ｄおよび信号Ｄ’の波形が不一致の場合には、比較部１９ｄは、不一致に対応する信号を出力する。

[0061] 例えば、第１の期間に続く第２の期間（水平同期信号ＸＨＳが出力されてから次の水平同期信号ＸＨＳが出力されるまでの期間）においても、比較部１９ｄは、信号Ａ，Ｂ，Ｃ，Ｄと信号Ａ’，Ｂ’，Ｃ’，Ｄ’との比較を行う。つまり、比較部１９ｄは、平同期信号ＸＨＳが出力される周期と等しい周期で、比較部１９ｄは、信号Ａ，Ｂ，Ｃ，Ｄと信号Ａ’，Ｂ’，Ｃ’，Ｄ’との比較を行う。

[0062] 比較部１９ｄは、例えば、画素アレイ部１５の１画素行（１ライン）分が

走査されるたびに、タイミング生成部１３から入力される全ての（Ｍ個の）制御信号１３Ａ（信号Ａ，Ｂ，Ｃ，Ｄ，…）と、タイミング生成部１８から入力される全ての（Ｍ個の）参照信号１８Ａ（信号Ａ’，Ｂ’，Ｃ’，Ｄ’，…）との対比を行う。

[0063] 本変形例では、平同期信号ＸＨＳが出力される周期と等しい周期で、信号Ａ，Ｂ，Ｃ，Ｄと信号Ａ’，Ｂ’，Ｃ’，Ｄ’との比較が行われる。これにより、上記実施の形態と比べて、タイミング生成部１３またはタイミング生成部１８の故障を早期に検出することができる。

[0064] [変形例Ｄ]

上記変形例Ｂ，Ｃにおいて、撮像部１０は、例えば、図１２に示したように、制御レジスタ部２１を更に有していてもよい。本変形例において、制御レジスタ部２１およびタイミング生成部１８は、本開示の「第２波形生成部」の一具体例に相当する。制御レジスタ部２１は、本開示の「第２レジスタ部」の一具体例に相当する。タイミング生成部１８は、本開示の「第２タイミング生成部」の一具体例に相当する。

[0065] 制御レジスタ部２１は、制御信号インターフェース部１１から入力された複数の設定値（第２設定値）を保持するとともに、保持した複数の設定値をタイミング生成部１８に出力する。制御レジスタ部２１は、制御レジスタ部１２と同一の制御に基づいて複数の設定値をタイミング生成部１８に出力する。タイミング生成部１８は、制御レジスタ部２１から入力された複数の設定値に基づいて複数の参照信号１８Ａを出力する。制御レジスタ部１２は、制御信号インターフェース部１１から入力された複数の設定値（第１設定値）を保持するとともに、保持した複数の設定値をタイミング生成部１３に出力する。つまり、本変形例では、制御レジスタ部１２は、保持した複数の設定値をタイミング生成部１８には出力しない。タイミング生成部１３は、制御レジスタ部１２から入力された複数の設定値に基づいて複数の制御信号１３Ａを出力する。

[0066] 図１３、図１４は、撮像部１０内の一部の回路構成例を表したものである

。制御レジスタ部２１は、制御レジスタ部１２と共通の構成となっている。制御レジスタ部２１は、複数の制御レジスタ（２１ａ，２１ｂ，２１ｃ，２１ｄ，…）を有している。制御レジスタ部２１は、少なくとも、タイミング生成部１３から走査制御部１４に入力される制御信号１３Ａの数と等しい数の制御レジスタを有している。制御レジスタ部２１に含まれる各制御レジスタ（２１ａ，２１ｂ，２１ｃ，２１ｄ，…）は、制御信号インターフェース部１１から入力された設定値を保持するとともに、保持した設定値をタイミング生成部１８に出力する。

[0067] 本変形例において、タイミング生成部１８がセレクタ１８－１およびタイミング生成部１８－２を有している場合には、セレクタ１８－１は、図１３に示したように、制御レジスタ部２１に含まれる各制御レジスタ（２１ａ，２１ｂ，２１ｃ，２１ｄ，…）から入力される複数の設定値を時系列に順次、タイミング生成部１８－２に出力する。

[0068] 本変形例において、タイミング生成部１８が複数のタイミング生成部（１８ａ，１８ｂ，１８ｃ，１８ｄ，…）を有している場合には、タイミング生成部１８に含まれる各タイミング生成部（１８ａ，１８ｂ，１８ｃ，１８ｄ，…）は、図１４に示したように、対応する制御レジスタ（２１ａ，２１ｂ，２１ｃ，２１ｄ，…）からの設定値に基づいて参照信号１８Ａを生成し、故障検出部１９に出力する。

[0069] 本変形例では、制御レジスタ部１２と同一の制御に基づいて設定値を出力する制御レジスタ部２１と、制御レジスタ部２１から入力された設定値に基づいて参照信号１８Ａを出力するタイミング生成部１８とが設けられている。このように、本変形例では、冗長な回路（制御レジスタ部２１およびタイミング生成部１８）が設けられているものの、このような冗長な回路が設けられていることによって、制御レジスタ部１２およびタイミング生成部１３の故障検出を行うことが可能である。

[0070] また、本変形例において、タイミング生成部１３が複数の制御信号１３Ａをパラレルに出力し、タイミング生成部１８が複数の参照信号１８Ａをシリ

アルに出力し、設定値が互いに共通する制御信号１３Ａおよび参照信号１８Ａごとに、制御信号１３Ａと参照信号１８Ａとの比較が行われる場合には、複数の参照信号１８Ａがパラレルに出力される場合と比べて、タイミング生成部１８の回路規模を小さくすることができる。

[0071] また、本変形例において、タイミング生成部１３が複数の制御信号１３Ａをパラレルに出力し、タイミング生成部１８が複数の参照信号１８Ａをパラレルに出力し、設定値が互いに共通する制御信号１３Ａおよび参照信号１８Ａごとに、制御信号１３Ａと参照信号１８Ａとの比較が行われる場合には、タイミング生成部１３の制御と同様の制御でタイミング生成部１８を制御することができる。

[0072] [変形例Ｅ]

上記実施の形態および上記変形例Ａ～Ｃにおいて、故障検出部１９と同様の機能を有する故障検出部４０が、例えば、図１５に示したように、撮像部１０とは別個に設けられていてもよい。このようにした場合であっても、上記実施の形態および上記変形例Ａ～Ｃと同様の効果を有する。

[0073] [変形例Ｆ]

上記変形例Ｄにおいて、故障検出部１９と同様の機能を有する故障検出部４０が、例えば、図１６に示したように、撮像部１０とは別個に設けられていてもよい。このようにした場合であっても、上記変形例Ｄと同様の効果を有する。

[0074] [変形例Ｇ]

上記実施の形態および上記変形例Ａ～Ｃでは、故障検出部１９は、走査制御部１４を制御する種々の制御信号１３Ａを監視することにより、種々の制御信号１３Ａを生成するタイミング生成部１３の故障を検出していた。しかし、上記実施の形態および上記変形例Ａ～Ｃにおいて、故障検出部１９は、例えば、図１７に示したように、読み出し制御部１６を制御する種々の制御信号１３Ｂを監視することにより、種々の制御信号１３Ｂを生成するタイミング生成部１３の故障を検出してもよい。制御信号１３Ｂは、本開示の「制

御信号」の一具体例に相当する。

[0075] このとき、タイミング生成部１８は、制御レジスタ部１２からの設定値に基づいて、参照信号１８Ｂを生成し、故障検出部１９に出力する。参照信号１８Ｂは、本開示の「参照信号」の一具体例に相当する。タイミング生成部１８は、参照信号１８Ｂとして、読み出し制御部１６を制御する種々の制御信号をシリアル化した制御信号を生成する。故障検出部１９は、タイミング生成部１３から入力された種々の制御信号１３Ｂと、タイミング生成部１８から入力された参照信号１８Ａとの比較に基づいて、タイミング生成部１３またはタイミング生成部１８の故障を検出する。故障検出部１９は、検出結果を制御部３２に出力する。

[0076] 図１８は、撮像部１０内の一部の回路構成例を表したものである。制御レジスタ部１２は、複数の制御レジスタ（１２ｅ，１２ｆ，１２ｇ，１２ｈ，…）を有している。タイミング生成部１３は、複数のタイミング生成部（１３ｅ，１３ｆ，１３ｇ，１３ｈ，…）を有している。制御レジスタ部１２は、少なくとも、タイミング生成部１３から読み出し制御部１６に入力される制御信号１３Ｂの数と等しい数の制御レジスタを有している。また、タイミング生成部１３は、少なくとも、タイミング生成部１３から読み出し制御部１６に入力される制御信号１３Ｂの数（Ｌ個）と等しい数のタイミング生成部を有している。なお、図１８には、タイミング生成部１３から読み出し制御部１６に入力される種々の制御信号１３Ｂが信号Ｅ，Ｆ，Ｇ，Ｈからなり、タイミング生成部１３から読み出し制御部１６に入力される制御信号１３Ｂの数（Ｌ個）が４つとなっている場合が例示されている。

[0077] 制御レジスタ部１２に含まれる各制御レジスタ（１２ｅ，１２ｆ，１２ｇ，１２ｈ，…）は、制御信号インターフェース部１１から入力された設定値を保持するとともに、保持した設定値をタイミング生成部１３，１８に出力する。タイミング生成部１３に含まれる各タイミング生成部（１３ｅ，１３ｆ，１３ｇ，１３ｈ，…）は、対応する制御レジスタからの設定値に基づいて制御信号１３Ｂを生成し、読み出し制御部１６に出力する。

[0078] タイミング生成部１８は、例えば、セレクタ１８－３およびタイミング生成部１８－４を有している。セレクタ１８－３は、制御レジスタ部１２に含まれる各制御レジスタ（１２ｅ，１２ｆ，１２ｇ，１２ｈ，…）から入力される複数の設定値を時系列に順次、タイミング生成部１８－４に出力する。タイミング生成部１８－４は、セレクタ１８－３から入力される時系列の設定値に基づいて参照信号１８Ｂを生成し、故障検出部１９に出力する。

[0079] タイミング生成部１８－４は、例えば、タイミング生成部１３ｅに入力される設定値が入力されたときには、タイミング生成部１３ｅから出力される信号Ｅに対応する信号Ｅ’を生成し、故障検出部１９に出力する。タイミング生成部１８－４は、例えば、タイミング生成部１３ｆに入力される設定値が入力されたときには、タイミング生成部１３ｆから出力される信号Ｆに対応する信号Ｆ’を生成し、故障検出部１９に出力する。タイミング生成部１８－４は、例えば、タイミング生成部１３ｇに入力される設定値が入力されたときには、タイミング生成部１３ｇから出力される信号Ｇに対応する信号Ｇ’を生成し、故障検出部１９に出力する。タイミング生成部１８－４は、例えば、タイミング生成部１３ｈに入力される設定値が入力されたときには、タイミング生成部１３ｈから出力される信号Ｈに対応する信号Ｈ’を生成し、故障検出部１９に出力する。

[0080] ここで、タイミング生成部１３ｅおよびタイミング生成部１８に不具合が生じていない場合には、信号Ｅの波形と信号Ｅ’の波形とは、互いに等しくなっている。タイミング生成部１３ｆおよびタイミング生成部１８に不具合が生じていない場合には、信号Ｆの波形と信号Ｆ’の波形とは、互いに等しくなっている。タイミング生成部１３ｇおよびタイミング生成部１８に不具合が生じていない場合には、信号Ｇの波形と信号Ｇ’の波形とは、互いに等しくなっている。タイミング生成部１３ｈおよびタイミング生成部１８に不具合が生じていない場合には、信号Ｈの波形と信号Ｈ’ の波形とは、互いに等しくなっている。

[0081] 信号Ｅの波形と信号Ｅ’の波形とが互いに等しくない場合には、タイミン

グ生成部１３ｅおよびタイミング生成部１８の少なくとも一方に不具合が生じていると考えられる。信号Ｆの波形と信号Ｆ’の波形とが互いに等しくない場合には、タイミング生成部１３ｆおよびタイミング生成部１８の少なくとも一方に不具合が生じていると考えられる。信号Ｇの波形と信号Ｇ’の波形とが互いに等しくない場合には、タイミング生成部１３ｇおよびタイミング生成部１８の少なくとも一方に不具合が生じていると考えられる。信号Ｈの波形と信号Ｈ’の波形とが互いに等しくない場合には、タイミング生成部１３ｈおよびタイミング生成部１８の少なくとも一方に不具合が生じていると考えられる。

[0082] 故障検出部１９は、例えば、セレクタ１９ｅおよび比較部１９ｆを有している。セレクタ１９ｅは、タイミング生成部１３に含まれる各タイミング生成部（１３ｅ，１３ｆ，１３ｇ，１３ｈ，…）からパラレルに入力される複数の制御信号１３Ｂ（信号Ａ，Ｂ，Ｃ，Ｄ，…）を時系列に順次、選択し、それにより、複数の制御信号１３Ｂ（信号Ａ，Ｂ，Ｃ，Ｄ，…）をシリアル化した制御信号１９Ｃを比較部１９ｆに出力する。比較部１９ｆは、セレクタ１９ｅから入力される制御信号１９Ｃと、タイミング生成部１８－４から入力される参照信号１８Ｂとの比較に基づいて、タイミング生成部１３またはタイミング生成部１８の故障を検出する。比較部１９ｂは、検出結果を制御部３２に出力する。故障検出部１９における故障検出方法は、上記実施の形態における故障検出方法と同様である。

[0083] 本変形例では、複数の制御信号１３Ｂと複数の参照信号１８Ｂとの比較に基づいて、タイミング生成部１３またはタイミング生成部１８の故障が検出される。これにより、例えば、参照信号１８Ｂを制御信号１３Ｂに対応する信号とすることにより、制御信号１３Ｂがどのような信号であったとしても、タイミング生成部１３およびタイミング生成部１８のいずれかに生じた故障を検出することが可能である。従って、タイミング生成部１３またはタイミング生成部１８の故障検出を行うことが可能である。

[0084] また、本変形例では、複数の設定値に基づいて複数の参照信号１８Ｂを出

力するタイミング生成部１８が設けられている。これにより、制御レジスタ部１２と同様の構成を有する制御レジスタをタイミング生成部１８の前段に設けた場合と比べて、撮像部１０の回路規模や消費電力を小さくすることができる。

[0085] また、本変形例では、タイミング生成部１３が複数の制御信号１３Ｂをパラレルに出力し、タイミング生成部１８が複数の参照信号１８Ｂをシリアルに出力し、設定値が互いに共通する制御信号１３Ｂおよび参照信号１８Ｂごとに、制御信号１３Ｂと参照信号１８Ｂとの比較が行われる。これにより、複数の参照信号１８Ｂがパラレルに出力される場合と比べて、タイミング生成部１８の回路規模を小さくすることができる。

[0086] また、本変形例では、所定の周期ごとに、制御信号１３Ｂと参照信号１８Ｂとの比較が順次行われる。これにより、所定の周期が画素アレイ部１５の走査における１水平期間となっており、かつ、タイミング生成部１３から出力される制御信号１３Ｂの数が画素アレイ部１５における画素行の数以下となっている場合には、画素アレイ部１５の走査における１フレーム期間内に、全ての制御信号１３Ｂと全ての参照信号１８Ｂとの比較が行われ得る。

[0087] [変形例Ｈ]

上記変形例Ｇにおいて、タイミング生成部１８は、例えば、図１９に示したように、タイミング生成部１３と共通の構成となっていてもよい。本変形例において、タイミング生成部１８は、複数のタイミング生成部（１８ｅ，１８ｆ，１８ｇ，１８ｈ，…）を有している。タイミング生成部１８は、少なくとも、タイミング生成部１３から読み出し制御部１６に入力される制御信号１３Ｂの数（Ｌ個）と等しい数のタイミング生成部を有している。なお、図１９には、タイミング生成部１８から比較部１９ｂに入力される種々の参照信号１８Ａが信号Ｅ，Ｆ，Ｇ，Ｈからなり、タイミング生成部１８から比較部１９ｂに入力される参照信号１８Ｂの数（Ｌ個）が４つとなっている場合が例示されている。タイミング生成部１８に含まれる各タイミング生成部（１３ｅ，１３ｆ，１３ｇ，１３ｈ，…）は、対応する制御レジスタから

の設定値に基づいて参照信号１８Ｂを生成し、比較部１９ｂに出力する。

[0088] タイミング生成部１８に含まれる各タイミング生成部（１８ｅ，１８ｆ，１８ｇ，１８ｈ，…）は、対応する制御レジスタ（１２ｅ，１２ｆ，１２ｇ，１２ｈ，…）からの設定値に基づいて参照信号１８Ｂを生成し、故障検出部１９に出力する。タイミング生成部１８ｅは、対応する制御レジスタ１２ｅからの設定値に基づいて信号Ｅ’を参照信号１８Ｂとして生成し、故障検出部１９に出力する。タイミング生成部１８ｆは、対応する制御レジスタ１２ｆからの設定値に基づいて信号Ｆ’を参照信号１８Ｂとして生成し、故障検出部１９に出力する。タイミング生成部１８ｇは、対応する制御レジスタ１２ｇからの設定値に基づいて信号Ｇ’を参照信号１８Ｂとして生成し、故障検出部１９に出力する。タイミング生成部１８ｈは、対応する制御レジスタ１２ｈからの設定値に基づいて信号Ｈ’を参照信号１８Ｂとして生成し、故障検出部１９に出力する。

[0089] 本変形例では、故障検出部１９は、例えば、セレクタ１９ｅ，１９ｇおよび比較部１９ｆを有している。セレクタ１９ｇは、タイミング生成部１８に含まれる各タイミング生成部（１８ｅ，１８ｆ，１８ｇ，１８ｈ，…）からパラレルに入力される複数の参照信号１８Ｂ（信号Ｅ，Ｆ，Ｇ，Ｈ，…）を時系列に順次、選択し、それにより、複数の参照信号１８Ｂ（信号Ｅ，Ｆ，Ｇ，Ｈ，…）をシリアル化した制御信号１９Ｄを比較部１９ｆに出力する。比較部１９ｆは、セレクタ１９ｅから入力される制御信号１９Ｃと、セレクタ１９ｇから入力される制御信号１９Ｄとの比較に基づいて、タイミング生成部１３またはタイミング生成部１８の故障を検出する。比較部１９ｆは、検出結果を制御部３２に出力する。故障検出部１９における故障検出方法は、上記変形例Ｂにおける故障検出方法と同様である。

[0090] 本変形例では、タイミング生成部１３が複数の制御信号１３Ｂをパラレルに出力し、タイミング生成部１８が複数の参照信号１８Ｂをパラレルに出力し、設定値が互いに共通する制御信号１３Ｂおよび参照信号１８Ｂごとに、制御信号１３Ｂと参照信号１８Ｂとの比較が行われる。これにより、タイミ

ング生成部１３の制御と同様の制御でタイミング生成部１８を制御することができる。

[0091] [変形例Ｉ]

上記変形例Ｈにおいて、故障検出部１９は、例えば、図２０に示したように、セレクタ１９ｅ，１９ｇおよび比較部１９ｆの代わりに、比較部１９ｈを有していてもよい。比較部１９ｈは、タイミング生成部１３に含まれる各タイミング生成部（１３ｅ，１３ｆ，１３ｇ，１３ｈ，…）からパラレルに入力される複数の制御信号１３Ｂ（信号Ｅ，Ｆ，Ｇ，Ｈ，…）と、タイミング生成部１８に含まれる各タイミング生成部（１８ｅ，１８ｆ，１８ｇ，１８ｈ，…）からパラレルに入力される複数の参照信号１８Ｂ（信号Ｅ，Ｆ，Ｇ，Ｈ，…）との比較に基づいて、タイミング生成部１３またはタイミング生成部１８の故障を検出する。比較部１９ｈは、検出結果を制御部３２に出力する。故障検出部１９における故障検出方法は、上記変形例Ｃにおける故障検出方法と同様である。

[0092] 本変形例では、平同期信号ＸＨＳが出力される周期と等しい周期で、信号Ａ，Ｂ，Ｃ，Ｄと信号Ａ’，Ｂ’，Ｃ’，Ｄ’との比較が行われる。これにより、上記実施の形態と比べて、タイミング生成部１３またはタイミング生成部１８の故障を早期に検出することができる。

[0093] [変形例Ｊ]

上記変形例Ｈ，Ｉにおいて、撮像部１０は、例えば、図２１に示したように、制御レジスタ部２１を更に有していてもよい。制御レジスタ部２１は、制御信号インターフェース部１１から入力された設定値を保持するとともに、保持した設定値をタイミング生成部１８に出力する。本変形例では、制御レジスタ部１２は、制御信号インターフェース部１１から入力された設定値を保持するとともに、保持した設定値をタイミング生成部１３に出力する。つまり、本変形例では、制御レジスタ部１２は、保持した設定値をタイミング生成部１８には出力しない。

[0094] 図２２、図２３は、撮像部１０内の一部の回路構成例を表したものである

。制御レジスタ部２１は、制御レジスタ部１２と共通の構成となっている。制御レジスタ部２１は、複数の制御レジスタ（２１ｅ，２１ｆ，２１ｇ，２１ｈ，…）を有している。制御レジスタ部２１は、少なくとも、タイミング生成部１３から走査制御部１４に入力される制御信号１３Ａの数と等しい数の制御レジスタを有している。制御レジスタ部２１に含まれる各制御レジスタ（２１ｅ，２１ｆ，２１ｇ，２１ｈ，…）は、制御信号インターフェース部１１から入力された設定値を保持するとともに、保持した設定値をタイミング生成部１８に出力する。

[0095] 本変形例において、タイミング生成部１８がセレクタ１８－３およびタイミング生成部１８－４を有している場合には、セレクタ１８－３は、図２２に示したように、制御レジスタ部２１に含まれる各制御レジスタ（２１ｅ，２１ｆ，２１ｇ，２１ｈ，…）から入力される複数の設定値を時系列に順次、タイミング生成部１８－２に出力する。

[0096] 本変形例において、タイミング生成部１８が複数のタイミング生成部（１８ｅ，１８ｆ，１８ｇ，１８ｈ，…）を有している場合には、タイミング生成部１８に含まれる各タイミング生成部（１８ｅ，１８ｆ，１８ｇ，１８ｈ，…）は、図２３に示したように、対応する制御レジスタ（２１ｅ，２１ｆ，２１ｇ，２１ｈ，…）からの設定値に基づいて参照信号１８Ａを生成し、故障検出部１９に出力する。

[0097] 本変形例では、制御レジスタ部１２と同一の制御に基づいて設定値を出力する制御レジスタ部２１と、制御レジスタ部２１から入力された設定値に基づいて参照信号１８Ｂを出力するタイミング生成部１８とが設けられている。このように、本変形例では、冗長な回路（制御レジスタ部２１およびタイミング生成部１８）が設けられているものの、このような冗長な回路が設けられていることによって、制御レジスタ部１２およびタイミング生成部１３の故障検出を行うことが可能である。

[0098] また、本変形例において、タイミング生成部１３が複数の制御信号１３Ｂをパラレルに出力し、タイミング生成部１８が複数の参照信号１８Ｂをシリ

アルに出力し、設定値が互いに共通する制御信号１３Ｂおよび参照信号１８Ｂごとに、制御信号１３Ｂと参照信号１８Ｂとの比較が行われる場合には、複数の参照信号１８Ｂがパラレルに出力される場合と比べて、タイミング生成部１８の回路規模を小さくすることができる。

[0099] また、本変形例において、タイミング生成部１３が複数の制御信号１３Ｂをパラレルに出力し、タイミング生成部１８が複数の参照信号１８Ｂをパラレルに出力し、設定値が互いに共通する制御信号１３Ｂおよび参照信号１８Ｂごとに、制御信号１３Ｂと参照信号１８Ｂとの比較が行われる場合には、タイミング生成部１３の制御と同様の制御でタイミング生成部１８を制御することができる。

[0100] [変形例Ｋ]

上記変形例Ｈ，Ｉにおいて、故障検出部１９と同様の機能を有する故障検出部４０が、例えば、図２４に示したように、撮像部１０とは別個に設けられていてもよい。このようにした場合であっても、上記変形例Ｈ，Ｉと同様の効果を有する。

[0101] [変形例Ｌ]

上記変形例Ｊにおいて、故障検出部１９と同様の機能を有する故障検出部４０が、例えば、図２５に示したように、撮像部１０とは別個に設けられていてもよい。このようにした場合であっても、上記変形例Ｊと同様の効果を有する。

[0102] ＜３．応用例＞

本開示に係る技術（本技術）は、様々な製品へ応用することができる。例えば、本開示に係る技術は、自動車、電気自動車、ハイブリッド電気自動車、自動二輪車、自転車、パーソナルモビリティ、飛行機、ドローン、船舶、ロボット等のいずれかの種類の移動体に搭載される装置として実現されてもよい。

[0103] 図２６は、本開示に係る技術が適用され得る移動体制御システムの一例である車両制御システムの概略的な構成例を示すブロック図である。

[0104] 車両制御システム１２０００は、通信ネットワーク１２００１を介して接続された複数の電子制御ユニットを備える。図２６に示した例では、車両制御システム１２０００は、駆動系制御ユニット１２０１０、ボディ系制御ユニット１２０２０、車外情報検出ユニット１２０３０、車内情報検出ユニット１２０４０、及び統合制御ユニット１２０５０を備える。また、統合制御ユニット１２０５０の機能構成として、マイクロコンピュータ１２０５１、音声画像出力部１２０５２、及び車載ネットワークＩ／Ｆ（ｉｎｔｅｒｆａｃｅ）１２０５３が図示されている。

[0105] 駆動系制御ユニット１２０１０は、各種プログラムにしたがって車両の駆動系に関連する装置の動作を制御する。例えば、駆動系制御ユニット１２０１０は、内燃機関又は駆動用モータ等の車両の駆動力を発生させるための駆動力発生装置、駆動力を車輪に伝達するための駆動力伝達機構、車両の舵角を調節するステアリング機構、及び、車両の制動力を発生させる制動装置等の制御装置として機能する。

[0106] ボディ系制御ユニット１２０２０は、各種プログラムにしたがって車体に装備された各種装置の動作を制御する。例えば、ボディ系制御ユニット１２０２０は、キーレスエントリシステム、スマートキーシステム、パワーウィンドウ装置、あるいは、ヘッドランプ、バックランプ、ブレーキランプ、ウィンカー又はフォグランプ等の各種ランプの制御装置として機能する。この場合、ボディ系制御ユニット１２０２０には、鍵を代替する携帯機から発信される電波又は各種スイッチの信号が入力され得る。ボディ系制御ユニット１２０２０は、これらの電波又は信号の入力を受け付け、車両のドアロック装置、パワーウィンドウ装置、ランプ等を制御する。

[0107] 車外情報検出ユニット１２０３０は、車両制御システム１２０００を搭載した車両の外部の情報を検出する。例えば、車外情報検出ユニット１２０３０には、撮像部１２０３１が接続される。車外情報検出ユニット１２０３０は、撮像部１２０３１に車外の画像を撮像させるとともに、撮像された画像を受信する。車外情報検出ユニット１２０３０は、受信した画像に基づいて

、人、車、障害物、標識又は路面上の文字等の物体検出処理又は距離検出処理を行ってもよい。

[0108] 撮像部１２０３１は、光を受光し、その光の受光量に応じた電気信号を出力する光センサである。撮像部１２０３１は、電気信号を画像として出力することもできるし、測距の情報として出力することもできる。また、撮像部１２０３１が受光する光は、可視光であっても良いし、赤外線等の非可視光であっても良い。

[0109] 車内情報検出ユニット１２０４０は、車内の情報を検出する。車内情報検出ユニット１２０４０には、例えば、運転者の状態を検出する運転者状態検出部１２０４１が接続される。運転者状態検出部１２０４１は、例えば運転者を撮像するカメラを含み、車内情報検出ユニット１２０４０は、運転者状態検出部１２０４１から入力される検出情報に基づいて、運転者の疲労度合い又は集中度合いを算出してもよいし、運転者が居眠りをしていないかを判別してもよい。

[0110] マイクロコンピュータ１２０５１は、車外情報検出ユニット１２０３０又は車内情報検出ユニット１２０４０で取得される車内外の情報に基づいて、駆動力発生装置、ステアリング機構又は制動装置の制御目標値を演算し、駆動系制御ユニット１２０１０に対して制御指令を出力することができる。例えば、マイクロコンピュータ１２０５１は、車両の衝突回避あるいは衝撃緩和、車間距離に基づく追従走行、車速維持走行、車両の衝突警告、又は車両のレーン逸脱警告等を含むＡＤＡＳ（Ａｄｖａｎｃｅｄ　Ｄｒｉｖｅｒ　Ａｓｓｉｓｔａｎｃｅ　Ｓｙｓｔｅｍ）の機能実現を目的とした協調制御を行うことができる。

[0111] また、マイクロコンピュータ１２０５１は、車外情報検出ユニット１２０３０又は車内情報検出ユニット１２０４０で取得される車両の周囲の情報に基づいて駆動力発生装置、ステアリング機構又は制動装置等を制御することにより、運転者の操作に拠らずに自律的に走行する自動運転等を目的とした協調制御を行うことができる。

[0112] また、マイクロコンピュータ１２０５１は、車外情報検出ユニット１２０３０で取得される車外の情報に基づいて、ボディ系制御ユニット１２０２０に対して制御指令を出力することができる。例えば、マイクロコンピュータ１２０５１は、車外情報検出ユニット１２０３０で検知した先行車又は対向車の位置に応じてヘッドランプを制御し、ハイビームをロービームに切り替える等の防眩を図ることを目的とした協調制御を行うことができる。

[0113] 音声画像出力部１２０５２は、車両の搭乗者又は車外に対して、視覚的又は聴覚的に情報を通知することが可能な出力装置へ音声及び画像のうちの少なくとも一方の出力信号を送信する。図２６の例では、出力装置として、オーディオスピーカ１２０６１、表示部１２０６２及びインストルメントパネル１２０６３が例示されている。表示部１２０６２は、例えば、オンボードディスプレイ及びヘッドアップディスプレイの少なくとも一つを含んでいてもよい。

[0114] 図２７は、撮像部１２０３１の設置位置の例を示す図である。

[0115] 図２７では、車両１２１００は、撮像部１２０３１として、撮像部１２１０１，１２１０２，１２１０３，１２１０４，１２１０５を有する。

[0116] 撮像部１２１０１，１２１０２，１２１０３，１２１０４，１２１０５は、例えば、車両１２１００のフロントノーズ、サイドミラー、リアバンパ、バックドア及び車室内のフロントガラスの上部等の位置に設けられる。フロントノーズに備えられる撮像部１２１０１及び車室内のフロントガラスの上部に備えられる撮像部１２１０５は、主として車両１２１００の前方の画像を取得する。サイドミラーに備えられる撮像部１２１０２，１２１０３は、主として車両１２１００の側方の画像を取得する。リアバンパ又はバックドアに備えられる撮像部１２１０４は、主として車両１２１００の後方の画像を取得する。撮像部１２１０１及び１２１０５で取得される前方の画像は、主として先行車両又は、歩行者、障害物、信号機、交通標識又は車線等の検出に用いられる。

[0117] なお、図２７には、撮像部１２１０１ないし１２１０４の撮影範囲の一例

が示されている。撮像範囲１２１１１は、フロントノーズに設けられた撮像部１２１０１の撮像範囲を示し、撮像範囲１２１１２，１２１１３は、それぞれサイドミラーに設けられた撮像部１２１０２，１２１０３の撮像範囲を示し、撮像範囲１２１１４は、リアバンパ又はバックドアに設けられた撮像部１２１０４の撮像範囲を示す。例えば、撮像部１２１０１ないし１２１０４で撮像された画像データが重ね合わせられることにより、車両１２１００を上方から見た俯瞰画像が得られる。

[0118] 撮像部１２１０１ないし１２１０４の少なくとも１つは、距離情報を取得する機能を有していてもよい。例えば、撮像部１２１０１ないし１２１０４の少なくとも１つは、複数の撮像素子からなるステレオカメラであってもよいし、位相差検出用の画素を有する撮像素子であってもよい。

[0119] 例えば、マイクロコンピュータ１２０５１は、撮像部１２１０１ないし１２１０４から得られた距離情報を基に、撮像範囲１２１１１ないし１２１１４内における各立体物までの距離と、この距離の時間的変化（車両１２１００に対する相対速度）を求めることにより、特に車両１２１００の進行路上にある最も近い立体物で、車両１２１００と略同じ方向に所定の速度（例えば、０ｋｍ／ｈ以上）で走行する立体物を先行車として抽出することができる。さらに、マイクロコンピュータ１２０５１は、先行車の手前に予め確保すべき車間距離を設定し、自動ブレーキ制御（追従停止制御も含む）や自動加速制御（追従発進制御も含む）等を行うことができる。このように運転者の操作に拠らずに自律的に走行する自動運転等を目的とした協調制御を行うことができる。

[0120] 例えば、マイクロコンピュータ１２０５１は、撮像部１２１０１ないし１２１０４から得られた距離情報を元に、立体物に関する立体物データを、２輪車、普通車両、大型車両、歩行者、電柱等その他の立体物に分類して抽出し、障害物の自動回避に用いることができる。例えば、マイクロコンピュータ１２０５１は、車両１２１００の周辺の障害物を、車両１２１００のドライバが視認可能な障害物と視認困難な障害物とに識別する。そして、マイク

ロコンピュータ１２０５１は、各障害物との衝突の危険度を示す衝突リスクを判断し、衝突リスクが設定値以上で衝突可能性がある状況であるときには、オーディオスピーカ１２０６１や表示部１２０６２を介してドライバに警報を出力することや、駆動系制御ユニット１２０１０を介して強制減速や回避操舵を行うことで、衝突回避のための運転支援を行うことができる。

[0121] 撮像部１２１０１ないし１２１０４の少なくとも１つは、赤外線を検出する赤外線カメラであってもよい。例えば、マイクロコンピュータ１２０５１は、撮像部１２１０１ないし１２１０４の撮像画像中に歩行者が存在するか否かを判定することで歩行者を認識することができる。かかる歩行者の認識は、例えば赤外線カメラとしての撮像部１２１０１ないし１２１０４の撮像画像における特徴点を抽出する手順と、物体の輪郭を示す一連の特徴点にパターンマッチング処理を行って歩行者か否かを判別する手順によって行われる。マイクロコンピュータ１２０５１が、撮像部１２１０１ないし１２１０４の撮像画像中に歩行者が存在すると判定し、歩行者を認識すると、音声画像出力部１２０５２は、当該認識された歩行者に強調のための方形輪郭線を重畳表示するように、表示部１２０６２を制御する。また、音声画像出力部１２０５２は、歩行者を示すアイコン等を所望の位置に表示するように表示部１２０６２を制御してもよい。

[0122] 以上、本開示に係る技術が適用され得る車両制御システムの一例について説明した。本開示に係る技術は、以上説明した構成のうち、撮像部１２０３１、撮像部１２１０１ないし１２１０４に適用され得る。撮像部１２０３１、撮像部１２１０１ないし１２１０４に本開示に係る技術を適用することにより、撮像部１２０３１、撮像部１２１０１ないし１２１０４に対する故障の心配の少ない車両制御システムを実現することができる。

[0123] 以上、実施の形態およびその変形例ならびに応用例を挙げて本開示を説明したが、本開示は実施の形態等に限定されるものではなく、種々変形が可能である。なお、本明細書中に記載された効果は、あくまで例示である。本開示の効果は、本明細書中に記載された効果に限定されるものではない。本開

示が、本明細書中に記載された効果以外の効果を持っていてもよい。

[0124] また、例えば、本開示は以下のような構成を取ることができる。

（１）

複数の画素を含む画素アレイと、

前記複数の画素の走査を制御する走査制御部と、

前記複数の画素の読み出しを制御する読み出し制御部と、

前記走査制御部および前記読み出し制御部の少なくとも一方を制御するための複数の制御信号を生成する第１波形生成部と、

複数の参照信号を生成する第２波形生成部と、

前記複数の制御信号と前記複数の参照信号との比較に基づいて、前記第１波形生成部または前記第２波形生成部の故障を検出する故障検出部と

を備えた

撮像装置。

（２）

前記第１波形生成部は、複数の設定値を出力する第１レジスタ部と、前記複数の設定値に基づいて前記複数の制御信号を出力する第１タイミング生成部とを有し、

前記第２波形生成部は、前記複数の設定値に基づいて前記複数の参照信号を出力する第２タイミング生成部を有する

（１）に記載の撮像装置。

（３）

前記第１タイミング生成部は、前記複数の制御信号をパラレルに出力し、

前記第２タイミング生成部は、前記複数の参照信号をシリアルもしくはパラレルに出力し、

前記故障検出部は、前記設定値が互いに共通する前記制御信号および前記参照信号ごとに、前記制御信号と前記参照信号との比較を行う

（２）に記載の撮像装置。

（４）

前記故障検出部は、所定の周期ごとに、前記制御信号と前記参照信号との比較を順次行う

（３）に記載の撮像装置。

（５）

前記第１波形生成部は、第１設定値を出力する第１レジスタ部と、前記第１設定値に基づいて前記制御信号を出力する第１タイミング生成部とを有し、

前記第２波形生成部は、前記第１レジスタ部と同一の制御に基づいて第２設定値を出力する第２レジスタ部と、前記第２設定値に基づいて前記参照信号を出力する第２タイミング生成部とを有する

（１）に記載の撮像装置。

（６）

前記第１タイミング生成部は、前記複数の制御信号をパラレルに出力し、

前記第２タイミング生成部は、前記複数の参照信号をシリアルもしくはパラレルに出力し、

前記故障検出部は、前記設定値が互いに共通する前記制御信号および前記参照信号ごとに、前記制御信号と前記参照信号との比較を行う

（５）に記載の撮像装置。

（７）

前記故障検出部は、所定の周期ごとに、前記制御信号と前記参照信号との比較を順次行う

（６）に記載の撮像装置。

（８）

被写体を撮像して撮像信号を生成する撮像部と、

前記撮像部で生成された前記撮像信号を映像信号に変換する演算部と、

前記演算部で生成された前記映像信号に応じた画像を表示する表示部と

を備え、

前記撮像部は、

複数の画素を含む画素アレイと、

前記複数の画素の走査を制御する走査制御部と、

前記複数の画素の読み出しを制御する読み出し制御部と、

前記走査制御部および前記読み出し制御部の少なくとも一方を制御するための複数の制御信号を生成する第１波形生成部と、

複数の参照信号を生成する第２波形生成部と、

前記複数の制御信号と前記複数の参照信号との比較に基づいて、前記第１波形生成部または前記第２波形生成部の故障を検出する故障検出部と

を有する

撮像システム。

（９）

被写体を撮像して撮像信号を生成する撮像部と、

前記撮像部の故障を検出する故障検出部と、

前記撮像部で生成された前記撮像信号を映像信号に変換する演算部と、

前記演算部で生成された前記映像信号に応じた画像を表示する表示部と

を備え、

前記撮像部は、

複数の画素を含む画素アレイと、

前記複数の画素の走査を制御する走査制御部と、

前記複数の画素の読み出しを制御する読み出し制御部と、

前記走査制御部および前記読み出し制御部の少なくとも一方を制御するための複数の制御信号を生成する第１波形生成部と、

複数の参照信号を生成する第２波形生成部と

を有し、

前記故障検出部は、前記複数の制御信号と前記複数の参照信号との比較に基づいて、前記第１波形生成部または前記第２波形生成部の故障を検出する

撮像システム。

（１０）

複数の画素を含む画素アレイと、前記複数の画素の走査を制御する走査制御部と、前記複数の画素の読み出しを制御する読み出し制御部とを備えた撮像装置において、前記走査制御部および前記読み出し制御部の少なくとも一方を制御するための複数の制御信号と、複数の参照信号とを生成することと、

前記複数の制御信号と前記複数の参照信号との比較に基づいて、前記第１波形生成部または前記第２波形生成部の故障を検出することと

を含む

故障検出方法。

[0125] 本開示の一実施の形態に係る撮像装置、第１および第２の撮像システムならびに故障検出方法によれば、複数の制御信号と複数の参照信号との比較に基づいて、第１波形生成部または第２波形生成部の故障を検出するようにしたので、第１波形生成部または第２波形生成部の故障検出を行うことが可能である。なお、本開示の効果は、ここに記載された効果に必ずしも限定されず、本明細書中に記載されたいずれの効果であってもよい。

[0126] 本出願は、日本国特許庁において２０１９年１月１７日に出願された日本特許出願番号第２０１９－００６１７７号を基礎として優先権を主張するものであり、この出願のすべての内容を参照によって本出願に援用する。

[0127] 当業者であれば、設計上の要件や他の要因に応じて、種々の修正、コンビネーション、サブコンビネーション、および変更を想到し得るが、それらは添付の請求の範囲やその均等物の範囲に含まれるものであることが理解される。

請求の範囲

[請求項1] 複数の画素を含む画素アレイと、

前記複数の画素の走査を制御する走査制御部と、

前記複数の画素の読み出しを制御する読み出し制御部と、

前記走査制御部および前記読み出し制御部の少なくとも一方を制御するための複数の制御信号を生成する第１波形生成部と、

複数の参照信号を生成する第２波形生成部と、

前記複数の制御信号と前記複数の参照信号との比較に基づいて、前記第１波形生成部または前記第２波形生成部の故障を検出する故障検出部と

を備えた

撮像装置。

[請求項2] 前記第１波形生成部は、複数の設定値を出力する第１レジスタ部と、前記複数の設定値に基づいて前記複数の制御信号を出力する第１タイミング生成部とを有し、

前記第２波形生成部は、前記複数の設定値に基づいて前記複数の参照信号を出力する第２タイミング生成部を有する

請求項１に記載の撮像装置。

[請求項3] 前記第１タイミング生成部は、前記複数の制御信号をパラレルに出力し、

前記第２タイミング生成部は、前記複数の参照信号をシリアルもしくはパラレルに出力し、

前記故障検出部は、前記設定値が互いに共通する前記制御信号および前記参照信号ごとに、前記制御信号と前記参照信号との比較を行う

請求項２に記載の撮像装置。

[請求項4] 前記故障検出部は、所定の周期ごとに、前記制御信号と前記参照信号との比較を順次行う

請求項３に記載の撮像装置。

[請求項5] 前記第１波形生成部は、第１設定値を出力する第１レジスタ部と、前記第１設定値に基づいて前記制御信号を出力する第１タイミング生成部とを有し、

前記第２波形生成部は、前記第１レジスタ部と同一の制御に基づいて第２設定値を出力する第２レジスタ部と、前記第２設定値に基づいて前記参照信号を出力する第２タイミング生成部とを有する

請求項１に記載の撮像装置。

[請求項6] 前記第１タイミング生成部は、前記複数の制御信号をパラレルに出力し、

前記第２タイミング生成部は、前記複数の参照信号をシリアルもしくはパラレルに出力し、

前記故障検出部は、前記設定値が互いに共通する前記制御信号および前記参照信号ごとに、前記制御信号と前記参照信号との比較を行う

請求項５に記載の撮像装置。

[請求項7] 前記故障検出部は、所定の周期ごとに、前記制御信号と前記参照信号との比較を順次行う

請求項６に記載の撮像装置。

[請求項8] 被写体を撮像して撮像信号を生成する撮像部と、

前記撮像部で生成された前記撮像信号を映像信号に変換する演算部と、

前記演算部で生成された前記映像信号に応じた画像を表示する表示部と

を備え、

前記撮像部は、

複数の画素を含む画素アレイと、

前記複数の画素の走査を制御する走査制御部と、

前記複数の画素の読み出しを制御する読み出し制御部と、

前記走査制御部および前記読み出し制御部の少なくとも一方を制御

するための複数の制御信号を生成する第１波形生成部と、

複数の参照信号を生成する第２波形生成部と、

前記複数の制御信号と前記複数の参照信号との比較に基づいて、前記第１波形生成部または前記第２波形生成部の故障を検出する故障検出部と

を有する

撮像システム。

[請求項9] 被写体を撮像して撮像信号を生成する撮像部と、

前記撮像部の故障を検出する故障検出部と、

前記撮像部で生成された前記撮像信号を映像信号に変換する演算部と、

前記演算部で生成された前記映像信号に応じた画像を表示する表示部と

を備え、

前記撮像部は、

複数の画素を含む画素アレイと、

前記複数の画素の走査を制御する走査制御部と、

前記複数の画素の読み出しを制御する読み出し制御部と、

前記走査制御部および前記読み出し制御部の少なくとも一方を制御するための複数の制御信号を生成する第１波形生成部と、

複数の参照信号を生成する第２波形生成部と

を有し、

前記故障検出部は、前記複数の制御信号と前記複数の参照信号との比較に基づいて、前記第１波形生成部または前記第２波形生成部の故障を検出する

撮像システム。

[請求項10] 複数の画素を含む画素アレイと、前記複数の画素の走査を制御する走査制御部と、前記複数の画素の読み出しを制御する読み出し制御部

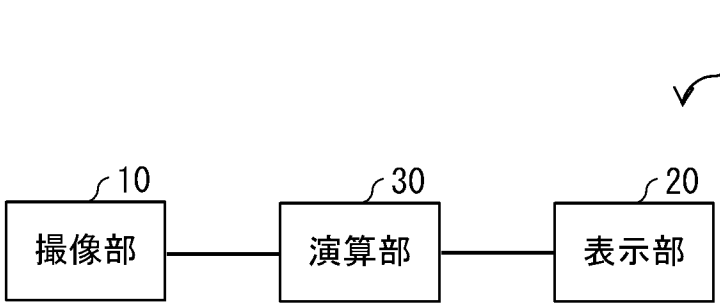
とを備えた撮像装置において、前記走査制御部および前記読み出し制御部の少なくとも一方を制御するための複数の制御信号と、複数の参照信号とを生成することと、

前記複数の制御信号と前記複数の参照信号との比較に基づいて、前記第１波形生成部または前記第２波形生成部の故障を検出することと

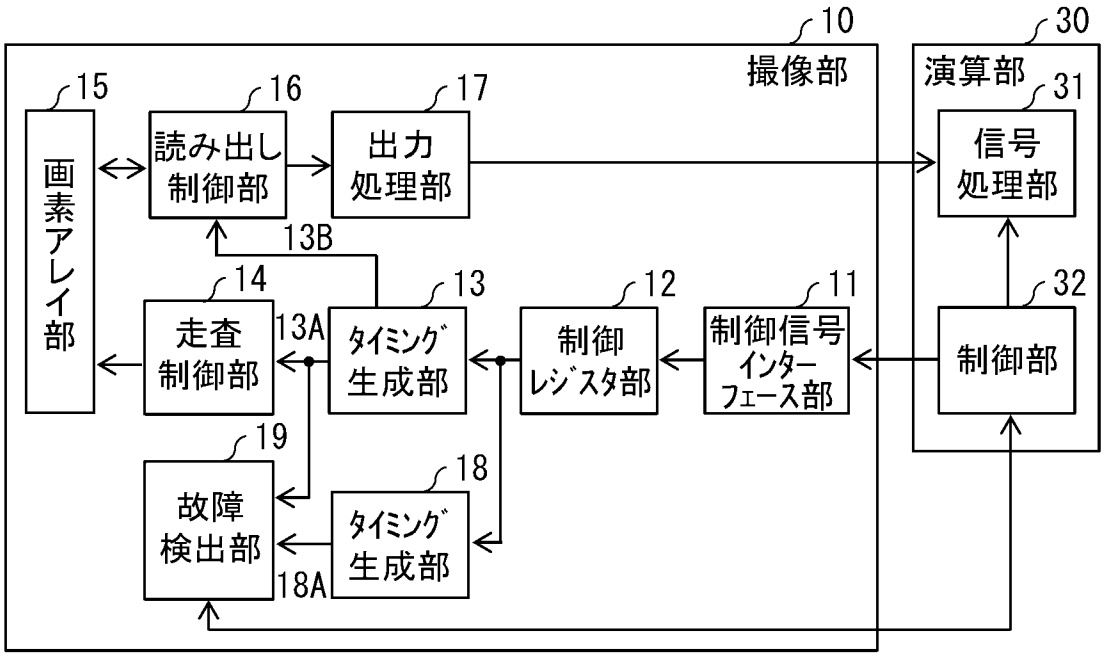
を含む

故障検出方法。

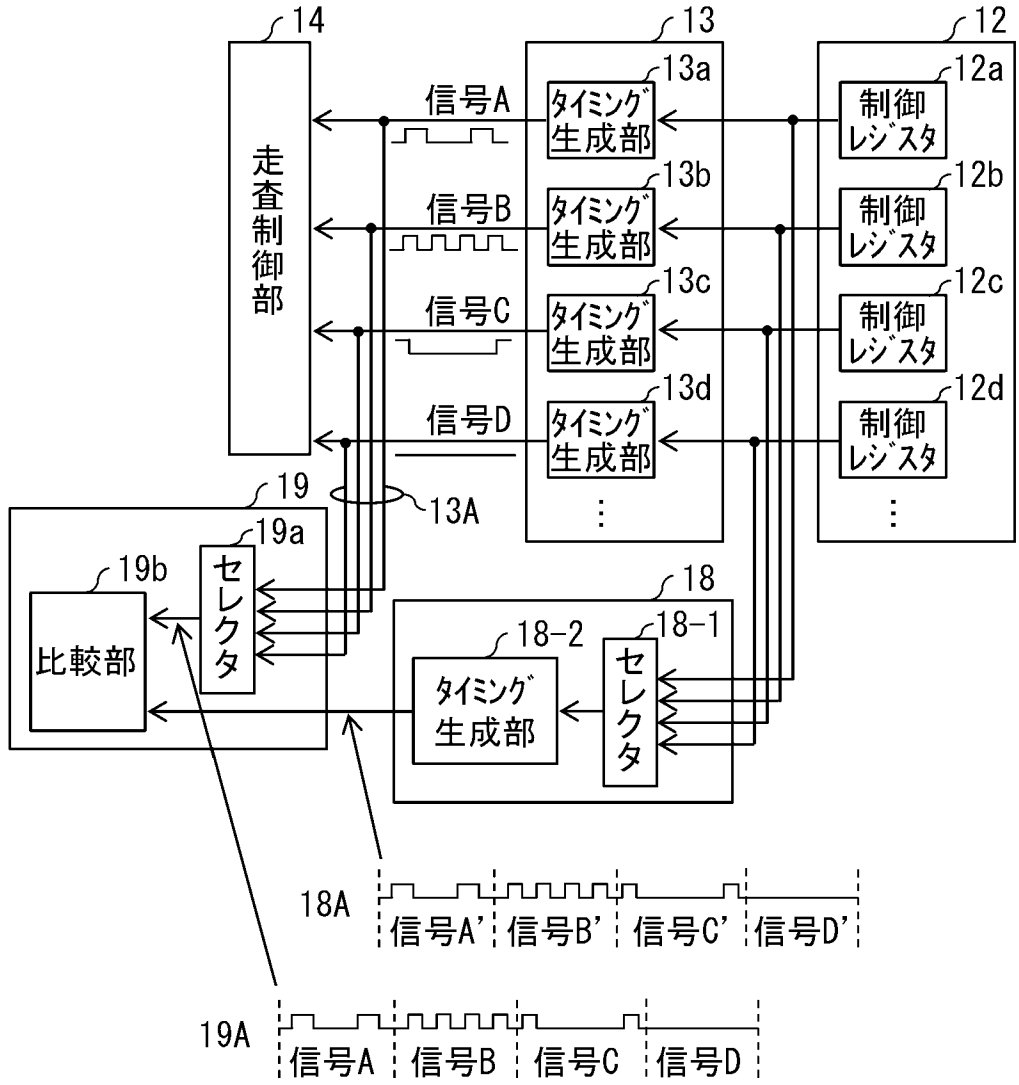
[図1]


1
10
撮像部
30
演算部
20
表示部

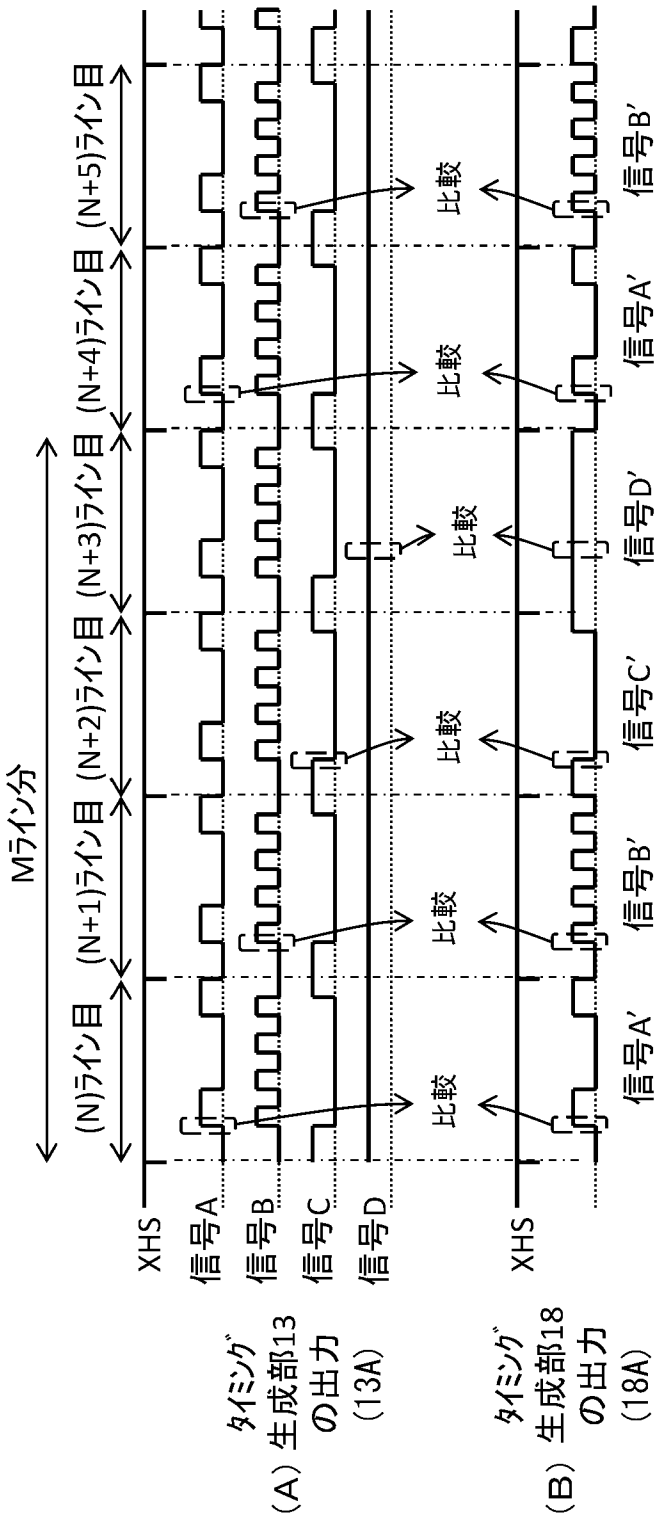
[図2]


10
撮像部
30
演算部
31
信号
処理部
15
画素アレイ部
16
読み出し
制御部
17
出力
処理部
13B
14
走査
制御部
13A
タイミング
生成部
13
12
制御
レジスタ部
11
制御信号
インター
フェース部
32
制御部
19
故障
検出部
18
タイミング
生成部
18A

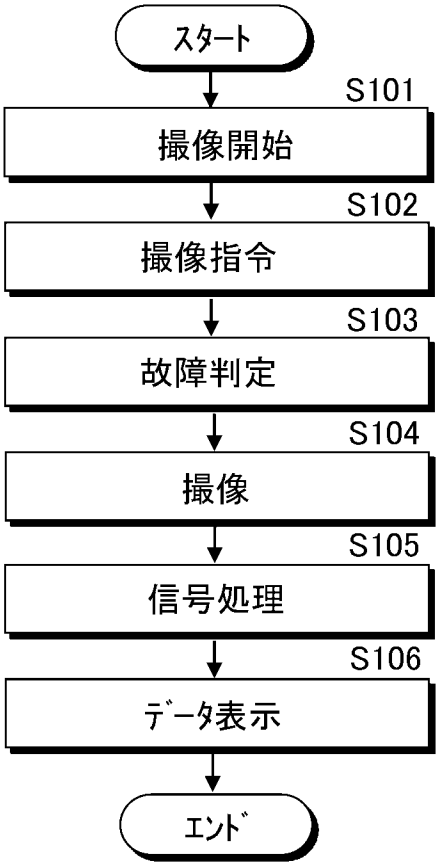
[図3]


14
走査制御部
13
13a
タイミング生成部
13b
タイミング生成部
13c
タイミング生成部
13d
タイミング生成部
12
12a
制御レジスタ
12b
制御レジスタ
12c
制御レジスタ
12d
制御レジスタ
信号A
信号B
信号C
信号D
19
13A
19a
セレクタ
19b
比較部
18
18-2
タイミング生成部
18-1
セレクタ
18A
信号A'
信号B'
信号C'
信号D'
19A
信号A
信号B
信号C
信号D

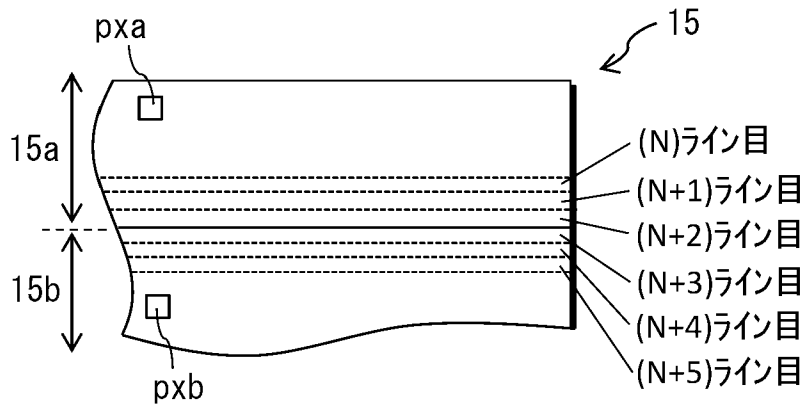
[図4]


Mライン分
(N)ライン目
(N+1)ライン目
(N+2)ライン目
(N+3)ライン目
(N+4)ライン目
(N+5)ライン目
XHS
信号A
信号B
信号C
信号D
比較
タイミング
生成部13
の出力
(13A)
(A)
XHS
信号A'
信号B'
信号C'
信号D'
信号A'
信号B'
タイミング
生成部18
の出力
(18A)
(B)

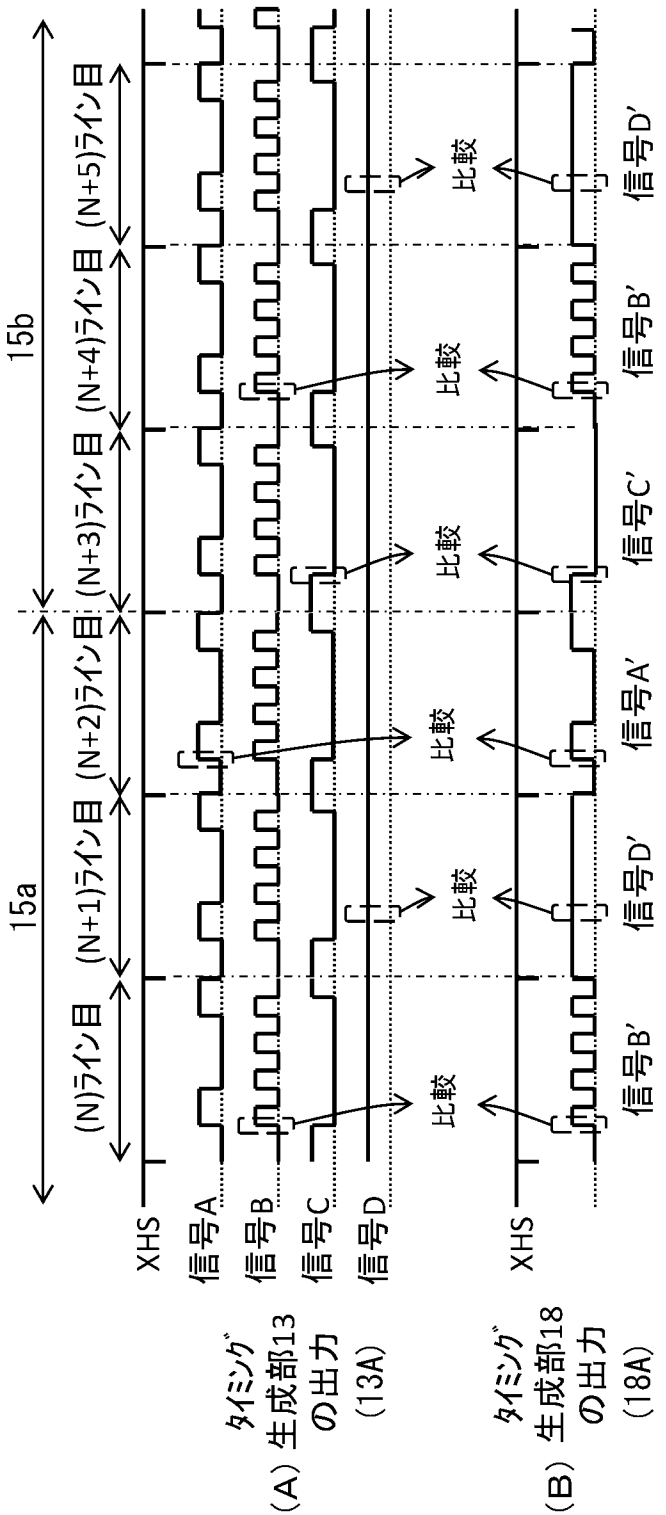
[図5]


スタート
S101
撮像開始
S102
撮像指令
S103
故障判定
S104
撮像
S105
信号処理
S106
データ表示
エンド

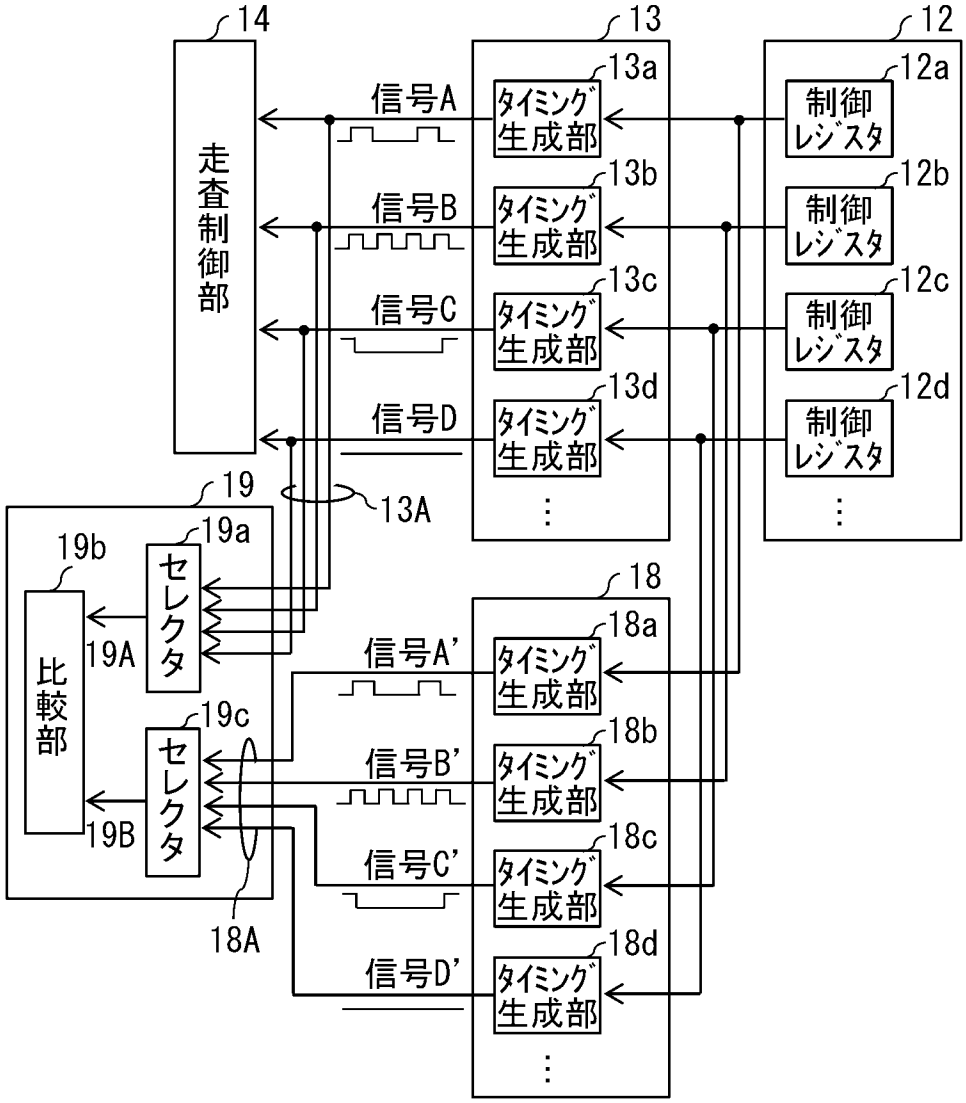
[図6]


pxa
15
15a
15b
pxb
(N)ライン目
(N+1)ライン目
(N+2)ライン目
(N+3)ライン目
(N+4)ライン目
(N+5)ライン目

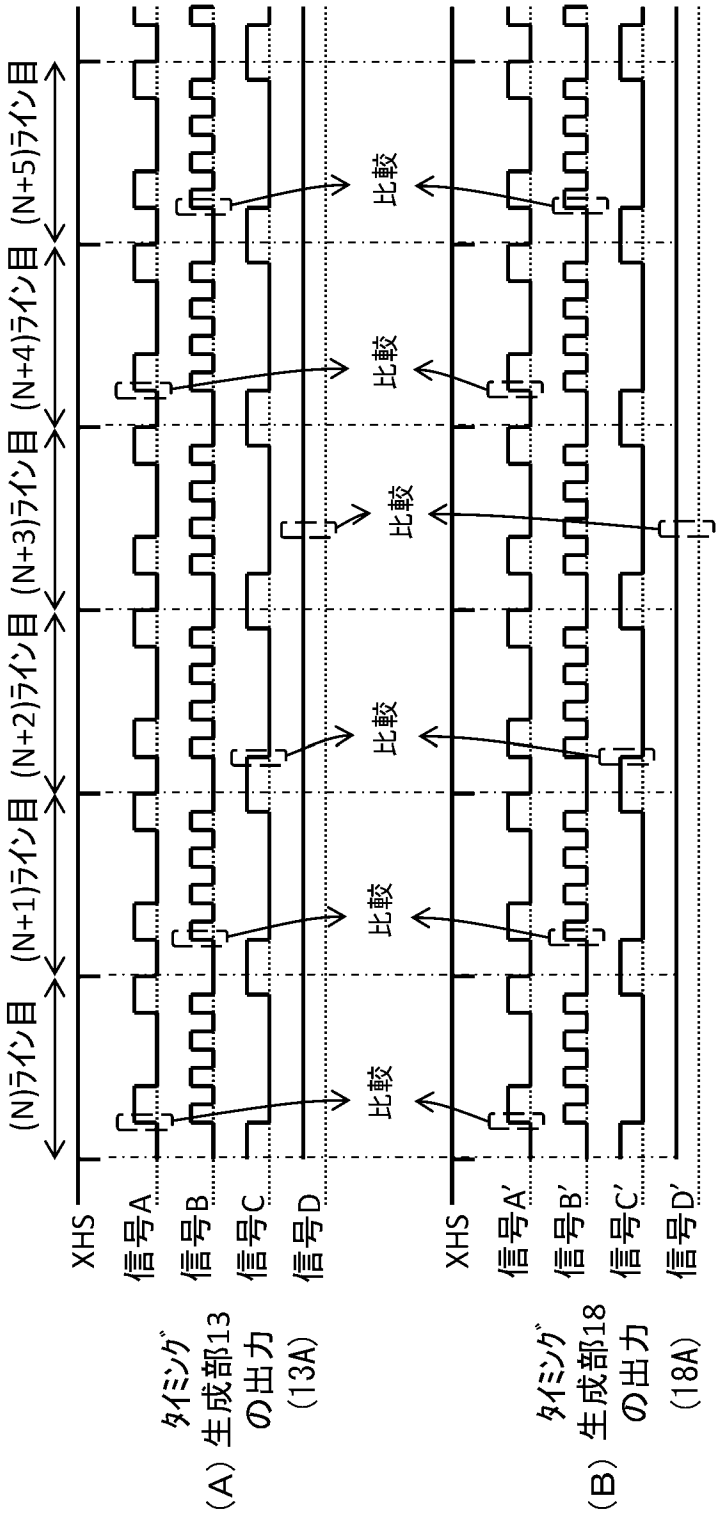
[図7]


15a
15b
(N)ライン目
(N+1)ライン目
(N+2)ライン目
(N+3)ライン目
(N+4)ライン目
(N+5)ライン目
XHS
信号A
信号B
信号C
信号D
比較
タイミング生成部13の出力
(13A)
信号B′
信号D′
信号A′
信号C′
信号B′
信号D′
タイミング生成部18の出力
(18A)
(A)
(B)

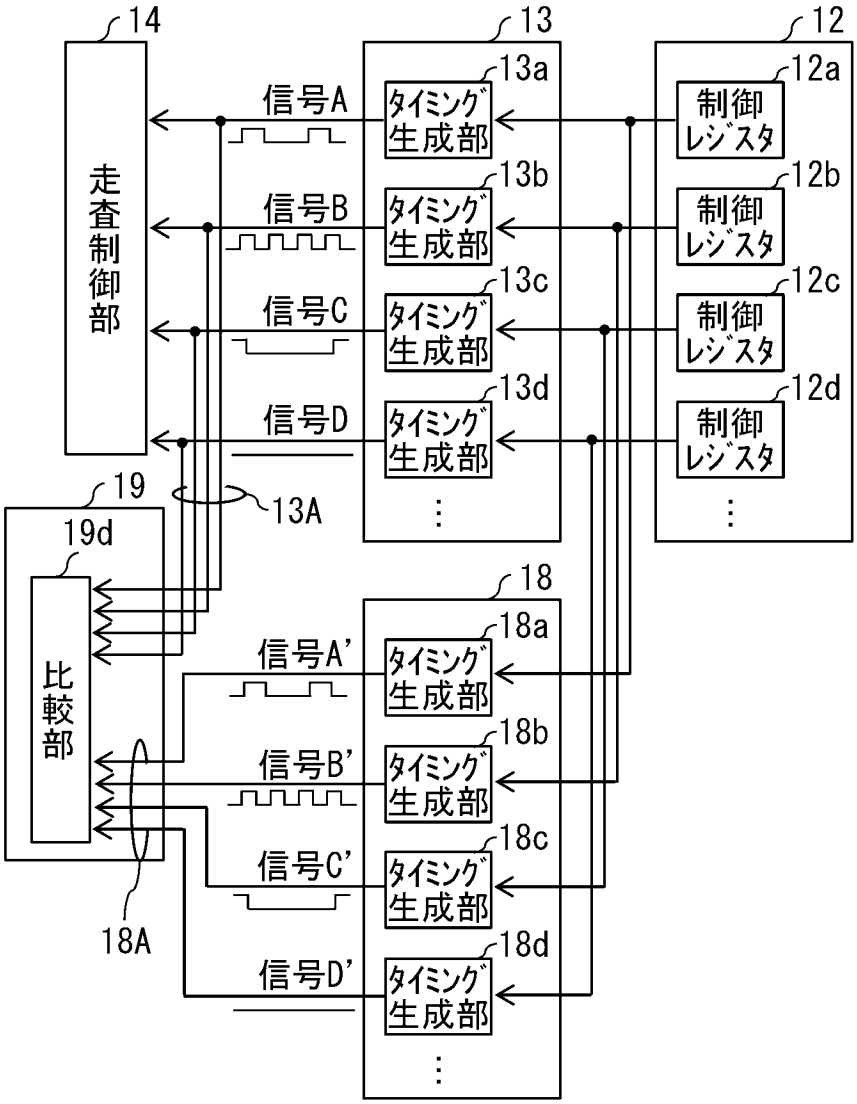
[図8]


14
走査制御部
13
13a
タイミング生成部
13b
タイミング生成部
13c
タイミング生成部
13d
タイミング生成部
12
12a
制御レジスタ
12b
制御レジスタ
12c
制御レジスタ
12d
制御レジスタ
信号A
信号B
信号C
信号D
13A
19
19a
セレクタ
19b
比較部
19A
19B
19c
セレクタ
18A
18
18a
タイミング生成部
18b
タイミング生成部
18c
タイミング生成部
18d
タイミング生成部
信号A'
信号B'
信号C'
信号D'

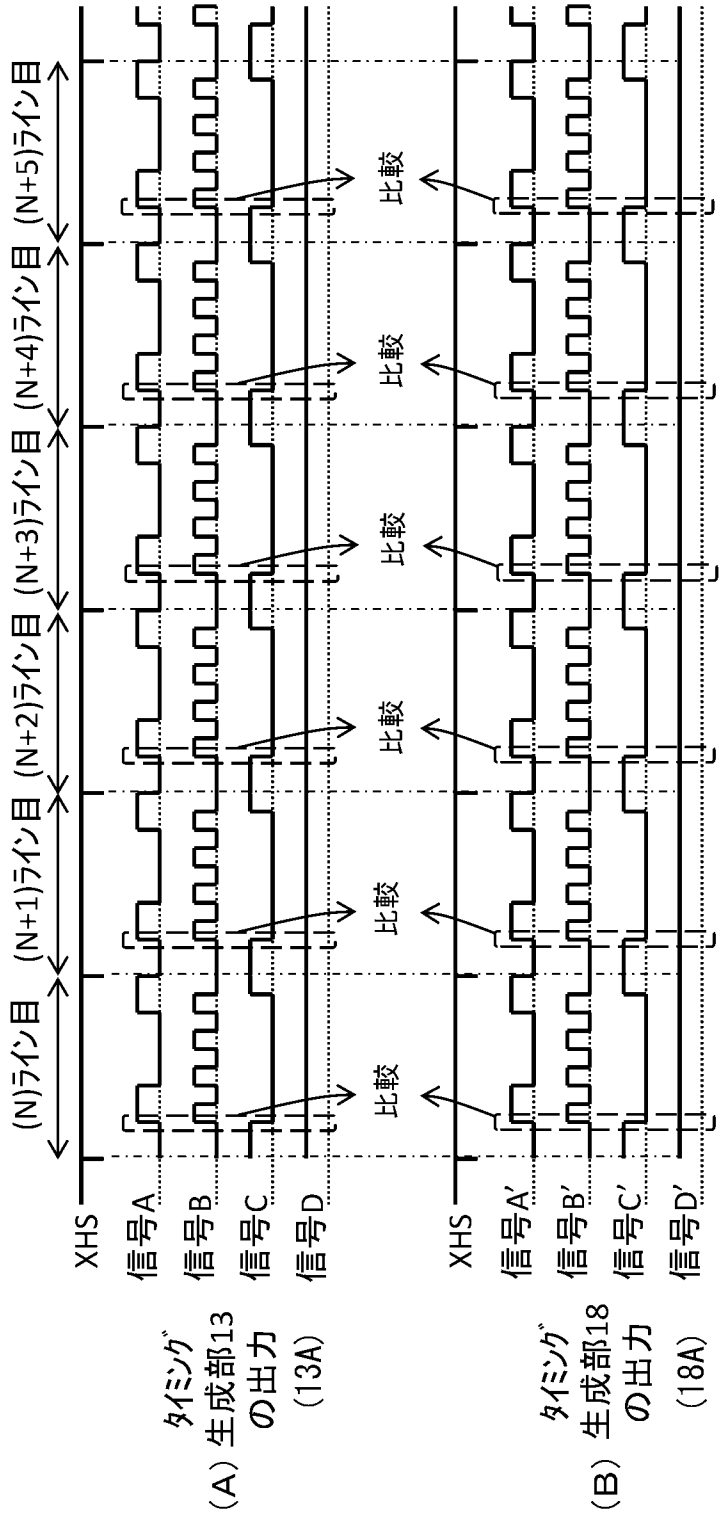
[図9]


(N)ライン目
(N+1)ライン目
(N+2)ライン目
(N+3)ライン目
(N+4)ライン目
(N+5)ライン目
XHS
信号A
信号B
信号C
信号D
比較
タイミング
生成部13
の出力
(13A)
XHS
信号A'
信号B'
信号C'
信号D'
タイミング
生成部18
の出力
(18A)
(A)
(B)

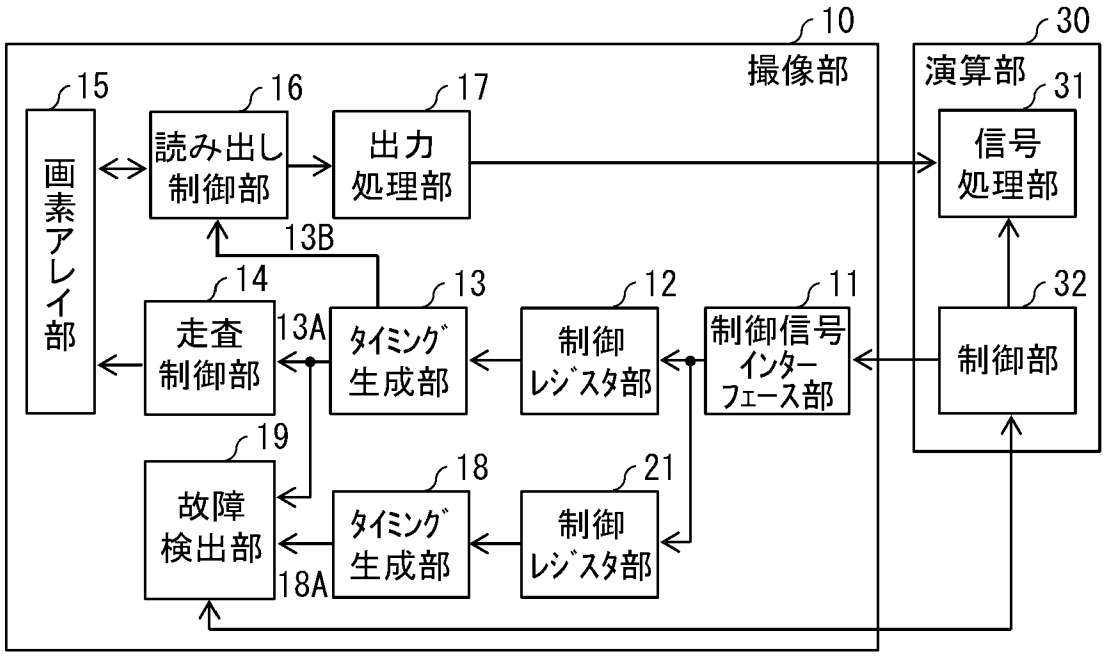
[図10]


14
走査制御部
13
13a
タイミング生成部
13b
タイミング生成部
13c
タイミング生成部
13d
タイミング生成部
12
12a
制御レジスタ
12b
制御レジスタ
12c
制御レジスタ
12d
制御レジスタ
信号A
信号B
信号C
信号D
19
19d
比較部
13A
18
18a
タイミング生成部
18b
タイミング生成部
18c
タイミング生成部
18d
タイミング生成部
信号A'
信号B'
信号C'
信号D'
18A

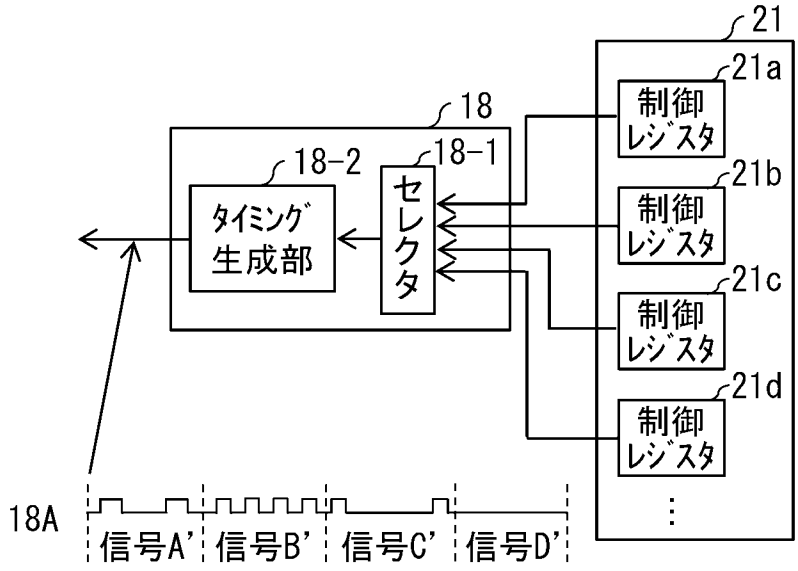
[図11]


(N)ライン目
(N+1)ライン目
(N+2)ライン目
(N+3)ライン目
(N+4)ライン目
(N+5)ライン目
XHS
信号A
信号B
信号C
信号D
比較
タイミング生成部13の出力
(13A)
(A)
XHS
信号A'
信号B'
信号C'
信号D'
タイミング生成部18の出力
(18A)
(B)

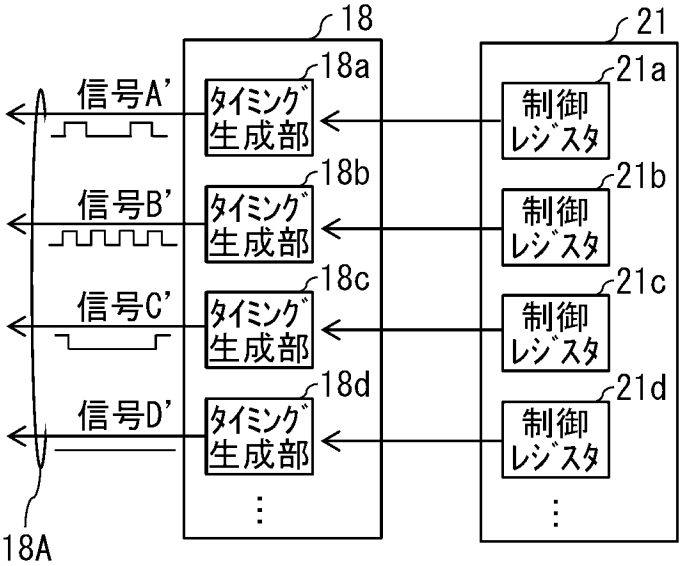
[図12]


10
撮像部
30
演算部
15
画素アレイ部
16
読み出し制御部
17
出力処理部
31
信号処理部
13B
14
走査制御部
13A
タイミング生成部
13
制御レジスタ部
12
制御信号インターフェース部
11
32
制御部
19
故障検出部
18
タイミング生成部
21
制御レジスタ部
18A

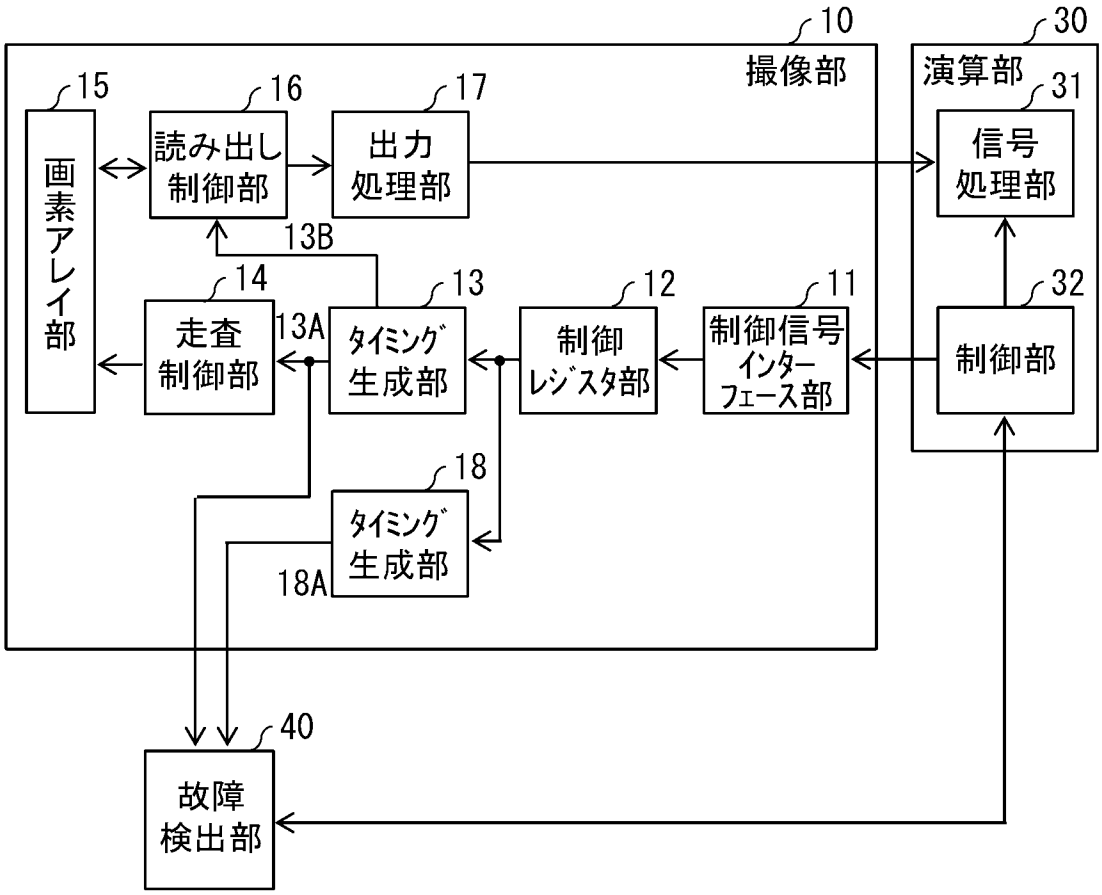
[図13]


21
21a
制御レジスタ
18
18-2
18-1
タイミング生成部
セレクタ
21b
制御レジスタ
21c
制御レジスタ
21d
制御レジスタ
18A
信号A'
信号B'
信号C'
信号D'

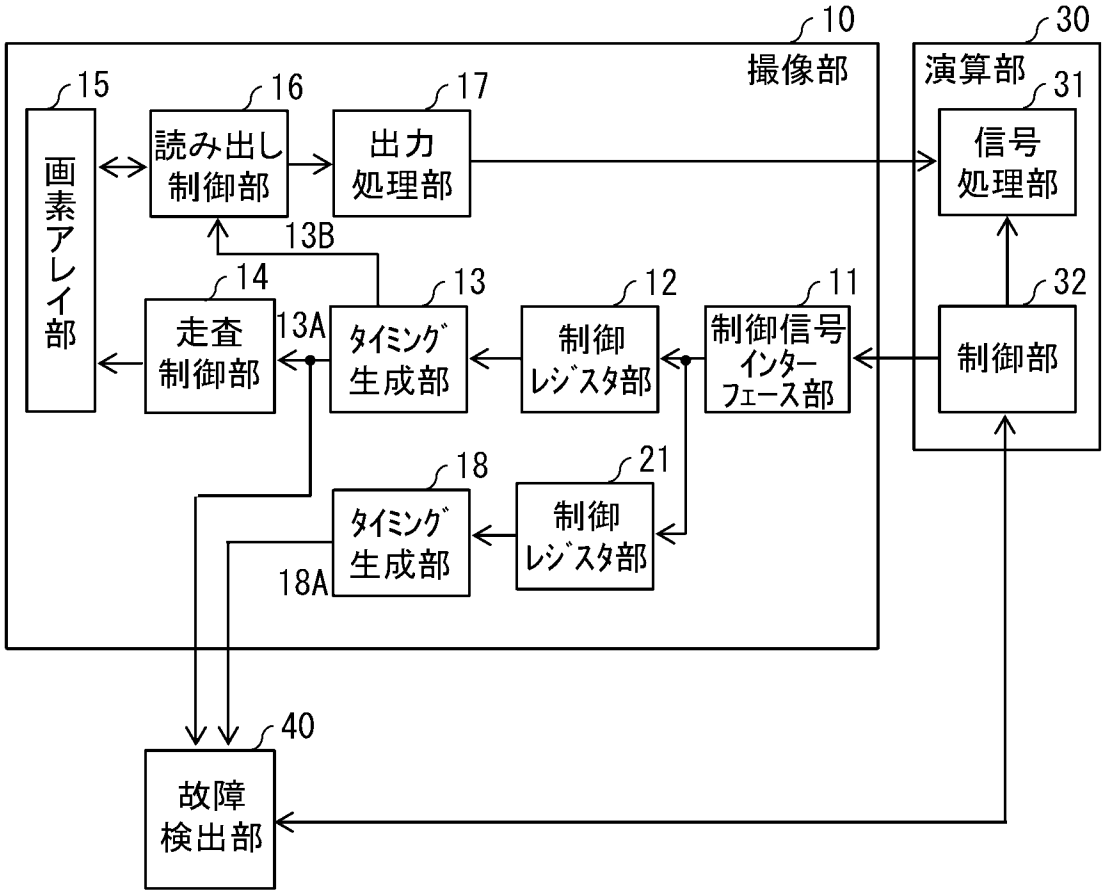
[図14]


18
21
18a
21a
信号A'
タイミング生成部
制御レジスタ
18b
21b
信号B'
タイミング生成部
制御レジスタ
18c
21c
信号C'
タイミング生成部
制御レジスタ
18d
21d
信号D'
タイミング生成部
制御レジスタ
18A

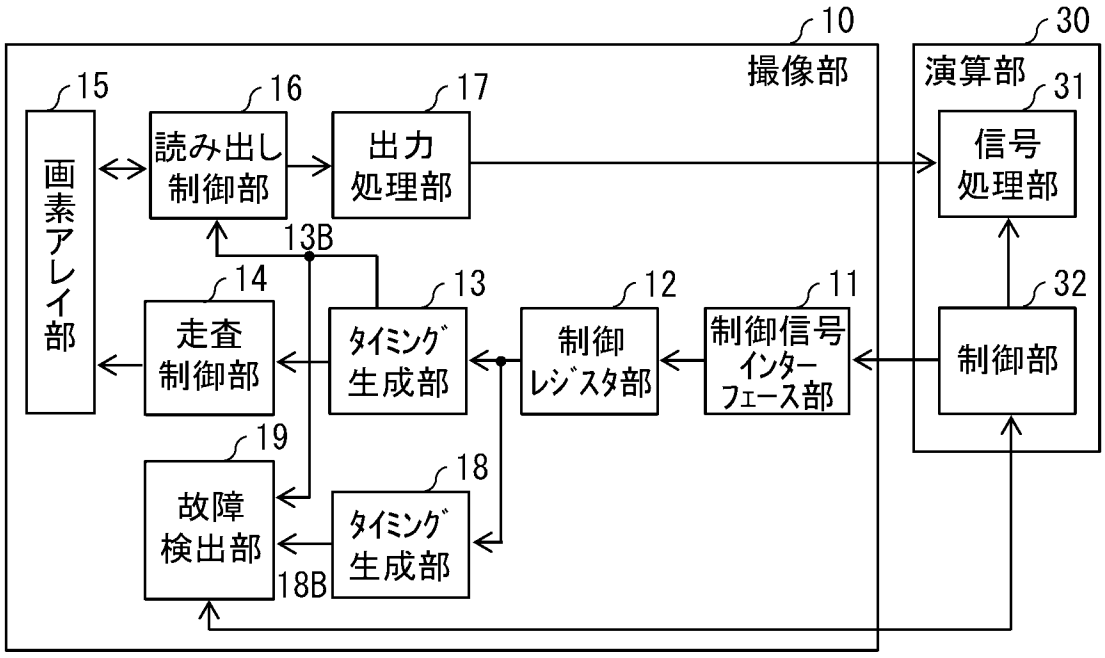
[図15]


10
撮像部
30
演算部
15
画素アレイ部
16
読み出し制御部
17
出力処理部
31
信号処理部
13B
14
走査制御部
13A
13
タイミング生成部
12
制御レジスタ部
11
制御信号インターフェース部
32
制御部
18
タイミング生成部
18A
40
故障検出部

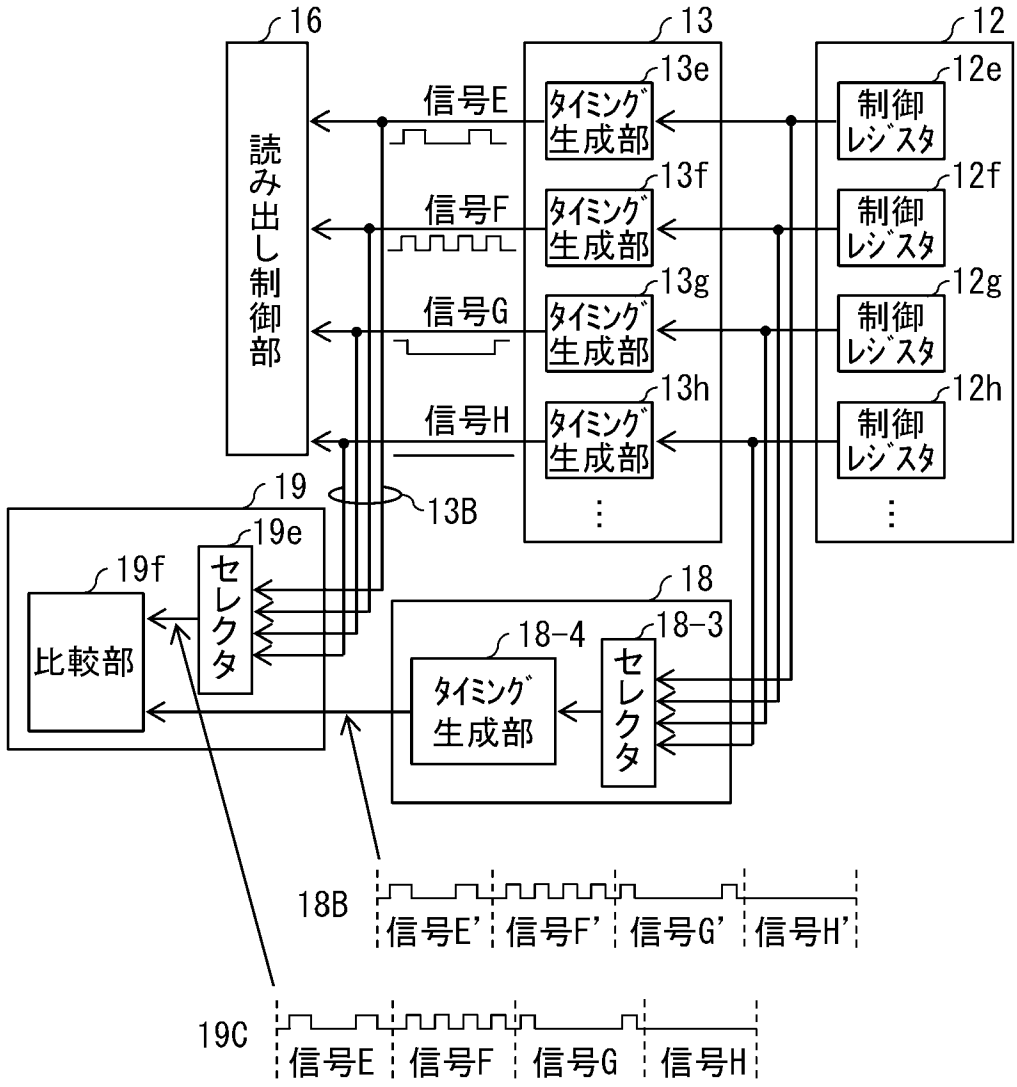
[図16]


10
撮像部
30
演算部
15
画素アレイ部
16
読み出し制御部
17
出力処理部
31
信号処理部
13B
14
走査制御部
13A
13
ﾀｲﾐﾝｸﾞ生成部
12
制御レｼﾞｽﾀ部
11
制御信号インターフェース部
32
制御部
18
ﾀｲﾐﾝｸﾞ生成部
21
制御レｼﾞｽﾀ部
18A
40
故障検出部

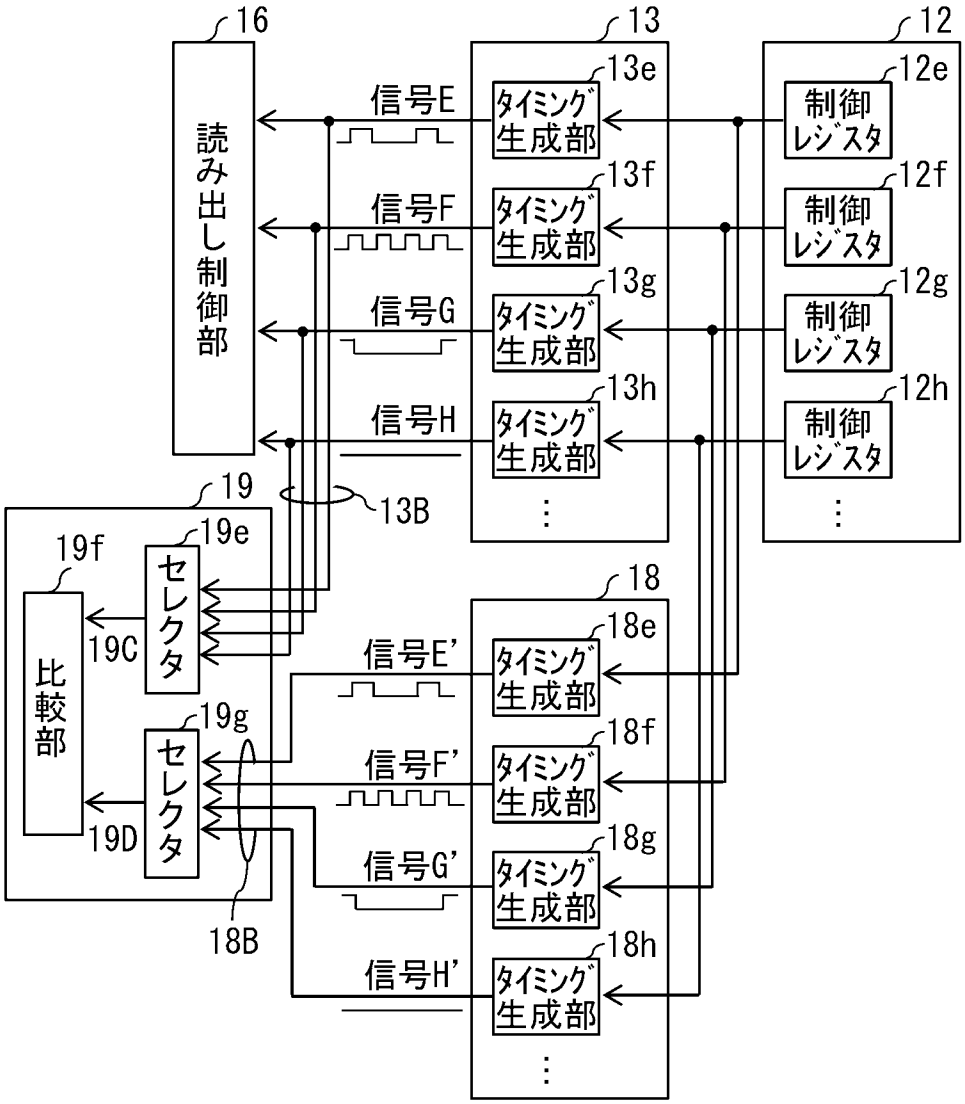
[図17]


10
撮像部
30
演算部
15
画素アレイ部
16
読み出し制御部
17
出力処理部
31
信号処理部
13B
14
走査制御部
13
ﾀｲﾐﾝｸﾞ生成部
12
制御レｼﾞｽﾀ部
11
制御信号インターフェース部
32
制御部
19
故障検出部
18
ﾀｲﾐﾝｸﾞ生成部
18B

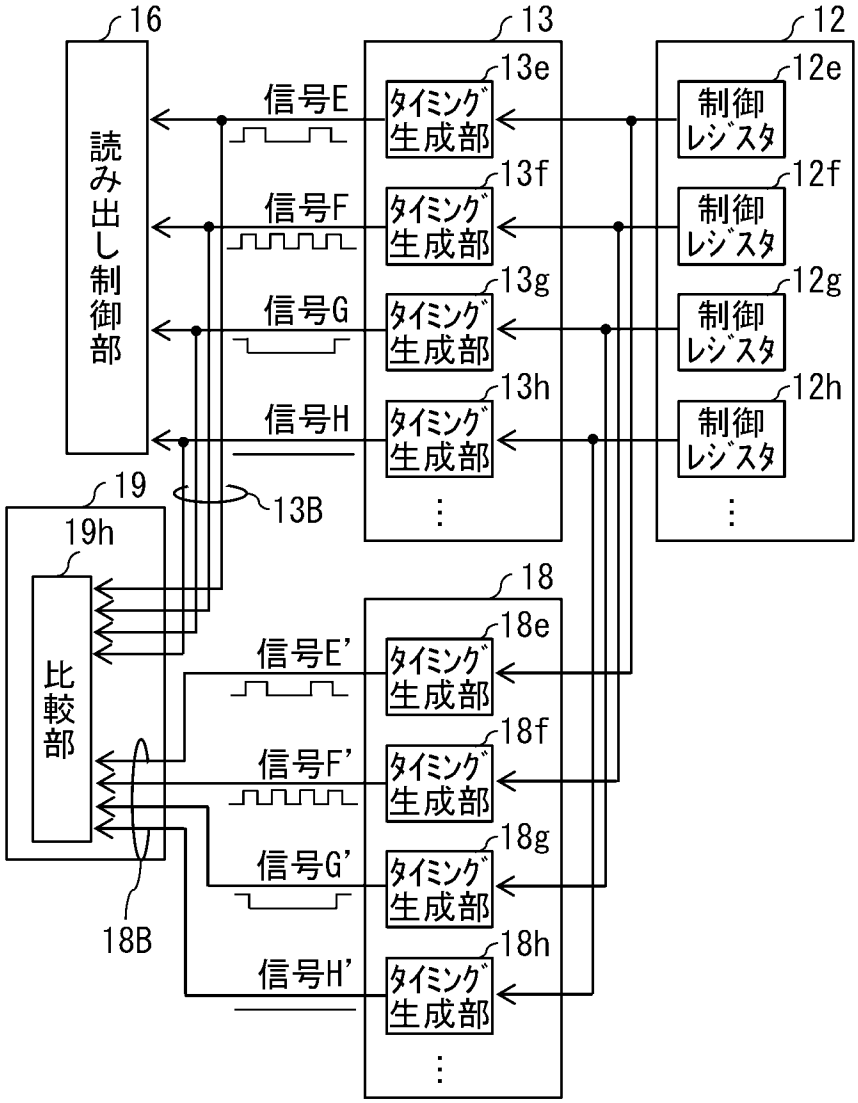
[図18]


16
読み出し制御部
13
13e
タイミング生成部
13f
タイミング生成部
13g
タイミング生成部
13h
タイミング生成部
12
12e
制御レジスタ
12f
制御レジスタ
12g
制御レジスタ
12h
制御レジスタ
信号E
信号F
信号G
信号H
13B
19
19e
セレクタ
19f
比較部
18
18-4
タイミング生成部
18-3
セレクタ
18B
信号E'
信号F'
信号G'
信号H'
19C
信号E
信号F
信号G
信号H

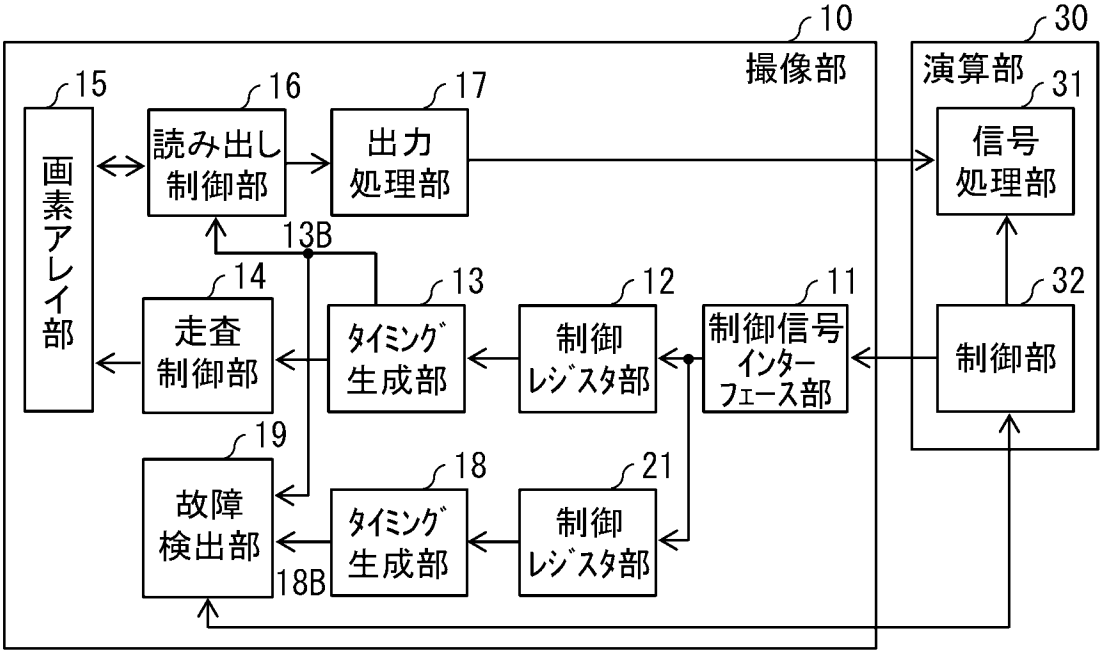
[図19]


16
読み出し制御部
13
12
13e
12e
信号E
タイミング生成部
制御レジスタ
13f
12f
信号F
タイミング生成部
制御レジスタ
13g
12g
信号G
タイミング生成部
制御レジスタ
13h
12h
信号H
タイミング生成部
制御レジスタ
13B
19
19e
19f
セレクタ
比較部
19C
19g
セレクタ
19D
18
18e
信号E'
タイミング生成部
18f
信号F'
タイミング生成部
18g
信号G'
タイミング生成部
18h
信号H'
タイミング生成部
18B

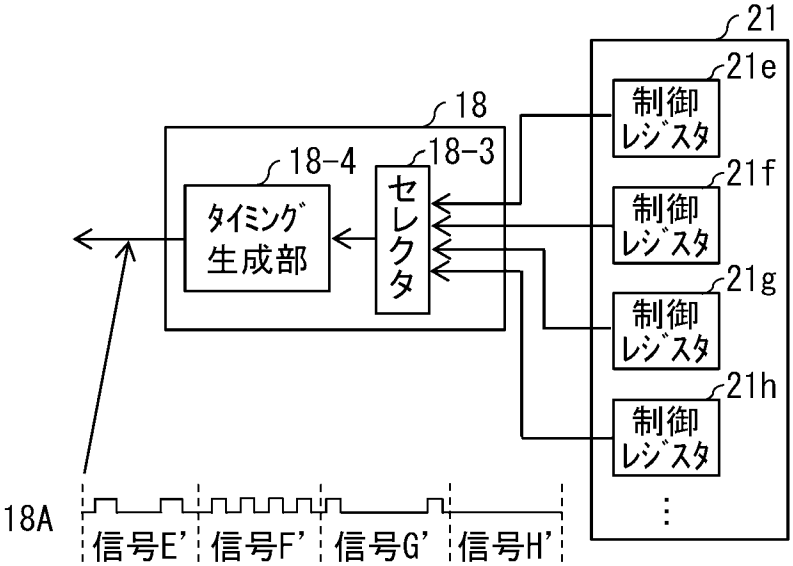
[図20]


16
読み出し制御部
13
13e
タイミング生成部
13f
タイミング生成部
13g
タイミング生成部
13h
タイミング生成部
12
12e
制御レジスタ
12f
制御レジスタ
12g
制御レジスタ
12h
制御レジスタ
信号E
信号F
信号G
信号H
19
19h
比較部
13B
18
18e
タイミング生成部
18f
タイミング生成部
18g
タイミング生成部
18h
タイミング生成部
信号E'
信号F'
信号G'
信号H'
18B

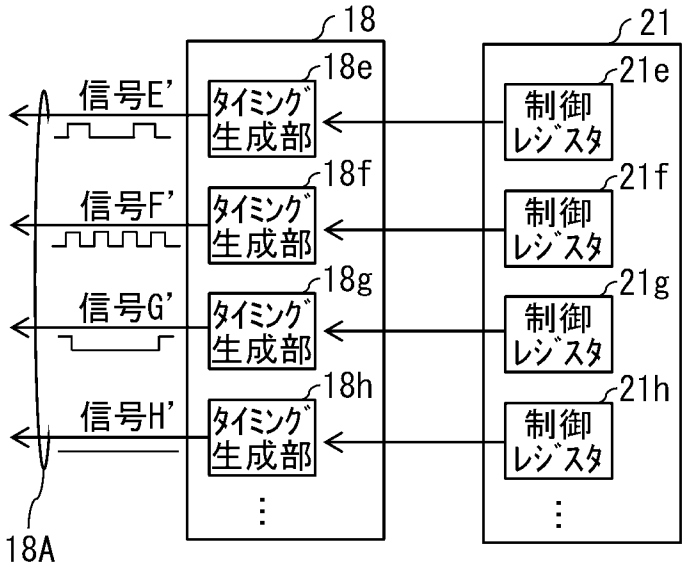
[図21]


10
撮像部
30
演算部
15
画素アレイ部
16
読み出し制御部
17
出力処理部
31
信号処理部
13B
14
走査制御部
13
タイミング生成部
12
制御レジスタ部
11
制御信号インターフェース部
32
制御部
19
故障検出部
18
タイミング生成部
21
制御レジスタ部
18B

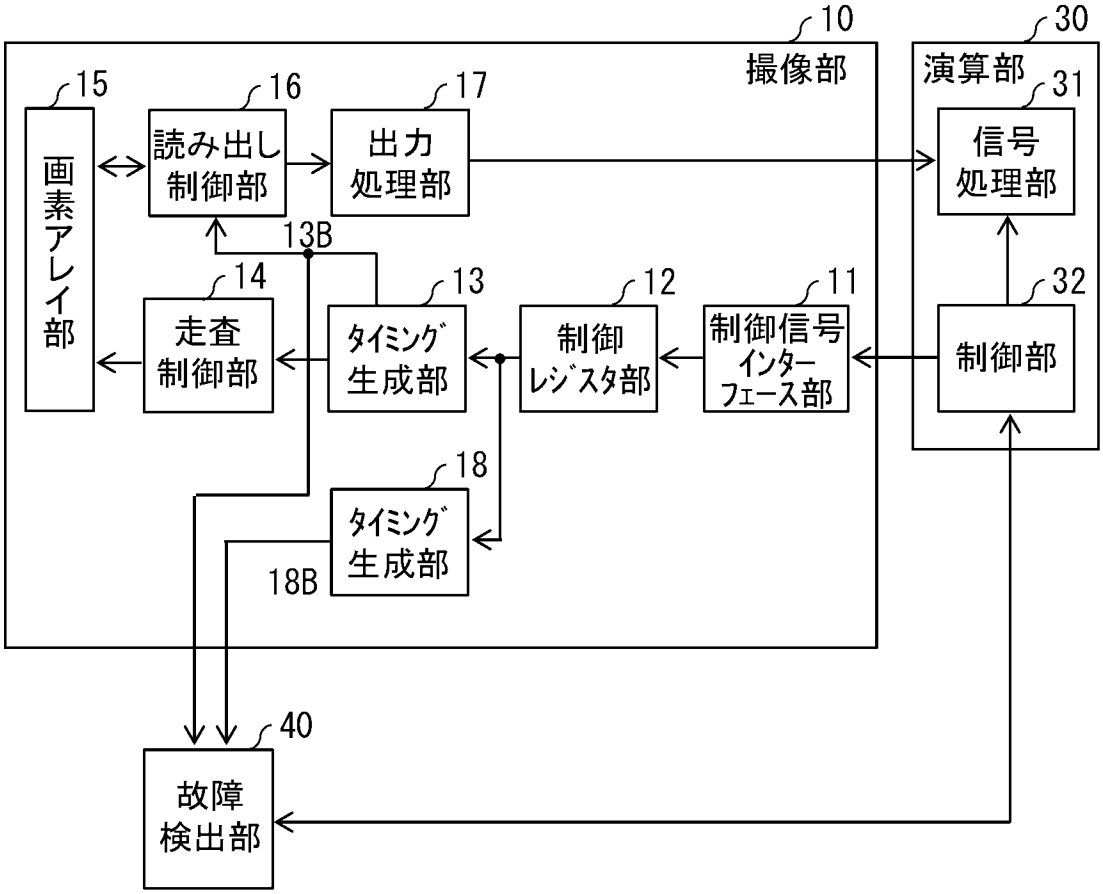
[図22]


21
21e
制御
レジスタ
21f
制御
レジスタ
21g
制御
レジスタ
21h
制御
レジスタ
18
18-4
タイミング
生成部
18-3
セレクタ
18A
信号E'
信号F'
信号G'
信号H'

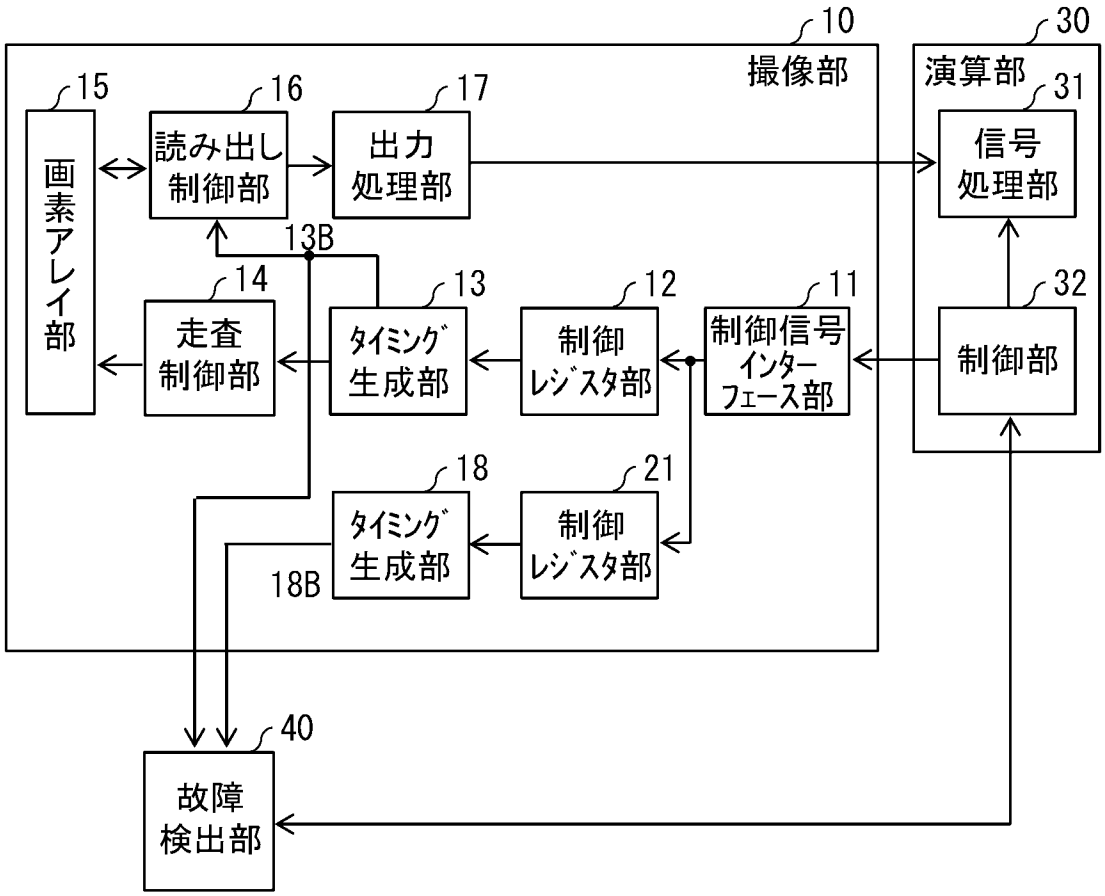
[図23]


18
18e
タイミング
生成部
18f
タイミング
生成部
18g
タイミング
生成部
18h
タイミング
生成部
信号E'
信号F'
信号G'
信号H'
18A
21
21e
制御
レジスタ
21f
制御
レジスタ
21g
制御
レジスタ
21h
制御
レジスタ

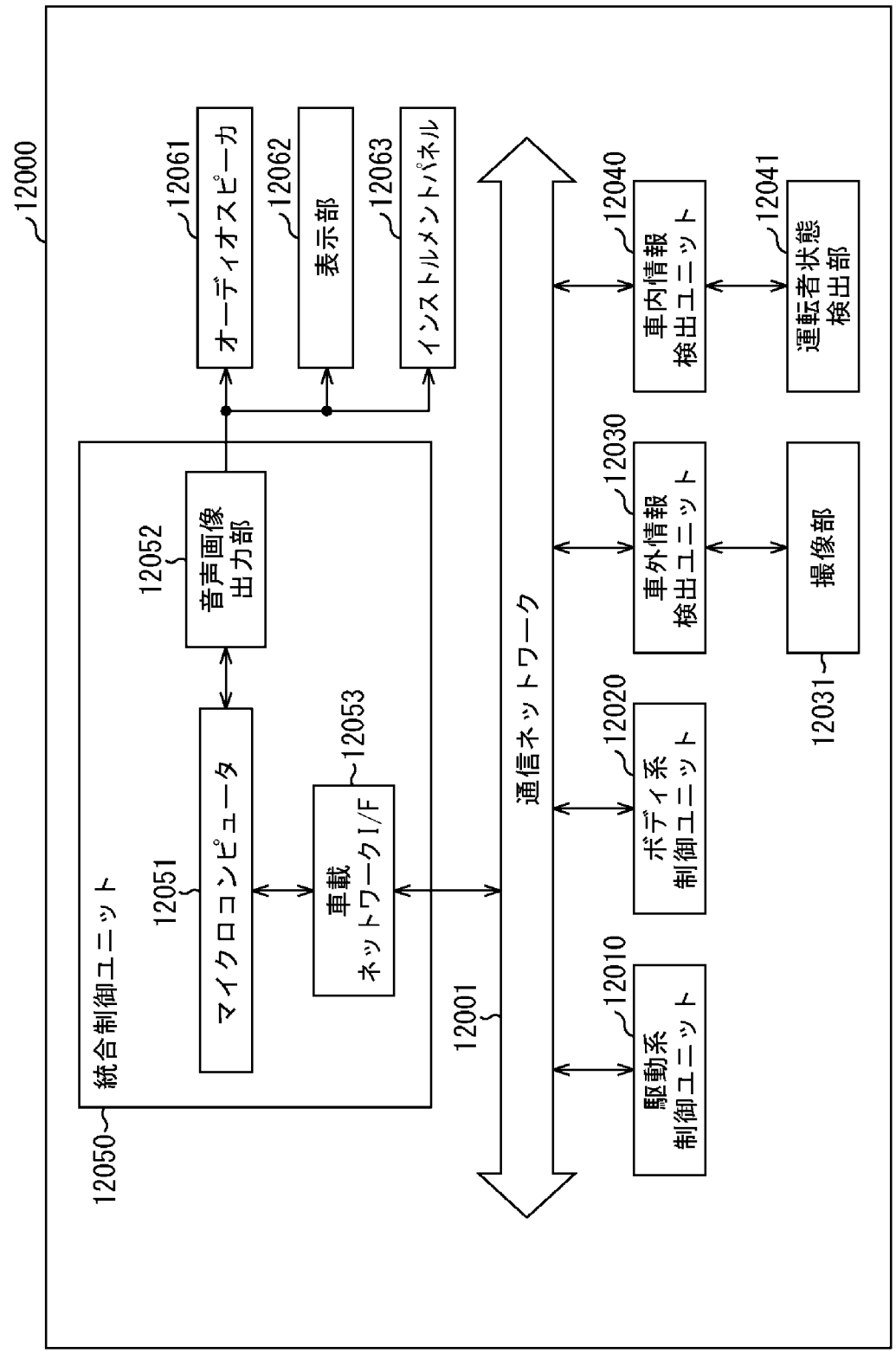
[図24]


10
撮像部
30
演算部
15
画素アレイ部
16
読み出し制御部
17
出力処理部
31
信号処理部
13B
14
走査制御部
13
ﾀｲﾐﾝｸﾞ生成部
12
制御レｼﾞｽﾀ部
11
制御信号インターフェース部
32
制御部
18
ﾀｲﾐﾝｸﾞ生成部
18B
40
故障検出部

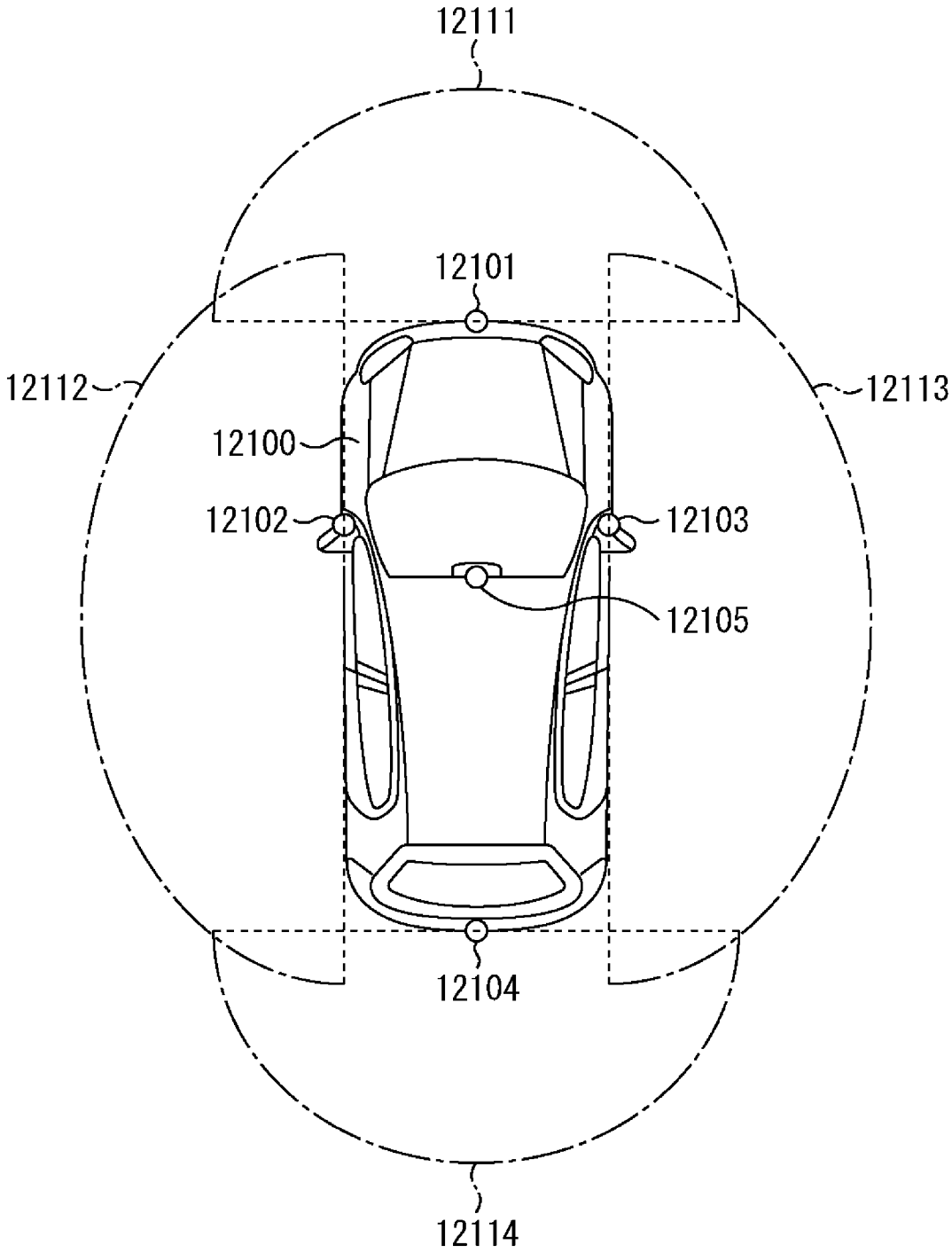
[図25]


10
撮像部
30
演算部
15
画素アレイ部
16
読み出し制御部
17
出力処理部
31
信号処理部
13B
14
走査制御部
13
ﾀｲﾐﾝｸﾞ生成部
12
制御レｼﾞｽﾀ部
11
制御信号インターフェース部
32
制御部
18
ﾀｲﾐﾝｸﾞ生成部
21
制御レｼﾞｽﾀ部
18B
40
故障検出部

[図26]


12000
12061
オーディオスピーカ
12062
表示部
12063
インストルメントパネル
12052
音声画像出力部
12053
車載ネットワークI/F
12051
マイクロコンピュータ
12050
統合制御ユニット
12001
通信ネットワーク
12040
車内情報検出ユニット
12041
運転者状態検出部
12030
車外情報検出ユニット
12031
撮像部
12020
ボディ系制御ユニット
12010
駆動系制御ユニット

[図27]


12111
12101
12112
12113
12100
12102
12103
12105
12104
12114

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2019/049817

A. CLASSIFICATION OF SUBJECT MATTER
Int.Cl. H04N5/378(2011.01)i
FI: H04N5/378

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
Int.Cl. H04N5/378

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan	1922-1996
Published unexamined utility model applications of Japan	1971-2020
Registered utility model specifications of Japan	1996-2020
Published registered utility model applications of Japan	1994-2020

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	WO 2018/150778 A1 (SONY SEMICONDUCTOR SOLUTIONS CORP.) 23.08.2018 (2018-08-23), paragraph [0083], fig. 1	1-10
A	JP 2018-93326 A (SONY SEMICONDUCTOR SOLUTIONS CORP.) 14.06.2018 (2018-06-14), paragraph [0037], fig. 1	1-10
A	WO 2017/209221 A1 (SONY SEMICONDUCTOR SOLUTIONS CORP.) 07.12.2017 (2017-12-07), paragraph [0077], fig. 5	1-10

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search 27.02.2020	Date of mailing of the international search report 10.03.2020
Name and mailing address of the ISA/ Japan Patent Office 3-4-3, Kasumigaseki, Chiyoda-ku, Tokyo 100-8915, Japan	Authorized officer Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/JP2019/049817

WO 2018/150778 A1	23.08.2018	CN 110268708 A paragraph [0133], fig. 1
JP 2018-93326 A	14.06.2018	WO 2018/100902 A1 paragraph [0038], fig. 1 CN 109716755 A
WO 2017/209221 A1	07.12.2017	US 2019/0297287 A1 paragraph [0147], fig. 5 EP 3468169 A1 CN 109155829 A KR 10-2019-0015201 A

国際調査報告

国際出願番号
PCT/JP2019/049817

A. 発明の属する分野の分類（国際特許分類（ＩＰＣ））

H04N 5/378(2011.01)i
FI: H04N5/378

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（ＩＰＣ））

H04N5/378

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	１９２２－１９９６年
日本国公開実用新案公報	１９７１－２０２０年
日本国実用新案登録公報	１９９６－２０２０年
日本国登録実用新案公報	１９９４－２０２０年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献のカテゴリー*	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
A	WO 2018/150778 A1（ソニーセミコンダクタソリューションズ株式会社）23.08.2018 (2018-08-23) 段落［0083］，図1	1-10
A	JP 2018-93326 A（ソニーセミコンダクタソリューションズ株式会社）14.06.2018 (2018-06-14) 段落［0037］，図1	1-10
A	WO 2017/209221 A1（ソニーセミコンダクタソリューションズ株式会社）07.12.2017 (2017-12-07) 段落［0077］，図5	1-10

☐ Ｃ欄の続きにも文献が列挙されている。

☑ パテントファミリーに関する別紙を参照。

＊ 引用文献のカテゴリー
“A” 特に関連のある文献ではなく、一般的技術水準を示すもの
“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
“O” 口頭による開示、使用、展示等に言及する文献
“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献
“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの
“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
“Y” 特に関連のある文献であって、当該文献と他の１以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
“&” 同一パテントファミリー文献

国際調査を完了した日	国際調査報告の発送日
27.02.2020	10.03.2020

名称及びあて先
日本国特許庁(ISA/JP)
〒100-8915
日本国
東京都千代田区霞が関三丁目４番３号

権限のある職員（特許庁審査官）
鈴木　明 5V 9185
電話番号 03-3581-1101 内線 3571

国際調査報告
パテントファミリーに関する情報

国際出願番号
PCT/JP2019/049817

引用文献	公表日	パテントファミリー文献	公表日
WO 2018/150778 A1	23.08.2018	CN 110268708 A 段落［0133］，図1	
JP 2018-93326 A	14.06.2018	WO 2018/100902 A1 段落［0038］，図1 CN 109716755 A	
WO 2017/209221 A1	07.12.2017	US 2019/0297287 A1 段落［0147］，図5 EP 3468169 A1 CN 109155829 A KR 10-2019-0015201 A	