

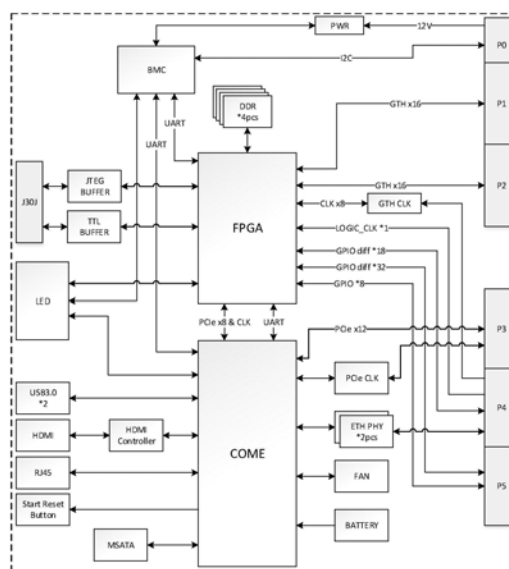


(45) 授权公告日 2020.10.16

G06F 15/16 (2006.01)

权利要求书1页 说明书3页 附图1页

本实用新型涉及一种基于COMe和FPGA的大带宽数字处理板。包括COMe模块、FPGA芯片以及基板管理控制器BMC, COMe模块与FPGA芯片之间通过PCIe总线和UART总线通信连接, 基板管理控制器BMC通过UART总线与COMe模块和FPGA芯片连接; 还包括由多个DDR存储器构成的缓存模块, 缓存模块与FPGA芯片连接; 还包括插接件P0至P5, 插接件P0通过I2C总线与基板管理控制器BMC连接, 插接件P1和P2通过GTH总线与FPGA芯片连接, 插接件P3通过PCIe总线与COMe模块连接、并为COMe模块提供一路PCIe时钟, 插接件P4通过GPIO接口与FPGA芯片连接、通过ETH PHY接口与COMe模块连接、并为FPGA提供两路时钟分别用于GTH BANK和通用BANK, 插接件P5通过GPIO接口与FPGA芯片连接。本实用新型的数字处理板具有高处理性能、高传输速度以及更丰富的接口。



1. 一种基于COMe和FPGA的大带宽数字处理板,其特征是:包括COMe模块、FPGA芯片以及基板管理控制器BMC,COMe模块与FPGA芯片之间通过PCIe总线和UART总线通信连接,基板管理控制器BMC通过UART总线与COMe模块和FPGA芯片连接;FPGA芯片具有JTAG接口和TTL接口;COMe模块具有USB3.0接口、HDMI视频接口、RJ45网络接口和mSATA外设;还包括由多个DDR存储器构成的缓存模块,缓存模块与FPGA芯片连接;还包括插接件P0至P5,插接件P0通过I2C总线与基板管理控制器BMC连接,插接件P1和P2通过GTH总线与FPGA芯片连接,插接件P3通过PCIe总线与COMe模块连接、并为COMe模块提供一路PCIe时钟,插接件P4通过GPIO接口与FPGA芯片连接、通过ETH PHY接口与COMe模块连接、并为FPGA提供两路时钟分别用于GTH BANK和通用BANK,插接件P5通过GPIO接口与FPGA芯片连接。

2. 如权利要求1所述的基于COMe和FPGA的大带宽数字处理板,其特征是:还包括一个J30J调试接口,JTAG接口和TTL接口均与J30J调试接口连接。

3. 如权利要求2所述的基于COMe和FPGA的大带宽数字处理板,其特征是:还包括一个用于给COMe模块散热的风扇模块。

4. 如权利要求3所述的基于COMe和FPGA的大带宽数字处理板,其特征是:还包括一个用于给COMe模块供电的RTC电池模块。

5. 如权利要求4所述的基于COMe和FPGA的大带宽数字处理板,其特征是:还包括LED状态指示模块,LED状态指示模块与COMe模块、FPGA芯片以及基板管理控制器BMC连接。

一种基于COMe和FPGA的大带宽数字处理板

技术领域

[0001] 本实用新型属于高速数据传输技术领域,尤其涉及一种基于COMe和FPGA的大带宽数字处理板。

背景技术

[0002] COMe模块是一种广泛应用于各种测控系统中的多功能载板,可提供多路网口,多路串口,以及VGA、DIV、LVDS等多种接口。COMe模块最初是为工业自动化、交通运输和测试测量等市场设计的低成本小型嵌入式模块,在国防应用中,单一处理器提供必要的计算能力,COMe模块在该领域占有一席之地。在紧凑的空间限制内设计嵌入式计算解决方案时,这种紧凑尺寸和丰富的I/O补充在标准化连接器布局中的组合使得COMe成为一种趋势。其部署涵盖了包括工厂自动化、医疗设备、汽车、航空电子设备、铁路、数字标牌和国防应用在内的所有嵌入式计算环境。这意味着COMe产品空间不断增长,且随着新一代处理器的推出而不断发展以满足市场需求,而相对较大的产量意味着基于COMe的解决方案通常比其它方案更优竞争优势。当前,已经有多款标准的COMe模块产品存在。

[0003] 嵌入式计算机具有体积小、功耗低、集成度高、接口丰富等特点,广泛应用于工业控制、军事、医疗、视频影像等各个领域。但是,随着各种应用场景对系统性能提出的更高要求,直接导致系统的数据量以及系统间的通信速度不断增加,因此需要一种数字处理板卡,不仅具有嵌入式计算机的所有优点,还需具有高速对外接口,以满足数据传输对大带宽的要求。如前所述,基于当前的COMe模块产品进行上述数字处理板卡的搭建设计成为了可能。

实用新型内容

[0004] 本实用新型为解决公知技术中存在的技术问题而提供一种具有高处理性能、高传输速度、更丰富接口的基于COMe和FPGA的大带宽数字处理板。

[0005] 本实用新型为解决公知技术中存在的技术问题所采取的技术方案是:一种基于COMe和FPGA的大带宽数字处理板包括COMe模块、FPGA芯片以及基板管理控制器BMC,COMe模块与FPGA芯片之间通过PCIe总线和UART总线通信连接,基板管理控制器BMC通过UART总线与COMe模块和FPGA芯片连接;FPGA芯片具有JTAG接口和TTL接口;COMe模块具有USB3.0接口、HDMI视频接口、RJ45网络接口和mSATA外设;还包括由多个DDR存储器构成的缓存模块,缓存模块与FPGA芯片连接;还包括插接件P0至P5,插接件P0通过I2C总线与基板管理控制器BMC连接,插接件P1和P2通过GTH总线与FPGA芯片连接,插接件P3通过PCIe总线与COMe模块连接、并为COMe模块提供一路PCIe时钟,插接件P4通过GPIO接口与FPGA芯片连接、通过ETH PHY接口与COMe模块连接、并为FPGA提供两路时钟分别用于GTH BANK和通用BANK,插接件P5通过GPIO接口与FPGA芯片连接。

[0006] 本实用新型的优点和积极效果是:本实用新型提供了一种结构设计合理的基于COMe和FPGA的大带宽数字处理板,与现有的数字处理板相比,本实用新型中充分利用了COMe模块和FPGA芯片两者的优异性能。本实用新型将COMe模块和FPGA芯片相结合,通过VPX

接插件对外提供多种高速数据通信接口,解决了现有嵌入式计算机缺少高速数据传输接口的弊端。本实用新型由于采用了FPGA的实现方式,可根据需求定制多种高速接口,如Aurora接口、SRI0接口等,并且各种接口的位宽可设置,能否适配多种应用场景,具有很强的兼容性。本实用新型采用标准6U VPX板卡设计,具有很强的通用性。

[0007] 优选地:还包括一个J30J调试接口,JTAG接口和TTL接口均与J30J调试接口连接。

[0008] 优选地:还包括一个用于给COMe模块散热的风扇模块。

[0009] 优选地:还包括一个用于给COMe模块供电的RTC电池模块。

[0010] 优选地:还包括LED状态指示模块,LED状态指示模块与COMe模块、FPGA芯片以及基板管理控制器BMC连接。

附图说明

[0011] 图1是本实用新型的结构框图。

具体实施方式

[0012] 为能进一步了解本实用新型的发明内容、特点及功效,兹举以下实施例详细说明。

[0013] 请参见图1,本实用新型的基于COMe和FPGA的大带宽数字处理板包括COMe模块、FPGA芯片以及基板管理控制器BMC,COMe模块与FPGA芯片之间通过PCIe总线和UART总线通信连接,基板管理控制器BMC通过UART总线与COMe模块和FPGA芯片连接。

[0014] FPGA芯片具有JTAG接口和TTL接口。本实施例中,还包括一个J30J调试接口,JTAG接口和TTL接口均与J30J调试接口连接。

[0015] COMe模块具有USB3.0接口、HDMI视频接口、RJ45网络接口和mSATA外设。

[0016] 还包括由多个DDR存储器构成的缓存模块,缓存模块与FPGA芯片连接。

[0017] 还包括插接件P0至P5(一共六个),其中:插接件P0通过I2C总线与基板管理控制器BMC连接,插接件P1和P2通过GTH总线与FPGA芯片连接,插接件P3通过PCIe总线与COMe模块连接,插接件P4通过GPIO接口与FPGA芯片连接、通过ETH PHY接口与COMe模块连接,插接件P5通过GPIO接口与FPGA芯片连接。

[0018] 本实施例中,还包括一个用于给COMe模块散热的风扇模块。

[0019] 本实施例中,还包括一个用于给COMe模块供电的RTC电池模块。

[0020] 本实施例中,还包括LED状态指示模块,LED状态指示模块与COMe模块、FPGA芯片以及基板管理控制器BMC连接。

[0021] 本实用新型中的数字处理板卡采用TYPE6型COMe模块作为主控制器,实现嵌入式计算机功能;使用VIRTEX7系列FPGA用作辅助处理器,实现多种高带宽对外接口的拓展;二者之间通过PCIe总线进行通信;成功解决了嵌入式计算机缺少高速数据传输接口的弊端,是系统监控、信号处理相关应用的理想解决方案。

[0022] 该数字处理板搭载Intel酷睿高性能TYPE6型COMe主机板,用于实现系统管理与控制,其外围接口包括:

[0023] a) 连接至前面板的两路USB3.0接口、一路HDMI视频接口、一路RJ45网络接口、一个主机开关与复位按键以及多路LED指示灯;

[0024] b) 一路mSATA外设用于外接操作系统盘;

- [0025] c) 两路PCIe转1000BASE-T网络接口连接至接插件P4;
- [0026] d) 可扩展一路RTC电池模块,用于给COMe模块供电;
- [0027] e) 外接一个风扇接插件,用于给风扇供电,该风扇用于COMe模块的散热;
- [0028] f) 与FPGA芯片通信的PCIe Gen3 x8接口以及UART总线接口;
- [0029] g) 对外扩展12路PCIe Gen3接口连接至接插件P3。
- [0030] 作为辅助处理器的FPGA芯片,主要用于实现高速数据传输,是设计的核心内容,其外围接口包括:
 - [0031] a) 4片DDR存储器组合成一组,用于FPGA芯片的数据缓存;
 - [0032] b) 32组GTH收发通路用作高速数据交互;
 - [0033] c) 由接插件P4输入两路时钟,一路用于GTH BANK的GTH时钟,一路用于通用BANK的逻辑时钟;
 - [0034] d) 50路差分GPIO接口,其中18路连接至接插件P4,32路连接至接插件P5;
 - [0035] e) 8路单端GPIO接口连接至接插件P5;
 - [0036] f) 连接至前面板的一个J30J调试接口,用于输入JTAG调试信号和多路TTL信号。
- [0037] 用作板卡的电源管理的BMC芯片,其外围信接口包括:
 - [0038] a) 两路UART总线接口分别连接至COMe模块和FPGA芯片;
 - [0039] b) LED状态指示模块的多路LED状态指示灯连接至前面板;
- [0040] c) 可做CAN总线控制的一路I2C接口连接至接插件P0;
- [0041] d) 由于该BMC芯片内部包含两个增益控制可调的16bit模数转换器ADC,可实现对电源的温度和电压进行监测。
- [0042] 整个数字处理板的高速数据通信主要体现在两个方面:
- [0043] 首先,COMe模块对外拓展的12路PCIe Gen3接口,其最高线速率可达8Gbps,总和高达96Gbps的对外接口带宽;其次,FPGA芯片对外拓展的32组GTH收发通路接口,其最高线速率可达10Gbps,总和高达320Gbps的对外接口带宽;此外,由于FPGA芯片的易扩展性,可实现32组GTH组成Aurora接口、SRIO接口等高速接口,并且各种接口位宽可灵活定制。

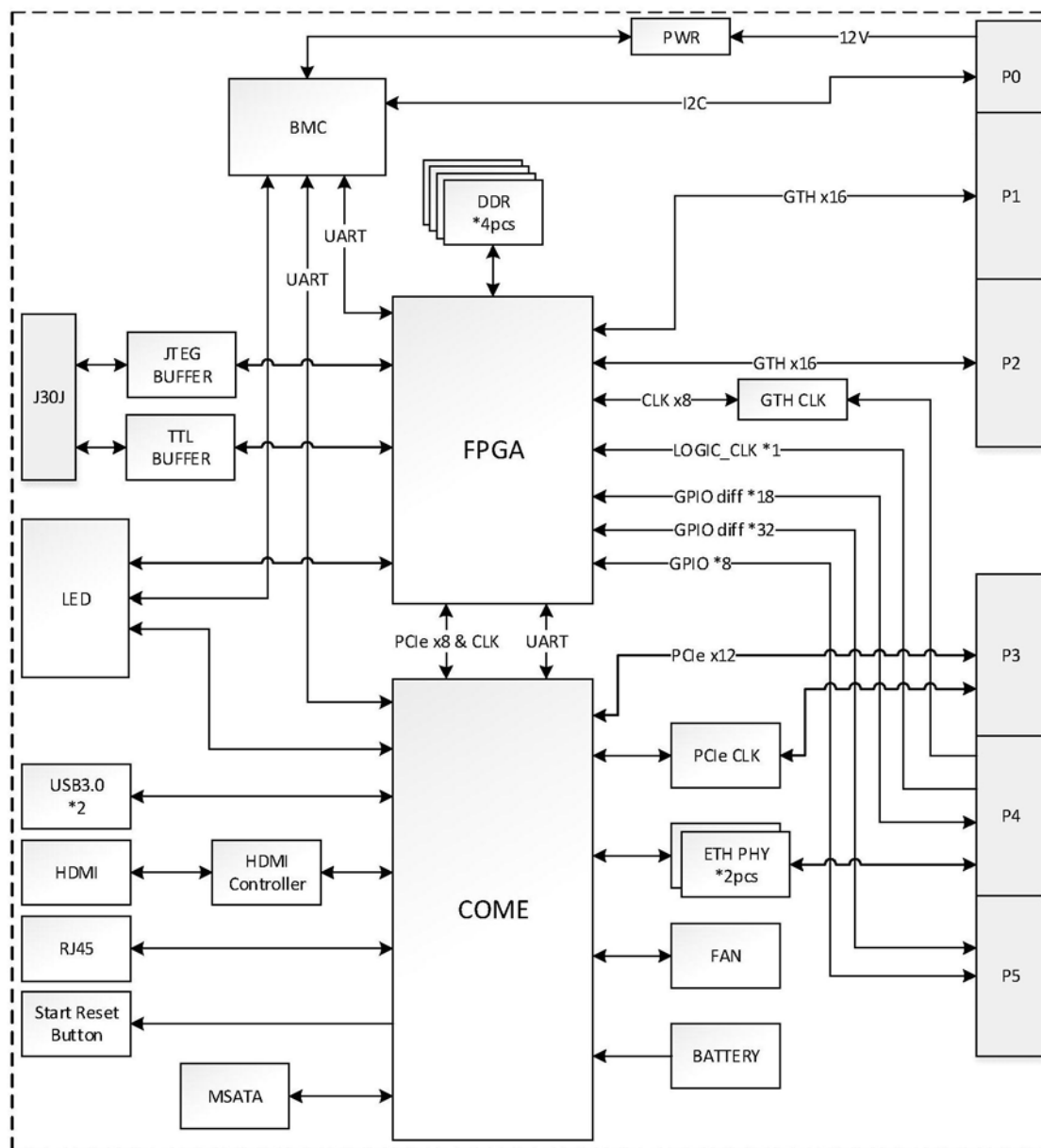


图1