

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5098151号
(P5098151)

(45) 発行日 平成24年12月12日(2012.12.12)

(24) 登録日 平成24年10月5日(2012.10.5)

(51) Int.Cl.	F I
H O 1 L 21/336 (2006.01)	H O 1 L 29/78 6 1 8 A
H O 1 L 29/786 (2006.01)	H O 1 L 29/78 6 1 8 B
C 2 3 C 14/08 (2006.01)	H O 1 L 29/78 6 2 6 C
	C 2 3 C 14/08 K

請求項の数 3 (全 6 頁)

(21) 出願番号	特願2005-315785 (P2005-315785)	(73) 特許権者	000003193
(22) 出願日	平成17年10月31日(2005.10.31)		凸版印刷株式会社
(65) 公開番号	特開2007-123661 (P2007-123661A)		東京都台東区台東1丁目5番1号
(43) 公開日	平成19年5月17日(2007.5.17)	(72) 発明者	今 真人
審査請求日	平成20年10月8日(2008.10.8)		東京都台東区台東1丁目5番1号 凸版印刷株式会社内
		(72) 発明者	柊元 宏
			東京都台東区台東1丁目5番1号 凸版印刷株式会社内
		(72) 発明者	石崎 守
			東京都台東区台東1丁目5番1号 凸版印刷株式会社内
		(72) 発明者	伊藤 学
			東京都台東区台東1丁目5番1号 凸版印刷株式会社内

最終頁に続く

(54) 【発明の名称】 薄膜トランジスタの製造方法

(57) 【特許請求の範囲】

【請求項1】

InGaSnO_x ($4 \leq x \leq 5$) 薄膜を活性層に用いた薄膜トランジスタの製造方法であって、前記 InGaSnO_x ($4 \leq x \leq 5$) 薄膜をスパッタ法で形成し、前記スパッタ法に用いるターゲットとして、InGaSnO₅ ターゲットを用い、前記スパッタ法における酸素流量比が2～4%であることを特徴とする薄膜トランジスタの製造方法。

【請求項2】

前記 InGaSnO_x ($4 \leq x \leq 5$) が非単結晶薄膜であることを特徴とする請求項1記載の薄膜トランジスタの製造方法。

【請求項3】

前記薄膜トランジスタの基板がフレキシブル基板であることを特徴とする請求項1または2に記載の薄膜トランジスタの製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、電子回路を構成する素子として用いることができる、InGaSnO_x ($4 \leq x \leq 5$) を主たる構成成分とする非単結晶材料を活性層として用いる薄膜トランジスタに関する。

【背景技術】

【0002】

電界効果型トランジスタは、半導体メモリ集積回路の単位電子素子、高周波信号増幅素子、液晶駆動用素子等各種のスイッチング素子として用いられ、特に薄膜化したものは薄膜トランジスタ（Thin Film Transistor：TFT）としてよく知られている。

【0003】

これらトランジスタの活性層には、シリコンまたはシリコン化合物が広く用いられている。高速動作が必要な高周波増幅素子、集積回路用素子等には、シリコン単結晶が用いられ、また、低速動作で十分な表示素子用には、大面積化の要求からアモルファスシリコンが使われている。

【0004】

紙の代替として期待されるフレキシブルディスプレイには、フレキシブル基板を用いることが要求される。このような基板は一般に耐熱温度が低いため、プロセス温度のさらなる低下が要求される。アモルファスシリコン薄膜の作製にはCVDが広く用いられており、特にプラズマCVDではプラズマが原料ガスであるシランを分解するため、熱CVDと比較して低い温度で成膜できるが、それでも200～300℃の反応温度が必要である。

【0005】

近年、室温成膜が可能で電界効果移動度がアモルファスシリコンと同等以上の酸化物半導体 InGaZnO_4 が発表され、薄膜トランジスタの活性層としての可能性が示された。（例えば、非特許文献1を参照。）

【0006】

InGaZnO_4 は透明導電膜として知られていた材料であるが、成膜時に酸素分圧を制御することでキャリア源となっている酸素空孔を低減し、off電流を低減させることに成功している。また容易にアモルファス状態が得られるため、フレキシブルディスプレイへの応用に適している。

【0007】

【非特許文献1】K.Nomura, H.Ohta, A.Takagi, T.Kamiyama, M.Hirano, H.Hosono, 「Nature」, 2004年11月25日, 432, p. 488-492

【発明の開示】

【発明が解決しようとする課題】

【0008】

ディスプレイへの応用には、大面積に均一成膜が可能なスパッタ法が適しているが、薄膜トランジスタの活性層にこの InGaZnO_4 を用いると、表示素子として必要な電界効果移動度 $1\text{ cm}^2/\text{V} \cdot \text{s}$ 付近の電界効果移動度が得られる酸素流量の範囲は非常に狭く（図1参照）、製品にばらつきが生じてしまうという問題があった。

【0009】

本発明は、係る従来技術の状況に鑑みてなされたもので、成膜時のプロセスウィンドウが十分に広い材料を用いることで、個々の製品の性能のばらつきを低く抑えることが可能となる、室温成膜可能な薄膜トランジスタを提供することを目的とする。

【課題を解決するための手段】

【0010】

上記の課題を達成するために、まず第1の発明は、 InGaSnO_x ($4 \leq x \leq 5$) 薄膜を活性層に用いた薄膜トランジスタの製造方法であって、前記 InGaSnO_x ($4 \leq x \leq 5$) 薄膜をスパッタ法で形成し、前記スパッタ法に用いるターゲットとして、 InGaSnO_5 ターゲットを用い、前記スパッタ法における酸素流量比が2～4%であることを特徴とする薄膜トランジスタの製造方法である。スパッタ法を用いることで大面積に均一成膜することが可能になる。また、 InGaSnO_5 ターゲットを用いることで InGaSnO_x ($4 \leq x \leq 5$) 薄膜の形成が容易になる。また、酸素流量比、すなわち酸素流量／（Ar流量＋酸素流量）を2～4%とすることでおおよそ $1\text{ cm}^2/\text{V} \cdot \text{s}$ 程度の移動度が安定して得られる。

【0011】

また、第2の発明は、前記 InGaSnO_x ($4 \leq x \leq 5$) が非単結晶薄膜であること

10

20

30

40

50

を特徴とする請求項1記載の薄膜トランジスタの製造方法である。非単結晶材料にすることで曲げに対する耐性が高まり、フレキシブルディスプレイへの応用が可能となる。

【0012】

また、第3の発明は、前記薄膜トランジスタの基板がフレキシブル基板であることを特徴とする請求項1または2に記載の薄膜トランジスタの製造方法である。適当なゲート絶縁膜や電極材料を選定しこれらも含めフレキシブル基板上に形成することで、トランジスタを含めた基板全体を曲げることが可能になる。

【発明の効果】

【0016】

以上の構成から、本発明には、以下の効果がある。

10

薄膜トランジスタの活性層の材料として InGaSnO_x ($4 \leq x \leq 5$) を用いることで、フレキシブル基板上に室温で非単結晶材料 InGaSnO_x ($4 \leq x \leq 5$) 半導体を、広いプロセスウィンドウで成膜することが可能になり、曲がる薄膜トランジスタを製品間のばらつきを最小限に抑えて作製することが可能になる。

【発明を実施するための最良の形態】

【0017】

本発明の実施の形態について、図1及び図2を用いて以下詳細に説明する。

【0018】

本発明の薄膜トランジスタの一例を、図1に示す。本実施の形態ではボトムゲート型であるが、トップゲート型でもよい。図2の例では、活性層4に InGaSnO_x ($4 \leq x \leq 5$) を用いている。

20

【0019】

次に製造方法について図2を用いて説明する。まず、基板1を用意する(図3(a))。基板1の材料としては、軽量、フレキシブルなプラスチック基板を用いることができるが、ガラス基板やシリコン基板なども使用できる。フレキシブルなプラスチック基板としては、例えば、ポリエチレンテレフタレート(PET)、ポリエチレンナフタレート(PEN)、ポリエーテルスルホン(PES)、ポリイミド(PI)、ポリエーテルイミド(PEI)、ポリスチレン(PS)、ポリ塩化ビニル(PVC)、ポリエチレン(PE)、ポリプロピレン(PP)、ナイロン等が使用可能である。ただし、密着性向上のためにUVやプラズマ等による表面処理を行うとよい。

30

【0020】

次に基板1上にゲート電極2を形成する(図3(b))。ゲート電極の材料や作製法、パターニング方法は問わない。金属、合金や透明導電膜のマスク蒸着(スパッタを含む)やスクリーン印刷等が一例として挙げられる。スクリーン印刷の場合、Pt、Au、Ag、Cu、Ni等の金属のペーストや、ポリエチレンジオキシチオフェン(PEDOT)、ポリアニリン(PANI)等の有機導電体ペーストを使用できる。

【0021】

次にゲート絶縁膜3を作製する(図3(c))。ゲート絶縁膜3の材料や作製法、パターニング法は問わない。例えば、 SiO_2 、 SiN 、 Al_2O_3 等が使用できるが、 HfO_2 や Y_2O_3 などの高誘電率(high-k)材料を用いるのが好ましい。

40

【0022】

次に活性層4を形成する(図3(d))。材料には InGaSnO_x ($4 \leq x \leq 5$) を用いる。形成方法は大面积均一成膜ができるスパッタ法が好ましく、 InGaSnO_5 ターゲットを用いると容易に形成できる。パルスレーザーデポジション(PLD)など他の方法でも可能である。

【0023】

次にソース・ドレイン電極5を形成し、薄膜トランジスタが完成する(図3(e))。ソース・ドレイン電極の材料や作製法、パターニング方法は問わない。金属、合金や透明導電膜のマスク蒸着(スパッタを含む)やスクリーン印刷等が一例として挙げられる。スクリーン印刷の場合、Pt、Au、Ag、Cu、Ni等の金属のペーストや、PEDOT

50

、PANI等の有機導電体ペーストを使用できる。

【0024】

InGaSnO_x ($4 \leq x \leq 5$) を活性層として用いると、酸素流量比が2%～4%の広範囲でおよそ $1 \text{ cm}^2 / \text{V} \cdot \text{s}$ 程度の移動度が安定して得られる。

【実施例】

【0025】

基板1としてPENを用い(図3(a))、これに錫ドープインジウム酸化物(ITO)をDCマグネトロンスパッタ法により50nmの膜厚で成膜し、パターンニングしてゲート電極2を形成した(図3(b))。パターンニングには一般的なリソグラフィを用い、ウェットエッチングによってITO層を加工した。次にプラズマCVDを用いて50℃以下の基板温度で SiO_2 を300nm形成し、ゲート絶縁膜3とした(図3(c))。InGaSnO₅ターゲットを用いてRFマグネトロンスパッタ法により酸素流量比(酸素流量/(Ar流量+酸素流量))2%で InGaSnO_x ($4 \leq x \leq 5$) 薄膜を50nm成膜し、一般的なリソグラフィを用いてパターンニングし、活性層4を形成した(図3(d))。最後にITOをDCマグネトロンスパッタ法により50nmの膜厚で成膜し、パターンニングしてソース・ドレイン電極5を形成し(図3(e))、非単結晶薄膜トランジスタが完成した(図2)。チャンネル長は50μm、チャンネル幅は800μmである。

10

【0026】

この素子の電界効果移動度を測定した結果、 $1 \text{ cm}^2 / \text{V} \cdot \text{s}$ が得られた。

【0027】

20

同様に酸素流量比4%及び6%で素子を作製し、それぞれ1.4及び0.01 $\text{cm}^2 / \text{V} \cdot \text{s}$ が得られた。

【産業上の利用可能性】

【0028】

このような薄膜トランジスタの活用例としては、フレキシブルディスプレイなどが挙げられる。

【図面の簡単な説明】

【0029】

【図1】本発明の薄膜トランジスタの構成例を示す側面断面図である。

【図2】本発明の薄膜トランジスタの製造工程の一例を示す側面断面図である。

30

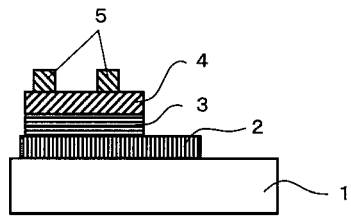
【図3】InGaZnO₄と本発明の InGaSnO_x ($4 \leq x \leq 5$) の成膜時の酸素流量比と作製したデバイスの電界効果移動度の関係を示す図である。

【符号の説明】

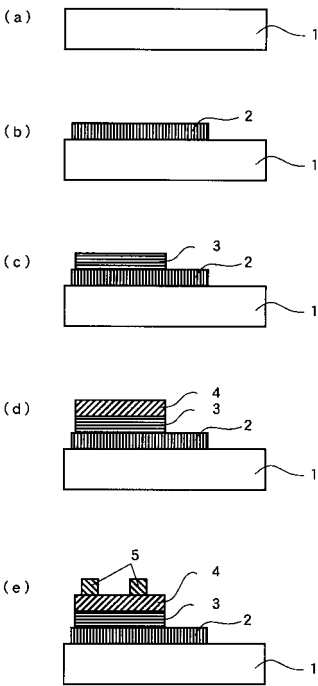
【0030】

- 1・・・基板
- 2・・・ゲート電極
- 3・・・ゲート絶縁膜
- 4・・・活性層
- 5・・・ソース・ドレイン電極

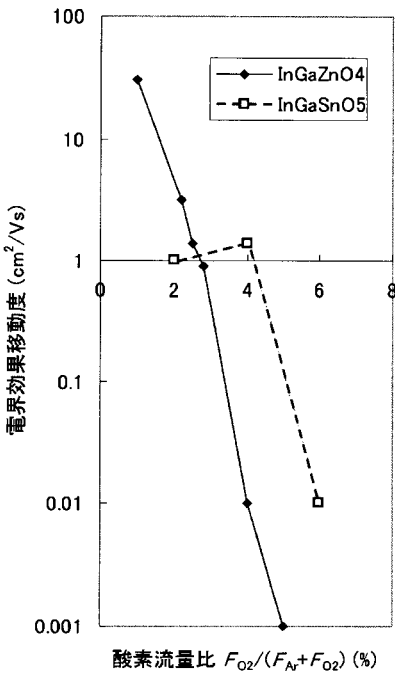
【図 1】



【図 2】



【図 3】



フロントページの続き

審査官 鈴木 聡一郎

(56)参考文献 国際公開第2005/088726 (WO, A1)

特開2000-129432 (JP, A)

特開2000-077358 (JP, A)

特開平10-190030 (JP, A)

国際公開第2004/030612 (WO, A1)

(58)調査した分野(Int.Cl., DB名)

H01L 21/336

H01L 29/786

H01L 51/50

G02F 1/1343 - 1/1345

G02F 1/135 - 1/1368

H05B 33/00 - 33/28

C23C 14/08

JSTPlus (JDreamII)

JST7580 (JDreamII)

Science Citation Index Expanded (Web of Science)