

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号

特表2008-500680

(P2008-500680A)

(43) 公表日 平成20年1月10日(2008.1.10)

(51) Int. Cl.	F I	テーマコード (参考)
G 1 1 C 11/406 (2006.01)	G 1 1 C 11/34 3 6 3 K	5 B 0 6 O
G 1 1 C 11/403 (2006.01)	G 1 1 C 11/34 3 6 3 M	5 M 0 2 4
G 0 6 F 12/00 (2006.01)	G 0 6 F 12/00 5 5 0 B	
	G 0 6 F 12/00 5 9 7 C	

審査請求 有 予備審査請求 未請求 (全 23 頁)

(21) 出願番号	特願2007-515446 (P2007-515446)	(71) 出願人	595020643
(86) (22) 出願日	平成17年5月26日 (2005. 5. 26)		クアルコム・インコーポレイテッド
(85) 翻訳文提出日	平成19年1月26日 (2007. 1. 26)		QUALCOMM INCORPORATED
(86) 国際出願番号	PCT/US2005/018917		アメリカ合衆国、カリフォルニア州 92
(87) 国際公開番号	W02005/119692		121-1714、サン・ディエゴ、モア
(87) 国際公開日	平成17年12月15日 (2005.12.15)		ハウス・ドライブ 5775
(31) 優先権主張番号	60/575, 335	(74) 代理人	100058479
(32) 優先日	平成16年5月27日 (2004. 5. 27)		弁理士 鈴江 武彦
(33) 優先権主張国	米国 (US)	(74) 代理人	100091351
(31) 優先権主張番号	10/982, 277		弁理士 河野 哲
(32) 優先日	平成16年11月5日 (2004. 11. 5)	(74) 代理人	100088683
(33) 優先権主張国	米国 (US)		弁理士 中村 誠
		(74) 代理人	100108855
			弁理士 蔵田 昌俊

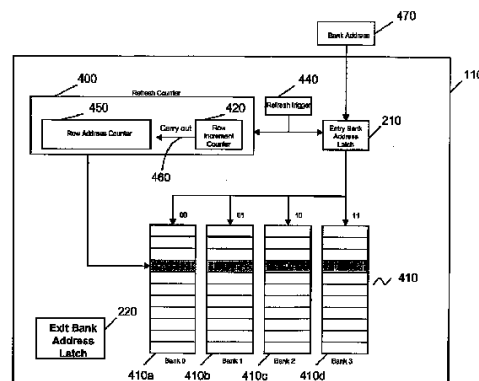
最終頁に続く

(54) 【発明の名称】 揮発性メモリの指示された (directed) バンクリフレッシュのためのシームレスセルフリフレッシュを提供する方法およびシステム

(57) 【要約】

【課題】 揮発性メモリの指示された (directed) バンクリフレッシュのシームレスセルフリフレッシュを提供するための方法およびシステム

【解決手段】 メモリシステムが提供される。該システムは、多数のバンクを有し、かつオートリフレッシュモードおよびセルフリフレッシュモードを含む複数の動作モードのうちの1つを実行するように構成されている揮発性メモリと、該揮発性メモリに該動作モードのうちの1つを実行することを命令するように構成されているメモリコントローラとを含んでいる。該メモリコントローラが該揮発性メモリに該セルフリフレッシュモードを実行することを命令すると、該メモリコントローラはさらに、エントリバンクアドレスを該揮発性メモリに提供するように構成されており、該エントリバンクアドレスは、該セルフリフレッシュモード時にリフレッシュされる最初のバンクに対応している。該揮発性メモリが該セルフリフレッシュモードを終了すると、該揮発性メモリはさらに、終了バンクアドレスを該メモリコントローラで使用可能にするように構成されており、該終了バンクアド



【特許請求の範囲】**【請求項 1】**

複数のバンクを有し、かつオートリフレッシュモードおよびセルフリフレッシュモードを含む複数の動作モードのうちの 1 つを実行するように構成されている揮発性メモリと、
前記揮発性メモリに、前記複数の動作モードのうちの 1 つを実行することを命令するように構成されているメモリコントローラと、

を備えるメモリシステムであって、

前記メモリコントローラが前記揮発性メモリに前記セルフリフレッシュモードを実行するように命令すると、前記メモリコントローラはさらにエントリバンクアドレスを前記揮発性メモリに提供するように構成されており、前記エントリバンクアドレスは前記セルフリフレッシュモード時にリフレッシュされる最初のバンクに対応しており、

前記揮発性メモリが前記セルフリフレッシュモードを終了すると、前記揮発性メモリはさらに終了バンクアドレスを前記メモリコントローラで使用可能にするように構成されており、前記終了バンクアドレスは、前記揮発性メモリが前記セルフリフレッシュモードを終了する前にリフレッシュされた最後のバンクに対応している、メモリシステム。

【請求項 2】

前記メモリコントローラはさらに、前記メモリコントローラが前記終了バンクアドレスを受信した後に、前記揮発性メモリが前記セルフリフレッシュモードを終了する前にリフレッシュされた最後のバンクに続くバンクをリフレッシュするオートリフレッシュコマンドを前記揮発性メモリに発行するように構成されている、請求項 1 に記載のシステム。

【請求項 3】

前記揮発性メモリが前記セルフリフレッシュモードを終了すると、前記揮発性メモリはさらに、終了行アドレスを前記メモリコントローラで使用可能にするように構成されており、前記終了行アドレスは、前記揮発性メモリが前記セルフリフレッシュモードを終了する前にリフレッシュされた最後の行に対応している、請求項 1 に記載のシステム。

【請求項 4】

前記揮発性メモリは、ダイナミックランダムアクセスメモリ (D R A M) または同期型 D R A M のうちの一方である、請求項 1 に記載のシステム。

【請求項 5】

エントリバンクアドレスラッチと、終了バンクアドレスラッチと複数のバンクとを有する揮発性メモリと、

オートリフレッシュモードおよびセルフリフレッシュモードを含む複数の動作モードのうちの 1 つを実行することを前記揮発性メモリに命令するように構成されているメモリコントローラと、

を備えるメモリシステムであって、

前記メモリコントローラが前記揮発性メモリに前記セルフリフレッシュモードを実行するように命令すると、前記メモリコントローラはさらに、エントリバンクアドレスを前記エントリバンクアドレスラッチにロードするように構成されており、前記エントリバンクアドレスは前記セルフリフレッシュモード時にリフレッシュされる最初のバンクに対応しており、

前記揮発性メモリが前記セルフリフレッシュモードを終了すると、前記揮発性メモリはさらに、終了バンクアドレスを前記終了バンクアドレスラッチにロードするように構成されており、前記終了バンクアドレスは、前記揮発性メモリが前記セルフリフレッシュモードを終了する前にリフレッシュされた最後のバンクに対応しており、前記終了バンクアドレスラッチは前記メモリコントローラにアクセス可能である、メモリシステム。

【請求項 6】

前記メモリコントローラはさらに、前記メモリコントローラが前記終了バンクアドレスラッチから前記終了バンクアドレスを検索した後に、前記揮発性メモリが前記セルフリフレッシュモードを終了する前にリフレッシュされた最後のバンクに続くバンクをリフレッシュするオートリフレッシュコマンドを前記揮発性メモリに発行するように構成されてい

10

20

30

40

50

る、請求項 5 に記載のシステム。

【請求項 7】

前記揮発性メモリはさらに終了行アドレスラッチを含んでおり、前記終了行アドレスラッチは前記メモリコントローラにアクセス可能であり、

前記揮発性メモリが前記セルフリフレッシュモードを終了すると、前記揮発性メモリはさらに、終了行アドレスを前記終了行アドレスラッチにロードするように構成されており、前記終了行アドレスは、前記揮発性メモリが前記セルフリフレッシュモードを終了する前にリフレッシュされた最後の行に対応している、請求項 5 に記載のシステム。

【請求項 8】

前記揮発性メモリはダイナミックランダムアクセスメモリ (D R A M) または同期型 D R A M のうち的一方である、請求項 5 に記載のシステム。 10

【請求項 9】

複数のバンクと、エントリバンクアドレスを記憶するための第 1 の記憶手段と、終了バンクアドレスを記憶するための第 2 の手段とを有する揮発性メモリと、

オートリフレッシュモードおよびセルフリフレッシュモードを含む複数の動作モードのうちの 1 つを実行することを前記揮発性メモリに命令するように構成されているメモリコントローラと、

を備えるメモリシステムであって、

前記メモリコントローラが前記揮発性メモリに前記セルフリフレッシュモードを実行するように命令すると、前記メモリコントローラはさらに前記エントリバンクアドレスを前記第 1 の記憶手段にロードするように構成されており、前記エントリバンクアドレスは、前記セルフリフレッシュモード時にリフレッシュされる最初のバンクに対応しており、 20

前記揮発性メモリが前記セルフリフレッシュモードを終了すると、前記揮発性メモリはさらに前記終了バンクアドレスを前記第 2 の記憶手段にロードするように構成されており、前記終了バンクアドレスは、前記揮発性メモリが前記セルフリフレッシュモードを終了する前にリフレッシュされた最後のバンクに対応しており、前記第 2 の記憶手段は前記メモリコントローラにアクセス可能である、メモリシステム。

【請求項 10】

前記メモリコントローラはさらに、前記メモリコントローラが前記終了バンクアドレスを前記第 2 の記憶手段から検索した後に、前記揮発性メモリが前記セルフリフレッシュモードを終了する前にリフレッシュされた最後のバンクに続くバンクをリフレッシュするオートリフレッシュコマンドを前記揮発性メモリに発行するように構成されている、請求項 9 に記載のシステム。 30

【請求項 11】

前記揮発性メモリはさらに、終了行アドレスを記憶するための第 3 の記憶手段を含んでおり、

前記揮発性メモリが前記セルフリフレッシュモードを終了する際に、前記揮発性メモリはさらに前記終了行アドレスを前記第 3 の記憶手段にロードするように構成されており、前記終了行アドレスは、前記揮発性メモリが前記セルフリフレッシュモードを終了する前にリフレッシュされた最後の行に対応しており、前記第 3 の記憶手段は前記メモリコントローラにアクセス可能である、請求項 9 に記載のシステム。 40

【請求項 12】

前記揮発性メモリはダイナミックランダムアクセスメモリ (D R A M) または同期型 D R A M のうち的一方である、請求項 10 に記載のシステム。

【請求項 13】

複数のバンクと、エントリバンクアドレスラッチと、終了バンクアドレスラッチと、リフレッシュクロックと、リフレッシュカウンタとを有する揮発性メモリであって、前記リフレッシュカウンタはさらに行アドレスカウンタおよび行インクリメントカウンタを有しており、前記リフレッシュクロックは前記リフレッシュカウンタおよび前記エントリバンクアドレスラッチをコントロールするように構成されており、前記行インクリメントカウ 50

ンタは前記行アドレスカウンタをインクリメントするように構成されている揮発性メモリと、

前記揮発性メモリをコントロールしてオートリフレッシュモードまたはセルフリフレッシュモードを実行するように構成されているメモリコントローラであって、ターゲットバンクのバンクアドレスを前記エントリバンクアドレスラッチにロードするようにさらに構成されているメモリコントローラと、

を備えるメモリシステムであって、

前記メモリコントローラはさらに、前記揮発性メモリに前記オートリフレッシュモードを実行してオートリフレッシュ動作を前記ターゲットバンクに実行することを命令するように構成されており、

10

前記行インクリメントカウンタは、オートリフレッシュ動作が実行されるたびにインクリメントされるように構成されており、

前記行インクリメントカウンタはさらに、所定数のオートリフレッシュ動作が実行された後に前記行アドレスカウンタをインクリメントするように構成されており、

前記行アドレスカウンタは、前記ターゲットバンクの行を前記オートリフレッシュ動作のために識別するのに使用可能な行アドレスを含んでおり、

前記揮発性メモリが前記セルフリフレッシュモードになると、前記揮発性メモリはさらに、前記エントリバンクアドレスラッチに記憶されている前記バンクアドレスと前記リフレッシュカウンタに記憶されている内容とを使用して1つ以上のセルフリフレッシュ動作を実行するように構成されており、

20

前記揮発性メモリはさらに、各セルフリフレッシュ動作後に必要に応じて前記エントリバンクアドレスラッチおよび前記リフレッシュカウンタをインクリメントするように構成されており、

前記揮発性メモリが前記セルフリフレッシュモードを終了すると、前記揮発性メモリは、前記エントリバンクアドレスラッチの現在値を前記終了バンクアドレスラッチにロードするように構成されており、前記終了バンクアドレスラッチの前記値は、前記揮発性メモリが前記セルフリフレッシュモードを終了する前にリフレッシュされた最後のバンクに対応している、メモリシステム。

【請求項 14】

前記終了バンクアドレスラッチは前記メモリコントローラにアクセス可能であり、

30

前記メモリコントローラはさらに、前記メモリコントローラが前記終了バンクアドレスラッチに記憶されている値を検索した後に、前記揮発性メモリが前記セルフリフレッシュモードを終了する前にリフレッシュされた最後のバンクに続くバンクをリフレッシュするオートリフレッシュコマンドを前記揮発性メモリに発行するように構成されている、請求項 13 に記載のシステム。

【請求項 15】

前記揮発性メモリが前記セルフリフレッシュモードを終了すると、前記揮発性メモリはさらに、前記行インクリメントカウンタをリセットしないように構成されている、請求項 13 に記載のシステム。

【請求項 16】

40

前記揮発性メモリが前記セルフリフレッシュモードを終了すると、前記メモリコントローラはさらに、平均リフレッシュ期間内に追加リフレッシュを発行しないように構成されている、請求項 13 に記載のシステム。

【請求項 17】

前記揮発性メモリはさらに終了行アドレスラッチを含んでおり、

前記揮発性メモリが前記セルフリフレッシュモードを終了すると、前記揮発性メモリは前記行アドレスカウンタの現在値を前記終了行アドレスラッチにロードするように構成されており、前記終了行アドレスラッチの前記値は、前記揮発性メモリが前記セルフリフレッシュモードを終了する前にリフレッシュされた最後の行に対応している、請求項 13 に記載のシステム。

50

【請求項 18】

前記揮発性メモリはダイナミックランダムアクセスメモリ（DRAM）または同期型 DRAM のうち的一方である、請求項 13 に記載のシステム。

【請求項 19】

エントリバンクアドレスラッチと、終了バンクアドレスラッチと、複数のバンクと、複数のリフレッシュ行カウンタとを有する揮発性メモリであって、各リフレッシュ行カウンタは対応するバンクと関連しており、かつターゲット行アドレスを記憶するように構成されている揮発性メモリと、

前記揮発性メモリにオートリフレッシュモードを実行することを命令するように構成されており、さらに、ターゲットバンクアドレスを前記エントリバンクアドレスラッチにロードするように構成されているメモリコントローラと、

を備えるメモリシステムであって、

前記揮発性メモリは前記オートリフレッシュモードでオートリフレッシュ動作を実行するように構成されており、前記オートリフレッシュ動作は、前記ターゲットバンクと関連した前記リフレッシュ行カウンタに記憶されている前記ターゲット行アドレスを使用して前記ターゲットバンクアドレスによって識別されたターゲットバンクに実行され、

前記メモリコントローラはさらに、前記揮発性メモリにセルフリフレッシュモードを実行することを命令するように構成されており、

前記揮発性メモリはさらに、前記エントリバンクアドレスラッチをインクリメントして現在のターゲットバンクアドレスを生成することによって前記セルフリフレッシュモードで前記複数のバンクを巡回するように構成されており、

各セルフリフレッシュ動作時に、前記揮発性メモリはさらに、前記関連リフレッシュ行カウンタに記憶されている前記ターゲット行アドレスに基づいて現在のターゲットバンクアドレスによって識別された前記バンクをリフレッシュするように構成されており、

前記揮発性メモリが前記セルフリフレッシュモードを終了する際に、前記揮発性メモリはさらに、前記エントリバンクアドレスラッチに記憶されている値を前記終了バンクアドレスラッチにロードするように構成されており、前記終了バンクアドレスラッチの前記値は、前記揮発性メモリが前記セルフリフレッシュモードを終了する前にリフレッシュされた最後のバンクに対応している、メモリシステム。

【請求項 20】

前記終了バンクアドレスラッチは前記メモリコントローラにアクセス可能であり、

前記メモリコントローラはさらに、前記メモリコントローラが前記終了バンクアドレスラッチに記憶されている値を検索した後に、前記揮発性メモリが前記セルフリフレッシュモードを終了する前にリフレッシュされた最後のバンクに続くバンクをリフレッシュするオートリフレッシュコマンドを前記揮発性メモリに発行するように構成されている、請求項 19 に記載のシステム。

【請求項 21】

前記揮発性メモリはさらに、前記揮発性メモリが前記セルフリフレッシュモードになる前に拡張リフレッシュを実行しないように構成されている、請求項 19 に記載のシステム。

【請求項 22】

前記揮発性メモリはさらに終了行アドレスラッチを含んでおり、前記終了行アドレスラッチは前記メモリコントローラにアクセス可能であり、

前記揮発性メモリが前記セルフリフレッシュモードを終了する際に、前記揮発性メモリはさらに、前記揮発性メモリが前記セルフリフレッシュモードを終了する前にリフレッシュされた最後のバンクと関連した前記リフレッシュ行カウンタに記憶されている値を前記終了行アドレスラッチにロードするように構成されている、請求項 19 に記載のシステム。

【請求項 23】

前記揮発性メモリはダイナミックランダムアクセスメモリ（DRAM）または同期型 D

10

20

30

40

50

R A Mのうちの一方である、請求項 1 9 に記載のシステム。

【請求項 2 4】

複数のバンクを有する揮発性メモリのメモリリフレッシュを制御する方法であって、
エントリバンクアドレスを前記揮発性メモリに送ることと、

前記揮発性メモリに、セルフリフレッシュモードを実行して、前記エントリバンクアドレスに基づいて1つ以上のセルフリフレッシュ動作を実行するように命令することであって、前記エントリバンクアドレスは、前記1つ以上のセルフリフレッシュ動作が開始するターゲットバンクに対応していることと、

前記揮発性メモリに、前記揮発性メモリが前記セルフリフレッシュモードを終了する際に終了バンクアドレスを使用可能にするように命令することであって、前記終了バンクアドレスは、前記揮発性メモリが前記セルフリフレッシュモードを終了する前にリフレッシュされた最後のバンクに対応していることと、を備える方法。

10

【請求項 2 5】

オートリフレッシュモードを実行して、前記終了バンクアドレスによって識別された前記バンクに続くバンクにオートリフレッシュ動作を実行することを前記揮発性メモリに命令することをさらに備える、請求項 2 4 に記載の方法。

【請求項 2 6】

前記揮発性メモリが前記セルフリフレッシュモードを終了する際に前記揮発性メモリに終了行アドレスを使用可能にするように命令することであって、前記終了行アドレスは、前記揮発性メモリが前記セルフリフレッシュモードを終了する前にリフレッシュされた最後の行に対応している、請求項 2 4 に記載の方法。

20

【請求項 2 7】

エントリバンクアドレスラッチと、終了バンクアドレスラッチと複数のバンクとを有する揮発性メモリのメモリリフレッシュを制御する方法であって、

エントリバンクアドレスを前記エントリバンクアドレスラッチにロードすることと、

前記揮発性メモリに、前記エントリバンクアドレスを前記エントリバンクアドレスラッチから検索するように命令することと、

前記揮発性メモリに、セルフリフレッシュモードを実行して、前記エントリバンクアドレスに基づいて1つ以上のセルフリフレッシュ動作を実行するように命令することであって、前記エントリバンクアドレスは、前記1つ以上のセルフリフレッシュ動作が開始するターゲットバンクに対応していることと、

30

前記揮発性メモリが前記セルフリフレッシュモードを終了する際に終了バンクアドレスを前記終了バンクアドレスラッチに記憶することであって、前記終了バンクアドレスは、前記揮発性メモリが前記セルフリフレッシュモードを終了する前にリフレッシュされた最後のバンクに対応していることと、を備える方法。

【請求項 2 8】

前記終了バンクアドレスを前記終了バンクアドレスラッチから検索することと、

前記揮発性メモリに、オートリフレッシュモードを実行して、前記終了バンクアドレスによって識別された前記バンクに続くバンクにオートリフレッシュ動作を実行するように命令することとをさらに備える、請求項 2 7 に記載の方法。

40

【請求項 2 9】

前記揮発性メモリはさらに終了行アドレスラッチを含んでおり、前記方法はさらに、

前記揮発性メモリが前記セルフリフレッシュモードを終了する際に終了行アドレスを前記終了行アドレスラッチに記憶することであって、前記終了行アドレスは、前記揮発性メモリが前記セルフリフレッシュモードを終了する前にリフレッシュされた最後の行に対応していることを備える、請求項 2 7 に記載の方法。

【発明の詳細な説明】

【技術分野】

【0 0 0 1】

(関連出願)

50

本出願は、2004年5月27日に出願された米国特許仮出願第60/575,335号に対する優先権を請求するものである。

【0002】

本開示は、概してメモリデバイスに関し、より具体的には、揮発性メモリの指示されたバンクリフレッシュのシームレスセルフリフレッシュを提供するための方法およびシステムに関する。

【背景技術】

【0003】

揮発性メモリは、多数のアレイ（つまりバンク）として一般的に構成される記憶媒体である。各バンクはさらに、「メモリセル」のマトリックスとして行列に配列され、各列はさらにメモリの入力/出力（I/O）幅によって分割される。メモリ内の位置はバンク、行および列によって一意に特定される。メモリコントローラは、データのバンク、行および列の位置を示すことによってメモリからデータを検索するために使用されることがある。例えば、16ビットの外部データバスを有する4倍長(quad)バンクの128Mbメモリについて、可能な論理アドレスマッピングは、9ビットの列アドレスと、2ビットのバンクアドレスと12ビットの行アドレスとを含む。

【0004】

メモリ位置の読み取りまたは書き込みの前に、対応する行が最初に関開かれなければならない。行を開くプロセスは、最少数のクロックサイクル t_{RC} を必要とし、これは行対列遅延を表している。行が開かれると、この行内の列アドレスは所望により読み取りまたは書き込み可能である。同期型DRAM（SDRAM）などのダイナミックランダムアクセスメモリ（DRAM）について、一度に開いたままにしておくのはバンク当たり1個の行のみであり、同一バンク内であるが異なる行で実行される後続のメモリアクセスは、現在の行を閉じることと、新たな行を開くことを必要とする。

【0005】

ダイナミック揮発性メモリの場合、各セルは、データの統合性を維持するために、平均間隔 t_{REFI} で定期的にリフレッシュまたは再エネルギー付与されなければならない。セルは、経時的に放電することがある電荷を貯蔵するキャパシタの周辺に設計されるため、リフレッシュされなければならない。リフレッシュとは、メモリ内のセルを再充電または再エネルギー付与するプロセスである。セルは一般的に一度に1行ずつリフレッシュされる。揮発性メモリをリフレッシュするように設計された多数の方法が現存している。これらの方法のうちの全部ではなく一部は、性能および/または電力のコスト高を招く。例えば、現在のデジタルシステムにおいて揮発性メモリのリフレッシュを制御するために一般的に使用される2つの共通の方法または技術がある。一方の方法は、メモリで可能な内蔵リフレッシュ機構を使用してリフレッシュされる必要がある行およびバンクのトラックを維持するのにメモリに依存しており、もう一方の方法は、リフレッシュされる必要のある行およびバンクのトラックを維持するのにメモリコントローラに依存している。

【0006】

最も一般的に使用される方法は、揮発性メモリのオートリフレッシュおよびセルフリフレッシュ機能によって利用される。これらの機能はメモリの内蔵リフレッシュアドレスを使用する。メモリアクティブ使用中、リフレッシュサイクルが必要ならば、メモリコントローラは全バンクをプリチャージしてから、オートリフレッシュコマンドを使用してメモリに内部リフレッシュサイクルを発行するように伝達する。オートリフレッシュコマンドを受信すると、メモリは内部リフレッシュアドレスカウンタをインクリメントし、内部リフレッシュサイクルを実行する。オートリフレッシュモードでは、メモリはこの内部リフレッシュアドレスカウンタのリフレッシュアドレスを使用して、いずれの行/バンクがリフレッシュサイクルを実行し、かつ当該行を巡回するかを判断する。一実施において、内部リフレッシュアドレスカウンタは行アドレスレジスタおよびバンクアドレスレジスタを含む。内部リフレッシュアドレスカウンタはリフレッシュクロックによってコントロー

10

20

30

40

50

ルされる。バンクアドレスレジスタはインクリメントされて、行アドレスレジスタにインクリメントさせるバンクアドレスレジスタの実行によってメモリバンクの各々を巡回する。全バンクが同時にリフレッシュされるため、他の実施はバンクアドレスレジスタを有していない。

【0007】

現在の非同時バンクオートリフレッシュ実施の欠点は、メモリコントローラがいずれの内部バンクがリフレッシュされるのかを知らないために、メモリコントローラがオートリフレッシュコマンドを発行する前に開いている行をすべて閉じる必要があるということである。結果として、オートリフレッシュシーケンス時のメモリデータバス使用可能性はゼロである。せいぜい、このシーケンスが $t_{RP} + t_{RFC} + t_{RCD}$ 個のサイクルですみ、ここで t_{RP} は行プリチャージ遅延を表しており、 t_{RFC} はリフレッシュサイクル時間を表しており、 t_{RCD} は行対列遅延を表している。133MHzメモリについて、これは16個のクロックサイクル(120ns)であってもよい。これらのサイクルは、メモリデータバスがこの期間中は使用可能ではないために、デッドサイクルと称されることもある。

10

【0008】

使用しない期間中、メモリコントローラはメモリをセルフリフレッシュモードにすることがある。セルフリフレッシュモードでは、メモリはこれ自身の内部クロックおよびリフレッシュアドレスカウンタを使用して、メモリの(複数の)行をリフレッシュするためのリフレッシュを生成する。この方法は、セルフリフレッシュモードが使用可能なために、アイドル状態時の節電には効果的である。セルフリフレッシュ状態は少量の電力を使用し、メモリをリフレッシュすることによってメモリの内容を維持する。少量の必要電力ゆえに、この方法は通常小電力用途に使用される。

20

【0009】

第2の方法は、上記メモリデータバス上のデッドサイクルを回避するために使用されることがある。この第2の方法によると、リフレッシュの制御はメモリコントローラを介して実行される。この方法は、メモリ上で使用可能な内蔵リフレッシュ機構を全く使用しない。この方法では、定期的な所与の間隔(t_{REFI})で、メモリコントローラは、バンク/行アドレスの組み合わせを使用して連続的に行を開閉することによってリフレッシュを積極的に生成する。リフレッシュレートを決定するリフレッシュクロックと、バンク/行アドレスの組み合わせとはメモリコントローラに対して内在的である。この方法は、高速/高性能用途には最良のものである。この方法によってメモリコントローラは特定のメモリバンクをリフレッシュしつつ、他のメモリバンクをアクセス用を開いたままにすることができ、より高性能をもたらすことができ、また他のバンクに対する読み取りおよび書き込みは一般的に平行して継続されて中断されない。この方法の欠点は、システムの電力ダウンまたは長期のアイドル状態時に、メモリコントローラがメモリをリフレッシュしていない場合には、メモリがセルフリフレッシュ状態に維持されないということである。上記のように、セルフリフレッシュ状態は多くの揮発性メモリの内蔵機能である。メモリのセルフリフレッシュ機能は、メモリコントローラとは別に、メモリのリフレッシュアドレスカウンタに記憶されているリフレッシュアドレス(つまり、行/バンクアドレス)をインクリメントするため、メモリによって維持されるリフレッシュアドレスはメモリコントローラとは一貫しておらず、またはこれと同期していない。

30

40

【0010】

各リフレッシュサイクルはメモリをデータアクセスが不可能なアイドル状態に強制するため、リフレッシュ動作はメモリサブシステムの性能を低下させる恐れがある。例えば、特定のバンクがアクティブ状態にある時にリフレッシュサイクルが特定のメモリバンクに対して必要とされる場合、バンクは、リフレッシュ動作を生じさせるためにシャットダウンされなければならない。バンクのシャットダウンは、実行されるはずであったデータ動作はすべて遅延されることになり、システム性能に悪影響を及ぼすことを意味している。

【0011】

50

リフレッシュ動作のパフォーマンスインパクトを低下させるためにいくつかの既存のスキームが使用可能である。このようなスキームは通常、必要以上に高いリフレッシュレートを使用することを伴うため、多くのメモリバンクは所定のリフレッシュ期間内にリフレッシュ可能である。より多くのメモリバンクをリフレッシュさせることによって、アクティブメモリバンクをリフレッシュのためにシャットダウンしなければならない可能性が低くなる。しかしながら、より高いリフレッシュレートの使用は欠点を有している。例えば、リフレッシュレートの増大はより多くの電力が必要であることを意味し、これはまた性能の低下をもたらす。また、単により高いリフレッシュレートを使用することは必ずしも、リフレッシュが必要な場合にアクティブメモリバンクをシャットダウンする必要性を緩和せず、アクティブメモリバンクが無関係にシャットダウンされて、より高いリフレッシュレートを使用する利点を否定する状況もある。

10

【発明の開示】

【発明が解決しようとする課題】

【0012】

従って、揮発性メモリの指示されたバンクリフレッシュのシームレスセルフリフレッシュを提供するためのより効率的な方法およびシステムを提供することが望ましいであろう。

【課題を解決するための手段】

【0013】

本発明の一態様では、メモリシステムは、複数のバンクを有し、かつオートリフレッシュモードおよびセルフリフレッシュモードを含む複数の動作モードのうちの1つを実行するように構成されている揮発性メモリと、該複数の動作モードのうちの1つを実行するように該揮発性メモリに命令するように構成されているメモリコントローラとを含んでおり、該メモリコントローラが該揮発性メモリに該セルフリフレッシュモードを実行するように命令すると、該メモリコントローラはさらに、エントリバンクアドレスを該揮発性メモリに提供するように構成されており、該エントリバンクアドレスは、該セルフリフレッシュモード時にリフレッシュされる最初のバンクに対応しており、また該揮発性メモリが該セルフリフレッシュモードを終了すると、該揮発性メモリはさらに、終了バンクアドレスを該メモリコントローラで使用可能にするように構成され、該終了バンクアドレスは、該揮発性メモリが該セルフリフレッシュモードを終了する前にリフレッシュされた最後のバンクに対応している。

20

30

【0014】

本発明の別の態様において、メモリシステムは、エントリバンクアドレスラッチと、終了バンクアドレスラッチと複数のバンクとを有する揮発性メモリと、オートリフレッシュモードおよびセルフリフレッシュモードを含む複数の動作モードのうちの1つを実行することを該揮発性メモリに命令するように構成されているメモリコントローラとを含んでおり、該メモリコントローラが該揮発性メモリに該セルフリフレッシュモードを実行するように命令すると、該メモリコントローラはさらに、エントリバンクアドレスを該エントリバンクアドレスラッチにロードするように構成されており、該エントリバンクアドレスは、該セルフリフレッシュモード時にリフレッシュされる最初のバンクに対応しており、また該揮発性メモリが該セルフリフレッシュモードを終了すると、該揮発性メモリはさらに、終了バンクアドレスを該終了バンクアドレスラッチにロードするように構成されており、該終了バンクアドレスは、該揮発性メモリが該セルフリフレッシュモードを終了する前にリフレッシュされた最後のバンクに対応しており、また該終了バンクアドレスラッチは該メモリコントローラにアクセス可能である。

40

【0015】

本発明のさらに別の態様では、メモリシステムは、複数のバンクと、エントリバンクアドレスを記憶するように構成されている第1の記憶手段と、終了バンクアドレスを記憶するように構成されている第2の記憶手段とを有する揮発性メモリと、オートリフレッシュモードおよびセルフリフレッシュモードを含む複数の動作モードのうちの1つを実行する

50

ように該揮発性メモリに命令するように構成されているメモリコントローラとを含んでおり、該メモリコントローラが該揮発性メモリに該セルフリフレッシュモードを実行することを命令すると、該メモリコントローラはさらに、該エントリバンクアドレスを該第1の記憶手段にロードするように構成されており、該エントリバンクアドレスは、該セルフリフレッシュモード時にリフレッシュされる最初のバンクに対応しており、該揮発性メモリが該セルフリフレッシュモードを終了すると、該揮発性メモリはさらに、該終了バンクアドレスを該第2の記憶手段にロードするように構成されており、該終了バンクアドレスは、該揮発性メモリが該セルフリフレッシュモードを終了する前にリフレッシュされた最後のバンクに対応しており、該第2の記憶手段は該メモリコントローラにアクセス可能である。

10

【0016】

本発明の一態様では、メモリシステムは、複数のバンクと、エントリバンクアドレスラッチと、終了バンクアドレスラッチと、リフレッシュクロックと、リフレッシュカウンタとを有する揮発性メモリであって、該リフレッシュカウンタはさらに行アドレスカウンタおよび行インクリメントカウンタを有しており、該リフレッシュクロックは該リフレッシュカウンタおよび該エントリバンクアドレスラッチを制御するように構成されており、該行インクリメントカウンタは該行アドレスカウンタをインクリメントするように構成されている揮発性メモリと、該揮発性メモリを制御して、オートリフレッシュモードまたはセルフリフレッシュモードを実行するように構成されているメモリコントローラであって、ターゲットバンクのバンクアドレスを該エントリバンクアドレスラッチにロードするようにさらに構成されているメモリコントローラとを含んでおり、該メモリコントローラはさらに、該揮発性メモリに、該オートリフレッシュモードを実行してオートリフレッシュ動作を該ターゲットバンクに実行するように命令するように構成されており、該行インクリメントカウンタは、オートリフレッシュ動作が実行されるたびにインクリメントされるように構成されており、該行インクリメントカウンタはさらに、所定数のオートリフレッシュ動作が実行された後に該行アドレスカウンタをインクリメントするように構成されており、該行アドレスカウンタは、該オートリフレッシュ動作に対する該ターゲットバンクのうちの1行を識別するために使用可能な行アドレスを含んでおり、該揮発性メモリが該セルフリフレッシュモードになると、該揮発性メモリはさらに、該エントリバンクアドレスラッチに記憶されている該バンクアドレスを使用して1つ以上のセルフリフレッシュ動作を実行するように構成されており、該揮発性メモリはさらに、各セルフリフレッシュ動作後に該エントリバンクアドレスラッチをインクリメントするように構成されており、該揮発性メモリが該セルフリフレッシュモードを終了すると、該揮発性メモリは、該エントリバンクアドレスラッチの現在値を該終了バンクアドレスラッチにロードするように構成されており、該終了バンクアドレスラッチの該値は、該揮発性メモリが該セルフリフレッシュモードを終了する前にリフレッシュされた最後のバンクに対応している。

20

30

【0017】

本発明のさらに別の態様では、メモリシステムは、エントリバンクアドレスラッチと、終了バンクアドレスラッチと、複数のバンクと、複数のリフレッシュ行カウンタとを有する揮発性メモリであって、各リフレッシュ行カウンタが対応するバンクと関連しており、かつターゲット行アドレスを記憶するように構成されている揮発性メモリと、該揮発性メモリにオートリフレッシュモードを実行することを命令するように構成されているメモリコントローラであって、ターゲットバンクアドレスを該エントリバンクアドレスラッチにロードするようにさらに構成されているメモリコントローラとを含んでおり、該揮発性メモリは該オートリフレッシュモードでオートリフレッシュ動作を実行するように構成されており、該オートリフレッシュ動作は、該ターゲットバンクと関連した該リフレッシュ行カウンタに記憶されている該ターゲット行アドレスを使用して該ターゲットバンクアドレスによって識別されたターゲットバンクに実行され、該メモリコントローラはさらに、該揮発性メモリにセルフリフレッシュモードを実行することを命令するように構成されており、該揮発性メモリはさらに、該エントリバンクアドレスラッチをインクリメントして現

40

50

在のターゲットバンクアドレスを生成することによって該セルフリフレッシュモードで該複数のバンクを巡回するように構成されており、また各セルフリフレッシュ動作時に、該揮発性メモリはさらに、該関連したリフレッシュ行カウンタに記憶されている該ターゲット行アドレスに基づいて該現在のターゲットバンクアドレスによって識別された該バンクをリフレッシュするように構成されており、該揮発性メモリが該セルフリフレッシュモードを終了すると、該揮発性メモリはさらに、該エントリバンクアドレスラッチに記憶されている該値を該終了バンクアドレスラッチにロードするように構成されており、該終了バンクアドレスラッチの該値は、該揮発性メモリが該セルフリフレッシュモードを終了する前にリフレッシュされた最後のバンクに対応している。

【 0 0 1 8 】

10

本発明のさらなる態様では、複数のバンクを有する揮発性メモリのメモリリフレッシュを制御する方法は、エントリバンクアドレスを該揮発性メモリに送ることと、該揮発性メモリに、セルフリフレッシュモードを実行して該エントリバンクアドレスに基づいて1つ以上のセルフリフレッシュ動作を実行するように命令することとであって、該エントリバンクアドレスは該1つ以上のセルフリフレッシュ動作が開始するターゲットバンクに対応していることと、該揮発性メモリが該セルフリフレッシュモードを終了する際に、該揮発性メモリに終了バンクアドレスを使用可能にするように命令することとであって、該終了バンクアドレスは、該揮発性メモリが該セルフリフレッシュモードを終了する前にリフレッシュされた最後のバンクに対応していることとを含んでいる。

【 0 0 1 9 】

20

本発明のさらに別の態様では、エントリバンクアドレスラッチと、終了バンクアドレスラッチと複数のバンクとを有する揮発性メモリのメモリリフレッシュを制御する方法は、エントリバンクアドレスを該エントリバンクアドレスラッチにロードすることと、該揮発性メモリに該エントリバンクアドレスを該エントリバンクアドレスラッチから検索するように命令することと、該揮発性メモリに、セルフリフレッシュモードを実行して、該エントリバンクアドレスに基づいて1つ以上のセルフリフレッシュ動作を実行するように命令することとであって、該エントリバンクアドレスは、該1つ以上のセルフリフレッシュ動作が開始するターゲットバンクに対応していることと、該揮発性メモリが該セルフリフレッシュモードを終了する際に終了バンクアドレスを該終了バンクアドレスラッチに記憶することとであって、該終了バンクアドレスは、該揮発性メモリが該セルフリフレッシュモードを終了する前にリフレッシュされた最後のバンクに対応していることとを含んでいる。

30

【 0 0 2 0 】

本発明の他の実施形態は以下の詳細な説明から当業者には容易に明らかになることが理解され、本発明の種々の実施形態は例証によって示され、かつ説明される。実現されるように、本発明は他の異なる実施形態も可能であり、またこの複数の詳細は、本発明の主旨および範囲から逸脱することなく、種々の点の修正も可能である。従って、図面および詳細な説明は本質的に例示とみなされ、制限的とみなされるべきではない。

【 0 0 2 1 】

本発明の態様は添付の図面において、制限する目的ではなく一例として示されている。

【 発明を実施するための最良の形態 】

40

【 0 0 2 2 】

添付の図面と関連して以下に説明される詳細な説明は本発明の種々の実施形態の説明とされ、本発明が実践可能な実施形態のみを表すことを意図していない。詳細な説明は、本発明の完全な理解を提供するために具体的な詳細を含む。しかしながら、本発明はこれらの具体的な詳細なしで実践可能であることは当業者には明らかであろう。いくつかの例では、本発明の概念のあいまいさを回避するために、既知の構造およびコンポーネントはブロック図の形態で示されている。

【 0 0 2 3 】

次にメモリシステムの種々の実施形態を説明する。一実施形態では、メモリがセルフリフレッシュモードになると第1のリフレッシュ動作に対して具体的なバンクを特定可能に

50

するシームレスリフレッシュ方法が提供される。このリフレッシュ方法によってまた、メモリがセルフリフレッシュモードを終了すると、最後にリフレッシュされたバンクに関する情報がメモリコントローラに送られる。図1は、シームレスリフレッシュ方法を実践するために使用可能な配列100を示している。図1に示されるように、シームレスリフレッシュ方法は、揮発性メモリ110と、揮発性メモリ110を制御するように構成されているメモリコントローラ120とによって実践可能である。揮発性メモリ110は例えば、DRAM(ダイナミックランダムアクセスメモリ)、SDRAM(同期型DRAM)、および種々のタイプのDRAMなどであってもよい。ここに提供されている開示および教示に基づいて、当業者は、リフレッシュ動作を必要とする他のタイプのメモリによって本開示を実践する方法を理解するであろう。一実施形態では、シームレスリフレッシュ方法は、メモリコントローラ120および揮発性メモリ110を制御する制御論理やプロセッサ(図示せず)によって実行される。制御論理やプロセッサは、独立モジュールとして実施されても、メモリコントローラ120などの別のコンポーネントの一部として一体化されてもよいことが理解されるべきである。

10

【0024】

図2は、シームレスリフレッシュ方法を実践するために使用可能な揮発性メモリ110の一実施形態を示している。揮発性メモリ110はさらに、多数のバンク200と、エントリバンクアドレスラッチ210と、終了バンクアドレスラッチ220とを含んでもよい。シームレスリフレッシュ方法は、オートリフレッシュサイクルとセルフリフレッシュサイクル間の推移を最適化する。メモリコントローラ120が揮発性メモリ110にセルフリフレッシュモードになるように命令すると、メモリコントローラ120は、ターゲットバンクアドレスを使用することによっていずれのバンクを次にリフレッシュするかを揮発性メモリ110に示唆する。ターゲットバンクアドレスは、エントリバンクアドレスラッチ210にロードされる。

20

【0025】

図3は、サイクル「2」において、メモリの最初のセルフリフレッシュサイクルが特定のバンクBank Xで実行されることを示すセルフリフレッシュモードに揮発性メモリ110を配置するというコマンドをメモリコントローラ120が発行することを示している。そして、サイクル「m+1」で、揮発性メモリ110はセルフリフレッシュモードを終了して、最後にリフレッシュされたバンクBank Yのバンクアドレスを終了バンクアドレスラッチ220にロードする。メモリコントローラ120は終了バンクアドレスラッチ220の内容を検索してから、これを、セルフリフレッシュモードを終了する前に揮発性メモリ110がリフレッシュした最後のバンクを識別するために使用する。メモリコントローラ120は、この最後のバンクがいつリフレッシュされたかを知らないため、メモリコントローラ120は揮発性メモリ110に、可及的速やかにリフレッシュに適したオートリフレッシュ動作を次のバンクBank Y+1に実行するように命令する。

30

【0026】

図6に示されているような別の実施形態では、揮発性メモリ110はさらに終了行アドレスラッチ230を含んでもよい。セルフリフレッシュモードを終了する前に、最後にリフレッシュされた行の行アドレスは終了行アドレスラッチ230にロードされてもよい。終了行アドレスラッチ230の内容はメモリコントローラ120(図1参照)にアクセス可能である。ゆえに、揮発性メモリ110がセルフリフレッシュモードを終了した後、最後にリフレッシュされた行およびバンクのバンクアドレスおよび行アドレスに関する情報が終了行アドレスラッチ230および終了バンクアドレスラッチ220からメモリコントローラ120に使用可能である。そしてメモリコントローラ120はこの情報を将来の動作に対して利用可能である。

40

【0027】

ここに提供されている開示および教示に基づいて、当業者は、本開示に開示されている概念に従って、ここに開示されているシームレスリフレッシュ方法を異なる揮発性メモリ配列に適用する方法を理解するであろう。例えば、メモリコントローラが、オートリフレ

50

ッシュモードでメモリ内の特定のバンクにリフレッシュを向けることができるシームレスリフレッシュ方法は、提案されている２つのアプローチと関連して使用可能である。

【 0 0 2 8 】

第１のアプローチでは、メモリコントローラは、特定のバンクのターゲットバンクアドレスを、オートリフレッシュモードのオートリフレッシュ動作のために揮発性メモリに提供可能である。図４は、第１のアプローチで指示されたリフレッシュ方法を実践するために使用可能な揮発性メモリ１１０の一実施形態を示している。揮発性メモリ１１０はさらに、行アドレスカウンタ４５０および行インクリメントカウンタ４２０を有するリフレッシュカウンタ４００と、リフレッシュトリガ４４０と、エントリバンクアドレスラッチ２１０と多数のバンク４１０とを含んでもよい。

10

【 0 0 2 9 】

リフレッシュトリガ４４０は、リフレッシュカウンタ４００およびエントリバンクアドレスラッチ２１０の両方をコントロールするために使用可能である。リフレッシュトリガ４４０は、オートリフレッシュモードまたはセルフリフレッシュモードのいずれかでリフレッシュ動作を開始するために揮発性メモリ１１０によって使用される。例えば、メモリコントローラ１２０（図１参照）からオートリフレッシュコマンドを受信すると、揮発性メモリ１１０はリフレッシュトリガ４４０にオートリフレッシュ動作を開始することを命令してもよい。リフレッシュトリガ４４０は例えば、クロックや他のタイミング機構であってもよい。

【 0 0 3 0 】

行アドレスカウンタ４５０は、リフレッシュされる行のターゲット行アドレスを記憶するために使用可能である。エントリバンクアドレスラッチ２１０は、リフレッシュされる行を含む特定のバンクのターゲットバンクアドレスを記憶するために使用可能である。

20

【 0 0 3 1 】

他のメモリバンクがアクセス可能なままである時に、メモリコントローラ１２０は揮発性メモリ１１０に、揮発性メモリ１１０内の特定のメモリバンクをオートリフレッシュするように命令してもよい。メモリコントローラ１２０によって開始されるオートリフレッシュサイクルごとに、バンクアドレス４７０はメモリコントローラ１２０（図１参照）によってエントリバンクアドレスラッチ２１０にロードされてもよい。バンクアドレス４７０はバンク４１０のうちの１つをリフレッシュに選択するために使用される。メモリコントローラ１２０（図１参照）はリフレッシュされる特定のバンクを知っているため、他の内部バンクへのアクセスは中断なく継続可能である。これは、メモリデータバス利用を最大化する傾向があり、不必要な行の開／閉シーケンスを回避することによって電力消費を削減し、また転送待ち時間を最小化するように作用する。

30

【 0 0 3 2 】

行インクリメントカウンタ４２０は電源投入やリセット時に初期化されてもよい。行インクリメントカウンタ４２０に対して初期化された値は任意であってもよい。行インクリメントカウンタ４２０によって行アドレスカウンタ４５０は、所定数のオートリフレッシュ動作が実行された後にインクリメントされる。行アドレスカウンタ４５０は、リフレッシュされる行のターゲット行アドレスを含む。行アドレスカウンタ４５０は、全バンク４１０の同一行を指し示す。

40

【 0 0 3 3 】

メモリコントローラ１２０は、オートリフレッシュコマンドを揮発性メモリ１１０に発行し、かつリフレッシュされるこのバンクのバンクアドレス４７０をエントリバンクアドレスラッチ２１０にロードすることによって各オートリフレッシュを開始する。オートリフレッシュコマンドを受信すると、揮発性メモリ１１０はリフレッシュトリガ４４０を使用して、各オートリフレッシュ動作を開始する。リフレッシュトリガ４４０は行インクリメントカウンタ４２０をインクリメントさせる。周期的に、行アドレスカウンタ４５０は行インクリメントカウンタ４２０からの実行信号４６０によってインクリメントされる。例えば、行インクリメントカウンタ４２０は２ビットカウンタであってもよく、これは、

50

行インクリメントカウンタ 420 は 4 個のリフレッシュクロックサイクルごとに反復するのに対して、行アドレスカウンタ 450 は各 4 番目のオートリフレッシュ動作後にインクリメントされることを意味している。行アドレスカウンタ 450 に記憶されているターゲット行アドレスとエントリバンクアドレスラッチ 210 に記憶されているバンクアドレスは次いで、識別されたバンクの特定の行をリフレッシュするために使用される。

【0034】

ターゲット行アドレスは所定数のオートリフレッシュ動作に基づいて周期的に変化し、かつメモリコントローラ 120 は行アドレスカウンタ 450 がいつインクリメントされるかを知らないため、メモリコントローラ 120 (図 1 参照) は、バンク 410 に対して一貫した順番でオートリフレッシュコマンドを発行する、つまり、メモリコントローラ 120 は、各オートリフレッシュサイクル時に順次一度に 1 つずつ、バンク 410 のバンクアドレスをエントリバンクアドレスラッチ 210 にロードする。結果として、バンク 410 は連続オートリフレッシュサイクルで順次リフレッシュされる。例えば、図 4 に示されている 4 個のバンクについて、リフレッシュバンク順番は「3 - 2 - 1 - 0 - 3 - 2 - 1 - 0」または「0 - 1 - 2 - 3 - 0 - 1 - 2 - 3」のいずれであってもよい。一方の順番がもう一方よりも好都合なわけではない。従って、いずれか一方が使用可能である。一実施では、シーケンス「0 - 1 - 2 - 3 - 0 - 1 - 2 - 3 - . . .」が使用されてもよい。さらに後述されるように、このシーケンスの選択は、セルフリフレッシュモードへの推移を簡略化する。

【0035】

図 4 に示されているような揮発性メモリ 110 の動作はさらに以下のように一例として示される。本例では、行インクリメントカウンタ 420 の初期値はゼロ (0) とされ、行インクリメントカウンタ 420 の実行信号 460 は、4 番目のオートリフレッシュ動作ごとに起動される。メモリコントローラ 120 (図 1 参照) はオートリフレッシュコマンドを揮発性メモリ 110 に発行し、バンク 410 a のバンクアドレス 470 をエントリバンクアドレスラッチ 210 にロードして最初のオートリフレッシュサイクルを開始する。オートリフレッシュコマンドを受信すると、揮発性メモリ 110 はリフレッシュトリガ 440 にオートリフレッシュ動作を開始することを命令する。オートリフレッシュ動作時に、行インクリメントカウンタ 420 は値 1 にインクリメントされる。本例では、実行信号 460 は起動されず、行アドレスカウンタ 450 はインクリメントされない。行アドレスカウンタ 450 およびエントリバンクアドレスラッチ 210 に現在記憶されているターゲット行アドレスおよびバンクアドレスは次いで、バンク 410 a の特定の行をリフレッシュするためにそれぞれ使用される。

【0036】

続いて、メモリコントローラ 120 (図 1 参照) は別のオートリフレッシュコマンドを揮発性メモリ 110 に発行し、バンク 410 b のバンクアドレス 470 をエントリバンクアドレスラッチ 210 にロードして、第 2 のオートリフレッシュサイクルを開始する。同様に、第 2 のオートリフレッシュコマンドを受信すると、揮発性メモリ 110 はリフレッシュトリガ 440 に別のオートリフレッシュ動作を開始するように命令する。このオートリフレッシュ動作時に、行インクリメントカウンタ 420 は値 2 にインクリメントされる。また、実行信号 460 は起動されず、行アドレスカウンタ 450 はインクリメントされない。行アドレスカウンタ 450 およびエントリバンクアドレスラッチ 210 に現在記憶されているターゲット行アドレスおよびバンクアドレスは次いで、バンク 410 b の特定の行をリフレッシュするためにそれぞれ使用される。行アドレスカウンタ 450 はインクリメントされないため、このオートリフレッシュ動作で使用されるターゲット行アドレスは最後のオートリフレッシュ動作で使用されるものと同じである点に注目すべきである。しかしながら、このオートリフレッシュ動作について、エントリバンクアドレスラッチ 210 に記憶されているバンクアドレスは、異なるバンク 410 b が識別される点異なる。結果として、(バンク 410 a とは反対に) 異なるバンク 410 b の同一行がリフレッシュされる。

10

20

30

40

50

【 0 0 3 7 】

同様に、第 3 および第 4 のオートリフレッシュサイクルについて、（行インクリメントカウンタ 4 2 0 の実行信号 4 6 0 が起動されないため）行アドレスカウンタ 4 5 0 はインクリメントされないことが理解されるであろう。結果的に、異なるバンク 4 1 0 c および 4 1 0 d の同一行は第 3 および第 4 のオートリフレッシュサイクル時にリフレッシュされる。

【 0 0 3 8 】

第 5 のオートリフレッシュサイクルについて、メモリコントローラ 1 2 0（図 1 参照）によってエントリバンクアドレスラッチ 2 1 0 にロードされたバンクアドレス 4 7 0 はバンク 4 1 0 a をまた指し示す。さらに、4 個のオートリフレッシュ動作は既に行われているため、行インクリメントカウンタ 4 2 0 の実行信号 4 6 0 が次に起動される。また実行信号 4 6 0 は行アドレスカウンタ 4 5 0 をインクリメントすることによって、ターゲット行アドレスを新たな行に移動させてリフレッシュする。この同一の新たな行は次いで、連続オートリフレッシュサイクル時に全 4 個のバンク 4 1 0 についてリフレッシュされる。

10

【 0 0 3 9 】

揮発性メモリ 1 1 0 がオートリフレッシュモードに命令されると、揮発性メモリ 1 1 0 は、メモリコントローラ 1 2 0 が最後のオートリフレッシュコマンドを揮発性メモリ 1 1 0 に発行することを停止したポイントから、エントリバンクアドレスラッチ 2 1 0 に現在記憶されているバンクアドレスを内部的に使用してリフレッシュの生成を開始する。上記のようにメモリコントローラ 1 2 0 はオートリフレッシュコマンドを順次発行するため、これは可能と思われる。

20

【 0 0 4 0 】

続いて、セルフリフレッシュモードの各リフレッシュに続いて、エントリバンクアドレスラッチ 2 1 0 の出力がインクリメントされる。事実、エントリバンクアドレスラッチ 2 1 0 はカウンタになる。ゆえに、セルフリフレッシュモードで、エントリバンクアドレスラッチ 2 1 0 が周期的にインクリメントされ、かつバンク 4 1 0 を巡回するために使用され、また行インクリメントカウンタ 4 2 0 も周期的にインクリメントされ、これはまた、リフレッシュされる行のターゲット行アドレスを含む行アドレスカウンタ 4 5 0 をインクリメントすることによって、行はバンク 4 1 0 を巡回するようになる。

30

【 0 0 4 1 】

図 4 に示されるような揮発性メモリ 1 1 0 はさらに、上記シームレスリフレッシュ方法を実行するための終了バンクアドレスラッチ 2 2 0 を含んでもよい。セルフリフレッシュモードでリフレッシュされた最後のバンクのバンクアドレスは揮発性メモリ 1 1 0 によって終了バンクアドレスラッチ 2 2 0 にロードされ、メモリコントローラ 1 2 0 で使用可能となる。セルフリフレッシュモードでリフレッシュされた最後のバンクのバンクアドレスは次にメモリコントローラ 1 2 0 で使用可能になるため、メモリコントローラ 1 2 0 は、セルフリフレッシュモードが停止する場所をピックアップして、オートリフレッシュコマンドを揮発性メモリ 1 1 0 のリフレッシュ固有の位置に発行することが可能である。ゆえに、セルフリフレッシュモードを終了する際に揮発性メモリ 1 1 0 は行インクリメントカウンタ 4 2 0 をリセットする必要はなく、また揮発性メモリ 1 1 0 は、セルフリフレッシュモードを終了した後に 1 個の平均リフレッシュ期間（ t_{REFI} ）内に多数のオートリフレッシュを発行する必要もない。

40

【 0 0 4 2 】

別の実施形態では、終了行アドレスラッチ 2 3 0（図 6 参照）は図 4 に示されているような揮発性メモリ 1 1 0 と併用可能である。揮発性メモリ 1 1 0 はさらに、行アドレスを行アドレスカウンタ 4 5 0 から終了行アドレスラッチ 2 3 0 にロードしてもよい。行アドレスは、揮発性メモリ 1 1 0 がセルフリフレッシュモードを終了する前にリフレッシュされた最後の行を表す。終了バンクアドレスラッチ 2 2 0 および終了行アドレスラッチ 2 3 0 の内容はメモリコントローラ 1 2 0（図 1 参照）で使用可能である。結果として、メモ

50

リコントローラ 120 は、最後にリフレッシュされたバンクおよび行に関する情報を将来の動作について利用可能である。

【0043】

第2のアプローチでは、メモリコントローラは、オートリフレッシュモードのオートリフレッシュ動作のために揮発性メモリに任意の順番でリフレッシュを発行することができ、また揮発性メモリのいくつかのバンクは他のバンクよりも優勢にリフレッシュ可能である。

【0044】

図5は、第2のアプローチで独立リフレッシュ方法を実践するために使用可能な揮発性メモリ110の一実施形態を示している。揮発性メモリ110はさらに、エントリバンクアドレスラッチ210と、リフレッシュトリガ530と、多数のリフレッシュ行カウンタ510a~510dと多数のバンク520a~520dとを含んでもよい。エントリバンクアドレスラッチ210は、リフレッシュされる特定のバンクのターゲットバンクアドレスを記憶するために使用される。バンク520a~520dは各々対応するリフレッシュ行カウンタ510a~510dと関連している。リフレッシュ行カウンタ510a~510dの初期値は電源投入やリセット時に初期化される。例えば、リフレッシュ行カウンタ510aはバンク520aと関連している。リフレッシュ行カウンタ510a~510dは、それぞれのバンク520a~520dでリフレッシュされる行のターゲット行アドレスを維持するために使用される。リフレッシュ行カウンタ510a~510d内に記憶されているターゲット行アドレスは相互に独立している。リフレッシュトリガ530は、さらに後述されるように、セルフリフレッシュモード時にエントリバンクアドレスラッチ210を制御するために使用される。リフレッシュトリガ530は例えば、クロックや他のタイミング機構であってもよい。

【0045】

(バンク520b~520dなどの)他のバンクがアクセス可能なままである時に、メモリコントローラ120(図1参照)は揮発性メモリ110に、オートリフレッシュモードになり、特定のバンク、例えば揮発性メモリ110内のバンク520aをオートリフレッシュするように命令可能である。オートリフレッシュサイクルを開始するために、メモリコントローラ120(図1参照)はオートリフレッシュコマンドを揮発性メモリ110に発行し、バンクアドレス540をエントリバンクアドレスラッチ210にロードする。バンクアドレス540は、リフレッシュ目的でバンク520a~520dのうちの1つを識別するために使用される。バンクアドレス540は、リフレッシュされるバンクと関連した対応するリフレッシュ行カウンタを識別するためにも使用される。ゆえに、エントリバンクアドレスラッチ210に記憶されているバンクアドレスと、対応するリフレッシュ行カウンタに記憶されているターゲット行アドレスとによって、特定のバンクの特定の行がリフレッシュのために識別可能である。リフレッシュ動作が実行された後、リフレッシュされたバンクと関連したリフレッシュ行カウンタは制御論理(図示せず)によってインクリメントされる。メモリコントローラ120はリフレッシュされる特定のバンクを知っているため、他のバンクへのアクセスは中断なく継続可能である。これはメモリデータバス利用を最大化し、不必要な行の開/閉シーケンスを回避することによって電力消費を削減し、また転送待ち時間を最小化するように作用する。

【0046】

加えて、バンク520a~520dは自身のリフレッシュ行カウンタ510a~510dを有しているため、メモリコントローラ120は、独立リフレッシュを特定のバンクに割り当てるという柔軟性を有する。言い換えると、バンク520a~520dは相互に関係なくリフレッシュ可能である。例えば、一例では、メモリコントローラ120は(複数の)オートリフレッシュコマンドを揮発性メモリ110に発行してバンク520aをオートリフレッシュしてもよい。そして、バンク520aと関連したリフレッシュ行カウンタ510aに記憶されているターゲット行アドレスを発端に、バンク520aの1つ以上の行がリフレッシュされる。別の例では、メモリコントローラ120は(複数の)オートリ

フレッシュコマンドを揮発性メモリ 110 に発行して異なるバンクであるバンク 520c をオートリフレッシュしてもよい。バンク 520c と関連したリフレッシュ行カウンタ 510c に記憶されているターゲット行アドレスを発端に、バンク 520c の 1 つ以上の行がリフレッシュされる。リフレッシュ行カウンタ 510a および 510c に記憶されているターゲット行アドレスはそれぞれ同一でも異なってもよい点に注目すべきである。

【0047】

各バンクが独立してリフレッシュされるようにすることによって、メモリコントローラ 120 は所与のバンクがアイドルである期間を利用して、(複数の) オートリフレッシュコマンドを揮発性メモリ 110 に発行できるため、(複数の) 拡張 (advanced) リフレッシュが、期限前にアイドルバンクに対して実行可能である。結果的に、バンク 520a ~ 520d がアクティブである場合には (複数の) スケジュール済みリフレッシュはそれ程頻繁に実行されないため、バンク 520a ~ 520d の使用可能性は増大する。一例では、バンク 520a が延長期間中アイドルであれば、(複数の) 追加拡張リフレッシュがバンク 520a に対して実行可能であり、続いて、バンク 520a がアクティブである時、バンク 520a の (複数の) スケジュール済みリフレッシュはスキップ可能である。別の例では、バンク 520b がより短期間アイドルであれば、メモリコントローラ 120 は、(複数の) より少数の拡張リフレッシュを開始することを選択してもよい。

10

【0048】

予定より早くリフレッシュする能力を有することによってバンク 520a ~ 520d は、高データトラフィック期間中により効率的に動作可能である。例えば、所与のバンクが予定より早い n 個のリフレッシュである場合、メモリコントローラ 120 は n 個の規則的にスケジューリングされたリフレッシュをこのバンクに発行するというオーバーヘッドを回避することができるが、その代わりメモリアクセス動作の実行を継続することができる。これは、メモリデータバス利用を最大化し、不必要な行の開 / 閉シーケンスを回避することによって電力消費を削減し、また転送待ち時間を最小化するように作用する。

20

【0049】

さらに、メモリコントローラ 120 は揮発性メモリ 110 にセルフリフレッシュモードになるように命令してもよい。セルフリフレッシュモードになると、揮発性メモリ 110 は、エントリバンクアドレスラッチ 210 に記憶されている最も新しいバンクアドレスから開始する。最も新しいバンクアドレスは一般的に、最新のオートリフレッシュ動作で使用するバンクアドレスである。エントリバンクアドレスラッチ 210 に現在記憶されているバンクアドレスを使用することによって、揮発性メモリ 110 は、メモリコントローラ 120 が最後のオートリフレッシュ動作後に停止する場所をピックアップすることができる。

30

【0050】

各セルフリフレッシュ動作時に、リフレッシュされるターゲットバンクは、エントリバンクアドレスラッチ 210 に現在記憶されているバンクアドレスによって識別される。リフレッシュされるターゲットバンクの特定の行はさらに、ターゲットバンクと関連したリフレッシュ行カウンタに現在記憶されているターゲット行アドレスによって識別される。ゆえに、リフレッシュ動作はターゲットバンクの特定の行に対して実行可能である。

40

【0051】

さらに、各セルフリフレッシュ動作時に、エントリバンクアドレスラッチ 210 はリフレッシュトリガ 530 によってインクリメントされる。エントリバンクアドレスラッチ 210 をインクリメントすることによって、バンクアドレスは、リフレッシュされる次のターゲットバンクを識別するために更新される。加えて、リフレッシュされたバンクと関連したリフレッシュ行カウンタもまた制御論理 (図示せず) によってインクリメントされて、このバンクの更新済みターゲット行アドレスを提供し、更新済みターゲット行アドレスは、次回バンクがリフレッシュされるときに使用される。

【0052】

次のセルフリフレッシュ動作は次いで、エントリバンクアドレスラッチ 210 の更新済

50

みバンクアドレスと、更新済みバンクアドレスによって識別されたバンクと関連した対応するリフレッシュ行カウンタとを使用して実行される。

【 0 0 5 3 】

結果として、揮発性メモリ 1 1 0 がセルフリフレッシュモードになると、バンク 5 2 0 a ~ 5 2 0 d はこの対応するリフレッシュ行カウンタ 5 1 0 a ~ 5 1 0 d を使用して巡回される。

【 0 0 5 4 】

代替的に、揮発性メモリ 1 1 0 がセルフリフレッシュモードになると、全バンク 5 2 0 a ~ 5 2 0 d は、対応するリフレッシュ行カウンタ 5 1 0 a ~ 5 1 0 d によってそれぞれ記憶されているターゲット行アドレスを使用して同時にリフレッシュ可能である。全バンク 5 2 0 a ~ 5 2 0 d の同時リフレッシュと、リフレッシュ行カウンタ 5 1 0 a ~ 5 1 0 d の関連動作は制御論理（図示せず）によって達成可能である。ここに提供されている開示および教示に基づいて、当業者は、本開示に開示されている概念に従って同時リフレッシュを実行する方法を理解するであろう。

【 0 0 5 5 】

図 5 に示されているような揮発性メモリ 1 1 0 はさらに、上記シームレスリフレッシュ方法を実行するための終了バンクアドレスラッチ 2 2 0 を含んでもよい。セルフリフレッシュモードになると、セルフリフレッシュサイクルが開始すべきターゲットバンクのバンクアドレスはエントリバンクアドレスラッチ 2 1 0 にロードされる。セルフリフレッシュモードを終了すると、セルフリフレッシュモードでリフレッシュされた最後のバンクのバンクアドレスは終了バンクアドレスラッチ 2 2 0 に揮発性メモリ 1 1 0 によってロードされ、メモリコントローラ 1 2 0 で使用可能となる。エントリおよび終了バンクアドレスラッチ 2 1 0 および 2 2 0 を有することによって、メモリコントローラ 1 2 0 はもはや、セルフリフレッシュモードになる前に追加リフレッシュを実行するように揮発性メモリ 1 1 0 に命令する必要はない。シームレスリフレッシュ方法を使用してメモリコントローラ 1 2 0 および揮発性メモリ 1 1 0 を同期化することなく、セルフリフレッシュモードになる場合およびこれを終了する場合にバンク 5 2 0 の各々について拡張リフレッシュが必要とされることがあるため、揮発性メモリ 1 1 0 がセルフリフレッシュモードになる前に追加拡張リフレッシュがバンクごとに必要となるであろう。

【 0 0 5 6 】

別の実施形態では、終了行アドレスラッチ 2 3 0（図 6）は図 5 に示されているような揮発性メモリ 1 1 0 と併用可能である。揮発性メモリ 1 1 0 はさらに、行アドレスをリフレッシュ行カウンタ 5 1 0 のうちの 1 つから終了行アドレスラッチ 2 3 0 にロードしてもよい。行アドレスは、揮発性メモリ 1 1 0 がセルフリフレッシュモードになる前にリフレッシュされた最後の行を表す。終了バンクアドレスラッチ 2 2 0 および終了行アドレスラッチ 2 3 0 の内容はメモリコントローラ 1 2 0（図 1 参照）で使用可能である。結果として、メモリコントローラ 1 2 0 は、最後にリフレッシュされたバンクおよび行に関する情報を将来の動作に利用してもよい。

【 0 0 5 7 】

ここに開示されている実施形態と関連して説明された方法やアルゴリズムは、制御論理、プログラミング指令または他の命令の形態で、ハードウェア、プロセッサによって実行可能なソフトウェアモジュール、あるいは両者の組み合わせで直接具現化されてもよい。ソフトウェアモジュールは RAM メモリ、フラッシュメモリ、ROM メモリ、EPROM メモリ、EEPROM メモリ、レジスタ、ハードディスク、リムーバブルディスク、CD-ROM、あるいは当業界で既知の任意の形態の記憶媒体に存在してもよい。プロセッサが記憶媒体から情報を読み取ったり、これに情報を書き込んだりすることができるように、記憶媒体はプロセッサに結合されてもよい。代替例では、記憶媒体はプロセッサと一体的であってもよい。

【 0 0 5 8 】

開示された実施形態についての上記説明は、当業者が本発明を為したり、これを使用で

10

20

30

40

50

きるようにするために提供される。これらの実施形態の種々の修正は当業者には容易に明らかであろうし、ここに定義されている一般原理は本発明の範囲の主旨から逸脱することなく他の実施形態にも適用可能である。従って、本発明はここに示されている実施形態に制限されることはないが、請求項に即した全範囲に従うべきであり、ここで、特に言及されなければ単数形の要素への言及は「１個かつ唯一」であることを意味するわけではなく、「１つ以上」を意味する。当業者には既知であるか、後に知ることになる、本開示に渡って説明されている種々の実施形態の要素に対する全ての構造的かつ機能的等化物は明らかに参照してここに組み込まれており、請求項に包含されることを意図している。さらに、このような開示が請求項に明確に引用されているか否かに関係なく、ここに開示されているものは一般化されることはない。要素が「～のための手段」というフレーズを使用して明確に列挙されたり、方法クレームの場合には要素が「～のためのステップ」というフレーズを使用して列挙されたりしない場合には、請求項の要素は米国特許法第 112 項、第 6 段落の規定に基づいて解釈されるべきではない。

10

【図面の簡単な説明】

【0059】

【図 1】本開示に従ったシームレスリフレッシュ方法を実践するために使用可能な配列を示す簡略ブロック図である。

【図 2】本開示に従ったシームレスリフレッシュ方法を実践するために使用可能な揮発性メモリの一実施形態を示す簡略ブロック図である。

【図 3】本開示に従ったリフレッシュ方法の動作時の種々の信号を示す簡略タイミング図である。

20

【図 4】本開示に従ったシームレスリフレッシュ方法を実践するために使用可能な揮発性メモリの別の実施形態を示す簡略ブロック図である。

【図 5】本開示に従ったシームレスリフレッシュ方法を実践するために使用可能な揮発性メモリの別の実施形態を示す簡略ブロック図である。

【図 6】本開示に従ったシームレスリフレッシュ方法を実践するために使用可能な揮発性メモリの別の実施形態を示す簡略ブロック図である。

【図 1】

図 1

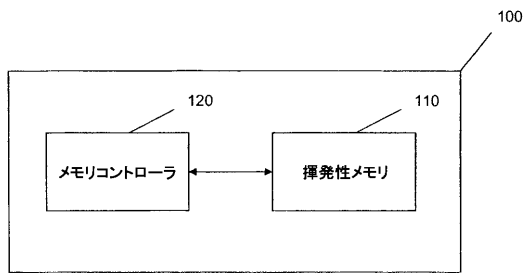


FIG. 1

【図 2】

図 2

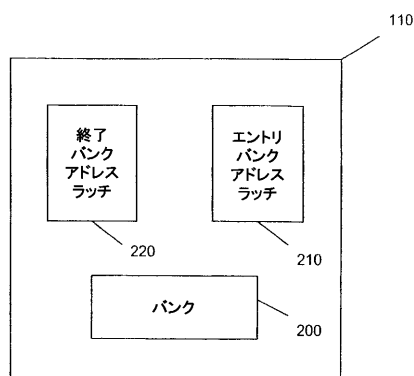


FIG. 2

【図 3】

図 3

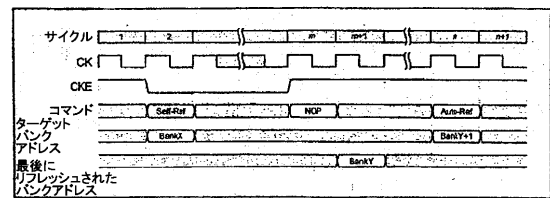


FIG. 3

【図 4】

図 4

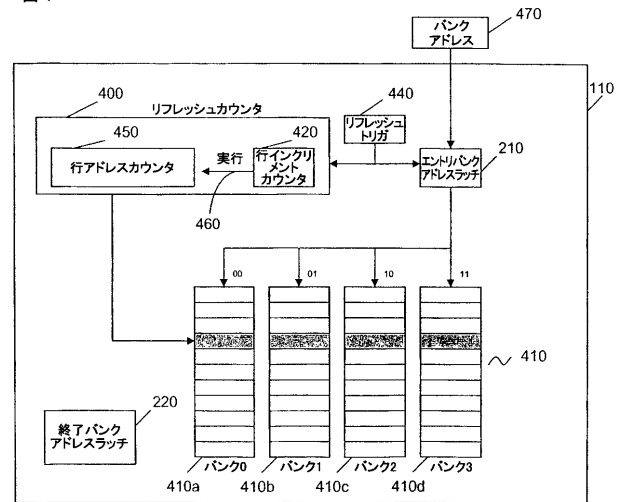


FIG. 4

【図 5】

図 5

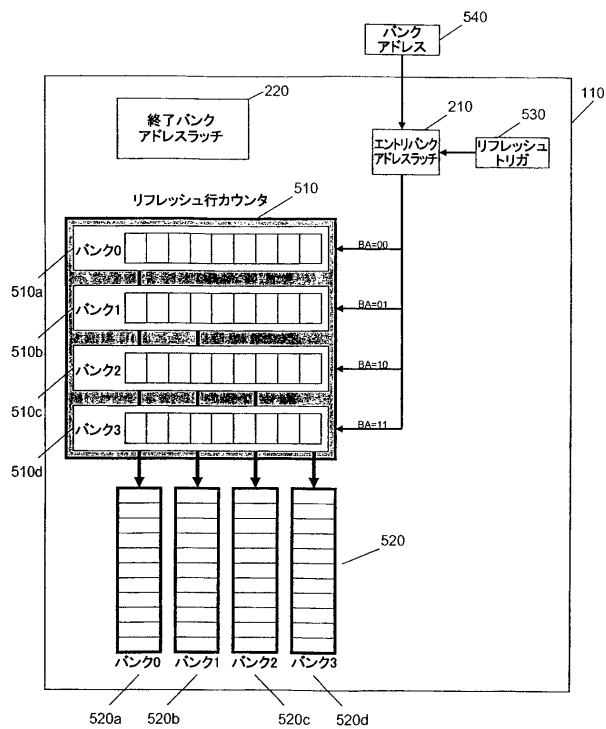


FIG. 5

【図 6】

図 6

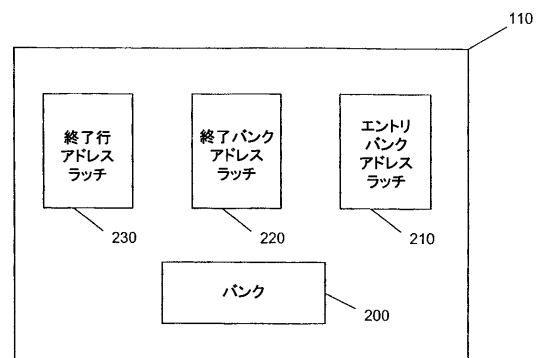


FIG. 6

【国際調査報告】

INTERNATIONAL SEARCH REPORT		Inter - I Application No PC1/US2005/018917
A. CLASSIFICATION OF SUBJECT MATTER IPC 7 G11C11/406		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) IPC 7 G11C		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched		
Electronic data base consulted during the international search (name of data base and, where practical, search terms used) EPO-Internal		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 6 310 814 B1 (HAMPEL CRAIG E ET AL) 30 October 2001 (2001-10-30)	1,2,4-6, 8-10, 12-16, 18-21, 23-25, 27,28
Y	column 7, line 46, paragraph 34 - column 8, line 3, paragraph 38; claims 13-19; figure 1 column 8, line 47 - line 63	3,7,11, 17,22, 26,29
Y	US 2003/218930 A1 (LEHMANN GUNTHER ET AL) 27 November 2003 (2003-11-27) paragraph '0034! - paragraph '0038!; figure 3 -----	3,7,11, 17,22, 26,29
<input type="checkbox"/> Further documents are listed in the continuation of box C. <input checked="" type="checkbox"/> Patent family members are listed in annex.		
* Special categories of cited documents: *A* document defining the general state of the art which is not considered to be of particular relevance *E* earlier document but published on or after the international filing date *L* document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) *O* document referring to an oral disclosure, use, exhibition or other means *P* document published prior to the international filing date but later than the priority date claimed *T* later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention *X* document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone *Y* document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art. *G* document member of the same patent family		
Date of the actual completion of the international search		Date of mailing of the international search report
28 September 2005		28/10/2005
Name and address of the ISA European Patent Office, P.B. 5318 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Tx. 31 651 epo nl, Fax: (+31-70) 340-3016		Authorized officer
		Ríos Báez, A

INTERNATIONAL SEARCH REPORT

Information on patent family members

International Application No
PCT/US2005/018917

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
US 6310814	B1	30-10-2001 WO 9946775 A2	16-09-1999
US 2003218930	A1	27-11-2003 NONE	

フロントページの続き

(81)指定国 AP(BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), EP(AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SM, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW

(74)代理人 100075672

弁理士 峰 隆司

(74)代理人 100109830

弁理士 福原 淑弘

(74)代理人 100095441

弁理士 白根 俊郎

(74)代理人 100084618

弁理士 村松 貞男

(74)代理人 100103034

弁理士 野河 信久

(74)代理人 100140176

弁理士 砂川 克

(74)代理人 100092196

弁理士 橋本 良郎

(74)代理人 100100952

弁理士 風間 鉄也

(72)発明者 リマクラス、ペリー・ウィルマン・ジュニア

アメリカ合衆国、ノース・カロライナ州 27609、ローリー、イングルウッド・レーン 5313

(72)発明者 ウォーカー、ロバート・マイケル

アメリカ合衆国、ノース・カロライナ州 27615、ローリー、ディアランド・グローブ・ドライブ 9000

Fターム(参考) 5B060 CA10 CA11

5M024 AA50 BB22 BB39 EE02 EE05 EE13 EE15 EE29 JJ02 KK35

PP01 PP07

【要約の続き】

レスは、該揮発性メモリが該セルフリフレッシュモードを終了する前にリフレッシュされた最後のバンクに対応している。

【選択図】 図4