

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第4481135号  
(P4481135)

(45) 発行日 平成22年6月16日 (2010. 6. 16)

(24) 登録日 平成22年3月26日 (2010. 3. 26)

(51) Int. Cl.

F I

H O 1 L 23/12 (2006. 01)

H O 1 L 23/12 L

H O 1 L 21/28 (2006. 01)

H O 1 L 21/28 3 O 1 R

H O 1 L 31/10 (2006. 01)

H O 1 L 31/10 A

請求項の数 12 (全 19 頁)

(21) 出願番号 特願2004-292643 (P2004-292643)  
 (22) 出願日 平成16年10月5日 (2004. 10. 5)  
 (65) 公開番号 特開2005-136394 (P2005-136394A)  
 (43) 公開日 平成17年5月26日 (2005. 5. 26)  
 審査請求日 平成19年7月4日 (2007. 7. 4)  
 (31) 優先権主張番号 特願2003-347676 (P2003-347676)  
 (32) 優先日 平成15年10月6日 (2003. 10. 6)  
 (33) 優先権主張国 日本国 (JP)

(73) 特許権者 000153878  
 株式会社半導体エネルギー研究所  
 神奈川県厚木市長谷 3 9 8 番地  
 (72) 発明者 西 和夫  
 神奈川県厚木市長谷 3 9 8 番地 株式会社  
 半導体エネルギー研究所内  
 (72) 発明者 安達 広樹  
 神奈川県厚木市長谷 3 9 8 番地 株式会社  
 半導体エネルギー研究所内  
 (72) 発明者 丸山 純矢  
 神奈川県厚木市長谷 3 9 8 番地 株式会社  
 半導体エネルギー研究所内  
 (72) 発明者 楠本 直人  
 神奈川県厚木市長谷 3 9 8 番地 株式会社  
 半導体エネルギー研究所内

最終頁に続く

(54) 【発明の名称】 半導体装置及びその作製方法

(57) 【特許請求の範囲】

【請求項 1】

プラスチック、ガラス、又は有機樹脂でなる基板上に形成される半導体素子、前記半導体素子を覆う絶縁膜、及び前記半導体素子と電氣的に接続される導電膜を有し、

前記基板および前記絶縁膜の側面は凹部を有し、

前記導電膜は、前記凹部に形成されていることを特徴とする半導体装置。

【請求項 2】

プラスチック、ガラス、又は有機樹脂でなる基板上に形成される半導体素子、前記半導体素子と電氣的に接続する電極端子、前記半導体素子及び前記電極端子を覆う絶縁膜、及び前記電極端子と電氣的に接続する接続端子を有し、

前記基板および前記絶縁膜の側面は凹部を有し、

前記接続端子は、前記凹部に形成されていることを特徴とする半導体装置。

【請求項 3】

プラスチック、ガラス、又は有機樹脂でなる基板上に形成される半導体素子、前記半導体素子を覆う絶縁膜、及び前記半導体素子と電氣的に接続される導電膜を有し、

前記基板および前記絶縁膜の側面は凹部を有し、

前記導電膜は、前記側面に隣接する面に接し、かつ、前記凹部に形成されていることを特徴とする半導体装置。

【請求項 4】

プラスチック、ガラス、又は有機樹脂でなる基板上に形成される半導体素子、前記半導

体素子と電氣的に接続される電極端子、前記半導体素子及び前記電極端子を覆う絶縁膜、及び前記絶縁膜を介して前記電極端子と電氣的に接続する接続端子を有し、

前記基板および前記絶縁膜の側面は凹部を有し、

前記接続端子は、前記側面に隣接する面に接し、かつ、前記凹部に形成されていることを特徴とする半導体装置。

【請求項 5】

請求項 1 乃至請求項 4 のいずれか一項において、前記凹部を有する前記側面は傾斜を有することを特徴とする半導体装置。

【請求項 6】

請求項 1 乃至請求項 5 のいずれか一項において、前記凹部は曲面又は平面を有すること  
を特徴とする半導体装置。 10

【請求項 7】

請求項 1 乃至請求項 6 のいずれか一項において、前記半導体素子は、半導体薄膜を有し、前記半導体薄膜は微結晶でなることを特徴とする半導体装置。

【請求項 8】

請求項 1 乃至請求項 7 のいずれか一項において、前記導電膜又は前記接続端子は、ニッケル、銅、亜鉛、パラジウム、銀、スズ、白金、又は金から選ばれた一元素、又は該元素を含む合金で形成されていることを特徴とする半導体装置。

【請求項 9】

請求項 1 乃至請求項 8 のいずれか一項において、前記半導体素子は、薄膜トランジスタ  
、又はダイオードを有することを特徴とする半導体装置。 20

【請求項 10】

請求項 1 乃至請求項 9 のいずれか一項において、前記半導体装置は、光センサ、光電変換装置、太陽電池、又は薄膜トランジスタを用いて形成された集積回路であることを特徴とする半導体装置。

【請求項 11】

プラスチック、ガラス、又は有機樹脂でなる基板上に半導体素子を形成し、  
前記半導体素子を覆う絶縁膜を形成し、  
前記基板、及び前記絶縁膜に、前記半導体素子の両脇に側面が凹部となる開口部を形成し、

前記開口部に前記半導体素子と電氣的に接続される導電膜を形成し、

前記基板を前記開口部が形成されている領域と前記半導体素子が形成されていない領域で切断することを特徴とする半導体装置の作製方法。

【請求項 12】

請求項 11 において、前記基板にレーザ光を照射して前記開口部を形成することを特徴とする半導体装置の作製方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、薄型で軽量である半導体装置、及びその作製方法に関する。 40

【背景技術】

【0002】

近年、通信技術の進歩に伴って、携帯電話が普及している。今後は更に動画の伝送やより多くの情報伝達が予想される。一方、パーソナルコンピュータもその軽量化によって、モバイル対応の製品が生産されている。電子手帳に始まった PDA と呼ばれる情報端末も多数生産され普及しつつある。また、表示装置の発展により、それらの携帯情報機器のほとんどにはフラットパネルディスプレイが装備されている。

【0003】

このような表示装置では表示装置の周囲の明るさを検出し、その表示輝度を調整することが行なわれている。このように周囲の明るさを検出し、適度な表示輝度を得ることによ 50

って、無駄な電力を減らすことが可能である。例えば、携帯電話やパーソナルコンピュータにそのような輝度調整用の光センサー装置が用いられている（例えば特許文献１）。

【０００４】

光センサの材料としては、おもに半導体を用いており、半導体の材料の代表例としてシリコンが挙げられる。シリコンを用いた光センサには、単結晶シリコン又はポリシリコンを用いるものとアモルファスシリコンを用いるものがある。単結晶シリコンまたはポリシリコンを用いる光センサは、８００ｎｍ付近の赤外領域において感度が最も高く、１１００ｎｍ近傍まで感度を有してしまう。このため、赤外領域のスペクトラムをほとんど含まない白色蛍光灯と、紫外領域から赤外領域まで幅広いスペクトラムを有する太陽光とをセンシングした場合、実際の照度は同じでも各々の光の検知結果が異なる、という問題がある。

10

【０００５】

また、単結晶シリコンを用いる光センサは、配線基板などに実装するために、リードフレームを使用した樹脂封止パッケージや、回路パターンが形成された樹脂基板上にワイヤーボンディング法やフェイスダウン法によって単結晶シリコンを搭載したパッケージとして用いられている。

【０００６】

一方、アモルファスシリコンを用いる光センサは、赤外領域の光に対してほとんど感度がなく、可視光領域の波長の中央である５００～６００ｎｍ近傍において感度が最も高く、人間の視感度に近似したセンシング特性を有する。このため、光センサとしては、アモルファスシリコンを用いたものが好ましい。

20

【０００７】

一方、透光性を有するプラスチック基板をガラス基板の代わりに用いることが望まれている。これは、プラスチック基板は、ガラス基板と比較して薄型であり、軽量であるため、これらを搭載した配線基板及びそれを用いた電子機器の薄型化及び小型化が図れるためである。また、可とう性を有するため曲面上に設置することができるためである。さらには、柔軟性を有するため耐衝撃性を有する素子を形成することが可能なためである。

【特許文献１】特開２００３－６０７４４号公報

【発明の開示】

【発明が解決しようとする課題】

30

【０００８】

しかしながら、プラスチック基板は膜厚が薄いため、基板の側面に接続端子を形成することができず、一方の面、すなわち配線基板に面する面に接続端子が形成されている。配線基板と光センサとは、半田を介して一つの面でのみ固定されており、その接着面積が小さいことから、側面電極構造に比較して実装強度が弱いという問題点がある。

【０００９】

また、配線基板と光センサが接続されている領域は、光センサの基板の下方であるため、光センサの電極と電極端子（電極パット、接続端子とも示す。）の接合部を目視することが困難であり、これらが確実に接続しているかどうかの判断が困難である。

【００１０】

40

また、従来の有機樹脂部材又はプラスチック基板は、その材質によって耐熱性が低く、半田を用いたりフロー工程により、配線基板へ搭載することができないものがある。

【００１１】

さらには、単結晶シリコンを用いた光センサは、パッケージ構造であり、光センサとして機能する面積に対して、光センサ搭載用の配線領域（例えば、リードフレームや回路パターンが形成された領域）が大きい。このため、このようなパッケージ構造の光センサは、配線基板へ高集積することの阻害要因となっている。

【００１２】

以上のような問題を踏まえ、本発明では、絶縁性基板上形成される半導体装置、代表的には光センサ、太陽電池、又はＴＦＴを用いた回路において、配線基板への実装強度を向

50

上させることが可能であり、且つ配線基板への高密度搭載が可能な構造の半導体装置及びその作製方法を提案する。

【課題を解決するための手段】

【0013】

本発明の一は、絶縁性を有する基板上に半導体素子が形成された半導体装置であって、該半導体装置の側面には凹部が形成され、該凹部において、前記半導体素子と電氣的に接続されている導電膜が形成されていることを特徴とする半導体装置である。

【0014】

また、本発明の一は、絶縁性を有する基板上に形成された半導体素子と、半導体素子に接続する電極端子と、前記電極端子に接続する接続端子とを有し、前記絶縁性を有する基板及び前記半導体素子の側面には凹部が形成され、前記凹部において前記接続端子が前記絶縁性を有する基板及び前記半導体素子を覆っていることを特徴とする。

10

【0015】

また、本発明の一は、凹部を側面に有する半導体装置であって、絶縁性を有する基板上に形成される半導体素子、半導体素子を覆う絶縁膜、及び半導体素子と電氣的に接続される導電膜で形成され、導電膜は凹部に形成されており、且つ絶縁性を有する基板及び絶縁膜の側面を覆っていることを特徴とする半導体装置。

【0016】

また、本発明の一は、凹部を側面に有する半導体装置であって、絶縁性を有する基板上に形成される半導体素子、半導体素子に接続される電極端子、半導体素子及び電極端子を覆う絶縁膜、並びに絶縁膜を介して電極端子に接続する接続端子を有し、接続端子が、凹部において絶縁性を有する基板、半導体素子、及び絶縁膜の側面に接していることを特徴とする。

20

【0017】

なお、導電膜は半導体素子を覆う絶縁膜の側面及び該側面に隣接する面上に形成されている。

【0018】

また、本発明において、絶縁性を有する基板の面積と半導体素子が形成される面積とが概略一致している。

【0019】

30

絶縁性を有する基板としては、実装基板への搭載処理に耐えうる耐熱性を有するものが好ましい。さらに望ましくは、ガラス転移温度が260度以上のものが好ましい。また、透光性を有する基板が好ましい。代表例としては、プラスチック基板、ガラス基板、又は有機樹脂で形成される基板が挙げられる。

【0020】

前記導電膜は、接続端子である。接続端子は、半導体装置を搭載するための基板、例えば配線基板に形成される電極パットと、半導体装置の半導体素子とを電氣的に接続するためのものである。接続端子と、配線基板上の電極パットとは、導電性ペースト、異方性導電接着剤、異方性導電膜等で電氣的に接続され、かつ、固定される。

【0021】

40

また、前記凹部は、半円筒状又は角柱状であり、曲面又は平面を有する。更には、凹部は曲面と平面とを有する形状でもよい。

【0022】

また、半導体素子は、半導体薄膜で活性領域が形成されている素子であり、代表的には、ダイオード、TFT、容量素子等があげられる。また、半導体薄膜は無機材料又は有機材料で形成される。

【0023】

無機材料で形成される半導体膜の代表例としては、シリコン膜、ガリウム膜、ガリウムが添加されたシリコン膜、炭化シリコン膜等を用いることができる。また、有機材料で形成される半導体膜の代表例としては、共役ポリマーで代表されるポリマーないし

50

はオリゴマー、例えば、ポリフェニレンビニレン誘導体、ポリフルオレン誘導体、ポリチオフェン誘導体、ポリフェニレン誘導体およびこれらの共重合体、オリゴフェニレン、オリゴチオフェン、が挙げられる。また、低分子物質では、例えば、ペンタセン、テトラセン、銅フタロシアニン、フッ素置換フタロシアニン、ペリレン誘導体等が挙げられる。

#### 【0024】

本発明において、半導体装置が、光センサ、光電変換装置、太陽電池の場合、半導体膜は、シリコンを有する膜で形成されている。シリコンを有する半導体膜の代表例としては、シリコン膜、シリコンゲルマニウム膜、炭化シリコン膜、又はこれらのPN接合膜、PIN接合膜が挙げられる。なお、PIN接合膜のI層は、アモルファスシリコン層で形成されていることが好ましい。

10

#### 【0025】

また、前記受光部には、受光部で受光した光の検出量を増幅するための増幅回路又は増幅素子が設けられていてもよい。増幅回路の代表例としては、TFTで形成されたカレントミラー回路が挙げられ、増幅素子の代表例としてはオペアンプがあげられる。

#### 【0026】

また、本発明の半導体装置は、光センサ、光電変換装置、太陽電池、TFT、容量素子等を用いて形成した集積回路等が挙げられる。また、TFTを用いて形成された集積回路としては、メモリ、CPU等の機能回路等があげられる。

#### 【0027】

20

また、本発明は、絶縁性を有する基板上に半導体素子が形成された半導体装置の作製方法であって、絶縁性を有する基板上に複数の半導体素子を形成した後、基板の所望の領域に開口部を形成し、該開口部に前記半導体素子と電氣的に接続する導電膜を形成し、この後、半導体素子を切り出してチップ状の半導体装置を形成することを特徴とする。

#### 【0028】

該開口部の形成方法としては、レーザ光照射、エッチング法、金型を用いてプレスする方法等が挙げられる。

#### 【発明の効果】

#### 【0029】

30

本発明の半導体装置は、絶縁性を有する基板側面に凹部を有しており、この領域において、接続端子を形成することができる。即ち、側面電極を有する半導体装置を形成することができる。このため、配線基板との接合面積が増加し、実装強度を高めることができる。このため、配線の様子を目視・確認することができる。このため、プロセス上の信頼性を高めることが可能である。また、接続端子の形成方法が、開口部の形成及び導電膜の形成のみでよく、基板ごとに接続端子を形成することができる。このため、一つの基板で複数の半導体装置を形成することが可能であり、接続端子の形成工程におけるスループットが向上するため、量産することが可能である。さらには、基板上に半導体素子を形成しており、基板の面積と半導体素子として機能する実効領域とがほぼ等しいため、配線基板等に多数の半導体装置を高集積化することが可能である。

40

#### 【発明を実施するための最良の形態】

#### 【0030】

以下、本発明の実施の形態について図面を参照しながら説明する。但し、本発明は多くの異なる態様で実施することが可能であり、本発明の趣旨及びその範囲から逸脱することなくその形態及び詳細を様々に変更し得ることは当業者であれば容易に理解される。従って、本発明は本実施の形態の記載内容に限定して解釈されるものではない。以下、半導体装置の代表例として光センサを用いて説明するが、これに限られるものではなく、光電変換素子、太陽電池、TFTを用いて形成した集積回路等に適用してもよい。また、絶縁性を有する基板としてプラスチック基板を用いるが、これに限定されるものではなく、ガラス基板、有機樹脂で形成される基板等を適用することができる。

50

## 【 0 0 3 1 】

## ( 第 1 実施形態 )

本実施形態では、プラスチック基板に形成され、側面に凹部を有する光センサについて、図 1 を用いて説明する。

## 【 0 0 3 2 】

図 1 ( A ) は、本発明の光センサ 1 0 0 の斜視図である。プラスチック基板 1 0 1 上には、半導体素子 1 0 2 が形成されているまた、光センサ 1 0 0 の側面は凹形状をしており、この領域に接続端子 1 0 3 a、1 0 3 b となる導電膜が形成されている。

## 【 0 0 3 3 】

半導体素子 1 0 2 は、半導体膜、このましくは半導体薄膜を用いて形成することで、基板上に半導体素子を一体形成することが可能であり、半導体装置の小型化及び薄膜化が可能である。

## 【 0 0 3 4 】

本実施形態において、光センサの側面の凹形状は、曲面を有している。なお、凹部の形状は、平面を有しても良い。即ち、凹形状は、曲面を有する半円筒状、又は平面を有する角柱状である。

## 【 0 0 3 5 】

更には、凹部は、曲面及び平面を有する形状であっても良い。

## 【 0 0 3 6 】

次に、図 1 ( B ) に図 1 ( A ) の ( イ ) - ( イ ' ) の断面図を示す。プラスチック基板 1 0 1 上には、半導体素子 1 0 2 が形成され、半導体素子は、第 1 の電極 1 1 1、受光部 1 1 2、第 2 の電極 1 1 3 で構成されている。また、第 1 の電極には、第 1 の電極端子 1 1 4 が接続され、第 2 の電極には、第 2 の電極端子 1 1 5 が接続されている。また、第 1 の電極端子 1 1 4 と第 2 の電極端子 1 1 5 は、層間絶縁膜 1 1 6 を介しており電氣的に絶縁されている。また、第 1 の電極端子 1 1 4 には、第 1 の接続端子 1 0 3 a が接続されており、第 2 の電極端子 1 1 5 には第 2 の接続端子 1 0 3 b が接続されている。第 1 の接続端子及び第 2 の接続端子は、配線基板上的電極パットと接続するための端子である。

## 【 0 0 3 7 】

プラスチック基板としては、配線基板に搭載する工程に耐える耐熱性を有するもの、代表例としては、ガラス転移温度が 2 6 0 度以上のものが好ましい。さらに代表的なものとしては、直径数 n m の無機粒子が分散された有機材料で形成されているものが挙げられる。

## 【 0 0 3 8 】

なお、配線基板に搭載する工程の代表例としては、半田等の導電性接着剤を用いたリフロー法や、異方性導電接着剤を用いた圧着法等がある。圧着法では、異方性導電接着剤又は異方性導電膜を用いて配線基板に搭載するため、耐熱性の低いプラスチック基板を用いることができる。

## 【 0 0 3 9 】

また、プラスチック基板としては、接合面積を増大させる点からある程度厚さを有するものが好ましい。代表的には、厚さ 1 0 0 ~ 1 0 0 0  $\mu$  m、好ましくは 2 0 ~ 5 0 0  $\mu$  m の板状のプラスチック基板が好ましい。

## 【 0 0 4 0 】

プラスチック基板の代表例としては、ポリカーボネイト ( P C )、極性基のついたノルボルネン樹脂からなる A R T O N : J S R 製、ポリエチレンテレフタレート ( P E T )、ポリエーテルスルホン ( P E S )、ポリエチレンナフタレート ( P E N )、ナイロン、ポリエーテルエーテルケトン ( P E E K )、ポリスルホン ( P S F )、ポリエーテルイミド ( P E I )、ポリアリレート ( P A R )、ポリブチレンテレフタレート ( P B T )、ポリイミド、直径数 n m の無機粒子が分散された有機材料で形成される新日鐵化学株式会社の H T 基板などが挙げられる。

## 【 0 0 4 1 】

プラスチック基板 101 側から光が入射する場合は、第 1 の電極を、シリコンで形成される半導体層とオーム接触が可能であり、且つ透光性を有する導電膜を用いる。代表的には、ITO (酸化インジウム酸化スズ合金)、酸化インジウム酸化亜鉛合金 ( $\text{In}_2\text{O}_3$   $\text{ZnO}$ )、酸化亜鉛 ( $\text{ZnO}$ )、酸化珪素を含む酸化インジウムスズ等)を用いることができる。また、第 2 の電極としては、シリコンで形成される半導体層とオーム接触が可能な金属膜で形成する。この代表例としては、アルミニウム (Al)、チタン (Ti)、クロム (Cr)、ニッケル (Ni)、モリブデン (Mo)、パラジウム (Pd)、タンタル (Ta)、タングステン (W)、白金 (Pt)、金 (Au) から選ばれた一元素、又は該元素を 50 % 以上含む合金材料で形成されている。一方、層間絶縁膜側から光が入射する場合、第 1 の電極に、シリコンで形成される半導体層とオーム接触が可能な金属膜を用い、第 2 の電極にシリコン半導体層とオーム接触が可能であり、且つ透光性を有する導電膜を用いる。

10

#### 【0042】

受光部 112 としては、シリコンを有する半導体層で形成することができる。この代表例としては、シリコン層、シリコンゲルマニウム層、炭化シリコン層、又はこれらの PN 接合層、PIN 接合層が挙げられる。本実施形態では、PIN 接合のアモルファスシリコンで受光部 112 が形成されている。

#### 【0043】

第 1 の電極端子 114 及び第 2 の電極端子 115 は取り出し電極であり、第 1 の電極及び第 2 の電極をそれぞれ配線基板上の電極パットと電気的に接続するための端子である。このため、第 1 の電極、第 2 の電極、及び配線を接続するための媒体、代表例として、銀、金、銅、白金、パラジウム、スズ、又は亜鉛の一つ又は複数を含む導電性ペースト、もしくは半田ペースト等と接続することが可能な材料で形成する。代表的には、ニッケル (Ni)、銅 (Cu)、亜鉛 (Zn)、パラジウム (Pd)、銀 (Ag)、スズ (Sn)、白金 (Pt)、又は金 (Au)、さらに好ましくは、ニッケル (Ni)、銅 (Cu)、銀 (Ag)、白金 (Pt)、又は金 (Au) から選ばれた一元素、又は該元素を 50 % 以上含む合金材料が挙げられる。なお、第 1 の電極端子及び第 2 の電極端子は、単層構造でもよく、多層構造でもよい。

20

#### 【0044】

第 1 の接続端子 103a、第 2 の接続端子 103b は、基板の側面の凹状の部分及び光センサ表面の一部に形成されている。また、接続端子は、各電極端子とそれぞれ接続している。接続端子は、銀、金、銅、白金、パラジウム、スズ、又は亜鉛、の一つ又は複数を含む導電性ペースト、もしくは半田ペーストと接着が可能な材料で形成することができる。代表的には、ニッケル (Ni)、銅 (Cu)、亜鉛 (Zn)、パラジウム (Pd)、銀 (Ag)、スズ (Sn)、白金 (Pt)、又は金 (Au)、さらに好ましくは、ニッケル (Ni)、銅 (Cu)、銀 (Ag)、白金 (Pt)、又は金 (Au) から選ばれた一元素、又は該元素を 50 % 以上含む合金材料が挙げられる。これらの金属は必ずしも単一組成である必要はなく、それを主成分とする合金組成であっても良い。ただし、この合金とは少なくとも主金属成分を 50 % 以上含むものを示す。なお、第 1 の電極端子及び第 2 の電極端子は、単層構造でもよく、多層構造でもよい。

30

40

#### 【0045】

層間絶縁膜 116 は、各電極 111、113、半導体素子 102、を封止して劣化を抑制すると共に、取り出し電極である電極端子を電気的に絶縁するために形成されている。層間絶縁膜は、アクリル、ポリイミド、ポリアミド、ポリイミドアミド、ベンゾシクロブテン等の有機樹脂、又は酸化ケイ素膜、窒化酸化ケイ素膜、酸化窒化珪素膜等の無機材料で形成される膜で形成することができる。

#### 【0046】

なお、接続端子が形成される光センサの側面は、導電膜を形成する面が傾斜を有することが好ましい。この時の構造を図 9 に示す。図 9 (A) は、光センサ 120 の斜視図であり、図 9 (B) は、図 9 (A) の (ホ) - (ホ') の断面図である。層間絶縁膜 125 及

50

び基板 1 2 1 の側面は傾斜を有しており、この上に接続端子 1 2 3 a、1 2 3 b が形成されている。この構造では、導電膜を蒸着法又はスパッタリング法等の気相で形成する場合、導電膜の被覆率が高まり、段切れを防止することができる。なお、側面の形状はこれに限られるものではなく、階段状、外側に凸の曲面を有しても良い。

【 0 0 4 7 】

また、光センサの半導体素子の構造は図 1 ( B ) に示される断面図だけではなく、他の構造をとることも可能である。図 1 1 に異なる半導体素子構造を有する光センサの断面図を示す。

【 0 0 4 8 】

図 1 1 ( A ) は、光センサの断面図の一例である。受光部 1 1 2、受光部と接する第 1 の電極端子 1 1 4、第 2 の電極 1 1 3、第 2 の電極に接続する電極端子 1 1 5、及び電極端子に接続する接続端子 1 0 3 a、1 0 3 b で形成されるセンサである。図 1 ( B ) の光センサと異なり、第 1 の電極を有しない。このため、第 1 の電極端子 1 1 4 が受光部 1 1 2 と接する面積を増加させてデバイスの信頼性を高めるため、接続部 (コンタクト部) の数が多いほうが好ましい。この構造では、第 1 の電極がないため、プロセス数を削減することが可能であると共に、基板 1 0 1 から透過する光の透過率が高めることが可能であるという効果がある。

【 0 0 4 9 】

図 1 1 ( B ) は、光センサの断面図の一例である。受光部 1 3 2、受光部と接する第 1 の電極端子 1 1 4、第 2 の電極 1 1 3、第 2 の電極に接続する電極端子 1 1 5、及び電極端子に接続する接続端子 1 0 3 a、1 0 3 b で形成されるセンサである。図 1 1 ( A ) の光センサと異なり、受光層 1 3 2 がパターンニングされず、基板 1 0 1 上全面に形成されている。このため、マスクを用いずとも受光層を形成することが可能であり、マスクの位置制御を行う必要がない。このため、歩留まりを向上させることができる。

【 0 0 5 0 】

本発明により、絶縁性を有する基板上に半導体装置を形成することができる。本発明の半導体装置は側面に凹部を有しており、この領域において、接続端子を形成することができる。接続端子及び電極端子で、配線基板上の電極パッドと接続するため、配線基板への接続面積が増加し、実装強度を高めることができると共に、接合の様子を目視し、確認することができる。このため、プロセス上の信頼性を高めることが可能である。

【 0 0 5 1 】

( 第 2 実施形態 )

ここでは、受光部で検出した電流を増幅する回路を有する光センサについて図 2 を用いて説明する。なお、ここでは、増幅回路を構成する素子として薄膜トランジスタ (以下、T F T ( T h i n F i l m T r a n s i s t o r ) と示す。)を用いたものを示すが、これに限定されるものではなく、演算増幅器 (オペアンプ) 等を用いることができる。

【 0 0 5 2 】

図 2 ( A ) は、本実施形態の光センサの斜視図である。第 1 実施形態と同様、プラスチック基板 1 0 1 の表面には、半導体素子 2 0 2 が形成されている。半導体素子は、第 1 実施形態で示されるような構造のダイオード及び T F T を適宜適応することができる。また、光センサ 2 0 0 の側面は凹部を有しており、この領域に接続端子 1 0 3 a、1 0 3 b となる導電膜が形成されている。なお、光センサ側面の凹部の形状は、第 1 実施形態に示される形状を適宜適応することができる。

【 0 0 5 3 】

図 2 ( B ) に、図 2 ( A ) の ( 口 ) - ( 口 ' ) の断面図を示す。プラスチック基板 1 0 1 上には、第 1 の絶縁膜 2 1 1 が形成され、その上に T F T 2 1 2 が形成されている。T F T は、チャネル形成領域、ソース領域、ドレイン領域を有する半導体領域 2 1 3、ゲート電極 2 1 4、ソース領域に接続するソース電極 2 1 5、ドレイン領域に接続するドレイン電極 2 1 6 で形成されている。また、T F T において、チャネル形成領域、ゲート電極、ソース電極及びドレイン電極は、複数の第 1 の層間絶縁膜 2 1 7 で絶縁されている。本

10

20

30

40

50

実施形態では、TFT212としてnチャネル型TFTを用いる。また、図2(B)においては、一つのTFTしか示していないが、複数のTFTを設けることが可能である。

#### 【0054】

TFT212の半導体領域は、非晶質半導体膜、結晶性半導体膜、又は微結晶半導体膜で形成することができる。非晶質半導体膜は、プラズマCVD法や減圧CVD法、或いはスパッタリング法を用いて形成することができる。また、結晶性半導体膜は、上記の方法で形成した後、レーザ結晶化法、熱結晶化法、特開平8-78329号公報に記載の結晶化方法によって形成することができる。同公報記載の技術は、非晶質シリコン膜に対して結晶化を助長する金属元素を選択的に添加し、加熱処理を行うことで添加領域を起点として広がる結晶構造を有する半導体膜を形成するものである。なお、この処理においては、結晶化後金属元素を除去することが好ましい。

10

#### 【0055】

微結晶半導体膜とは、非晶質と結晶構造(単結晶、多結晶を含む)の中間的な構造を有し、自由エネルギー的に安定な第3の状態を有する半導体であって、短距離秩序を持ち格子歪みを有する結晶質な領域を含んでいる。少なくとも膜中の一部の領域には、0.5~20nmの結晶粒を含んでいる。

#### 【0056】

微結晶半導体膜は、珪化物気体をグロー放電分解(プラズマCVD)して形成する。珪化物気体としては、 $\text{SiH}_4$ 、 $\text{Si}_2\text{H}_6$ 、 $\text{SiH}_2\text{Cl}_2$ 、 $\text{SiHCl}_3$ 、 $\text{SiCl}_4$ 、 $\text{SiF}_4$ などを用いる。また、この珪化物気体を $\text{H}_2$ 、又は、 $\text{H}_2$ と $\text{He}$ 、 $\text{Ar}$ 、 $\text{Kr}$ 、 $\text{Ne}$ から選ばれた一種または複数種の希ガス元素で希釈しても良い。希釈率は2~1000倍の範囲であることが好ましい。このときの、圧力は概略0.1Pa~133Paの範囲であり、電源周波数は1MHz~120MHz、好ましくは13MHz~60MHzとする。基板加熱温度は300以下でよく、好ましくは100~250である。膜中の不純物元素として、酸素、窒素、炭素などの大気成分の不純物は $1 \times 10^{20} / \text{cm}^3$ 以下とすることが望ましく、特に、酸素濃度は $5 \times 10^{19} / \text{cm}^3$ 以下、好ましくは $1 \times 10^{19} / \text{cm}^3$ 以下とする。

20

#### 【0057】

第1の層間絶縁膜217上に、第1の電極111、受光部112、及び第2の電極113が順次積層されている。これらの構造及び材料は、第1実施形態に記載のものを適宜採用することができる。

30

#### 【0058】

ここで、層間絶縁膜217上に形成された受光層の第1の電極及び配線の接続について図10を用いて説明する。

#### 【0059】

図10(A)は、配線1301、それに接続する第1の電極1302、第1の電極上に形成される受光部1303、受光部上に形成される第2の電極1304を示している。この構造では、受光部の一方の面全面が第1の電極1302と接している。この構造では、層間絶縁膜217と第1の電極との密着性が高まるため、受光層と層間絶縁膜との膜剥がれを防止することができる。

40

#### 【0060】

図10(B)は、配線1311、配線の一部を覆う受光部1313、第2の電極1314である。この構造では、配線1311が図10(A)の第1の電極1302の機能も果たす。この構造では、第1の電極がないため、プロセス数を削減することが可能であると共に、層間絶縁膜217から透過する光の透過率が高まるという効果がある。

#### 【0061】

図10(C)は、配線1321、配線に接続する第1の電極1322、第1の電極及び層間絶縁膜217の一部を覆う受光部1323、第2の電極1324である。この構造では、第1の電極の面積が小さく、受光部の一部は層間絶縁膜217と接している。このため、層間絶縁膜217から透過する光の透過率が高まるという効果がある。

50

## 【0062】

次に、図2(B)に示すように、TF T 2 1 2のソース電極には、第1の電極端子1 1 4が接続され、第2の電極1 1 3には、第2の電極端子1 1 5が接続されている。また、第1の電極端子1 1 4には、第1の接続端子1 0 3 aが接続されており、第2の電極端子1 1 5には第2の接続端子1 0 3 bが接続されている。第1の接続端子及び第2の接続端子は、配線基板上の配線と接続するための端子である。これらの材料に関しては、第1実施形態と同様のものを用いることができる。

## 【0063】

なお、本実施形態では、TF Tとしてトップゲート型TF Tを用いて示したが、これに限られるものではなく、ボトムゲート型TF T、逆スタガ型TF T等を用いることもできる。

10

## 【0064】

本発明により、絶縁性を有する基板上に半導体装置を形成することができる。本実施形態の半導体装置は、増幅回路を有する光センサである。このため、微弱な光をも検出することが可能である。また、光センサの受光面積が小さくとも、高出力である。また、光センサ側面に凹部を有しており、この領域において、接続端子を形成することができるため、配線基板への接続面積が増加し、実装強度を高めることができると共に、接合の様子を目視し、確認することができる。このため、プロセス上の信頼性を高めることが可能である。

## 【0065】

20

(第3実施形態)

次に、第2実施形態における光センサの駆動回路の一例を図3を用いて示す。本実施形態では、光センサは増幅回路としてカレントミレラー回路を用いている。

## 【0066】

ここでは、2つのトランジスタが接続されており、その一方に受光部であるダイオードが接続されている。ダイオード3 0 1に接続されているTF Tを第1のTF T 3 0 2とし、第1のTF Tと並列に接続されているTF Tを第2のTF T 3 0 3とする。第1のTF T 3 0 2と第2のTF T 3 0 3とは、ゲート電極及びソース配線がそれぞれ接続されている。また、第1のTF T 3 0 2のドレインとダイオード3 0 1のカソードとが接続されており、ダイオード3 0 1のアノードと第2のTF T 3 0 3のドレインが接続されている。第1のTF Tと第2のTF Tのソースは $V_{SS}$  3 0 4に接続されている。また、ダイオードのアノードと第2のTF Tのドレインは、出力端子である $V_{DD}$  3 0 5に接続されており、ここで流れる電流値によって、光の輝度を検出することが可能である。

30

## 【0067】

ダイオード3 0 1に光が入射されると、ダイオード3 0 1のアノードからカソードに光電流が流れる。これによって、第1のTF T 3 0 2のソース・ドレイン間に電流 $I_1$ が流れる。第1のTF T 3 0 2のドレインとゲート電極とが接続されているため、第1のTF T 3 0 2の両端に電圧 $V_1$ が発生する。第2のTF T 3 0 3のソース・ドレイン間には、電圧 $V_2$ が発生する。第1のTF T 3 0 2と第2のTF T 3 0 3のソース及びゲートはそれぞれ接続されており、また第1のTF T 3 0 2及び第2のTF T 3 0 3が線形領域で駆動する場合、電圧 $V_1$ 及び電圧 $V_2$ における電流は $I_1$ と近似できる。このため、第2のTF T 3 0 3のソース・ドレイン間にも電流 $I_1$ が流れる。この2つのTF Tは、並列に接続されているため $2 I_1$ の電流が出力端子3 0 5で流れる。

40

## 【0068】

第1のTF T 3 0 2は、ダイオード3 0 1に光が照射されたときに生じる電流を電圧に変換するものであり、第2のTF T 3 0 3は第1のTF T 3 0 2を介してダイオード3 0 1で生じた電流を増幅するためのものである。なお、増幅用のTF Tを複数並列に接続することによって、ダイオードで生じた電流をさらに増幅することができる。すなわち、第1のTF T 3 0 2に対して $n$ 個の増幅用のTF Tが並列に接続されている場合、ダイオード3 0 1で生じた電流の $(1 + n)$ 倍の電流が出力端子3 0 5で流れることになる。

50

## 【 0 0 6 9 】

また、電流源であるダイオードで生じた電流を増幅するためには、第2のTFTのW/L比を大きくすることでも可能である。具体的には、第2のTFTのチャネル幅(W)を大きくする、またはチャネル長(L)を小さくすることで、第2のTFTに流れる電流が増大するため、電流源で生じた電流を増幅させて検出することが可能である。

## 【 0 0 7 0 】

なお、本実施形態では、カレントミラー回路を用いた光センサを示したがこれに限られるものではない。例えばカレントミラー回路の代わりに、オペアンプ等を用いることもできる。

## 【 0 0 7 1 】

本発明により、絶縁性を有する基板上に半導体装置を形成することができる。本実施形態の半導体装置は、接続端子は二端子であるため、ピンが少なく、実装面積を縮小できる。また、増幅回路を有するため、微弱な光をも検出することが可能である。また、光センサの受光面積が小さくとも、高出力である。また、光センサ側面に凹部を有しており、この領域において、接続端子を形成することができるため、配線基板への接続面積が増加し、実装強度を高めることができると共に、接合の様子を目視し、確認することができる。このため、プロセス上の信頼性を高めることが可能である。

## 【 0 0 7 2 】

## (第4実施形態)

本実施形態では、第1実施形態乃至第3実施形態で示される光センサの作製工程を、図4を用いて示す。

## 【 0 0 7 3 】

図4(A)に示すように、公知の手法によりプラスチック基板401上に半導体素子402(受光部(図示せず)、電極403a、及び電極端子404b、404c)を形成する。なお、可とう性があるプラスチック基板の場合は、Roll-to-Roll式プラズマCVD装置を用いて、基板上に半導体素子を形成することができる。この装置を用いることで、大量生産が可能であるため、光センサの低価格化が可能である。

## 【 0 0 7 4 】

次に、図4(B)に示すように、レーザ光を照射してプラスチック基板の所定の領域にレーザ光を照射して基板に開口部411を形成する。開口部の位置は、各センサ素子の構造によって異なるが、接続端子を設ける領域に形成すれば良い。本実施形態では、半導体素子の両脇に一对の開口部を形成する。

## 【 0 0 7 5 】

次に、図4(C)に示すように、開口部411に導電膜421を成膜する。成膜方法としては、マスクを用いたスパッタリング法、蒸着法、又はCVD法、若しくは電解めっき法等を用いることができる。次に、プラスチック基板にレーザ光を照射してプラスチック基板に溝を形成して図4(D)に示すような光センサ431を形成する。光センサ431の側面の凹部には接続端子432が形成されている。

## 【 0 0 7 6 】

以上の工程により、絶縁性を有する基板上に半導体装置を形成することができる。本発明の半導体装置は、側面に凹部を有しており、この領域において、接続端子を形成することができるため、配線基板への搭載面積が増加し、実装強度を高めることができると共に、接合の様子を目視することができる。このため、プロセス上の信頼性を高めることが可能である。また、基板上に直接半導体素子を作りこむため、基板上に半導体素子を搭載する工程を省くことができるため、コストダウンと共に、歩留まり高く、配線基板への高密度搭載が可能な半導体装置を作製することができる。また、接続端子の形成方法が、開口部の形成及び導電膜の形成のみでよく、基板ごとに接続端子を形成することができる。このため、接続端子の形成工程におけるスループットが向上するため、量産することが可能である。

## 【 0 0 7 7 】

(第5実施形態)

本実施形態では、第1実施形態乃至第4実施形態で形成された光センサを配線基板へ搭載する方法について図5を用いて説明する。

【0078】

図5(A)は、配線基板1101に光センサを搭載したとき上面図を示す。光センサ100には、半導体素子102、及び接続端子103a、103bが形成されている。光センサは、導電性ペースト1102、1103等で配線基板1101に搭載されている。本実施形態では、半導体素子102が、配線基板1101に面した状態で配線基板に搭載されている。

【0079】

図5(B)に、図5(A)の(ハ)-(ハ')の断面構造を示す。

【0080】

プラスチック基板101上に半導体素子102が形成されている。半導体素子は、第1の電極、受光部、及び第2の電極を有しており、第1の電極及び第2の電極それぞれに接続される電極端子113、114は、センサの側面に形成される接続端子103a、103bとそれぞれ接続している。接続端子103a、103bは、それぞれ導電性ペースト1102、1103を介して、配線基板1101上の電極パット1104、1105と接続している。

【0081】

導電性ペーストとしては、実施形態1に示されたものを適宜用いることができる。本実施形態では、銀を有する導電性ペーストを用いる。

【0082】

本実施形態では、リフロー工程により、配線基板に光センサを実装する。具体的には、電極パット上に導電性ペーストをスクリーン印刷やディスペンサーにより所定の場所に塗布し、その上に光センサをマウントにより装着する。その後、250～350度に加熱して、導電性ペーストを加熱溶融し、光センサの電極端子及び接続端子と、配線基板上の電極パットとを、電氣的、機械的に接続する。

【0083】

加熱方法としては、赤外線加熱、ベーパフェーズソルダリング、熱風加熱、ホットプレート上での加熱、レーザ光照射による加熱などが挙げられる。

【0084】

また、導電性ペーストを用いたリフロー工程による実装方法の代わりに、異方性導電接着剤、又は異方性導電膜を用い、局所的な圧着により配線基板に光センサを搭載しても良い。

【0085】

さらには、本実施形態においては、光センサの側面に接続端子が形成されているため、配線基板とプラスチック基板とを面した状態で実装することも可能である。

【0086】

本発明により、搭載処理における熱処理に対して耐熱性を有するプラスチック基板上に半導体装置を形成することができる。本発明の光センサは、基板側面に凹部を有しており、この領域において、接続端子を形成することができる。接続端子及び電極端子で、配線基板上の電極パットと接続するため、配線基板への接続面積が増加し、実装強度を高めることができると共に、接合の様子を目視し、確認することができる。このため、プロセス上の信頼性を高めることが可能である。

【実施例1】

【0087】

本発明の実施例を図6乃至図8を用いて説明する。図6乃至図8の(A)及び(C)は基板の上面図であり、図6乃至図8の(B)及び(D)はそれらにおける(ニ)-(ニ')領域の断面図である。

【0088】

10

20

30

40

50

図6(A)及び図6(B)に示すように、プラスチック基板601上にプラズマCVD装置にて半導体膜を形成する。ここでは、半導体膜としては、P、I、N各導電型を有するシリコン半導体膜602の成膜を行う。ここで、受光部であるI層は非晶質相とし、P、Nの相状態は問わない。I層の膜厚は目的とする素子の照度範囲に合わせ、100~1000nmとする。本実施例では、プラスチック基板として、新日鐵化学株式会社製のHT基板を用い、この上に800nmのシリコン半導体膜を成膜する。なお、プラスチックの膜厚は、200~500μmである。

#### 【0089】

次に、図6(C)及び図6(D)に示すように、成膜した半導体膜の下層部であるp型シリコン膜と次工程で成膜される金属電極の接合を行う為に、レーザスクライプ工程にてコンタクトホール603を所定の位置に点状に形成する。この工程は、p層をコンタクトホールの底に残す形状でスクライプすることが好ましいが、レーザでは深さ方向の制御は困難であり、プロセスマージン確保のためプラスチック基板の表面まで貫通させてもよい。このため、実際のコンタクト部分はコンタクトホールの壁面に露出するp層膜厚分の僅かな領域であり、独立したホールを多数形成することでコンタクト面積を増やすことができる。また、集光光学系を用いることにより、レーザビームの焦点制御を可能とすれば、故意にデフォーカスすることによりビーム中央と端のエネルギー密度を緩やかな傾斜をもって連続的に変化させることができる。この状態でレーザスクライプを行うとスクライプ部分の壁面にテーパーが生じ、より多くのコンタクト面積を広くすることことができる。本実施例では、レーザには波長1.06μm、ビーム径60μmのYAGレーザを用い、発振周波数1kHzでビームが重ならない速度で走査する。

#### 【0090】

次に、図7(A)及び図7(B)に示すように、第1の電極604、及び第2の電極605を形成する。第1の電極及び第2の電極としては、単層もしくは積層の金属導電膜を成膜する。成膜手段はスパッタリング法、蒸着法、又はメッキ法、若しくは、これらの手段を併用する。スパッタリングや蒸着法の気相法を用いる場合は、メタルマスクを用いることで容易に所望の電極形状を得ることができる。メタルマスクには、一つの素子に対し二つの開口部が形成されており、両極の電極を同時に形成する。スパッタリング装置には、メタルマスク、プラスチック基板、板状マグネットの順で重ね合わせた状態で設置し、メタルマスクとプラスチック基板を完全に密着させて成膜の周り込みによる電極面積の不均一化を防止する。メッキ法を用いる場合は、予め金属電極が不要な領域にスクリーン印刷にて樹脂をマスキングしておけば第1の電極及び第2の電極形成後にリフトオフ法で所望の電極形状を得ることができる。以上の条件下で膜厚0.5~100μmの第1の電極及び第2の電極604、605の形成を行う。

#### 【0091】

本実施例では、Ni金属をスパッタリング法にてメタルマスクを用いて成膜する。メタルマスクは厚さ0.1mmのNi製で、スパッタリング装置には、メタルマスクとプラスチック基板とを板状マグネットを用いて密着させる状態で設置する。スパッタリングには純度99.99%の6インチNiターゲットを用い、1.0PaのAr雰囲気下でRF出力1.0kWの放電にて1.5μmのニッケルで形成される膜の成膜を行う。

#### 【0092】

次に、図7(C)、及び図7(D)に示すように、第1の電極604、及び第2の電極605それぞれの一部を露出して開口した絶縁膜606を形成する。形成方法は、スクリーン印刷で形成する。この時の絶縁膜606の膜厚は1.6μmとする。また、この方法に代えて、CVD法または塗布法で基板全面に絶縁膜を形成した後、一部をエッチングして各電極を露出したコンタクトホールを形成しても良い。このコンタクトホールを対称的に開口することにより、配線基板に光センサを搭載するとき、光センサが傾くのを防止することができる。

#### 【0093】

次に、金属電極の一部を露出したコンタクトホールに、取り出し電極である電極端子6

10

20

30

40

50

07、608を形成する。電極端子は、銀、金、銅、白金、ニッケル等の金属元素を有する導電膜で形成することができる。本実施例では、 $1.35 \times 1.8 \text{ mm}^2$ の取り出し電極を形成する。本実施例では、マスクを用いたスパッタリング法により、チタン/ニッケル/金の積層構造の導電膜を、電極端子607、608の一部に重複するように形成する。

#### 【0094】

次に、図8(A)及び図8(B)に示すように、開口部609を形成する。開口部は、レーザ光の照射により光センサとなる領域の両側、すなわち2つの金属電極の外側において形成する。形成方法は、レーザ光の照射等を用いて絶縁膜606からプラスチック基板601の表面まで貫通した開口部を形成する。本実施例では、コンタクトホール形成時に用いたレーザ照射条件と同様の条件によって、センサ素子の短軸両脇に開口部を形成する。

10

#### 【0095】

次に図8(C)及び図8(D)に示すように、開口部609表面に、後に接続端子となる導電膜610、611を形成する。導電膜は、第1の電極および第2の電極と同様の手法により形成することができる。本実施例においては、ニッケル導電膜を、メタルマスクを用いたスパッタリング法により形成する。なお、接続端子610、611は電極端子を一部覆って形成されている。

#### 【0096】

次に、レーザスクライブ工程により、光センサを切り出しする。本実施例では、開口部が形成されている領域(軸A)、及びそれに直角で、かつセンサ素子が形成されていない領域(軸B)にレーザ光を照射して光センサを切り出しする。

20

#### 【0097】

以上の工程により、光センサを形成することができる。

#### 【0098】

本実施例により、絶縁性を有する基板上に光センサを形成することができる。光センサの側面には凹部が形成されており、この領域において、接続端子を形成ができるため、配線基板への接続面積が増加し、実装強度を高めることができると共に、接合の様子を目視することができる。このため、プロセス上の信頼性を高めることが可能である。また、接続端子の形成方法が、開口部の形成及び導電膜の形成のみでよく、基板ごとに接続端子を形成することができる。このため、接続端子の形成工程におけるスループットが向上するため、量産することが可能である。

30

#### 【実施例2】

#### 【0099】

本発明を実施して得た半導体装置を組み込むことによって、様々な電子機器を作製することができる。電子機器としては、携帯電話、ノートパソコン、ゲーム機、カーナビゲーション、携帯オーディオ機器、ハンディAV機器、デジタルカメラ、フィルムカメラ、インスタントカメラ、室内用エアコン、カーエアコン、換気・空調設備、電気ポット、CRT式プロジェクションTV、照明機器、照明設備などが挙げられる。それらの電子機器の具体例を以下に示す。

40

#### 【0100】

本発明の光センサを、ディスプレイ輝度、バックライト照度の最適調整及びバッテリーセーブ用のセンサとして、携帯電話、ノートパソコン、デジタルカメラ、ゲーム機、カーナビゲーション、携帯オーディオ機器などに用いることができる。また、太陽電池をバッテリーとしてこれらの電子機器に設けることができる。これらの半導体装置は、小型であり、高集積することが可能であるため、電子機器の小型化を図ることが可能である。

#### 【0101】

また、本発明の光センサを、バックライト用LEDや冷陰極管のON/OFF制御、又はバッテリーセーブ用のセンサとして、携帯電話キースイッチ、ハンディAV機器に搭載することができる。センサを搭載することにより、明るい環境ではスイッチをOFFにし

50

て、長時間ボタン操作によるバッテリー消耗を軽減することが可能である。本発明の半導体装置は、小型であり、高集積することが可能であるため、電子機器の小型化、及び省消費電力化を図ることが可能である。

【 0 1 0 2 】

また、本発明の光センサを、フラッシュ調光、絞り制御用センサとしてデジタルカメラ、フィルムカメラ、インスタントカメラに搭載することが可能である。また、太陽電池をバッテリーとしてこれらの電子機器に設けることができる。これらの半導体装置は、小型であり、高集積することが可能であるため、電子機器の小型化を図ることが可能である。

【 0 1 0 3 】

また、本発明の光センサを、風量、温度制御用のセンサとして、室内用エアコン、カーエアコン、換気・空調設備に搭載することが可能である。本発明の半導体装置は、小型であり、高集積することが可能であるため、電子機器の小型化を図ることが可能である。省電力化を図ることが可能である。

10

【 0 1 0 4 】

また、本発明の光センサを、保温温度制御用のセンサとして電気ポットに搭載することが可能である。本発明の光センサにより、室内消灯後は、保温温度を低く設定することが可能である。また、小型かつ薄型であるため、任意の場所に搭載することが可能であり、この結果省電力化をはかることが可能である。

【 0 1 0 5 】

また、本発明の光センサを、走査線位置調整用（RGB走査線の位置あわせ（Digital Auto Convergence）センサとして、CRT式プロジェクションTVのディスプレイに搭載することが可能である。本発明の半導体装置は、小型であり、高集積することが可能であるため、電子機器の小型化を図ることが可能であり、かつ任意の領域にセンサを搭載することが可能である。また、CRT式プロジェクションTVの高速自動制御が可能となる。

20

【 0 1 0 6 】

また、本発明の光センサを、各種照明機器、照明設備のON/OFF制御用センサとして、家庭用各種照明器具、屋外灯、街路灯、無人公共設備、競技場、自動車、電卓等に用いることができる。本発明のセンサにより、省電力化が可能である。また、本発明を適応した太陽電池をバッテリーとしてこれらの電子機器に設けることを設けることで、バッテリーの大きさを薄型化することが可能となり、電子機器の小型化を図ることが可能である。

30

【図面の簡単な説明】

【 0 1 0 7 】

【図1】本発明の半導体装置の斜視及び断面を説明する図。

【図2】本発明の半導体装置の斜視及び断面を説明する図。

【図3】本発明の半導体装置の駆動回路を説明する図。

【図4】本発明の半導体装置の作製する工程を説明する図。

【図5】本発明の半導体装置が配線基板上に搭載された上面及び断面を説明する図。

【図6】本発明の半導体装置を作製する工程を説明する図。

40

【図7】本発明の半導体装置を作製する工程を説明する図。

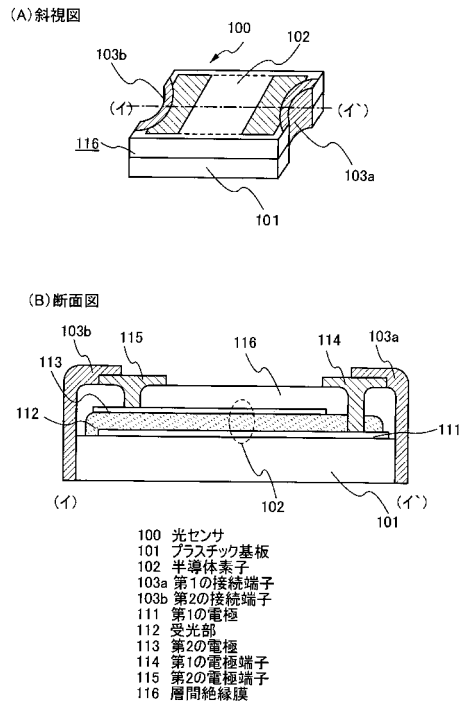
【図8】本発明の半導体装置を作製する工程を説明する図。

【図9】本発明の半導体装置の斜視及び断面を説明する図。

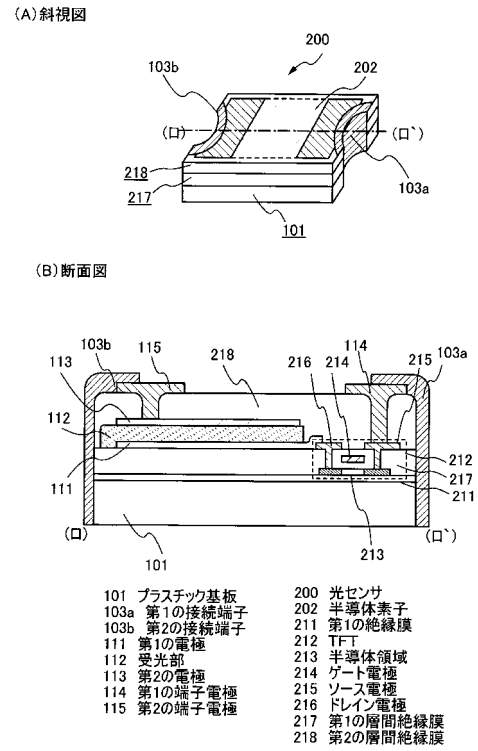
【図10】本発明の半導体装置の断面を説明する図。

【図11】本発明の半導体装置の断面を説明する図。

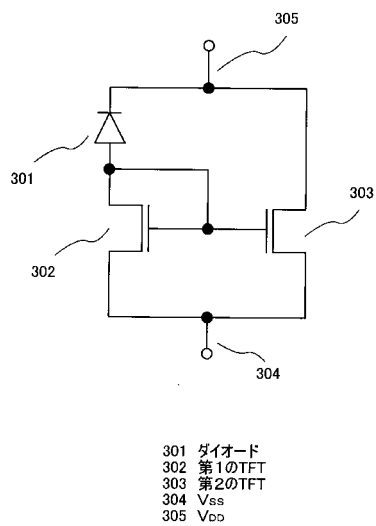
【図 1】



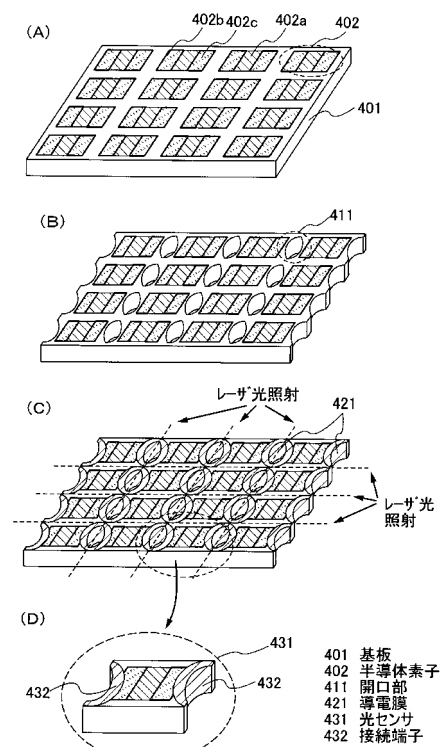
【図 2】



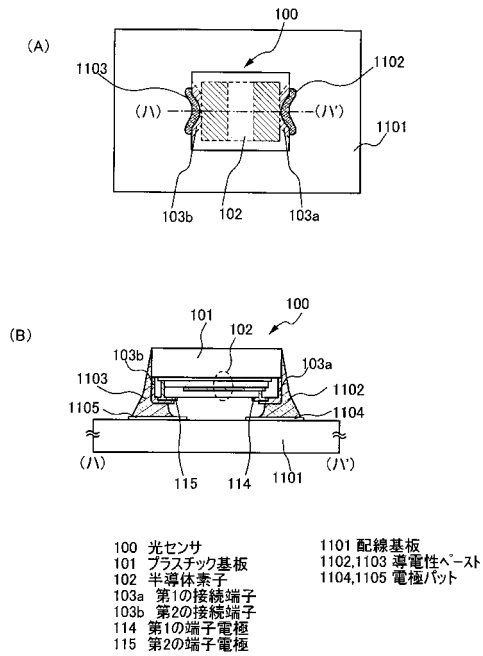
【図 3】



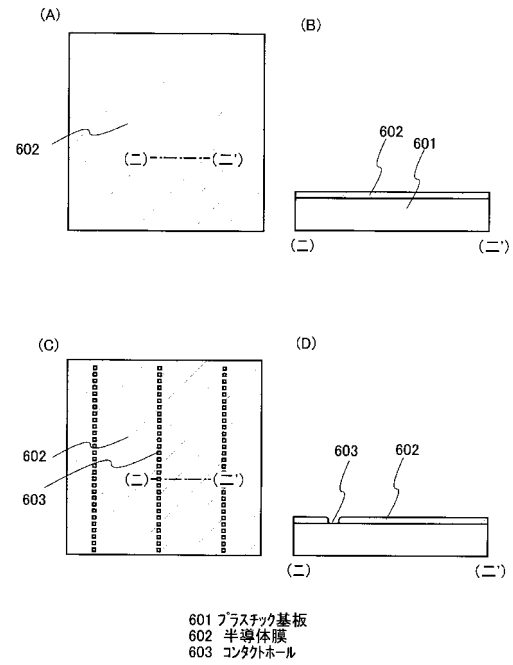
【図 4】



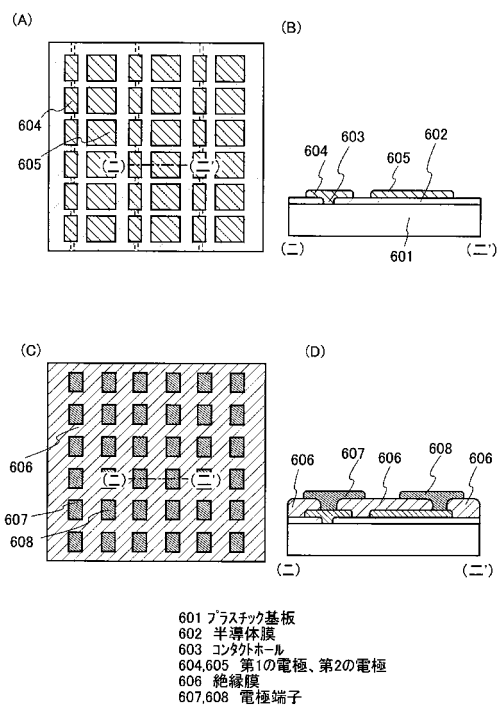
【図5】



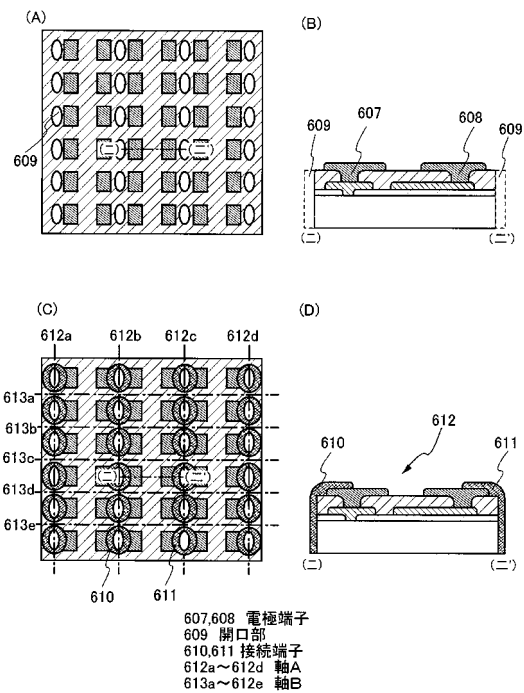
【図6】



【図7】

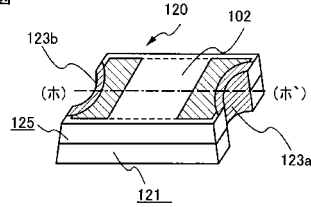


【図8】

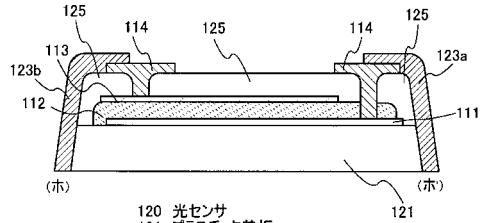


【図 9】

(A)斜視図



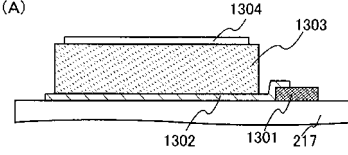
(B)断面図



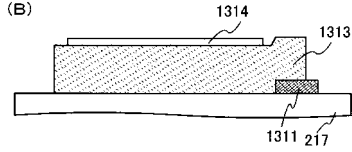
120 光センサ  
121 プラスチック基板  
102 半導体素子  
123a 第1の接続端子  
123b 第2の接続端子  
111 第1の電極  
112 受光部  
113 第2の電極  
114 第1の端子電極  
115 第2の端子電極  
125 層間絶縁膜

【図 10】

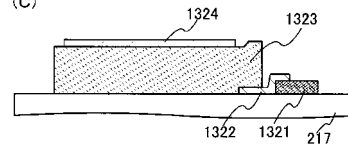
(A)



(B)



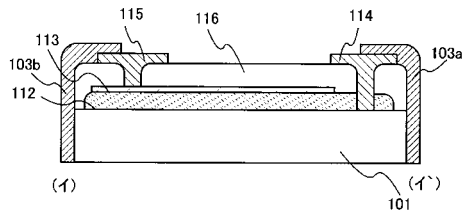
(C)



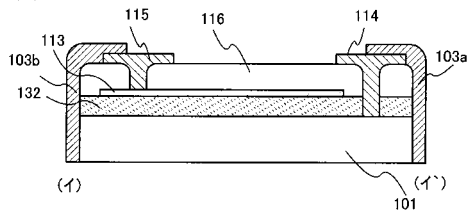
1301 配線 1311 配線 1321 配線  
1302 第1の電極 1313 受光部 1322 第1の電極  
1303 透明導電極 1314 第2の電極 1323 受光部  
1304 第2の電極 1324 第2の電極  
217 層間絶縁膜

【図 11】

(A)



(B)



---

フロントページの続き

- (72)発明者 菅原 裕輔  
神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究所内
- (72)発明者 青木 智幸  
神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究所内
- (72)発明者 杉山 栄二  
神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究所内
- (72)発明者 高橋 寛暢  
神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究所内

審査官 宮本 靖史

- (56)参考文献 特開 2 0 0 0 - 1 9 6 1 1 7 ( J P , A )  
特開 2 0 0 1 - 0 6 8 5 1 3 ( J P , A )  
特開平 1 0 - 1 8 9 4 8 1 ( J P , A )  
特開 2 0 0 1 - 0 3 6 0 9 7 ( J P , A )  
特開平 0 9 - 1 2 9 7 8 0 ( J P , A )  
特開平 0 5 - 3 2 6 6 1 8 ( J P , A )

- (58)調査した分野(Int.Cl. , D B 名)
- |         |           |
|---------|-----------|
| H 0 1 L | 2 3 / 1 2 |
| H 0 1 L | 2 1 / 2 8 |
| H 0 1 L | 3 1 / 1 0 |