

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第6212947号  
(P6212947)

(45) 発行日 平成29年10月18日(2017.10.18)

(24) 登録日 平成29年9月29日(2017.9.29)

(51) Int.Cl.	F I
<b>G 0 6 F 3/06 (2006.01)</b>	G 0 6 F 3/06 3 0 4 N
<b>G 0 6 F 13/00 (2006.01)</b>	G 0 6 F 13/00 3 0 1 W
	G 0 6 F 3/06 3 0 5 A
	G 0 6 F 13/00 3 0 1 C

請求項の数 9 (全 16 頁)

(21) 出願番号	特願2013-104098 (P2013-104098)	(73) 特許権者	000005223
(22) 出願日	平成25年5月16日(2013.5.16)		富士通株式会社
(65) 公開番号	特開2014-225133 (P2014-225133A)		神奈川県川崎市中原区上小田中4丁目1番1号
(43) 公開日	平成26年12月4日(2014.12.4)	(74) 代理人	100092978
審査請求日	平成28年2月26日(2016.2.26)		弁理士 真田 有
		(74) 代理人	100112678
			弁理士 山本 雅久
		(72) 発明者	三瓶 明
			神奈川県川崎市中原区上小田中4丁目1番1号 株式会社富士通コンピュータテクノロジーズ内

最終頁に続く

(54) 【発明の名称】 情報処理装置、制御装置及び制御プログラム

(57) 【特許請求の範囲】

【請求項 1】

複数の構成部品を備える情報処理装置であって、  
 前記複数の構成部品のうちのいずれかの構成部品における異常を検知すると、前記構成部品毎の異常発生回数を計測する異常監視部と、  
 前記異常監視部が前記いずれかの構成部品について前記異常発生回数の計測を開始すると、当該構成部品についてのアクセス処理値の計測を開始するアクセス処理値監視部と、  
 前記構成部品における前記異常発生回数と前記アクセス処理値との比率に基づいて、故障箇所としての構成部品を特定する故障箇所特定部と、  
 を備えることを特徴とする情報処理装置。

【請求項 2】

前記故障箇所特定部は、  
 前記アクセス処理値監視部が前記アクセス処理値を計測する前記いずれかの構成部品について、前記異常監視部によって計測された前記異常発生回数が閾値に達すると、当該構成部品における前記比率を算出することを特徴とする請求項 1 に記載の情報処理装置。

【請求項 3】

前記故障箇所特定部は、  
 前記複数の構成部品のうち、前記異常発生回数を前記アクセス処理値で除算して求める前記比率が最も大きい構成部品を前記故障箇所として特定することを特徴とする請求項 1 又は 2 に記載の情報処理装置。

## 【請求項 4】

前記アクセス処理値監視部が計測する前記いずれかの構成部品についての前記アクセス処理値が閾値に達すると、当該構成部品についての前記異常発生回数と前記アクセス処理値との計測をリセットさせるリセット処理部を備えることを特徴とする請求項 1 ~ 3 のいずれか 1 項に記載の情報処理装置。

## 【請求項 5】

前記アクセス処理値は、前記複数の構成部品が処理するデータ量であることを特徴とする請求項 1 ~ 4 のいずれか 1 項に記載の情報処理装置。

## 【請求項 6】

前記アクセス処理値は、前記複数の構成部品が処理するコマンド数であることを特徴とする請求項 1 ~ 4 のいずれか 1 項に記載の情報処理装置。

## 【請求項 7】

複数の構成部品を備える情報処理装置であって、

第 1 の制御装置に備えられ、前記複数の構成部品のうち前記第 1 の制御装置に接続された構成部品における異常を検知すると、当該構成部品毎の異常発生回数を計測するとともに、当該構成部品毎のアクセス処理値を計測する第 1 の監視部と、

第 2 の制御装置に備えられ、前記複数の構成部品のうち前記第 2 の制御装置に接続された構成部品における異常を検知すると、当該構成部品毎の異常発生回数を計測するとともに、当該構成部品毎のアクセス処理値を計測する第 2 の監視部と、

前記第 1 の監視部によって計測された異常発生回数及びアクセス処理値と、前記第 2 の監視部によって計測された異常発生回数及びアクセス処理値と、を記憶する記憶部と、

前記記憶部に記憶された前記異常発生回数と前記アクセス処理値との比率に基づいて、故障箇所としての構成部品を特定する故障箇所特定部と、を備えることを特徴とする情報処理装置。

## 【請求項 8】

複数の構成部品を備える情報処理装置に備えられ、

前記複数の構成部品のうちのいずれかの構成部品における異常を検知すると、前記構成部品毎の異常発生回数を計測する異常監視部と、

前記異常監視部が前記いずれかの構成部品について前記異常発生回数の計測を開始すると、当該構成部品についてのアクセス処理値の計測を開始するアクセス処理値監視部と、

前記構成部品における前記異常発生回数と前記アクセス処理値との比率に基づいて、故障箇所としての構成部品を特定する故障箇所特定部と、を備えることを特徴とする制御装置。

## 【請求項 9】

複数の構成部品を備える情報処理装置に備えられるコンピュータに、

前記複数の構成部品のうちのいずれかの構成部品における異常を検知すると、前記構成部品毎の異常発生回数を計測し、

前記いずれかの構成部品について前記異常発生回数の計測を開始すると、当該構成部品についてのアクセス処理値の計測を開始し、

前記構成部品における前記異常発生回数と前記アクセス処理値との比率に基づいて、故障箇所としての構成部品を特定する処理を実行させることを特徴とする制御プログラム。

## 【発明の詳細な説明】

## 【技術分野】

## 【0001】

本発明は、情報処理装置、制御装置及び制御プログラムに関する。

## 【背景技術】

## 【0002】

近年の Redundant Arrays of Inexpensive Disks (RAID) コントローラにおける装置内の部品数は増加する一方であり、装置内の構成も複雑化している。特に、エンタープ

10

20

30

40

50

ライズ系の R A I D コントローラにおいては、コントローラと記憶装置との間の通信経路が冗長化され、ルータ等の複数の中継ノードの実装により複雑な構成となっている。このように複雑な構成を有する R A I D コントローラにおいて、記憶装置アクセスエラーの発生原因である故障箇所の特定制法が知られている。

#### 【 0 0 0 3 】

例えば、エラーが発生した記憶装置に対してエラー加算値を加算し、このエラー加算値が閾値に達した記憶装置を故障箇所として特定する手法が知られている。この手法においては、所定のエラー監視期間が経過すると、エラー加算値がリセットされる。

#### 【 先行技術文献 】

#### 【 特許文献 】

10

#### 【 0 0 0 4 】

【 特許文献 1 】 特開 2 0 0 9 - 2 8 2 8 4 8 号 公 報

【 特許文献 2 】 特開 2 0 0 9 - 1 7 0 0 3 4 号 公 報

【 特許文献 3 】 特開平 1 1 - 3 5 3 8 1 9 号 公 報

【 特許文献 4 】 特開平 1 - 2 7 1 8 2 8 号 公 報

#### 【 発明の概要 】

#### 【 発明が解決しようとする課題 】

#### 【 0 0 0 5 】

しかしながら、上述した故障箇所の特定制法においては、故障箇所としていずれかの記憶装置を特定することしかできず、Control Module ( C M ) やルータが故障箇所である際にそれらを特定できないという課題がある。また、複数のエラー発生箇所においてエラー加算値が同値となった場合に、故障箇所を特定できないという課題もある。

20

1 つの側面では、本発明は、故障箇所の特定制における信頼性を向上させることを目的とする。

#### 【 0 0 0 6 】

なお、前記目的に限らず、後述する発明を実施するための形態に示す各構成により導かれる作用効果であって、従来の技術によっては得られない作用効果を奏することも本発明の他の目的の 1 つとして位置付けることができる。

#### 【 課題を解決するための手段 】

#### 【 0 0 0 7 】

30

このため、この情報処理装置は、複数の構成部品を備える情報処理装置であって、前記複数の構成部品のうちのいずれかの構成部品における異常を検知すると、前記構成部品毎の異常発生回数を計測する異常監視部と、前記異常監視部が前記いずれかの構成部品について前記異常発生回数の計測を開始すると、当該構成部品についてのアクセス処理値の計測を開始するアクセス処理値監視部と、前記構成部品における前記異常発生回数と前記アクセス処理値との比率に基づいて、故障箇所としての構成部品を特定する故障箇所特定部と、を備える。

#### 【 発明の効果 】

#### 【 0 0 0 8 】

開示の情報処理装置によれば、故障箇所の特定制における信頼性を向上させることができる。

40

#### 【 図面の簡単な説明 】

#### 【 0 0 0 9 】

【 図 1 】 実施形態の一例としてのストレージシステムの機能構成を模式的に示す図である。

【 図 2 】 実施形態の一例としてのストレージシステムにおける共有情報を例示する図である。

【 図 3 】 実施形態の一例としてのストレージシステムにおける異常発生回数及びアクセス処理値の計測手法を例示する図である。

【 図 4 】 実施形態の一例としてのストレージシステムにおける故障箇所の特定制を例示

50

するフローチャートである。

【図5】実施形態の一例としてのストレージシステムにおける異常発生回数及びアクセス処理値のリセット処理を例示するフローチャートである。

【発明を実施するための形態】

【0010】

〔A〕一実施形態

以下、図面を参照して情報処理装置、制御装置及び制御プログラムに係る一実施の形態を説明する。ただし、以下に示す実施形態はあくまでも例示に過ぎず、実施形態で明示しない種々の変形例や技術の適用を排除する意図はない。すなわち、本実施形態を、その趣旨を逸脱しない範囲で種々変形して実施することができる。

10

【0011】

また、各図は、図中に示す構成要素のみを備えるという趣旨ではなく、他の機能等を含むことができる。

〔A-1〕システム構成

図1は実施形態の一例としてのストレージシステムの機能構成を模式的に示す図である。

【0012】

以下、図中において、同一の各符号は同様の部分を示しているのので、その説明は省略する。

本実施形態の一例としてのストレージシステム1は、図1に示すようにRAID装置（情報処理装置）10及びホスト装置70を備える。

20

図1に示すように、これらのRAID装置10とホスト装置70とは、例えば、Local Area Network（LAN）で互いに通信可能に接続されている。

【0013】

ホスト装置70は、例えば、サーバ機能を備えたコンピュータである。図1に示す例では、1つのホスト装置70を備えているが、2つ以上のホスト装置70を備えることとしても良い。

RAID装置10は、複数（図1に示す例では2つ）のCM（制御装置）20a、20b、共有メモリ30、複数（図1に示す例では2つ）のルータ40a、40b、複数（図1に示す例では3つ）の記憶装置50a～50c及びチャネルインタフェース60を備える。本RAID装置10は、複数の記憶装置50a～50cを仮想的に1つの記憶装置として管理し、ホスト装置70に対して記憶領域を提供するものである。

30

【0014】

以下、CMを示す符号としては、複数のCMのうち1つを特定する必要があるときには符号20a、20bを用いるが、任意のCMを指すときには符号20を用いる。また、以下、ルータを示す符号としては、複数のルータのうち1つを特定する必要があるときには符号40a、40bを用いるが、任意のルータを指すときには符号40を用いる。更に、以下、記憶装置を示す符号としては、複数の記憶装置のうち1つを特定する必要があるときには符号50a～50cを用いるが、任意の記憶装置を指すときには符号50を用いる。

40

【0015】

以下、CM20aをCM#0と、CM20bをCM#1という場合がある。また、以下、ルータ40aをルータ#0と、ルータ40bをルータ#1という場合がある。更に、以下、記憶装置50aを記憶装置#0と、記憶装置50bを記憶装置#1と、記憶装置50cを記憶装置#2という場合がある。

図1に示すように、CM20とチャネルインタフェース60との間、CM20と共有メモリ30との間、CM20とルータ40との間及びルータ40と記憶装置50との間は、例えば、バス線で互いに通信可能に接続されている。

【0016】

なお、図1に示す本RAID装置10が備えるCM20、ルータ40及び記憶装置50

50

の数はこれに限定されるものではなく、例えば、ＣＭ２０，ルータ４０及び記憶装置５０がそれぞれ図１に示す数より多くもしくはより少なく備えられても良い。

以下、ＣＭ２０，ルータ４０及び記憶装置５０をまとめてＲＡＩＤ装置１０の構成部品もしくは単に構成部品という場合がある。そして、本ＲＡＩＤ装置１０は、これらの構成部品における異常を検知し、異常が検知された構成部品の中から故障箇所を特定する機能を備える。

#### 【００１７】

チャネルインタフェース６０は、ホスト装置７０と通信可能に接続するインタフェースコントローラである。チャネルインタフェース６０は、ホスト装置７０から送信されたデータを受信してＣＭ２０に受け渡し、又、ＣＭ２０から受け取ったデータをホスト装置７０に送信する。

10

ルータ４０は、ＣＭ２０と記憶装置５０とを中継する既知の装置である。これらのルータ４０は、互いに同様の機能構成を備える。

#### 【００１８】

記憶装置５０は、データを読み書き可能に格納する既知の装置であり、例えば、Hard Disk Drive (HDD) やSolid State Drive (SSD) である。これらの記憶装置５０は、互いに同様の機能構成を備える。

本実施形態の一例においては、ＣＭ＃０はルータ＃０又はルータ＃１を介して各記憶装置５０にアクセスできるように冗長化されて構成されており、ＣＭ＃１もルータ＃０又はルータ＃１を介して各記憶装置５０にアクセスできるように冗長化されて構成されている。

20

#### 【００１９】

図２は、実施形態の一例としてのストレージシステムにおける共有情報を例示する図である。

共有メモリ３０は、ＣＭ＃０及びＣＭ＃１に共有される記憶装置である。本実施形態の一例においては、共有メモリ３０は、図２に示すように、ＲＡＩＤ装置１０の構成部品であるＣＭ＃０，＃１、ルータ＃０，＃１及び記憶装置＃０～＃２における異常発生回数とアクセス処理値（ともに詳細は図３を用いて後述）とを対応づけた情報を共有情報３００として保持している。本ＲＡＩＤ装置１０の起動時には、各構成部品の異常発生回数及びアクセス処理値は、図２に示すように、それぞれ初期値としての０が設定されている。また、異常発生回数及びアクセス処理値の閾値についても、図３を用いて後述する。

30

#### 【００２０】

なお、図１に示す例においては、１つの共有メモリ３０が各ＣＭ２０の外部に備えられているが、これに限定されるものではない。例えば、各ＣＭ２０が共有メモリ３０をそれぞれ備え、ＣＭ２０間の通信によって互いの共有メモリ３０に格納されたデータを同期して一致させても良い。

ＣＭ２０は、種々の制御を行なう制御装置であり、ホスト装置７０からのストレージアクセス要求に従って、各種制御を行なう。

#### 【００２１】

ＣＭ＃０は、Central Processing Unit (CPU; コンピュータ) ２１ａ及びメモリ２２を備える。

40

メモリ２２は、Read Only Memory (ROM) 及びRandom Access Memory (RAM) を含む記憶装置である。メモリ２２のROMには、Operating System (OS)、故障箇所特定の制御に係るソフトウェアプログラム（制御プログラム）やこのプログラム用のデータ類が書き込まれている。メモリ２２上のソフトウェアプログラムは、CPU ２１ａに適宜読み込まれて実行される。また、メモリ２２のRAMは、一次記録メモリあるいはワーキングメモリとして利用される。

#### 【００２２】

CPU ２１ａは、種々の制御や演算を行なう処理装置であり、メモリ２２に格納されたOSやプログラムを実行することにより、種々の機能を実現する。すなわち、CPU ２１

50

aは、図1に示すように、異常監視部211，アクセス処理値監視部212，故障箇所特定部213及びリセット処理部214として機能する。

なお、異常監視部211，アクセス処理値監視部212，故障箇所特定部213及びリセット処理部214としての機能を実現するためのプログラム（制御プログラム）は、例えばフレキシブルディスク，CD（CD-ROM，CD-R，CD-RW等），DVD（DVD-ROM，DVD-RAM，DVD-R，DVD+R，DVD-RW，DVD+RW，HD DVD等），ブルーレイディスク，磁気ディスク，光ディスク，光磁気ディスク等の、コンピュータ読取可能な記録媒体に記録された形態で提供される。そして、コンピュータはその記録媒体から図示しない読取装置を介してプログラムを読み取って内部記録装置または外部記録装置に転送し格納して用いる。又、そのプログラムを、例えば磁気ディスク，光ディスク，光磁気ディスク等の記憶装置（記録媒体）に記録しておき、その記憶装置から通信経路を介してコンピュータに提供してもよい。

10

#### 【0023】

異常監視部211，アクセス処理値監視部212，故障箇所特定部213及びリセット処理部214としての機能を実現する際には、内部記憶装置（本実施形態ではメモリ22）に格納されたプログラムがコンピュータのマイクロプロセッサ（本実施形態ではCPU21a）によって実行される。このとき、記録媒体に記録されたプログラムをコンピュータが読み取って実行してもよい。

#### 【0024】

なお、本実施形態において、コンピュータとは、ハードウェアとOSとを含む概念であり、OSの制御の下で動作するハードウェアを意味している。又、OSが不要でアプリケーションプログラム単独でハードウェアを動作させるような場合には、そのハードウェア自体がコンピュータに相当する。ハードウェアは、少なくとも、CPU等のマイクロプロセッサと、記録媒体に記録されたコンピュータプログラムを読み取るための手段とをそなえており、本実施形態においては、CM20がコンピュータとしての機能を有しているのである。

20

#### 【0025】

CM#1はCPU21b及びメモリ22を備える点でCM#0と同様であるが、CPU21bは、図1に示すように、故障箇所特定部213及びリセット処理部214として機能しない点でCPU21aとは異なる。すなわち、本実施形態の一例においては、CM#0がマスタCMとして機能し、CM#1がスレーブCMとして機能する。なお、CPU21bは、故障箇所特定部213及びリセット処理部214として機能しない点以外は、CPU21aと同様の機能構成を備えるため、その詳細な説明は省略する。

30

#### 【0026】

図3は、実施形態の一例としてのストレージシステムにおける異常発生回数及びアクセス処理値の計測手法を例示する図である。

異常監視部211は、各構成部品における異常を検知し、又、構成部品毎の異常発生回数を計測する。

具体的には、異常監視部211は、図1に示したRAID装置10の構成部品であるCM#0，#1，ルータ#0，#1及び記憶装置#0～#2のいずれかで発生した異常を検知する。

40

#### 【0027】

この異常監視部211による異常検知手法は、既知の種々の手法によって実現可能なため、その詳細な説明は省略する。

図3に示す例においては、CM#0，ルータ#0及び記憶装置#0で異常が発生している。このように複数の構成部品で異常が検知されるのは、例えば、CM#0がルータ#0を介して記憶装置#0に対するアクセス処理を行なっている場合である。なお、構成部品における異常の原因は、例えば、回路故障やソフトウェアエラー、記憶装置50内のチップにおける断線である。例えば、CM#0がルータ#0を介して記憶装置#0に対するアクセス処理を行なっている場合に、これらのいずれかの構成部品において回路故障等が発

50

生すると、図3に示すようにCM#0, ルータ#0及び記憶装置#0において異常が検知される。そして、異常監視部211は、図3に示すように、これらの異常を検知する毎に対応する構成部品の異常発生回数を1ずつ加算(累計)し、共有情報300として共有メモリ30に上書きしていく。なお、異常監視部211は、後述するリセット処理部214によるリセット処理が行なわれるまで、異常発生回数の計数を継続する。

#### 【0028】

アクセス処理値監視部212は、構成部品毎のアクセス処理値を計測する。

具体的には、アクセス処理値監視部212は、異常監視部211がいずれかの構成部品について異常発生回数の計測を開始すると、その構成部品についてのアクセス処理値の計測を開始する。

10

図3に示す例においては、異常監視部211がCM#0, ルータ#0及び記憶装置#0について異常発生回数の計測を開始したため、アクセス処理値監視部212は、これらCM#0, ルータ#0及び記憶装置#0についてアクセス処理値の計測を開始する。なお、アクセス処理値とは、例えば、各構成部品が処理するデータ量やコマンド(Read/Writeコマンド)発行数である。以下、特筆しない限りアクセス処理値は各構成部品が処理するデータ量であるものとする。本実施形態の一例においては、アクセス処理値として各構成部品が処理するデータ量を用いた方が高い精度での故障箇所の特定を期待できる。そして、アクセス処理値監視部212は、各構成部品が処理するデータ量が増加する毎に対応する構成部品のアクセス処理値を加算(累計)し、共有情報300として共有メモリ30に上書きしていく。なお、アクセス処理値監視部212は、異常が検知されているアクセス処理に限らず、正常なアクセス処理についても計測する。また、アクセス処理値監視部212は、後述するリセット処理部214によるリセット処理が行なわれるまで、アクセス処理値の計測を継続する。

20

#### 【0029】

このアクセス処理値監視部212によるアクセス処理値の計測手法は、既知の種々の手法によって実現可能なため、その詳細な説明は省略する。

上述したように、異常監視部211及びアクセス処理値監視部212は2つのCM20がともに備える機能であるため、2つのCM20はともに上述した異常監視及びアクセス処理値監視を行ない、共有メモリ20の共有情報300を更新していく。

#### 【0030】

30

図1に示す例においては、CM#0はルータ#0又はルータ#1を介して3つの記憶装置50にアクセス可能であり、CM#1もルータ#0又はルータ#1を介して3つの記憶装置50にアクセス可能な冗長構成を有する。よって、CM#0の異常監視部211及びアクセス処理値監視部212は、自CM#0と2つのルータ40と3つの記憶装置50との異常監視及びアクセス処理値監視をそれぞれ行なう。一方、CM#1の異常監視部211及びアクセス処理値監視部212は、自CM#1と2つのルータ40と3つの記憶装置50との異常監視及びアクセス処理値監視をそれぞれ行なう。

#### 【0031】

故障箇所特定部213は、各構成部品における異常発生回数とアクセス処理値との比率に基づいて、故障箇所としての構成部品を特定する。

40

具体的には、故障箇所特定部213は、異常監視部211が計測するいずれかの構成部品についての異常発生回数が閾値に達すると、その構成部品における異常発生回数とアクセス処理値との比率を算出する。例えば、故障箇所特定部213は、異常発生回数をアクセス処理値で除算して比率を算出する。そして、故障箇所特定部213は、この比率が最も大きい構成部品を故障箇所として特定する。

#### 【0032】

図3に示す例においては、異常発生回数の閾値が10回に設定されている。つまり、異常監視部211が計測した異常発生回数が閾値である10回に同時に達した構成部品(被疑箇所)が複数ある場合には、故障箇所特定部213は、それらの被疑箇所における異常発生回数をアクセス処理値で除算した比率をそれぞれ求める。そして、故障箇所特定部213

50

は、算出した比率が最も大きい被疑箇所（構成部品）を故障箇所として特定する。一方、異常監視部 2 1 1 が計測した異常発生回数が閾値である 10 回に達した構成部品（被疑箇所）が 1 つのみである場合には、故障箇所特定部 2 1 3 は、比率の算出をせずに、その被疑箇所（構成部品）を故障箇所として特定する。なお、故障箇所特定部 2 1 3 は、故障箇所を特定した際に、その故障箇所を図示しないディスプレイ等に表示させ、オペレータに提示しても良い。

#### 【 0 0 3 3 】

例えば、CM # 0 , ルータ # 0 及び記憶装置 # 0 における異常発生回数がそれぞれ同時に 10 回、10 回及び 10 回に達し、これらの構成部品におけるアクセス処理値がそれぞれ 80GB , 30GB 及び 50GB である場合について、故障箇所の特定手法を説明する。故障箇所特定部 2 1 3 は、異常発生回数が図 3 に例示する閾値としての 10 回に達した CM # 0 , ルータ # 0 及び記憶装置 # 0 を被疑箇所と判断する。また、故障箇所特定部 2 1 3 は、CM # 0 , ルータ # 0 及び記憶装置 # 0 における比率をそれぞれ算出して、10/80 , 10/30 及び 10/50 を得る。そして、故障箇所特定部 2 1 3 は、算出した比率の中で最も大きい値 10/30 であるルータ # 0 を故障箇所として特定する。

#### 【 0 0 3 4 】

リセット処理部 2 1 4 は、異常発生回数とアクセス処理値との計測をリセットさせる。

具体的には、リセット処理部 2 1 4 は、アクセス処理値監視部 2 1 3 が計測するいずれかの構成部品についてのアクセス処理値が閾値に達すると、共有情報 3 0 0 におけるその構成部品についての異常発生回数とアクセス処理値とをリセットする。

図 3 に示す例においては、アクセス処理値の閾値（単位アクセス処理値）が 100GB に設定されている。つまり、アクセス処理値監視部 2 1 1 が計測したアクセス処理値が閾値である 100GB に達した構成部品がある場合には、リセット処理部 2 1 4 は、共有情報 3 0 0 におけるその構成部品についての異常発生回数とアクセス処理値とをリセットする。なお、上述したようにアクセス処理値としてコマンド発行数を用いる場合には、アクセス処理値の閾値にはコマンド発行数が設定される。

#### 【 0 0 3 5 】

すなわち、故障箇所特定部 2 1 3 は、アクセス処理値が単位アクセス処理値に達するまでに異常発生回数が閾値に達した構成部品を被疑箇所と判定する。言い換えれば、故障箇所特定部 2 1 3 は、単位アクセス処理値当たりの異常発生回数が閾値に達した構成部品を被疑箇所と判定する。

#### 〔 A - 2 〕動作

上述の如く構成された実施形態の一例としてのストレージシステム 1 における故障箇所の特定処理の一例を図 4 に示すフローチャート（ステップ S 1 0 ~ S 1 0 0 ）に従って説明する。

#### 【 0 0 3 6 】

故障箇所特定部 2 1 3 は、異常監視部 2 1 1 が計測するいずれかの構成部品についての異常発生回数が閾値に達したことを検知する（ステップ S 1 0 ）。

故障箇所特定部 2 1 3 は、異常監視部 2 1 1 が計測した異常発生回数が閾値に達した構成部品（被疑箇所）が 1 箇所のみであるかを判定する（ステップ S 2 0 ）。

被疑箇所が 1 箇所のみである場合には（ステップ S 2 0 の Y E S ルート参照）、故障箇所特定部 2 1 3 は、閾値に達した構成部品を故障箇所として特定する（ステップ S 3 0 ）。

#### 【 0 0 3 7 】

被疑箇所が 1 箇所のみでない場合には（ステップ S 2 0 の N O ルート参照）、故障箇所特定部 2 1 3 は、それらの被疑箇所における異常発生回数をアクセス処理値で除算した比率をそれぞれ求める。

以下のステップ S 4 0 ~ S 1 0 0 においては、被疑箇所が CM # 0 , ルータ # 0 及び記憶装置 # 0 である場合について説明する。

#### 【 0 0 3 8 】



故障箇所特定部 2 1 3 は、被疑箇所のうち C M # 0 の比率が最大であるかを判定する（ステップ S 4 0）。

被疑箇所のうち C M # 0 の比率が最大である場合には（ステップ S 4 0 の Y E S ルート参照）、故障箇所特定部 2 1 3 は、C M # 0 を故障箇所として特定する（ステップ S 5 0）。例えば、正常な C M # 1 と異常な C M # 0 とが正常な 1 つの記憶装置 # 0 に対してアクセスした場合には、このステップ S 5 0 に到達する。

【 0 0 3 9 】

被疑箇所のうち C M # 0 の比率が最大でない場合には（ステップ S 4 0 の N O ルート参照）、故障箇所特定部 2 1 3 は、被疑箇所のうちルータ # 0 の比率が最大であるかを判定する（ステップ S 6 0）。

10

被疑箇所のうちルータ # 0 の比率が最大である場合には（ステップ S 6 0 の Y E S ルート参照）、故障箇所特定部 2 1 3 は、ルータ # 0 を故障箇所として特定する（ステップ S 7 0）。

【 0 0 4 0 】

被疑箇所のうちルータ # 0 の比率が最大でない場合には（ステップ S 6 0 の N O ルート参照）、故障箇所特定部 2 1 3 は、被疑箇所のうち記憶装置 # 0 の比率が最大であるかを判定する（ステップ S 8 0）。

被疑箇所のうち記憶装置 # 0 の比率が最大である場合には（ステップ S 8 0 の Y E S ルート参照）、故障箇所特定部 2 1 3 は、記憶装置 # 0 を故障箇所として特定する（ステップ S 9 0）。例えば、正常な 1 つの C M # 0 が正常な複数の記憶装置 # 1 , # 2 と異常な 1 つの記憶装置 # 0 とに対してアクセスした場合には、このステップ S 9 0 に到達する。

20

【 0 0 4 1 】

被疑箇所のうち記憶装置 # 0 の比率が最大でない場合、つまり、2 以上の被疑箇所における比率が同値の場合には（ステップ S 8 0 の N O ルート参照）、故障箇所特定部 2 1 3 は、故障箇所は不定であると判断する（ステップ S 1 0 0）。例えば、1 つの C M # 0 が 1 つの記憶装置 # 0 に対してのみアクセスした場合には、このステップ S 1 0 0 に到達する。C M # 0 から他の記憶装置 # 1 , # 2 へのアクセスや他の C M # 1 から記憶装置 # 0 へのアクセスが一切ないため、統計的に故障箇所を特定することは困難である。ただし、大規模な R A I D 装置においては、複数の記憶装置を使用した R A I D 構成で運用するのが通常であり、1 つの記憶装置のみにアクセスが集中するのは R A I D 0（1 つの記憶装置）のみでの運用ということとなり、通常はありえないケースとなる。

30

【 0 0 4 2 】

以上のステップ S 3 0 , S 5 0 , S 7 0 , S 9 0 又は S 1 0 0 に到達すると、本故障箇所の特定処理の一例は終了する。

なお、故障箇所特定部 2 1 3 による比率が最大であるかについての判定（ステップ S 4 0 , S 6 0 , S 8 0）の回数は被疑箇所の数によって決まるため、図 4 に示した例に限定されるものではない。また、故障箇所特定部 2 1 3 による比率が最大であるかについての判定（ステップ S 4 0 , S 6 0 , S 8 0）の順序も図 4 に示した例に限定されるものではなく、故障箇所特定部 2 1 3 は、例えば、ステップ S 8 0 , S 6 0 , S 4 0 の順に判定しても良い。更に、故障箇所特定部 2 1 3 は、故障箇所を特定した際には（ステップ S 3 0 , S 5 0 , S 7 0 , S 9 0）、その故障箇所を図示しないディスプレイ等に表示させ、オペレータに提示しても良い。一方、故障箇所特定部 2 1 3 は、故障箇所は不定であると判断した際には（ステップ S 1 0 0）、故障箇所が不定であるというメッセージを図示しないディスプレイ等に表示させ、オペレータに提示しても良い。

40

【 0 0 4 3 】

次に、上述の如く構成された実施形態の一例としてのストレージシステム 1 における異常発生回数及びアクセス処理値のリセット処理の一例を図 5 に示すフローチャート（ステップ S 1 1 0 ~ S 1 8 0）に従って説明する。図 5 に示す例においては、図 1 に示したように R A I D 装置 1 0 が構成部品として 2 つの C M 2 0 , 2 つのルータ 4 0 及び 3 つの記憶装置 5 0 を備える例について説明する。

50

## 【 0 0 4 4 】

リセット処理部 2 1 4 は、アクセス処理値監視部 2 1 2 が計測するいずれかの構成部品についてのアクセス処理値が閾値に達したことを検知する（ステップ S 1 1 0 ）。

リセット処理部 2 1 4 は、アクセス処理値監視部 2 1 2 が計測した C M # 0 におけるアクセス処理値が閾値に達したかを判定する（ステップ S 1 2 0 ）。

アクセス処理値監視部 2 1 2 が計測した C M # 0 におけるアクセス処理値が閾値に達した場合には（ステップ S 1 2 0 の Y E S ルート参照）、リセット処理部 2 1 4 は、C M # 0 における異常発生回数及びアクセス処理値の計測をリセットさせ（ステップ S 1 3 0 ）、ステップ S 1 4 0 に移行する。

## 【 0 0 4 5 】

アクセス処理値監視部 2 1 2 が計測した C M # 0 におけるアクセス処理値が閾値に達していない場合には（ステップ S 1 2 0 の N O ルート参照）、直接ステップ S 1 4 0 に移行する。

リセット処理部 2 1 4 は、アクセス処理値監視部 2 1 2 が計測した C M # 1 におけるアクセス処理値が閾値に達したかを判定する（ステップ S 1 4 0 ）。

## 【 0 0 4 6 】

アクセス処理値監視部 2 1 2 が計測した C M # 1 におけるアクセス処理値が閾値に達した場合には（ステップ S 1 4 0 の Y E S ルート参照）、リセット処理部 2 1 4 は、C M # 1 における異常発生回数及びアクセス処理値の計測をリセットさせ（ステップ S 1 5 0 ）、次の処理に移行する。

アクセス処理値監視部 2 1 2 が計測した C M # 1 におけるアクセス処理値が閾値に達していない場合には（ステップ S 1 4 0 の N O ルート参照）、次の構成部品についての判定処理に移行する。

## 【 0 0 4 7 】

そして、リセット処理部 2 1 4 は、同様にルータ # 0 及び記憶装置 # 0 , # 1 についての判定処理及びリセット処理を行なう。

更に、リセット処理部 2 1 4 は、アクセス処理値監視部 2 1 2 が計測した記憶装置 # 2 におけるアクセス処理値が閾値に達したかを判定する（ステップ S 1 6 0 ）。

アクセス処理値監視部 2 1 2 が計測した記憶装置 # 2 におけるアクセス処理値が閾値に達した場合には（ステップ S 1 6 0 の Y E S ルート参照）、リセット処理部 2 1 4 は、記憶装置 # 2 における異常発生回数及びアクセス処理値の計測をリセットさせ（ステップ S 1 7 0 ）、ステップ S 1 8 0 に移行する。

## 【 0 0 4 8 】

アクセス処理値監視部 2 1 2 が計測した記憶装置 # 2 におけるアクセス処理値が閾値に達していない場合には（ステップ S 1 6 0 の N O ルート参照）、直接ステップ S 1 8 0 に移行する。

以上で、リセットが完了し（ステップ S 1 8 0 ）、本リセット処理の一例が終了する。

なお、リセット処理部 2 1 4 によるアクセス処理値が閾値に達したかの判定（ステップ S 1 2 0 , S 1 4 0 , ... , S 1 6 0 ）の順序は図 5 に示した例に限定されるものではない。リセット処理部 2 1 4 は、例えば、ステップ S 1 6 0 , ... , S 1 4 0 , S 1 2 0 の順に判定しても良い。

## 【 0 0 4 9 】

〔 A - 3 〕 効果

このように、実施形態の一例としてのストレージシステム 1 によれば、以下のような効果を奏することができる。

すなわち、1 つの構成部品の故障により複数の構成部品において異常が検知された場合でも、故障箇所を特定することができる。

## 【 0 0 5 0 】

例えば、正常な C M # 1 と異常な C M # 0 とが正常な 1 つの記憶装置 # 0 に対してアクセスした場合には、故障した C M # 0 が正常な記憶装置 # 0 へアクセスすることになる。

そのため、ＣＭ＃０と記憶装置＃０との異常発生回数は互いに同値となり、単に異常発生が検知された構成部品の異常発生回数を計数し、この異常発生回数が多い構成部品を故障箇所とする手法では故障箇所が特定できない。本ストレージシステム１によれば、アクセス処理値監視部２１２が正常なＣＭ＃１から正常な記憶装置＃０に対するアクセス処理値の計測をする。そして、記憶装置＃０におけるアクセス処理値が増加し、記憶装置＃０における比率が減少する。従って、故障箇所特定部２１３は、故障したＣＭ＃０の比率が正常な記憶装置＃０の比率よりも大きいと判定することができ、故障箇所を特定することができる。このため、故障箇所の特定における信頼性を向上させることができる。

#### 【００５１】

また、例えば、正常な１つのＣＭ＃０が正常な複数の記憶装置＃１，＃２と異常な１つの記憶装置＃０とに対してアクセスした場合には、正常なＣＭ＃０が故障した記憶装置＃０へアクセスすることになる。このために、単に異常発生が検知された構成部品の異常発生回数を計数するだけでは、ＣＭ＃０と記憶装置＃０との異常発生回数は互いに同値となり、故障箇所が特定できない。本ストレージシステム１によれば、アクセス処理値監視部２１２が正常なＣＭ＃０から正常な記憶装置＃１，＃２に対するアクセス処理値の計測をする。そして、ＣＭ＃０におけるアクセス処理値が増加し、ＣＭ＃０における比率が減少する。従って、故障箇所特定部２１３は、故障した記憶装置＃０の比率が正常なＣＭ＃０の比率よりも大きいと判定することができ、故障箇所を特定することができる。このため、故障箇所の特定における信頼性を向上させることができる。なお、一般的なＲＡＩＤ装置においては、複数の記憶装置を使用したＲＡＩＤ構成での運用を行なうため、１つのＣＭが複数の記憶装置へ同時にアクセスするケースが多い。よって、正常な１つのＣＭ＃０が正常な複数の記憶装置＃１，＃２と異常な１つの記憶装置＃０とに対してアクセスする場合において、故障箇所の特定ができるという効果は特に有効である。

#### 【００５２】

更に、故障した１つのＣＭ２０が正常な１つの記憶装置５０に集中的にアクセスした場合でも、他の正常なＣＭ２０からその記憶装置５０へアクセスが行なわれれば、正常な記憶装置５０における比率が低下する。そして、故障箇所特定部２１３は、記憶装置アクセスエラーの発生原因（故障箇所）を特定することができる。このため、故障箇所の特定における信頼性を向上させることができる。

#### 【００５３】

また、正常な１つのＣＭ２０から故障した１つの記憶装置５０にアクセスを行なった場合でも、正常なＣＭ２０から他の正常な記憶装置５０へのアクセスが行なわれていれば、正常なＣＭ２０における比率が低下する。そして、故障箇所特定部２１３は、記憶装置アクセスエラーの発生原因（故障箇所）を特定することができる。このため、故障箇所の特定における信頼性を向上させることができる。

#### 【００５４】

所定のエラー監視期間が経過したことにより異常発生回数及びアクセス処理値をリセットすると、アクセス頻度が少ない被疑箇所（構成部品）を故障箇所として特定することは困難である。本ストレージシステム１によれば、リセット処理部２１４がアクセス処理値が閾値に達した被疑箇所（構成部品）についての異常発生回数及びアクセス処理値をリセットさせることにより、アクセス頻度が少ない被疑箇所（構成部品）についても故障箇所として特定することができる。このため、故障箇所の特定における信頼性を向上させることができる。

#### 【００５５】

##### 〔Ｂ〕その他

開示の技術は上述した実施形態に限定されるものではなく、本実施形態の趣旨を逸脱しない範囲で種々変形して実施することができる。本実施形態の各構成及び各処理は、必要に応じて取捨選択することができ、あるいは適宜組み合わせてもよい。

上述した実施形態の一例においては、ＣＭ＃１がＣＰＵ２１ｂを備えることとしたが、これに限定されるものではなく、例えば、ＣＭ＃１がＣＭ＃０と同様のＣＰＵ２１ａを備

10

20

30

40

50

えることとしても良い。これにより、例えば、CM#0が故障した際にも、CM#1によって故障箇所の特定制を行なうことができる。

【0056】

また、上述した実施形態の一例においては、故障箇所特定部213が被疑箇所における異常発生回数をアクセス処理値で除算した比率を求めることとしたが、これに限定されるものではない。例えば、故障箇所特定部213が被疑箇所におけるアクセス処理値を異常発生回数で除算した比率を求めることとしても良い。この場合には、故障箇所特定部213は、求めた比率が最も小さい被疑箇所を故障箇所として特定する。

【0057】

更に、上述した実施形態の一例においては、RAID装置について説明したが、これに

10

限定されるものではない。上述した実施形態の一例は、例えば、ネットワーク等の通信回線を介して接続された種々の電子機器を構成部品としたシステムに適用することができる。

〔C〕付記

（付記1）

複数の構成部品を備える情報処理装置であって、

前記構成部品における異常を検知すると、前記構成部品毎の異常発生回数を計測する異常監視部と、

前記構成部品毎のアクセス処理値を計測するアクセス処理値監視部と、

前記構成部品における前記異常発生回数と前記アクセス処理値との比率に基づいて、故障箇所としての構成部品を特定する故障箇所特定部と、  
を備えることを特徴とする情報処理装置。

20

【0058】

（付記2）

前記アクセス処理値監視部は、

前記異常監視部がいずれかの構成部品について前記異常発生回数の計測を開始すると、当該構成部品についての前記アクセス処理値の計測を開始することを特徴とする付記1記載の情報処理装置。

【0059】

（付記3）

前記故障箇所特定部は、

前記異常監視部が計測するいずれかの構成部品についての前記異常発生回数が閾値に達すると、当該構成部品における前記比率を算出することを特徴とする付記1又は2に記載の情報処理装置。

30

【0060】

（付記4）

前記故障箇所特定部は、

前記複数の構成部品のうち、前記異常発生回数を前記アクセス処理値で除算して求める前記比率が最も大きい構成部品を前記故障箇所として特定することを特徴とする付記1～3のいずれか1項に記載の情報処理装置。

40

【0061】

（付記5）

前記アクセス処理値監視部が計測するいずれかの構成部品についての前記アクセス処理値が閾値に達すると、当該構成部品についての前記異常発生回数と前記アクセス処理値との計測をリセットさせるリセット処理部  
を備えることを特徴とする付記1～4のいずれか1項に記載の情報処理装置。

【0062】

（付記6）

前記アクセス処理値は、前記複数の構成部品が処理するデータ量であることを特徴とする付記1～5のいずれか1項に記載の情報処理装置。

50

(付記 7)

前記アクセス処理値は、前記複数の構成部品が処理するコマンド数であることを特徴とする付記 1 ~ 5 のいずれか 1 項に記載の情報処理装置。

【0063】

(付記 8)

複数の構成部品を備える情報処理装置に備えられ、

前記構成部品における異常を検知すると、前記構成部品毎の異常発生回数を計測する異常監視部と、

前記構成部品毎のアクセス処理値を計測するアクセス処理値監視部と、

前記構成部品における前記異常発生回数と前記アクセス処理値との比率に基づいて、故障箇所としての構成部品を特定する故障箇所特定部と、  
を備えることを特徴とする制御装置。 10

【0064】

(付記 9)

前記アクセス処理値監視部は、

前記異常監視部がいずれかの構成部品について前記異常発生回数の計測を開始すると、当該構成部品についての前記アクセス処理値の計測を開始することを特徴とする付記 8 記載の制御装置。

【0065】

(付記 10)

前記故障箇所特定部は、

前記異常監視部が計測するいずれかの構成部品についての前記異常発生回数が閾値に達すると、当該構成部品における前記比率を算出することを特徴とする付記 8 又は 9 に記載の制御装置。 20

【0066】

(付記 11)

前記故障箇所特定部は、

前記複数の構成部品のうち、前記異常発生回数を前記アクセス処理値で除算して求める前記比率が最も大きい構成部品を前記故障箇所として特定することを特徴とする付記 8 ~ 10 のいずれか 1 項に記載の制御装置。 30

【0067】

(付記 12)

前記アクセス処理値監視部が計測するいずれかの構成部品についての前記アクセス処理値が閾値に達すると、当該構成部品についての前記異常発生回数と前記アクセス処理値との計測をリセットさせるリセット処理部

を備えることを特徴とする付記 8 ~ 11 のいずれか 1 項に記載の制御装置。

【0068】

(付記 13)

前記アクセス処理値は、前記複数の構成部品が処理するデータ量であることを特徴とする付記 8 ~ 12 のいずれか 1 項に記載の制御装置。 40

(付記 14)

前記アクセス処理値は、前記複数の構成部品が処理するコマンド数であることを特徴とする付記 8 ~ 12 のいずれか 1 項に記載の制御装置。

【0069】

(付記 15)

複数の構成部品を備える情報処理装置に備えられるコンピュータに、

前記構成部品における異常を検知すると、前記構成部品毎の異常発生回数を計測し、

前記構成部品毎のアクセス処理値を計測し、

前記構成部品における前記異常発生回数と前記アクセス処理値との比率に基づいて、故障箇所としての構成部品を特定する 50

処理を実行させることを特徴とする制御プログラム。

【 0 0 7 0 】

( 付 記 1 6 )

いずれかの構成部品について前記異常発生回数の計測を開始すると、当該構成部品についての前記アクセス処理値の計測を開始する処理を前記コンピュータに実行させることを特徴とする付記 1 5 記載の制御プログラム。

( 付 記 1 7 )

いずれかの構成部品についての前記異常発生回数が閾値に達すると、当該構成部品における前記比率を算出する処理を前記コンピュータに実行させることを特徴とする付記 1 5 又は 1 6 に記載の制御プログラム。

10

【 0 0 7 1 】

( 付 記 1 8 )

前記複数の構成部品のうち、前記異常発生回数を前記アクセス処理値で除算して求める前記比率が最も大きい構成部品を前記故障箇所として特定する処理を前記コンピュータに実行させることを特徴とする付記 1 5 ~ 1 7 のいずれか 1 項に記載の制御プログラム。

( 付 記 1 9 )

いずれかの構成部品についての前記アクセス処理値が閾値に達すると、当該構成部品についての前記異常発生回数と前記アクセス処理値との計測をリセットさせる処理を前記コンピュータに実行させることを特徴とする付記 1 5 ~ 1 8 のいずれか 1 項に記載の制御プログラム。

20

【 0 0 7 2 】

( 付 記 2 0 )

前記アクセス処理値は、前記複数の構成部品が処理するデータ量であることを特徴とする付記 1 5 ~ 1 9 のいずれか 1 項に記載の制御プログラム。

( 付 記 2 1 )

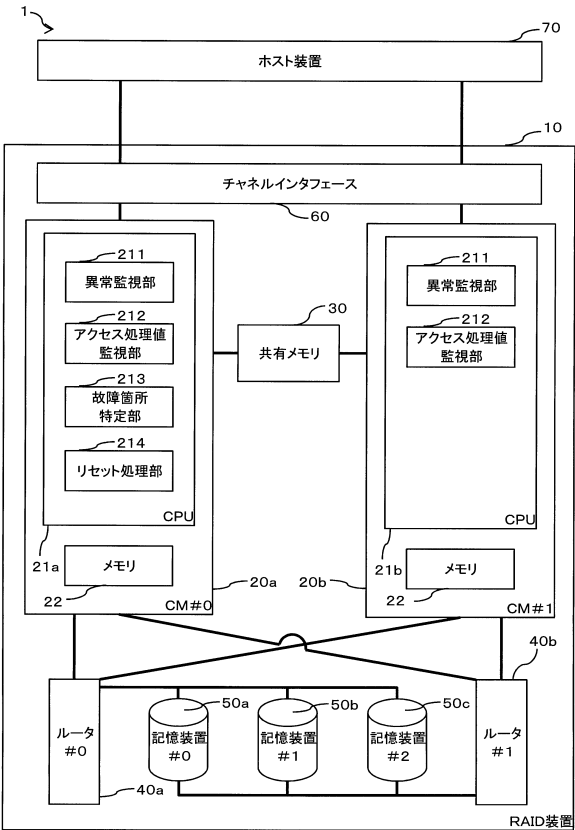
前記アクセス処理値は、前記複数の構成部品が処理するコマンド数であることを特徴とする付記 1 5 ~ 1 9 のいずれか 1 項に記載の制御プログラム。

【 符号の説明 】

【 0 0 7 3 】

- |       |                       |    |
|-------|-----------------------|----|
| 1     | ストレージシステム             | 30 |
| 1 0   | R A I D 装置 ( 情報処理装置 ) |    |
| 2 0   | C M ( 制御装置 , 構成部品 )   |    |
| 2 1   | C P U ( コンピュータ )      |    |
| 2 1 1 | 異常監視部                 |    |
| 2 1 2 | アクセス処理値監視部            |    |
| 2 1 3 | 故障箇所特定部               |    |
| 2 1 4 | リセット処理部               |    |
| 2 2   | メモリ                   |    |
| 3 0   | 共有メモリ                 |    |
| 3 0 0 | 共有情報                  | 40 |
| 4 0   | ルータ ( 構成部品 )          |    |
| 5 0   | 記憶装置 ( 構成部品 )         |    |
| 6 0   | チャネルインタフェース           |    |
| 7 0   | ホスト装置                 |    |

【図 1】



【図 2】

構成部品	異常発生回数	アクセス処理値
CM #0	0	0
CM #1	0	0
ルータ #0	0	0
ルータ #1	0	0
記憶装置 #0	0	0
記憶装置 #1	0	0
記憶装置 #2	0	0

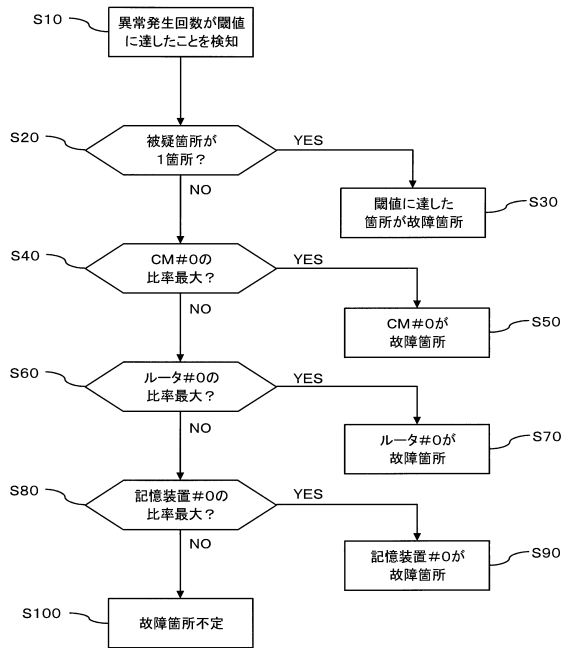
閾値 10回 100GB

【図 3】

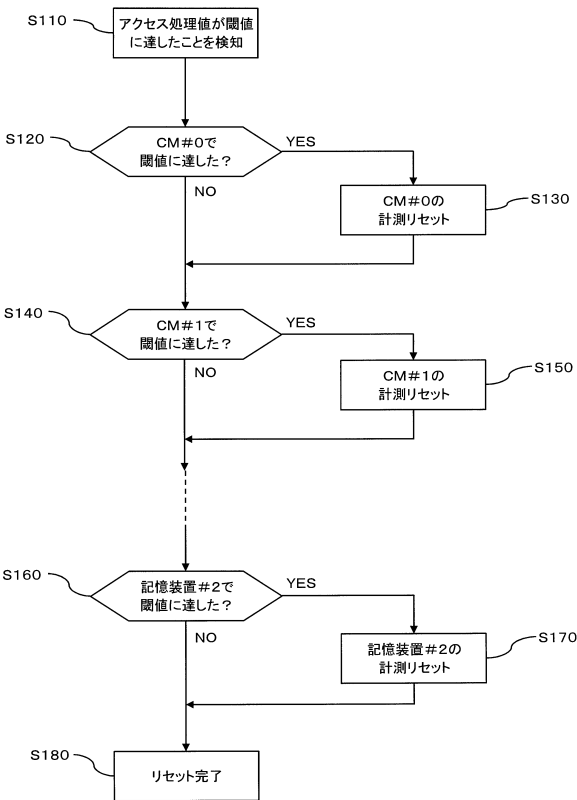
構成部品	異常発生回数	アクセス処理値
CM #0	0→+1	0→計測開始
CM #1	0	0
ルータ #0	0→+1	0→計測開始
ルータ #1	0	0
記憶装置 #0	0→+1	0→計測開始
記憶装置 #1	0	0
記憶装置 #2	0	0

閾値 10回 100GB

【図 4】



【図 5】



---

フロントページの続き

- (72)発明者 榛澤 文夫  
神奈川県川崎市中原区上小田中4丁目1番1号 株式会社富士通コンピュータテクノロジーズ内
- (72)発明者 佐藤 弘章  
神奈川県川崎市中原区上小田中4丁目1番1号 株式会社富士通コンピュータテクノロジーズ内
- (72)発明者 原田 経道  
神奈川県川崎市中原区上小田中4丁目1番1号 株式会社富士通コンピュータテクノロジーズ内

審査官 田中 啓介

- (56)参考文献 特開平05-274629(JP,A)  
特開平04-219676(JP,A)  
特開昭62-198944(JP,A)  
特開2012-108726(JP,A)  
特開2009-251751(JP,A)  
特開平11-296311(JP,A)  
特開平05-298132(JP,A)  
特開平04-321140(JP,A)  
特開2003-114811(JP,A)

(58)調査した分野(Int.Cl., DB名)

G06F3/06-3/08  
G06F11/00-11/07  
G06F11/28-11/34、11/36  
G06F13/00-13/14