

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】平成29年10月12日(2017.10.12)

【公表番号】特表2016-533640(P2016-533640A)

【公表日】平成28年10月27日(2016.10.27)

【年通号数】公開・登録公報2016-061

【出願番号】特願2016-522774(P2016-522774)

【国際特許分類】

H 01 L 25/065 (2006.01)

H 01 L 25/07 (2006.01)

H 01 L 25/18 (2006.01)

【F I】

H 01 L 25/08 Y

【手続補正書】

【提出日】平成29年8月30日(2017.8.30)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

組立コンポーネントであって、段の垂直スタックを有する一対の階段状テラスを備え、前記垂直スタックでは、前記一対の階段状テラスを規定するために、所与の段が前記段の平面における隣接する段からオフセットされ、前記一対の階段状テラスにおける前記段は、傾斜スタックチップパッケージの組立て中に組立ツールの垂直位置を制約する垂直基準位置を与えるように構成され、

前記傾斜スタックチップパッケージ内の一組の半導体ダイは、垂直スタック内に配置され、前記垂直スタックでは、階段状テラスを規定するために、所与の半導体ダイが前記一組の半導体ダイの平面における隣接する半導体ダイからオフセットされ、

前記一対の階段状テラスが前記組立ツールの垂直位置を制約する前記傾斜スタックチップパッケージの組立て中に、前記組立ツールは、前記所与の半導体ダイの上面に機械的に結合され、前記所与の半導体ダイの底面は、前記傾斜スタックチップパッケージに機械的に結合される、組立コンポーネント。

【請求項2】

前記一組の半導体ダイは、N個の半導体ダイを含み、

前記垂直スタックに沿った垂直方向の前記傾斜スタックチップパッケージ内の前記一組の半導体ダイの位置誤差は、前記傾斜スタックチップパッケージにおける垂直位置から独立している、請求項1に記載の組立コンポーネント。

【請求項3】

Nは40よりも大きい、請求項2に記載の組立コンポーネント。

【請求項4】

前記位置誤差は、各々±20μm未満である、請求項2または3に記載の組立コンポーネント。

【請求項5】

前記組立コンポーネントは、前記垂直スタックに沿った垂直方向の前記一組の半導体ダイにわたる累積位置誤差が、前記一組の半導体ダイおよび前記半導体ダイ間の接着層に関連付けられる位置誤差の合計未満であることにより、前記傾斜スタックチップパッケージ

の組立てを容易にする、請求項 1 ~ 4 のいずれか 1 項に記載の組立コンポーネント。

【請求項 6】

前記累積位置誤差は、前記半導体ダイの厚みのばらつきおよび前記接着層の厚みのばらつきのうちの 1 つに関連付けられる、請求項 5 に記載の組立コンポーネント。

【請求項 7】

前記所与の半導体ダイは、前記上面上にはんだパッドおよびバンプを含み、

前記組立ツールは、前記はんだパッドおよび前記バンプが位置する領域以外の前記上面の領域において前記所与の半導体ダイを持ち上げる、請求項 1 ~ 6 のいずれか 1 項に記載の組立コンポーネント。

【請求項 8】

前記階段状テラスは、前記一対の階段状テラスの鏡像である、請求項 1 ~ 7 のいずれか 1 項に記載の組立コンポーネント。

【請求項 9】

前記所与の半導体ダイは、公称厚みを有し、

前記階段状テラスにおける前記所与の段の垂直方向のずれは、前記公称厚みよりも大きい、請求項 1 ~ 8 のいずれか 1 項に記載の組立コンポーネント。

【請求項 10】

前記組立コンポーネントは、前記傾斜スタックチップパッケージに対する傾斜コンポーネントの固定的な機械的結合を容易にし、

前記傾斜コンポーネントは、前記垂直スタックの一方の側に位置決めされ、

前記傾斜コンポーネントは、前記一組の半導体ダイの前記平面における水平方向と前記垂直スタックに沿った垂直方向との間である前記階段状テラスに沿った方向にほぼ平行である、請求項 1 ~ 9 のいずれか 1 項に記載の組立コンポーネント。

【請求項 11】

傾斜スタックチップパッケージを組立てるための方法であって、

一組の半導体ダイが垂直スタック内に配置される前記傾斜スタックチップパッケージにおける半導体ダイの上面に接着剤を適用するステップを備え、前記垂直スタック内の所与の半導体ダイは、階段状テラスを規定するために前記一組の半導体ダイの平面における隣接する半導体ダイからオフセットされ、前記方法はさらに、

組立ツールを用いて、第 2 の半導体ダイの上面上で前記第 2 の半導体ダイを持ち上げるステップと、

前記傾斜スタックチップパッケージの両側に配置される一対の階段状テラスを有する組立コンポーネントにおける所与の段によって前記組立ツールの垂直位置を制約しつつ、前記第 2 の半導体ダイの底面を前記半導体ダイの前記上面上の前記接着剤の上に設置するステップとを備え、前記一対の階段状テラスにおける段は、垂直基準位置を与える、方法。

【請求項 12】

前記適用するステップ、持ち上げるステップおよび設置するステップは、前記傾斜スタックチップパッケージを組立てるために前記一組の半導体ダイにおけるさらなる半導体ダイについて繰返され、

前記組立ツールの垂直位置は、前記傾斜スタックチップパッケージが組立てられる際に前記一対の階段状テラスにおける前記段によって制約される、請求項 11 に記載の方法。

【請求項 13】

前記一組の半導体ダイは、N 個の半導体ダイを含み、

前記垂直スタックに沿った垂直方向の前記傾斜スタックチップパッケージ内の前記一組の半導体ダイの位置誤差は、前記傾斜スタックチップパッケージにおける位置から独立している、請求項 12 に記載の方法。

【請求項 14】

前記組立コンポーネントは、前記垂直スタックに沿った垂直方向の前記一組の半導体ダイにわたる累積位置誤差が、前記一組の半導体ダイおよび前記半導体ダイ間の接着層に関連付けられる位置誤差の合計未満であることにより、前記傾斜スタックチップパッケージ

の組立てを容易にする、請求項 11～13 のいずれか 1 項に記載の方法。

【請求項 15】

前記半導体ダイは、前記上面上にはんだパッドおよびバンプを含み、

前記組立ツールは、前記はんだパッドおよび前記バンプが位置する領域以外の前記上面の領域において前記半導体ダイを持ち上げる、請求項 11～14 のいずれか 1 項に記載の方法。