

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5724730号  
(P5724730)

(45) 発行日 平成27年5月27日(2015.5.27)

(24) 登録日 平成27年4月10日(2015.4.10)

(51) Int. Cl.		F I			
<b>HO2M</b>	<b>7/48</b>	<b>(2007.01)</b>	HO2M	7/48	M
<b>HO2H</b>	<b>7/122</b>	<b>(2006.01)</b>	HO2H	7/122	Z
<b>HO2M</b>	<b>1/32</b>	<b>(2007.01)</b>	HO2M	1/32	

請求項の数 7 (全 20 頁)

(21) 出願番号	特願2011-168512 (P2011-168512)	(73) 特許権者	000005234
(22) 出願日	平成23年8月1日(2011.8.1)		富士電機株式会社
(65) 公開番号	特開2012-143125 (P2012-143125A)		神奈川県川崎市川崎区田辺新田1番1号
(43) 公開日	平成24年7月26日(2012.7.26)	(74) 代理人	100105854
審査請求日	平成26年6月16日(2014.6.16)		弁理士 廣瀬 一
(31) 優先権主張番号	特願2010-277689 (P2010-277689)	(74) 代理人	100103850
(32) 優先日	平成22年12月14日(2010.12.14)		弁理士 田中 秀▲てつ▼
(33) 優先権主張国	日本国(JP)	(72) 発明者	小松 幸哲
			神奈川県川崎市川崎区田辺新田1番1号
			富士電機株式会社内
		(72) 発明者	本橋 覚
			神奈川県川崎市川崎区田辺新田1番1号
			富士電機株式会社内
		審査官	松永 謙一

最終頁に続く

(54) 【発明の名称】 半導体素子の駆動装置

(57) 【特許請求の範囲】

【請求項1】

電力変換装置を構成する半導体素子を個別に駆動する半導体素子の駆動装置であって、前記半導体素子の保護動作を行うために必要な情報を検出する複数の保護回路と、前記複数の保護回路毎に異なるパルス幅のパルス信号が設定され、前記複数の保護回路のうち最初に保護動作が必要であることを検出した保護回路に対応するパルス信号を、当該保護動作が必要であることを検出している期間継続してアラーム信号として出力するアラーム信号出力回路と、

該アラーム信号出力回路からアラーム信号が出力されたときに、前記設定されたパルス幅に相当する1パルス分を保護動作通知信号として出力する通知信号出力回路とを備えたことを特徴とする半導体素子の駆動装置。

【請求項2】

前記通知信号出力回路は、ナンドゲートとRS型フリップフロップ回路とを備え、前記ナンドゲートの一方の入力側にアラーム信号出力回路のアラーム信号を論理反転回路を介して入力し、当該ナンドゲートの出力を外部出力端子に出力するとともに、論理反転回路を介してRS型フリップフロップ回路の反転セット端子に入力し、前記RS型フリップフロップ回路の反転出力を前記ナンドゲートの他方の入力側に供給することを特徴とする請求項1に記載の半導体素子の駆動装置。

【請求項3】

前記アラーム信号出力回路は、前記アラーム信号の出力時に前記半導体素子を保護動作

10

20

させる保護信号を出力するように構成され、該アラーム信号出力回路から出力される前記保護信号が停止され且つ当該半導体素子の動作信号がオン状態であるときに、前記通知信号出力回路のRS型フリップフロップ回路をリセットするリセット回路を備えていることを特徴とする請求項2に記載の半導体素子の駆動装置。

【請求項4】

前記保護回路は、前記半導体素子の温度を検出する温度検出回路と、前記半導体素子の過電流を検出する過電流検出回路と、制御電圧を検出する制御電圧検出回路とを少なくとも備えていることを特徴とする請求項1乃至3の何れか1項に記載の半導体素子の駆動装置。

【請求項5】

電力変換装置を構成する半導体素子を個別に駆動する半導体素子の駆動装置であって、前記半導体素子の保護動作を行うために必要な情報を検出する複数の保護回路と、前記複数の保護回路毎に異なるパルス幅のパルス信号が設定され、前記複数の保護回路のうち最初に保護動作が必要であることを検出した保護回路に対応するパルス信号を、当該保護動作が必要であることを検出している期間継続してアラーム信号として出力するアラーム信号出力回路と、

該アラーム信号出力回路からアラーム信号が出力されたときに、前記設定されたパルス幅に相当する1パルス分を保護動作通知信号として所定間隔を保って複数回出力する通知信号出力回路と

を備えたことを特徴とする半導体素子の駆動装置。

【請求項6】

前記通知信号出力回路は、ナンドゲートとRS型フリップフロップ回路とを備え、前記ナンドゲートの一方の入力側にアラーム信号出力回路のアラーム信号を論理反転回路を介して入力し、当該ナンドゲートの出力を外部出力端子に出力するとともに、論理反転回路を介してRS型フリップフロップ回路の反転セット端子に入力し、前記RS型フリップフロップ回路の反転出力を前記ナンドゲートの他方の入力側に供給することを特徴とする請求項5に記載の半導体素子の駆動装置。

【請求項7】

前記アラーム信号出力回路は、前記アラーム信号の出力時に前記半導体素子を保護動作させる保護信号を出力するように構成され、該アラーム信号出力回路から出力される前記保護信号が停止され且つ当該半導体素子の動作信号がオン状態であるときに、前記通知信号出力回路のRS型フリップフロップ回路をリセットするリセット信号形成回路と、所定時間間隔で前記アラーム信号の1パルス分の立ち上がりの直前で当該RS型フリップフロップをリセットする保護動作通知信号継続回路とを備えていることを特徴とする請求項6に記載の半導体素子の駆動装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、たとえば電力変換装置を構成する半導体素子を駆動するとともに、保護動作識別機能を有する半導体素子の駆動装置に関する。

【背景技術】

【0002】

この種の半導体素子の駆動装置としては、たとえば、特許文献1に記載された警報回路が知られている。この特許文献1に記載された従来例では、インバータを駆動するパワートランジスタモジュールであるインテリジェントパワーモジュール(Intelligent Power Module)が過電流警報手段、過電圧警報手段及び過熱警報手段を備えている。

【0003】

この特許文献1に記載された従来例では、過電流警報手段はパワートランジスタの過電流状態を検出したときに第1のパルス幅を有する第1警報信号を出力するようにしている

10

20

30

40

50

。また、過電圧警報手段は、パワートランジスタの出力端子の過電圧状態を検出して第2のパルス幅を有する第2警報信号を出力するようにしている。さらに、過熱警報手段は、パワートランジスタの過熱状態を検出して第3のパルス幅を有する第3警報信号を出力するようにしている。このため、出力された警報信号のパルス幅を検出するだけで、容易にパワートランジスタが過電流状態にあるか、過電圧状態にあるか、あるいは過熱状態にあるかを判別することができる。

【0004】

また、他の半導体素子の駆動装置としては、特許文献2に示すインテリジェントパワーモジュールが提案されている。この特許文献2に記載された従来例では、所要数の半導体スイッチング素子と、駆動回路と、スイッチング素子又は駆動回路等の致命的以上及び前兆的異常を検出する各種の検出回路及びウォーニング回路とを備えている。また、特許文献2に記載された従来例では、検出回路及びウォーニング回路による異常検出時にスイッチング素子の保護動作を行う異常検出口ジックと、異常検出信号に基づく信号を外部に出力するための制御回路と、伝送回路とを備えている。

10

【0005】

この特許文献2に記載された従来例にあっては、伝送回路に、致命的異常の検出時にアラーム信号を出力する出力端子と、致命的異常及び前兆的異常を含む異常要因を示す異常要因識別信号を出力する出力端子と設け、好ましくはこれらを単一の出力端子として供用するようにしている。

【0006】

20

さらに、他の半導体素子の駆動装置としては、特許文献3に記載されたインテリジェントパワーモジュールが提案されている。この特許文献3に記載された従来例は、インバータ装置の電力変換用ブリッジ回路を構成するIGBTと、抵抗を介しモータの回生電力を消費する電流を断続するIGBT1DBと、対応するIGBTのドライブ回路及び保護回路を内蔵するプリドライバとを一体に収納した半導体装置とを備えている。そして、保護回路は異常時にアラームイネーブルラインを介しインテリジェントパワーモジュールの外部に警報ALM1を出力する。しかしながら、警報ALM1を出力する前にIGBTのコレクタ電流又はチップ温度が、正常値より高く、警報ALM1を発する時のレベルより低い所定値を超えた時点で異常発生の兆しがあると判別する。この異常発生の際には、IGBTは遮断せず予告警報ラインを介して予告警報ALM2をインテリジェントパワーモジュールの外部へ出力するようにしている。

30

【0007】

また、特許文献4に記載された半導体素子の駆動回路が提案されている。この特許文献4に記載された従来例では、IGBTの制御信号を生成する司令部と、IGBTを制御するゲート回路とIGBTの主電流又はコレクタ電圧を監視する監視回路とを備えている。そして、保護回路で、監視回路からの出力が所定の値を超えた時にゲート回路を制御し、指令部に異常を通知し、カウント回路で、前記保護回路からの異常通知を受け、その回数をカウントし、カウント数が少なくとも2以上になった場合に司令部で、異常が発生したと判定するようにしている。

【0008】

40

さらに、特許文献5に記載の電動機の駆動制御装置が提案されている。この特許文献5に記載の従来例では、直流電源を交流に変換し、負荷の電動機を駆動する主回路部と、主回路部の電力半導体スイッチング素子を駆動するドライバ回路部と、ドライバ回路部へ駆動信号を送る上位コントローラとを備えている。そして、前記ドライバ回路部が、異常検知回路部と、検知した異常の種類に対応したデューティにしたPWMパルスを送る異常情報として上位コントローラへ送る異常情報PWM変換部とを備えている。

【先行技術文献】

【特許文献】

【0009】

【特許文献1】特開平08-70580号公報

50

【特許文献2】特開2002-27665号公報  
【特許文献3】特開2000-341960号公報  
【特許文献4】特開2007-324828号公報  
【特許文献5】特開2007-82360号公報  
【発明の概要】

【発明が解決しようとする課題】

【0010】

ところで、上記特許文献1に記載された従来例にあつては、インバータを構成するパワートランジスタの過電流異常、過電圧異常及び過熱異常を個別に検出して、異なるパルス幅の第1警報信号～第3警報信号を外部に出力する。そして、各警報信号のパルス幅を検出することにより、過電流異常、過電圧異常及び過熱異常の何れであるかを検出することができるものである。しかしながら、上記特許文献1に記載された従来例では、過電流警報手段、過電圧警報手段及び過熱警報手段のそれぞれは過電流異常、過電圧異常及び過熱異常を検出したときに、ワンショットマルチバイブレータとして機能して、所定のパルス幅の1つの警報信号を出力する。このため、複数の警報手段で同時に又は1つの警報信号がオン状態に復帰する前に他の警報手段から警報信号が出力されたときには、警報信号を誤検出することになるという未解決の課題がある。

10

【0011】

また、上記特許文献2に記載された従来例にあつては、アラーム信号と異常要因識別信号との2種類の信号を出力する必要がある、信号形成回路の構成が複雑となるという未解決の課題がある。

20

さらに、上記特許文献3に記載された従来例にあつては、保護回路が異常時にはアラームインネブルラインを介して外部に警報ALM1を出力する。また、警報ALM1を出力する前に、IGBTのコレクタ電流又はチップ温度が、正常時より高く、警報ALM1を発する時のレベルより低い所定値を超えた時点で異常発生の兆しがあると判断する。そして、異常発生の兆しがあると判断したときに、予告警報ラインを介して予告警報ALM2を外部に出力するようにしている。しかしながら、上記特許文献3に記載された従来例では、コレクタ電流又はチップ温度を識別することはできず、単に異常発生状態であるかその前の異常発生の兆しがある状態であることを判別できるだけであり、異常状態を判別することはできないという未解決の課題がある。

30

【0012】

また、上記特許文献4に記載された従来例にあつては、保護回路からの誤った信号によってインバータを停止させないように、保護回路からの異常通知を受けた回数をカウントするカウンタ数が2以上となったときに、司令部が異常と判断するようにしているが、単に異常状態を判別することはできないという未解決の課題がある。

【0013】

さらに、上記特許文献5に記載された従来例にあつては、検知した異常の種類に対応したデューティにしたPWMパルスを異常情報として上位コントローラへ送るようにしており、検知した異常の種類に応じてパルス幅が変更されるものである。しかしながら、デューティの大小では異常の種類を正確に判別することが困難であるとともに、PWMパルスが異常を継続している間出力されるので、デューティ比が大きくなると、隣接するパルス間の間隔が狭くなる。このため、上記特許文献5に記載された従来例では、繰り返し出力されるPWMパルスの合計のアラーム時間を測定することになり、アラーム時間の計測に誤差が生じ易く、異常の種類を正確に判別することが困難であるという未解決の課題がある。

40

そこで、本発明は、上記従来例の未解決の課題に着目してなされたものであり、パルス幅に基づいて複数の保護回路の何れかが保護動作状態であるかを正確に判別することができる半導体素子の駆動装置を提供することを目的としている。

【課題を解決するための手段】

【0014】

50

上記目的を達成するために、本発明に係る半導体素子の駆動装置の第1の態様は、電力変換装置を構成する半導体素子を個別に駆動する半導体素子の駆動装置であって、前記半導体素子の保護動作を行うために必要な情報を検出する複数の保護回路を備えている。また、第1の態様は、前記複数の保護回路毎に異なるパルス幅のパルス信号が設定され、前記複数の保護回路のうち最初に保護動作が必要であることを検出した保護回路に対応するパルス信号を、当該保護動作が必要であることを検出している期間継続してアラーム信号として出力するアラーム信号出力回路を備えている。さらに、第1の態様では、前記アラーム信号出力回路からアラーム信号が出力されたときに、前記設定されたパルス幅に相当する1パルス分を保護動作通知信号として出力する通知信号出力回路を備えている。

【0015】

10

この構成によると、複数の保護回路毎に、異なるパルス幅のパルス列信号が設定されており、最初に保護動作が必要であることを検出した保護回路に対応するパルス幅のパルス列信号がアラーム信号出力回路から出力される。このアラーム信号は、通知信号出力回路に供給されて、保護回路に対応するパルス幅の1パルス分に相当する保護動作通知信号を出力する。このため、保護動作通知信号を受信した外部の装置は、保護動作通知信号を受信して、そのパルス幅に応じた積算時間を計測すればよく、計測誤差の発生を抑制することができる。

【0016】

また、本発明に係る半導体素子の駆動装置の第2の態様は、前記通知信号出力回路が、ナンドゲートとRS型フリップフロップ回路とを備えている。また、第2の態様は、前記ナンドゲートの一方の入力側にアラーム信号出力回路のアラーム信号を、論理反転回路を介して入力する。そして、当該ナンドゲートの出力を外部出力端子に出力するとともに、論理反転回路を介してRS型フリップフロップ回路の反転セット端子に入力し、前記RS型フリップフロップ回路の反転出力を前記ナンドゲートの他方の入力側に供給するようにしている。

20

この構成によると、通知信号出力回路をナンドゲートとRS型フリップフロップとで構成することができ、簡易な構成で1パルス分の通知信号を正確に形成することができる。

【0017】

また、本発明に係る半導体素子の駆動装置の第3の態様は、前記アラーム信号出力回路が、前記アラーム信号の出力時に前記半導体素子を保護動作させる保護信号を出力するように構成されている。そして第3の態様は、該アラーム信号出力回路から出力される前記保護信号が停止され且つ当該半導体素子の動作信号がオン状態であるときに、前記通知信号出力回路のRS型フリップフロップ回路をリセットするリセット回路を備えている。

30

この構成によれば、保護回路での異常検出が終了してアラーム信号出力回路から出力される保護信号の出力が停止され且つ半導体素子の動作信号がオン状態であるときにリセット回路でRS型フリップフロップ回路をリセットして再度通知信号の出力が可能となる。

【0018】

さらに、本発明に係る半導体素子の駆動装置の第4の態様は、前記保護回路が、前記半導体素子の温度を検出する温度検出回路と、前記半導体素子の過電流を検出する過電流検出回路と、制御電圧を検出する制御電圧検出回路とを少なくとも備えている。

40

この構成によると、保護回路で、半導体素子の過熱状態、過電流状態及び制御電圧の低下状態を掲出して、半導体素子を保護回路で保護動作が必要な状態を検出することができる。

【0019】

また、本発明に係る半導体素子の駆動装置の第5の態様は、電力変換装置を構成する半導体素子を個別に駆動する半導体素子の駆動装置であって、前記半導体素子の保護動作を行うために必要な情報を検出する複数の保護回路を備えている。また、第5の態様は、前記複数の保護回路毎に異なるパルス幅のパルス信号が設定され、前記複数の保護回路のうち最初に保護動作が必要であることを検出した保護回路に対応するパルス信号を、当該保護動作が必要であることを検出している期間継続してアラーム信号として出力するアラーム

50

ム信号出力回路を備えている。さらに、第5の態様は、前記アラーム信号出力回路からアラーム信号が出力されたときに、前記設定されたパルス幅に相当する1パルス分を保護動作通知信号として所定間隔を保って複数回出力する通知信号出力回路を備えている。

この構成によると、アラーム信号出力回路からアラーム信号が出力されるときに、設定されたパルス幅に相当する1パルス分を保護動作通知信号として所定間隔を保って複数回出力するので、保護動作通知信号を誤判断することなく、正確に通知することができる。

#### 【0020】

また、本発明に係る半導体素子の駆動装置の第6の態様は、前記通知信号出力回路は、ナンドゲートとRS型フリップフロップ回路とを備えている。また、第6の態様は、前記ナンドゲートの一方の入力側にアラーム信号出力回路のアラーム信号を論理反転回路を介して入力する。そして、当該ナンドゲートの出力を外部出力端子に出力するとともに、論理反転回路を介してRS型フリップフロップ回路の反転セット端子に入力し、前記RS型フリップフロップ回路の反転出力を前記ナンドゲートの他方の入力側に供給するようにしている。

この構成によると、通知信号出力回路をナンドゲートとRS型フリップフロップとで構成することができ、簡易な構成で1パルス分の通知信号を正確に形成することができる。

#### 【0021】

また、本発明に係る半導体素子の駆動装置の第7の態様は、前記アラーム信号出力回路が、前記アラーム信号の出力時に前記半導体素子を保護動作させる保護信号を出力するように構成されている。そして、第7の態様では、前記アラーム信号出力回路から出力される前記保護信号が停止され且つ当該半導体素子の動作信号がオン状態であるときに、前記通知信号出力回路のRS型フリップフロップ回路をリセットするリセット信号形成回路と、所定時間間隔で前記アラーム信号の1パルス分の立ち上がりの直前で当該RS型フリップフロップ回路をリセットする保護動作通知信号継続回路とを備えている。

この構成によると、保護動作通知信号継続回路で、所定間隔でアラーム信号の1パルス分の立ち上がりの直前でRS型フリップフロップ回路をリセットすることにより、1パルス分の保護動作通知信号を所定間隔を保って複数回出力することができる。

#### 【発明の効果】

#### 【0022】

本発明によれば、電力変換装置を構成する半導体素子を個別に駆動する半導体素子の駆動装置に、半導体素子の保護動作を行うために必要な情報を検出する複数の保護回路を設けた場合に、複数の保護回路毎に異なるパルス幅に設定されたパルス信号が同時期に出力されることを防止する。このため、パルス信号のパルス幅で保護回路を正確に識別することができるとともに、保護動作状態の誤検出を防止することができるという効果が得られる。

#### 【0023】

また、パルス信号出力回路から出力される連続するパルス信号を通知信号出力回路で、異常となったパルス幅に応じた1パルス分を通知信号として出力するので、複数のパルスの合計時間を検出する必要がなく、パルス幅に応じた積算時間を正確に検出することができる。

さらに、パルス信号出力回路から出力される連続するパルス信号を通知信号出力回路で、異常となったパルス幅に応じた1パルス分の通知信号を所定間隔を保って複数回出力するので、動作通知信号を誤判断することなく、外部に対する保護動作の通知を確実に行うことができる。

#### 【図面の簡単な説明】

#### 【0024】

【図1】本発明を適用し得る電力変換装置を示す回路図である。

【図2】本発明の第1の実施形態を示すブロック図である。

【図3】図2のアラーム信号出力回路から出力されるパルス信号を示す信号波形図である。

【図4】第1の実施形態の動作の説明に供する信号波形図である。

【図5】第1の実施形態の他の動作の説明に供する信号波形図である。

【図6】本発明の第2の実施形態を示すブロック図である。

【図7】第2の実施形態の動作の説明に供する信号波形図である。

【発明を実施するための形態】

【0025】

以下、本発明の実施の形態を図面に基づいて説明する。

図1は本発明を適用し得る電力変換装置を示すブロック図である。この図1において、電力変換装置1は、直流電力を交流電力に変換するインバータ2と、このインバータ2を構成する各相の半導体素子を個別に駆動する半導体素子の駆動装置としての各相ドライバ回路3U~3Zとを備えている。 10

【0026】

インバータ2は、6個の半導体素子としてのIGBT(Insulated gate Bipolar Transistor)11~16を有する。これらIGBT11~16は、直流電源に接続されて直流電力が供給される正極側ラインLp及び負極側ラインLn間に、IGBT11及び12の直列回路、IGBT13及び14の直列回路並びにIGBT15及び16の直列回路が夫々並列に接続されている。ここで、各IGBT11~16には、フリーホイールダイオード21~26が逆並列に接続されている。

【0027】

また、IGBT11、13及び15がそれぞれU相、V相及びW相とされて上アームUAが構成されている。また、IGBT12、14及び16がそれぞれX相、Y相及びW相とされて下アームLAが構成されている。さらに、IGBT11及び12の接続点、IGBT13及び14の接続点並びにIGBT15及び16の接続点から3相交流電力が出力され、この三相交流電力が電動モータ等の交流負荷4に供給されている。 20

【0028】

そして、IGBT11~16は、図2に示すように、チップ17内に配設されている。このチップ17内に、IGBT1i(i=1~6)のコレクタ及びエミッタ間を流れる電流を検出する電流センス用IGBTや電流センス抵抗で構成される電流センサ18と、例えば温度検出用ダイオードで構成される温度センサ19とが設けられている。

各相ドライバ回路3U~3Zは、図2に示すように、インバータ2を構成する各IGBT1iのゲートをオン/オフ制御するゲート制御回路31と、保護回路としての制御電圧検出回路32、過電流検出回路33及びチップ温度検出回路34と、アラーム信号出力回路35と、通知信号出力回路36と、リセットパルス形成回路37とを備えている。 30

【0029】

ゲート制御回路31には、ドライバ回路3U~3Zの外部からパルス幅変調(PWM)信号が動作信号Smとして入力されるとともに、アラーム信号出力回路35から出力される保護信号Spが入力されている。このゲート制御回路31は、保護信号Spがローレベルであるときに、動作信号SmをIGBT1iのゲートに出力し、保護信号Spがハイレベルであるときに、動作信号SmのIGBT1iへの出力を停止する。 40

【0030】

制御電圧検出回路32は、外部の制御電源38から制御電圧Vcが入力されるとともに、低電圧閾値Vth1が入力された比較器CP1を有する。この比較器CP1は、制御電圧Vcが低電圧閾値Vth1を下回ると制御電圧不足を表すハイレベルの低電圧検出信号Svdをアラーム信号出力回路35へ出力する。

過電流検出回路33は、電流センサ18から出力される電流検出値が入力されるとともに過電流閾値Vth2が入力された比較器CP2を有する。この比較式CP2は、電流検出値が過電流閾値を上回ると過電流状態を表すハイレベルの過電流検出信号Socをアラーム信号出力回路35へ出力する。

【0031】

チップ温度検出回路34は、温度センサ19で検出した温度検出値が入力されるととも 50

に、過熱閾値  $V_{ht3}$  が入力された比較器  $CP3$  を有する。この比較器  $CP3$  は、温度検出値が過熱閾値を上回ると過熱状態を表すハイレベルの過熱検出信号  $S_{oh}$  をアラーム信号出力回路  $35$  へ出力する。なお、チップ温度検出回路  $34$  内の電源  $34a$  は、温度センサ  $19$  を温度検出用ダイオードで構成した場合に、このダイオードに定電流を供給するためのものである。

#### 【0032】

アラーム信号出力回路  $35$  には、制御電圧検出回路  $32$  から出力される低電圧検出信号  $S_{vd}$ 、過電流検出回路  $33$  から出力される過電流検出信号  $S_{oc}$  及びチップ温度検出回路  $34$  から出力される過熱検出信号  $S_{oh}$  が入力される。アラーム信号出力回路  $35$  は、低電圧検出信号  $S_{vd}$ 、過電流検出信号  $S_{oc}$  及び過熱検出信号  $S_{oh}$  のうち何れか1つがハイレベルになったときに、ハイレベルの保護信号  $S_p$  をゲート制御回路  $31$  及びリセットパルス形成回路  $37$  に出力する。また、アラーム信号出力回路  $35$  は、検出信号  $S_{oc}$ 、 $S_{oh}$  及び  $S_{vd}$  の内最初にハイレベルとなった検出信号を識別し、識別した検出信号  $S_j$  ( $j = oc, oh$  及び  $vd$ ) に応じたパルス列信号  $PS_j$  をアラーム信号として通知信号出力回路  $36$  に出力する。

10

#### 【0033】

ここで、パルス列信号  $PS_{vd}$  は、制御電圧検出回路  $32$  が  $IC$  電源の低電圧を検出して低電圧検出信号  $S_{vd}$  が入力されたときに、図  $3(a)$  に示すように、ローレベルを維持するパルス幅が例えば基本パルス幅  $T$  で、パルス間隔が例えば基本パルス幅  $T$  より短い幅の  $T_a$  となるパルス列信号で構成されている。このパルス列信号  $PS_{vd}$  がアラーム信号として低電圧検出信号  $S_{vd}$  がハイレベルを継続している間出力される。このパルス列信号  $PS_{vd}$  の出力は、低電圧検出信号  $S_{vd}$  がローレベルとなった後、パルス列信号  $PS_{vd}$  がハイレベルに復帰した時点で停止される。

20

#### 【0034】

また、パルス列信号  $PS_{oc}$  は、過電流検出回路  $33$  で  $IGBT1i$  の過電流状態を検出して過電流検出信号  $S_{oc}$  が入力されたときに、図  $3(b)$  に示すように、ローレベルのパルス幅が例えば  $2T$  でパルス間隔が  $T_a$  となるパルス列信号で構成されている。このパルス列信号  $PS_{oc}$  がアラーム信号として過電流検出信号  $S_{oc}$  がハイレベルを継続している間出力される。このパルス列信号  $PS_{oc}$  の出力は、低電圧検出信号  $S_{vd}$  がローレベルとなった後、パルス列信号  $PS_{oc}$  がハイレベルに復帰した時点で停止される。

30

#### 【0035】

さらに、パルス列信号  $PS_{oh}$  は、チップ温度検出回路  $34$  で  $IGBT1i$  を形成したチップ内温度が所定過熱閾値以上となる過熱状態を検出して過熱検出信号  $S_{oh}$  が入力されたときに、図  $3(c)$  に示すように、パルス幅が  $4T$  でパルス間隔が  $T_a$  となるパルス列信号で構成されている。このパルス列信号  $PS_{oh}$  がアラーム信号として過熱検出信号  $S_{oh}$  がハイレベルを継続している間出力される。このパルス列信号  $PS_{oh}$  の出力は、低電圧検出信号  $S_{vd}$  がローレベルとなった後、パルス列信号  $PS_{oh}$  がハイレベルに復帰した時点で停止される。

#### 【0036】

また、保護信号  $S_p$  は各検出信号  $S_j$  がハイレベルを継続している間ハイレベルを維持する。

40

通知信号出力回路  $36$  は、図  $2$  に示すように、ナンドゲート  $36b$  と、 $RS$  型フリップフロップ回路  $36d$  とを備えている。ナンドゲート  $36b$  は、アラーム信号出力回路  $35$  から出力されるパルス列信号  $PS_j$  が論理反転回路  $36a$  を介して一方の入力側に入力されている。このナンドゲート  $36b$  の他方の入力側には、 $RS$  型フリップフロップ回路  $36d$  の反転出力端子  $QB$  から出力される出力信号が入力されている。このナンドゲート  $36b$  の出力が保護動作通知信号  $S_n$  として外部に出力される。

#### 【0037】

$RS$  型フリップフロップ回路  $36d$  は、ナンドゲート  $36b$  から出力される保護動作通知信号  $S_n$  が論理反転回路  $36c$  を介して反転セット端子  $SB$  に入力されるとともに、反

50

転リセット端子RBにリセットパルス形成回路37からのリセット信号Srが入力されている。そして、RS型フリップフロップ回路36dの反転出力端子QBから出力される出力信号Sfがナンドゲート36bの他方の入力側に入力されている。

【0038】

リセットパルス形成回路37は、3入力のアンドゲート37bとその出力が供給されるワンショット回路37cとを備えている。アンドゲート37bには、外部の動作信号Smが直接入力されるとともに、アラーム信号出力回路35から出力される保護信号Spが論理反転回路37aを介して入力されている。さらに、アンドゲート37bには、アラーム信号出力回路35から出力される検出信号Sjが入力されている。このアンドゲート37bの出力がワンショット回路37cに入力されている。このワンショット回路37cは、  
10 アンドゲート37bの出力がローレベルからハイレベルに反転したときに、ハイレベルからローレベルとなる。ワンショット回路37cは、ローレベル状態を比較的短い時間保持してからハイレベルに復帰するリセット信号Srを通知信号出力回路36におけるRS型フリップフロップ回路36dのリセット端子RBに出力する。

【0039】

次に、上記実施形態の動作を説明する。

今、インバータ2を構成するIGBT11~16に流れる電流が過電流閾値未満で正常であり、且つ、IGBT11~16を形成したチップ内温度が過熱閾値未満で正常であり、さらに各ドライバ回路3U~3Zに供給するIC電源電圧が低電圧閾値を超えていて正常であるものとする。  
20

【0040】

この正常状態では、図4に示すように、時点t0で、各ドライバ回路3U~3Zの制御電圧検出回路32から出力される低電圧検出信号Svd、過電流検出回路33から出力される過電流検出信号Soc及びチップ温度検出回路34から出力される過熱検出信号Sohがともに図4(b)に示すように、ローレベルとなっている。アラーム信号出力回路35から出力されるアラーム信号PSjは図4(d)に示すようにハイレベルを維持しているとともに、保護信号Spも図4(e)に示すようにローレベルを維持している。

【0041】

このとき、リセットパルス形成回路37では、外部から入力されるゲート制御回路31に入力される動作信号が、図4(a)に示すように、ハイレベルであるものとする。この場合には、アラーム信号出力回路35から出力される保護信号Spがローレベルを維持しているため、アンドゲート37bの出力がハイレベルを維持している。このため、ワンショット回路37cから出力されるリセット信号Srは、図4(c)に示すように、ローレベルを維持している。  
30

【0042】

このとき、通知信号出力回路36では、アラーム信号出力回路35から出力されるアラーム信号PSjが、図4(d)に示すように、ハイレベルを維持している。このため、論理反転回路36aから出力される反転パルス列信号Siは、図4(f)に示すように、ローレベルを維持している。このとき、RS型フリップフロップ回路36dがリセット状態にあって、その出力端子QBの出力が、図4(h)に示すように、ハイレベルを維持しているものとする。この場合には、ナンドゲート36bから出力される保護動作通知信号Snは、図4(g)に示すように、正常状態を表すハイレベルを維持している。  
40

【0043】

このため、各ドライバ回路3X~3Zでは、外部の制御装置(図示せず)から入力される動作信号に応じたゲート信号がIGBT11~16に供給されることにより、インバータ2で直流電力が交流電力に変換されて交流負荷4に交流電力が出力される。

このインバータ2の各相のIGBT11~16が正常状態であり、IC電源電圧が正常である状態から、例えば、X相のIGBT1iを駆動するドライバ回路3k(k=X~Z)に供給されるIC電源電圧が低電圧閾値以下に低下する低電圧異常が発生したときには、この低電圧異常が制御電圧検出回路32で検出される。  
50

## 【 0 0 4 4 】

すると、制御電圧検出回路 3 2 からハイレベルの低電圧検出信号  $S_{vd}$  がアラーム信号出力回路 3 5 に供給される。このため、アラーム信号出力回路 3 5 から図 3 ( a ) に示すローレベルのパルス幅  $T$  に比較してパルス間隔  $T_a$  が小さく設定されたパルス列信号  $P_{S_{vd}}$  が図 4 ( d ) に示すように出力される。これと同時に、保護信号  $S_p$  が図 4 ( e ) に示すように、ローレベルからハイレベルに反転される。

## 【 0 0 4 5 】

このため、保護信号  $S_p$  がゲート制御回路 3 1 に供給されることにより、このゲート制御回路 3 1 からのゲート駆動信号の出力が停止されて  $I_{GBT1i}$  の駆動が停止される。

また、リセットパルス形成回路 3 7 では、保護信号  $S_p$  がハイレベルとなることにより、アンドゲート 3 7 b の出力が低レベルとなり、ワンショット回路 3 7 c から出力されるリセット信号  $S_r$  は、図 4 ( c ) に示すように、ハイレベルを維持する。

このため、通知信号出力回路 3 6 の RS 型フリップフロップ回路 3 6 d は、リセット状態を維持し、その出力信号  $S_f$  は、図 4 ( h ) に示すように、ハイレベルを維持する。

## 【 0 0 4 6 】

ところが、時点  $t_1$  で、アラーム信号出力回路 3 5 から出力されるアラーム信号となるパルス列信号  $P_{S_{vd}}$  がローレベルに反転することにより、論理反転回路 3 6 a の反転パルス列信号  $S_i$  が図 4 ( f ) に示すようにハイレベルに反転する。このため、ナンドゲート 3 6 b から出力される保護動作通知信号  $S_n$  が図 4 ( g ) に示すようにローレベルに反転する。このとき、論理反転回路 3 6 c の出力はハイレベルとなるが、RS 型フリップフロップ回路 3 6 d のセット端子  $S_B$  が反転入力とされているので、この RS 型フリップフロップ回路 3 6 d がセットされることはなく、リセット状態を維持する。

## 【 0 0 4 7 】

その後、時点  $t_2$  で、アラーム信号出力回路 3 5 から出力されるパルス列信号  $P_{S_{vd}}$  が図 4 ( d ) に示すようにローレベルからハイレベルに反転する。これに応じて論理反転回路 3 6 a の反転パルス列信号  $S_i$  が図 4 ( f ) に示すようにハイレベルからローレベルに反転する。このため、ナンドゲート 3 6 b から出力される保護動作通知信号  $S_n$  が図 4 ( g ) に示すように、ローレベルからハイレベルに反転する。このとき、論理反転回路 3 6 c の出力信号はハイレベルからローレベルに反転することになり、この出力信号がセット信号として RS 型フリップフロップ回路 3 6 d のセット端子  $S_B$  に供給される。これにより、RS 型フリップフロップ回路 3 6 d がセットされる。このため、RS 型フリップフロップ回路 3 6 d の出力信号  $S_f$  が、図 4 ( h ) に示すように、ハイレベルからローレベルに反転する。

## 【 0 0 4 8 】

このため、ナンドゲート 3 6 b から出力される保護動作通知信号  $S_n$  は、図 4 ( g ) に示すように、ハイレベルに反転することになる。

その後、時点  $t_3$  でアラーム信号出力回路 3 5 から出力されるパルス列信号  $P_{L1}$  がハイレベルからローレベルに反転すると、通知信号出力回路 3 6 の論理反転回路 3 6 a の反転パルス列信号  $S_i$  が図 4 ( f ) に示すようにローレベルからハイレベルに反転する。しかしながら、RS 型フリップフロップ回路 3 6 d の出力信号  $S_f$  は図 4 ( h ) に示すようにローレベルを維持している。このため、ナンドゲート 3 6 b から出力される保護動作通知信号  $S_n$  は、図 4 ( g ) に示すように、ハイレベルを維持する。

## 【 0 0 4 9 】

その後、時点  $t_4$  で、制御電源 3 8 の制御電圧  $V_c$  が低電圧閾値  $V_{th1}$  より高い正常な電圧に復帰すると、制御電圧検出回路 3 2 から出力される低電圧検出信号  $S_{vd}$  が図 4 ( b ) に示すようにハイレベルからローレベルに復帰し、これに応じてアラーム信号出力回路 3 5 から出力される保護信号  $S_p$  も図 4 ( e ) に示すようにハイレベルからローレベルに復帰する。

## 【 0 0 5 0 】

このため、ゲート制御回路 3 1 から外部から入力される動作信号  $S_m$  に応じたゲート駆

10

20

30

40

50

動信号が IGBT 1 i に出力されて、正常な動作状態に復帰する。

その後、時点 t 5 で外部から入力される動作信号 S m がオン状態に反転すると、リセットパルス形成回路 3 7 のアンドゲート 3 7 b に入力されている動作信号 S m 及び論理反転回路 3 7 a の出力信号がハイレベルとなるが、アラーム信号出力回路 3 5 から出力されるアラーム信号 P S v d が図 4 ( d ) に示すようにローレベルを維持する。このため、アンドゲート 3 7 b の出力信号はローレベルを維持する。

【 0 0 5 1 】

その後、時点 t 6 でアラーム信号 S v d がハイレベルに復帰することにより、アラーム信号出力回路 3 5 からのアラーム信号 P S j の出力が停止される。このため、アラーム信号 P S j がハイレベルを維持する。

10

したがって、その後、時点 t 7 で外部から入力される動作信号 S m がオン状態に反転すると、リセットパルス形成回路 3 7 のアンドゲート 3 7 b の出力がローレベルからハイレベルに反転する。これに応じてワンショット回路 3 7 c から図 4 ( c ) に示すローレベルを所定時間維持するリセット信号 S r が通知信号出力回路 3 6 における R S 型フリップフロップ回路 3 6 d のリセット端子 R B に出力される。

【 0 0 5 2 】

この結果、R S 型フリップフロップ回路 3 6 d の出力信号 S f が図 4 ( h ) に示すように、ローレベルからハイレベルに復帰する。この時点 t 7 では、論理反転回路 3 6 a の反転パルス列信号 S i は図 4 ( f ) に示すようにローレベルを維持している。このため、ナンドゲート 3 6 b から出力されるから出力される保護動作通知信号 S n は、図 4 ( g ) に示すように、ハイレベルを維持する。

20

【 0 0 5 3 】

一方、外部の制御装置では、ドライバ回路 3 k から保護動作通知信号 S n が入力されると、この保護動作通知信号 S n がローレベルを維持している間に、図 4 ( i ) に示すクロック信号 C P を図 4 ( j ) に示すローレベルの区間でカウントする。このカウント数とクロック信号間の時間を乗算して積算時間を算出し、この積算時間から保護動作通知信号 S n が低電圧検出信号 S v d によるものであることを検出することができる。

【 0 0 5 4 】

このとき、保護動作通知信号 S n がドライバ回路 3 k のアラーム信号出力回路 3 5 から出力されるパルス列信号 P L 1 の最初の 1 周期のパルス幅に対応するものであるので、パルス幅に相当する積算時間を正確に検出することができる。しかも、保護動作通知信号 S n が低電圧検出信号 S v d に対応するパルス列信号 P S v d のパルス幅に相当する 1 つの信号であり、連続したパルス列信号ではないので、アラーム信号出力回路 3 5 から出力されるパルス列信号のパルス間隔 T a が狭い場合でも計数誤差を生じることはなく、正確に保護動作通知信号 S n の積算時間を検出することができる。

30

【 0 0 5 5 】

また、保護動作通知信号 S n がローレベルで異常を通知するようにしたので、保護動作通知信号 S n にノイズが混入した場合に、容易にノイズであるか否かを容易に判別することができる。

また、制御電圧検出回路 3 2 で検出される低電圧状態がアラーム信号出力回路 3 5 から出力されるパルス列信号 P L 1 の最初のパルス幅より短い場合には、図 5 に示すように、アラーム信号出力回路 3 5 から出力されるパルス列信号 P S v d が最初の 1 パルス分のみが出力されることになることを除いては図 4 と同様の動作を行う。

40

【 0 0 5 6 】

同様に、あるドライバ回路 3 k の過電流検出回路 3 3 でインバータ 2 を構成する IGBT 1 i のコレクタ及びエミッタ間の電流が過電流閾値以上となったことを検出した場合には、過電流検出回路 3 3 からハイレベルの過電流検出信号 S o c がハイレベルとなる。この過電流検出信号 S o c がアラーム信号出力回路 3 5 に供給される。このため、アラーム信号出力回路 3 5 から図 3 ( b ) に示すパルス列信号 P S o c がアラーム信号として出力される。したがって、通知信号出力回路 3 6 からパルス列信号 P S o c の最初の 1 周期に

50

おけるローレベル区間のパルス幅に対応する保護動作通知信号  $S_n$  が外部の制御装置に出力される。このため、外部の制御装置では、保護動作通知信号  $S_n$  のローレベルのパルス幅が長くなることから過電流異常が発生していると認識することができる。このとき、保護信号  $S_p$  がゲート制御回路 31 に出力されることにより、ゲート駆動信号が IGBT1i に出力されることが禁止される。

【0057】

同様に、あるドライバ回路 3k のチップ温度検出回路 34 でインバータ 2 を構成する IGBT1i を内蔵するチップ温度が上昇すると、チップ温度検出回路 34 でハイレベルの過熱検出信号  $S_{oh}$  が出力される。したがって、アラーム信号出力回路 35 から図 3(c) に示す比較的長いパルス幅のパルス列信号  $PS_{oh}$  が出力されることになり、これがアラーム信号出力回路 35 に供給される。このため、アラーム信号出力回路 35 から図 3(c) に示すパルス列信号  $PS_{oh}$  が出力されることになり、通知信号出力回路 36 からその最初の 1 周期におけるローレベル区間のパルス幅に対応する保護動作通知信号  $S_n$  が外部の制御装置に出力される。したがって、外部の制御装置では、保護動作通知信号  $S_n$  のローレベルのパルス幅がさらに長くなることから過熱異常が発生していると認識することができる。このとき、保護信号  $S_p$  がゲート制御回路 31 に出力されることにより、ゲート駆動信号が IGBT1i に出力されることが禁止される。

【0058】

次に、本発明の第 2 の実施形態を図 6 について説明する。

この第 2 の実施形態では、前述した第 1 の実施形態のように、保護動作通知信号  $S_n$  をアラーム信号となるパルス列信号  $PS_{vd}$ 、 $PS_{oc}$  及び  $PS_{oh}$  に応じて複数回ローレベルとして、外部の制御装置に保護動作を複数回通知するようにしたものである。

すなわち、第 2 の実施形態では、図 6 に示すように、前述した第 1 の実施形態の図 2 の構成において、リセット信号形成回路 37 と RS 型 RS 型フリップフロップ回路 36d の反転リセット端子 RB との間に反転入力端子を有するノアゲート 41 が介挿されている。このノアゲート 41 の一方の反転入力側にはリセット信号形成回路 37 から出力されるリセット信号  $S_r$  が入力され、他方の反転入力側には保護動作通知継続回路 42 から出力される第 2 のリセット信号  $S_{r2}$  が入力されている。

【0059】

保護動作通知継続回路 42 は、単安定回路 42a と、ナンドゲート 42b とを備えている。単安定回路 42a には、通知信号出力回路 36 から出力される保護動作通知信号  $S_n$  が入力されている。この単安定回路 42a では、保護動作通知信号  $S_n$  がハイレベルからローレベルに反転した時点でトリガされてハイレベルからローレベルとなる。そして、単安定回路 42a では、ローレベル状態を例えば前述したアラーム信号出力回路 35 の最大周期のパルス列信号  $PS_{oh}$  の 1 周期より僅かに長い所定期間  $T_m$  だけ維持してからハイレベルに復帰する出力信号  $S_o$  を出力する。

【0060】

ナンドゲート 42b は、単安定回路 42a から出力される出力信号  $S_o$  が入力されている。また、ナンドゲート 42b の入力側には、アラーム信号出力回路 35 から出力されるパルス列信号  $PS_j$  が入力されるオフ遅延回路 42c の遅延出力が入力されている。ここで、オフ遅延回路 42c の遅延時間は反転パルス列信号  $S_i$  がハイレベルとなった後も僅かにハイレベルを継続する程度に設定されている。さらに、ナンドゲート 42b の入力側には、パルス列信号  $PS_j$  とを論理反転回路 42d で論理反転した前述した通知信号出力回路 36 の論理反転回路 36a から出力される反転パルス列信号  $S_i$  と同一の反転パルス列信号  $S_i$  が入力されている。

そして、ナンドゲート 42b から出力される出力信号が第 2 のリセット信号  $S_{r2}$  としてノアゲート 41 に供給されている。

この第 2 の実施形態におけるその他の構成は、前述した第 1 の実施形態における図 2 と同様の構成を有し、図 2 との対応部分には同一符号を付し、その詳細説明はこれを省略する。

10

20

30

40

50

## 【 0 0 6 1 】

次に、上記第 2 の実施形態の動作を図 7 に示す信号波形図を伴って説明する。

今、インバータ 2 を構成する IGBT 11 ~ 16 に流れる電流が過電流閾値未満で正常であり、且つ IGBT 11 ~ 16 を形成したチップ内温度が過熱閾値未満で正常であり、さらに各ドライバ回路 3U ~ 3Z に供給する IC 電源電圧が低電圧閾値を超えていて正常であるものとする。

## 【 0 0 6 2 】

この正常状態では、前述した第 1 の実施形態と同様に、時点  $t_0$  で、各ドライバ回路 3U ~ 3Z の制御電圧検出回路 32 から出力される低電圧検出信号  $S_{vd}$ 、過電流検出回路 33 から出力される過電流検出信号  $S_{oc}$  及びチップ温度検出回路 34 から出力される過熱検出信号  $S_{oh}$  がともに図 7 (b) に示すように、ローレベルとなっており、アラーム信号出力回路 35 から出力されるアラーム信号はハイレベルを維持しているとともに、保護信号  $S_p$  も図 7 (e) に示すようにローレベルを維持している。

10

## 【 0 0 6 3 】

このとき、リセットパルス形成回路 37 から出力されるリセット信号  $S_r$  は、図 7 (c) に示すように、ローレベルを維持している。

このとき、通知信号出力回路 36 では、アラーム信号出力回路 35 から出力されるアラーム信号  $P_{Sj}$  が、図 7 (d) に示すように、ハイレベルを維持し、論理反転回路 36a から出力される反転パルス列信号  $S_i$  は、図 7 (f) に示すように、ローレベルを維持している。このとき、RS 型フリップフロップ回路 36d がリセット状態にあって、その出力端子 QB の出力が、図 4 (h) に示すように、ハイレベルを維持しているものとする。この場合には、ナンドゲート 36b から出力される保護動作通知信号  $S_n$  は、図 7 (g) に示すように、正常状態を表すハイレベルを維持している。

20

## 【 0 0 6 4 】

また、保護動作信号継続回路 42 では、保護動作通知信号  $S_n$  がハイレベルであるので、単安定回路 42a はトリガされず、その出力信号  $S_o$  は図 7 (i) に示すようにハイレベルを維持する。アラーム信号出力回路 35 から出力されるパルス列信号  $P_{Sj}$  も図 7 (d) に示すようにハイレベルを維持する。しかしながら、論理反転回路 42d から出力される反転パルス列信号  $S_i$  はローレベルを維持する。このため、ナンドゲート 42b から出力される第 2 のリセット信号  $S_{r2}$  は図 7 (j) に示すようにハイレベルを維持している。

30

## 【 0 0 6 5 】

したがって、ノアゲート 41 の出力信号はローレベルを維持し、これが RS 型フリップフロップ回路 36d の反転リセット端子 RB に入力される。このとき、ノアゲート 41 の出力信号が、ハイレベルからローレベルへの反転時ではないので、RS 型フリップフロップ回路 36d は状態変化せずリセット状態を維持する。したがって、RS 型フリップフロップ回路 36d の出力端子 QB から出力される出力信号  $S_f$  はハイレベルを維持する。

## 【 0 0 6 6 】

このインバータ 2 の各相の IGBT 11 ~ 16 が正常状態であり、IC 電源電圧が正常である状態から、時点  $t_{11}$  で、例えば、X 相の IGBT 1i を駆動するドライバ回路 3k ( $k = X \sim Z$ ) に供給される IC 電源電圧が低電圧閾値以下に低下する低電圧異常が発生したときには、この低電圧異常が制御電圧検出回路 32 で検出される。

40

## 【 0 0 6 7 】

これによって、前述した第 1 の実施形態と同様に、ハイレベルの低電圧検出信号  $S_{vd}$  がアラーム信号出力回路 35 に供給される。このため、アラーム信号出力回路 35 から図 3 (a) に示すローレベルのパルス幅  $T$  に比較してパルス間隔  $T_a$  が小さく設定されたパルス列信号  $P_{S_{vd}}$  が図 7 (d) に示すように出力される。これと同時に、保護信号  $S_p$  が図 7 (e) に示すように、ローレベルからハイレベルに反転される。この保護信号  $S_p$  がゲート制御回路 31 に供給されることにより、このゲート制御回路 31 からのゲート駆動信号の出力が停止されて IGBT 1i の駆動が停止される。

50

## 【 0 0 6 8 】

この時点  $t_{11}$  で、アラーム信号出力回路 35 から出力されるアラーム信号となるパルス列信号  $PSvd$  がローレベルに反転することにより、論理反転回路 36a から出力される反転パルス列信号  $Si$  が図 7 ( f ) に示すようにハイレベルに反転する。このため、ナンドゲート 36b から出力される保護動作通知信号  $Sn$  が図 7 ( g ) に示すようにローレベルに反転する。このとき、論理反転回路 36c の出力はハイレベルとなるが、RS 型フリップフロップ回路 36d のセット端子  $SB$  が反転入力とされているので、この RS 型フリップフロップ回路 36d がセットされることはなく、リセット状態を維持する。

## 【 0 0 6 9 】

このとき、保護動作信号継続回路 42 では、時点  $t_{11}$  で単安定回路 42a がトリガされる直前で、オフ遅延回路 42c の出力信号がハイレベルであり、論理反転回路 42d から出力される反転パルス列信号  $Si$  がローレベルからハイレベルに反転する。このため、ナンド回路 42b から出力される第 2 のリセット信号  $Sr2$  が図 7 ( j ) に示すように一瞬ローレベルとなる。この第 2 のリセット信号  $Sr2$  によってノアゲート 41 の出力信号がハイレベルからローレベルに反転されるので、RS 型フリップフロップ回路 36d がリセットされる。しかしながら、もともと RS 型フリップフロップ回路 36d はリセット状態であるので、このリセット状態を維持し、その反転出力端子  $QB$  から出力される出力信号  $Sf$  はハイレベルを維持する。

## 【 0 0 7 0 】

また、保護動作信号継続回路 42 では、保護動作通知信号  $Sn$  がローレベルに反転することにより、この保護動作通知信号  $Sn$  にトリガされて単安定回路 42a の出力信号  $So$  が図 7 ( i ) に示すように、ハイレベルからローレベルに反転し、このローレベル状態が最大周期のパルス列信号  $PSoh$  の 1 周期より僅かに長い所定期間  $Tm$  だけ維持される。

したがって、ナンドゲート 42b から出力される第 2 のリセット信号  $Sr2$  は瞬時にハイレベルに復帰し、ノアゲート 41 から出力されるリセット信号もハイレベルに復帰する。このハイレベルのリセット信号が RS 型フリップフロップ回路 36d の反転リセット端子  $RB$  に供給されるが、RS 型フリップフロップ回路 36d はリセット状態を維持する。

## 【 0 0 7 1 】

その後、時点  $t_{12}$  で、アラーム信号出力回路 35 から出力されるパルス列信号  $PSvd$  が図 7 ( d ) に示すようにローレベルからハイレベルに反転する。これに応じて論理反転回路 36a から出力される反転パルス列信号  $Si$  が図 7 ( f ) に示すようにハイレベルからローレベルに反転する。このため、ナンドゲート 36b から出力される保護動作通知信号  $Sn$  が、図 7 ( g ) に示すように、ローレベルからハイレベルに反転する。

## 【 0 0 7 2 】

このとき、論理反転回路 36c の出力信号はハイレベルからローレベルに反転することになり、この出力信号がセット信号として RS 型フリップフロップ回路 36d のセット端子  $SB$  に供給される。これにより、RS 型フリップフロップ回路 36d がセットされる。このため、RS 型フリップフロップ回路 36d の出力信号  $Sf$  が、図 7 ( h ) に示すように、ハイレベルからローレベルに反転する。

## 【 0 0 7 3 】

この時点  $t_{12}$  では、保護動作通知信号継続回路 42 の単安定回路 42a の出力信号  $So$  は、ローレベルを継続しており、ナンドゲート 42b から出力される第 2 のリセット信号  $Sr2$  は図 7 ( i ) に示すようにハイレベルを継続する。このため、ノアゲート 41 から出力されるリセット信号もハイレベルを継続する。

その後、RS 型フリップフロップ回路 36d の出力信号  $Sf$  が図 7 ( h ) に示すように、ローレベルを維持するので、ナンドゲート 36b から出力される保護動作通知信号  $Sn$  はパルス列信号がハイレベル及びローレベルの反転を繰り返してもハイレベルを維持する。外部の制御装置への保護動作通知が抑制される。

## 【 0 0 7 4 】

その後、保護動作通知信号継続回路 42 の単安定回路 42 の所定期間  $Tm$  が経過する時

10

20

30

40

50

点  $t_{14}$  で、単安定回路 42b の出力信号がハイレベルに復帰する。その後、時点  $t_{15}$  でパルス列信号  $PSvd$  が図 7 (d) に示すようにハイレベルからローレベルに反転し、これと同時に反転パルス列信号  $Si$  が図 7 (f) に示すようにローレベルからハイレベルに反転する。このため、オフ遅延回路 42c でパルス列信号  $PSvd$  のハイレベル状態が遅延されるので、ナンドゲート 42b から出力される第 2 のリセット信号  $Sr2$  が図 7 (j) に示すようにローレベルとなる。このため、ノアゲート 41 から出力されるリセット信号がローレベルとなり、RS 型フリップフロップ回路 36d がリセットされる。このため、RS 型フリップフロップ回路 36d の反転出力端子  $QB$  から出力される出力信号  $Sf$  が図 7 (h) に示すようにローレベルからハイレベルに反転する。

【0075】

この時点  $t_{15}$  では、論理反転回路 36a から出力される反転パルス列信号  $Si$  がハイレベルに反転しており、ナンドゲート 36b から出力される保護通知信号  $Sn$  はローレベルに反転し、保護動作状態が外部の制御装置に通知される。

その後、時点  $t_{16}$  で反転パルス列信号  $Si$  がローレベルに反転すると、これに応じてナンドゲート 36b から出力される保護動作通知信号  $Sn$  もハイレベルに復帰する。この保護動作通知信号  $Sn$  がハイレベルとなることにより、RS 型フリップフロップ回路 36d がセットされて、その出力信号  $Sf$  がローレベルに反転する。これと同時に、保護動作通知継続回路 42 の単安定回路 42a がトリガされてその出力信号がローレベルに反転し、ナンドゲート 42b から出力される第 2 のリセット信号  $Sr2$  がハイレベルとなる。このため、ノアゲート 41 から出力されるリセット信号もハイレベルに反転する。

【0076】

その後、保護動作通知継続回路 42 からローレベルの第 2 のリセット信号  $Sr2$  が出力される毎に、保護動作信号  $Sn$  がローレベルとなって保護動作状態を外部の制御装置に通知する。

また、時点  $t_{20}$  で、制御電源 38 の制御電圧  $Vc$  が低電圧閾値  $Vth1$  より高い正常な電圧に復帰すると、前述した第 1 の実施形態と同様に、時点  $t_{21}$  で動作信号  $Sm$  が図 7 (a) に示すようにハイレベルに反転し、その後時点  $t_{22}$  でパルス列信号  $PSvd$  がハイレベルとなる。このため、リセット信号形成回路 37 から出力されるリセット信号  $Sr$  が図 7 (c) に示すようにローレベルとなり、ノアゲート 41 から出力されるリセット信号がローレベルとなることにより、RS 型フリップフロップ回路 36d がリセットされる。アラーム信号出力回路 35 からのパルス列信号  $PSj$  の受入れ状態に復帰する。

【0077】

同様に、あるドライバ回路 3k の過電流検出回路 33 でインバータ 2 を構成する  $IGBT1i$  のコレクタ及びエミッタ間の電流が過電流閾値以上となったことを検出した場合には、過電流検出回路 33 からハイレベルの過電流検出信号  $Soc$  がハイレベルとなる。この過電流検出信号  $Soc$  がアラーム信号出力回路 35 に供給される。このため、アラーム信号出力回路 35 から図 3 (b) に示すパルス列信号  $PSoc$  がアラーム信号として出力される。したがって、通知信号出力回路 36 からパルス列信号  $PSoc$  の最初の 1 周期におけるローレベル区間のパルス幅に対応する保護動作通知信号  $Sn$  が複数回外部の制御装置に出力される。このため、外部の制御装置では、保護動作通知信号  $Sn$  のローレベルのパルス幅が長くなることから過電流異常が発生していると認識することができる。このとき、保護信号  $Sp$  がゲート制御回路 31 に出力されることにより、ゲート駆動信号が  $IGBT1i$  に出力されることが禁止される。

【0078】

同様に、あるドライバ回路 3k のチップ温度検出回路 34 でインバータ 2 を構成する  $IGBT1i$  を内蔵するチップ温度が上昇すると、チップ温度検出回路 34 でハイレベルの過熱検出信号  $Soh$  が出力される。したがって、アラーム信号出力回路 35 から図 3 (c) に示す比較的長いパルス幅のパルス列信号  $PSoh$  が出力されることになり、これがアラーム信号出力回路 35 に供給される。このため、アラーム信号出力回路 35 から図 3 (c) に示すパルス列信号  $PSoh$  が出力されることになり、通知信号出力回路 36 からそ

10

20

30

40

50

の最初の1周期におけるローレベル区間のパルス幅に対応する保護動作通知信号 $S_n$ が外部の制御装置に複数回出力される。したがって、外部の制御装置では、保護動作通知信号 $S_n$ のローレベルのパルス幅がさらに長くなることから過熱異常が発生していると認識することができる。このとき、保護信号 $S_p$ がゲート制御回路31に出力されることにより、ゲート駆動信号がIGBT1iに出力されることが禁止される。

【0079】

このように、第2の実施形態によると、アラーム出力回路35から保護信号 $S_p$ が出力されている間、保護動作信号継続回路42の単安定回路42aから出力される出力信号 $S_o$ がローレベルを維持している間パルス列信号 $PS_j$ に基づく保護動作の通知が抑制される。その後、単安定回路42aの出力信号 $S_o$ がローレベルからハイレベルに復帰した状態  
10  
で、反転パルス列信号 $S_i$ がローレベルからハイレベルに反転する時点で、反転パルス列信号 $S_i$ がハイレベルを維持する間保護動作通知信号 $S_n$ がローレベルとなって保護動作状態を外部の制御装置に通知することができる。

【0080】

このとき、保護動作通知信号 $S_n$ は、パルス列信号 $PS_j$ の変化に同期して連続的にローレベルに反転するのではなく、保護動作通知信号 $S_n$ が単安定回路42aで設定された所定期間 $T_m$ を開けて通知される。このため、外部の制御装置で、保護動作通知信号 $S_n$ のローレベルの区間でクロック信号 $CP$ をカウントし、このカウント数とクロック信号間の時間を乗算して積算時間を算出し、この積算時間から保護動作通知信号 $S_n$ が低電圧検出信号 $S_vd$ によるものであることを検出する場合でも、積算時間を誤ることがなく、正  
20  
確に保護動作通知信号 $S_n$ の判定を行うことができる。

【0081】

しかも、保護動作通知信号 $S_n$ が外部の制御装置に複数回通知されるので、前述した第1の実施形態における1回の通知に比較して保護動作通知信号の伝達の確実性を向上させることができる。また、保護動作通知信号 $S_n$ を複数回ローレベルとすることにより、1回の通知では満足できない需要者に対して、保護動作通知信号 $S_n$ の利用を拡大して汎用性を確保することができる。

【0082】

なお、上記第2の実施形態においては、アラーム信号出力回路35からパルス列信号 $PS_j$ が出力されている間継続して、所定間隔を保って保護動作通知信号をローレベルとする  
30  
場合を説明した。しかしながら、上記第2の実施形態では、通知信号出力回路36で保護動作通知信号をローレベルとする回数を2回以上の所定回数に限定することもできる。この場合には、保護動作通知信号のローレベルの回数をカウンタや複数段のシフトレジスタ等で検出し、所定回数に達したときに、保護動作通知信号継続回路42から出力される第2のリセット信号 $S_r2$ を停止させるようにすればよい。

【0083】

なお、上記第1及び第2の実施形態においては、電力変換装置としてインバータを適用した場合について説明したが、これに限定されるものではなく、交流電力を直流電力に変換するコンバータや直流電力を昇降圧するチョッパ回路等にも適用することもでき、その他半導体素子を含む任意の電力変換装置に本発明を適用することができる。また、三相の  
40  
電力変換装置に本発明を適用した場合について説明したが、4相以上の電力変換装置や単相の電力変換装置に本発明を適用することもできる。

【0084】

また、上記第1及び第2の実施形態においては、アラーム信号出力回路35で、発生するパルス列信号 $PS_vd$ 、 $PS_{oc}$ 及び $PS_{oh}$ のパルス幅を基本パルス幅 $T$ 、 $2T$ 及び  
4  
 $4T$ に設定した場合について説明したが、これに限定されるものではなく、制御装置で識別可能な異なるパルス幅であれば任意のパルス幅のパルス列信号を適用することができる。

【0085】

さらに、上記第1及び第2の実施形態においては、アラーム信号出力回路35から出力  
50

されるパルス列信号 P S v d、P S o c 及び P S o h をローレベルのパルス幅が異なるように設定した場合について説明したが、これに限定されるものではなく、パルス列信号 P S v d、P S o c 及び P S o h をハイレベルのパルス幅を異なるように設定することもできる。この場合には、通知信号出力回路 3 6 の論理反転回路 3 6 a を省略すればよい。

【 0 0 8 6 】

また、上記第 1 及び第 2 の実施形態においては、通知信号出力回路 3 6 から保護動作時にローレベルとなる保護動作通知信号 S n を出力する場合について説明したが、保護動作時にハイレベルとなる保護動作通知信号 S n を出力するようにしてもよい。

また、上記第 1 及び第 2 の実施形態においては、保護動作通知信号 S n を、各ドライバ回路 3 X ~ 3 Z から個別に出力する場合について説明したが、例えば、ドライバ回路 3 X ~ 3 Z から出力される保護動作通知信号 S n を I P M ( I n t e l l i g e n t P o w e r M o d u l e ) 内のオアゲートに入力し、オアゲートの出力を保護動作通知信号として I P M の外部に出力する構成としてもよい。

10

【 0 0 8 7 】

さらに、上記第 1 及び第 2 の実施形態においては、半導体素子として I G B T を適用した場合について説明したが、これに限定されるものではなく、パワー F E T 等の任意の半導体素子を適用することができる。

さらに、上記第 1 及び第 2 の実施形態においては、制御電源の低電圧、I G B T の過電流及び過熱を検出する場合について説明したが、これに限定されるものではなく、上記の 3 種類の保護動作の内の 2 種類を検出するようにしてもよく、さらには過電圧等の保護動作を必要とする他の状態を検出する異常検出回路を設けるようにしてもよい。

20

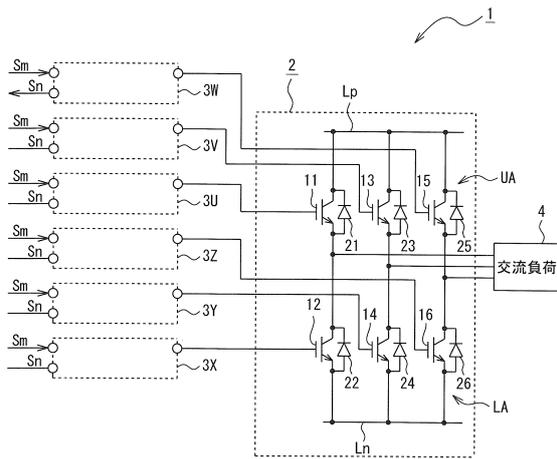
【符号の説明】

【 0 0 8 8 】

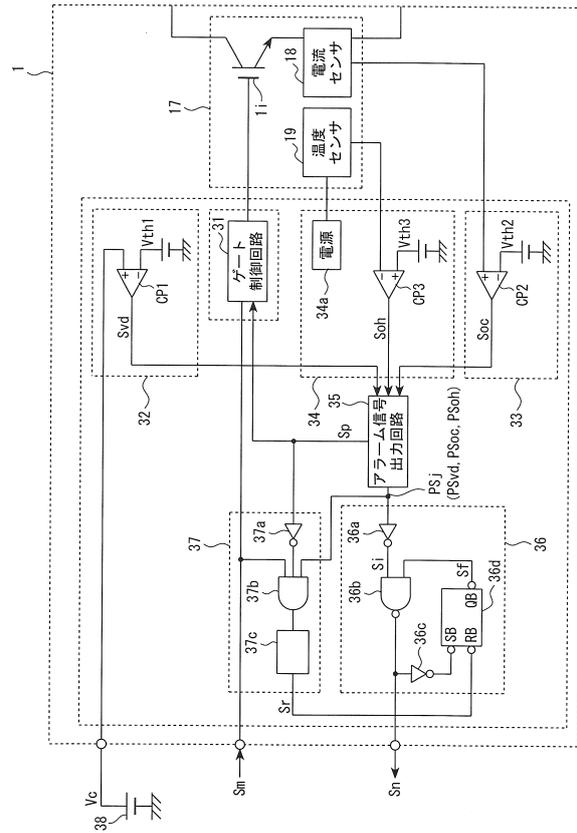
1 ... 電力変換装置、2 ... インバータ、3 U ~ 3 Z ... ドライバ回路、4 ... 交流負荷、1 1 ~ 1 6 ... I G B T、1 7 ... チップ、1 8 ... 電流センサ、1 9 ... 温度センサ、2 1 ~ 2 6 ... フリーホイールダイオード、U A ... 上アーム、L A ... 下アーム、3 1 ... ゲート制御回路、3 2 ... 制御電圧検出回路、3 3 ... 過電流検出回路、3 4 ... チップ温度検出回路、3 5 ... アラーム信号出力回路、3 6 ... 通知信号出力回路、3 6 a ... 論理反転回路、3 6 b ... ナンドゲート、3 6 c ... 論理反転回路、3 6 d ... R S 型フリップフロップ回路、3 7 ... リセットパルス形成回路、3 8 ... 制御電源、4 1 ... ノアゲート、4 2 ... 保護動作通知継続回路、4 2 a ... 単安定回路、4 2 b ... ナンドゲート

30

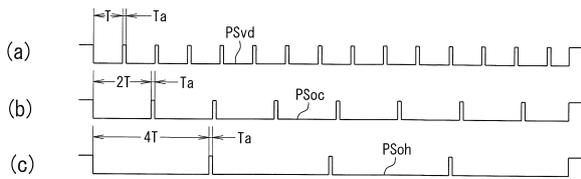
【図1】



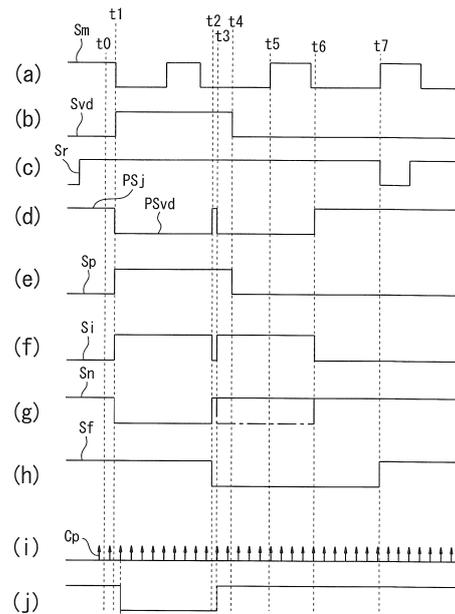
【図2】



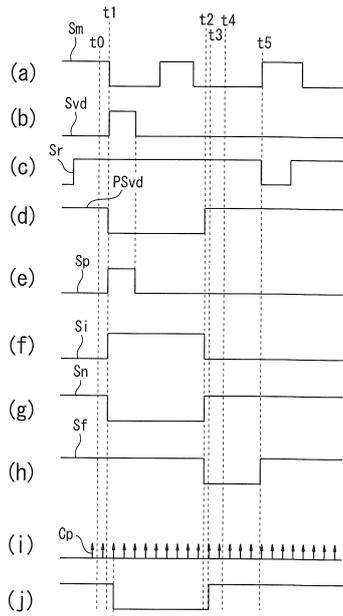
【図3】



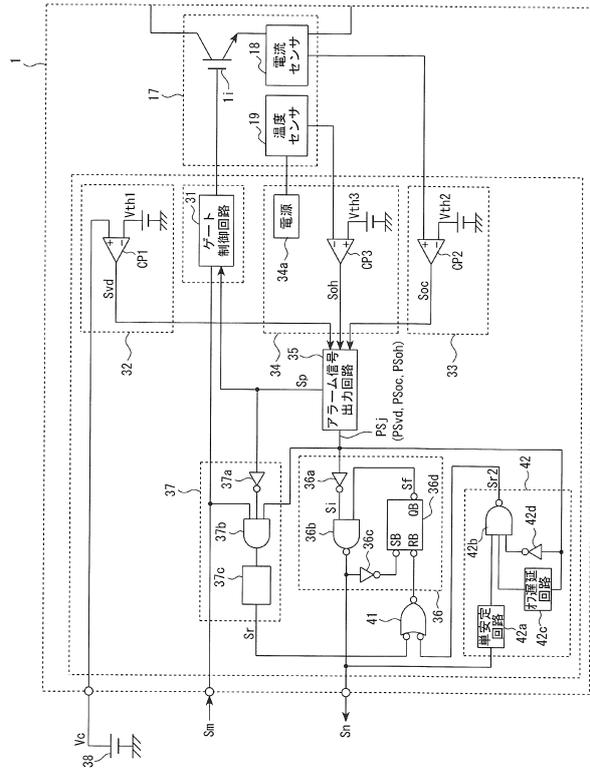
【図4】



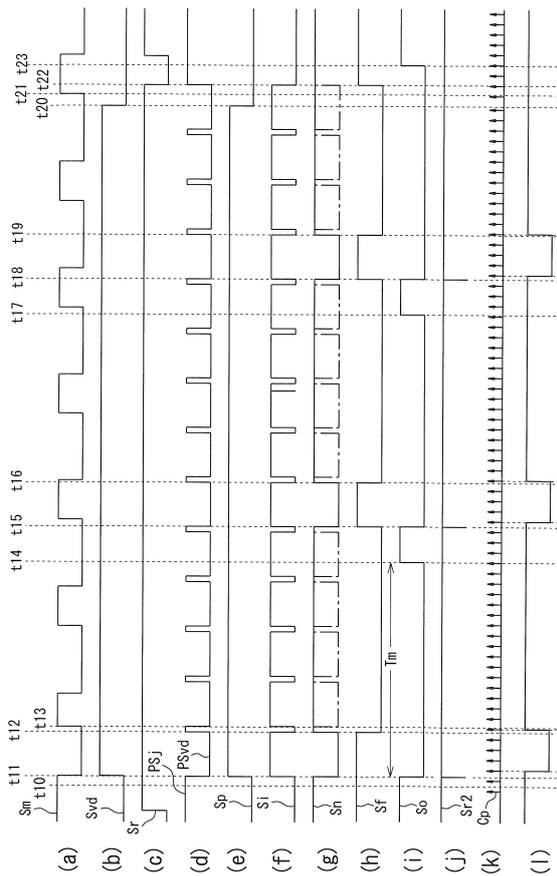
【図5】



【図6】



【図7】



---

フロントページの続き

- (56)参考文献 特開平7 - 274485 (JP, A)  
特開平8 - 70580 (JP, A)  
特開平11 - 17508 (JP, A)  
特開2000 - 341960 (JP, A)  
特開2002 - 27665 (JP, A)  
特開2003 - 88093 (JP, A)  
特開2007 - 82360 (JP, A)  
特開2007 - 324828 (JP, A)  
特開2010 - 263712 (JP, A)  
特開2012 - 10544 (JP, A)

(58)調査した分野(Int.Cl., DB名)

H02M	1/00 - 1/44
H02M	5/00 - 5/48
H02M	7/42 - 7/98
H02H	7/122