

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第6540975号
(P6540975)

(45) 発行日 令和1年7月10日(2019.7.10)

(24) 登録日 令和1年6月21日(2019.6.21)

(51) Int.Cl. F I
 HO4R 3/00 (2006.01) HO4R 3/00 320
 HO4R 19/04 (2006.01) HO4R 19/04

請求項の数 11 (全 14 頁)

| | | | |
|---------------|-------------------------------|-----------|--|
| (21) 出願番号 | 特願2017-545292 (P2017-545292) | (73) 特許権者 | 000003067 |
| (86) (22) 出願日 | 平成27年2月27日 (2015.2.27) | | TDK株式会社 |
| (65) 公表番号 | 特表2018-511219 (P2018-511219A) | | 東京都中央区日本橋二丁目5番1号 |
| (43) 公表日 | 平成30年4月19日 (2018.4.19) | (74) 代理人 | 110002664 |
| (86) 国際出願番号 | PCT/EP2015/054162 | | 特許業務法人ナガトアンドパートナーズ |
| (87) 国際公開番号 | W02016/134788 | (72) 発明者 | ロッカ, ギノ |
| (87) 国際公開日 | 平成28年9月1日 (2016.9.1) | | デンマーク国 1561 コペンハーゲン |
| 審査請求日 | 平成29年10月11日 (2017.10.11) | | , 1エムエフ, ハヴェンホルメン 62 |
| | | (72) 発明者 | ハンスリック, トマシュ |
| | | | ポーランド国 71-050 シュチェチン, ゲン, コパンスキエゴ 66/3 |
| | | 審査官 | 須藤 電也 |

最終頁に続く

(54) 【発明の名称】 マイクロフォン用の集積回路構成体、マイクロフォンシステム、およびマイクロフォンシステムの1つ以上の回路パラメータを調整するための方法

(57) 【特許請求の範囲】

【請求項1】

マイクロフォン(12)用の集積回路構成体(20)であって、
 一つのトランジスタ(24)からなるトランジスタ増幅器と、第1の制御ポート及び当該第1の制御ポートにその各々がカップリングされた複数のスイッチ(SW1, . . . , SWx)を含む第1の切り替え可能なネットワーク回路(26)と、第2の制御ポート及び当該第2の制御ポートにその各々がカップリングされた複数のスイッチ(SW1, . . . , SWy)を含む第2の切り替え可能なネットワーク回路(28)と、を含む増幅器回路(22)と、

前記第1の切り替え可能なネットワーク回路(26)の前記第1の制御ポート及び前記第2の切り替え可能なネットワーク回路(28)の前記第2の制御ポートのそれぞれにカップリングされた制御ユニット(30)と、を備え、

前記制御ユニット(30)は、前記増幅器回路(22)の増幅電流を調整するために、前記第1の切り替え可能なネットワーク回路(26)の前記複数のスイッチ(SW1, . . . , SWx)のそれぞれの設定を制御するように構成され、

前記制御ユニット(30)は、増幅器回路(22)の増幅器利得を調整するために、前記第2の切り替え可能なネットワーク回路(28)の複数のスイッチ(SW1, . . . , SWy)のそれぞれの設定を制御するように構成された、集積回路構成体(20)。

【請求項2】

10

20

前記第1の切り替え可能なネットワーク回路(26)が、1つの第1の切り替え可能な抵抗ネットワークを備え、および/または前記の第2の切り替え可能なネットワーク回路(28)が、1つの第2の切り替え可能な抵抗ネットワークを備えることを特徴とする、請求項1に記載の集積回路構成体。

【請求項3】

前記増幅器回路(22)は、1つのp型エンハンスメントモード金属酸化物半導体電界効果トランジスタ(MOS-FET)を備えていることを特徴とする、請求項1又は2に記載の集積回路構成体。

【請求項4】

前記第1の切り替え可能な抵抗ネットワークは、1つの第1のポートおよび1つの第2のポートを備え、当該第1のポートは事前に設定された電位(GND)とカップリングされており、そして当該第2のポートは、前記トランジスタ(24)のドレイン端子(D)とカップリングされていることを特徴とする、請求項2又は3に記載の集積回路構成体。

10

【請求項5】

前記第2の切り替え可能な抵抗ネットワークは、1つの第1のポートおよび1つの第2のポートを備え、当該第1のポートは所定の電源電圧(AVDD)とカップリングされており、そして当該第2のポートは、前記トランジスタ(24)のソース端子(S)とカップリングされていることを特徴とする、請求項2乃至4のいずれか1項に記載の集積回路構成体。

【請求項6】

20

請求項1乃至5のいずれか1項に記載の集積回路構成体において、

前記制御ユニット(30)にカップリングされた1つのバイアス回路(32)を備え、

前記バイアス回路(32)は、前記マイクロフォン(12)に対し可変なバイアス電圧を供給するように構成されており、そして前記制御ユニット(30)は、当該バイアス電圧の電圧レベルを制御するためのバイアス制御信号(cal_data_B)を決定するように構成されている、

ことを特徴とする集積回路構成体。

【請求項7】

請求項6に記載の集積回路構成体において、

前記制御ユニット(30)は、前記集積回路構成体(20)の少なくとも1つの検出されたパラメータおよび/または決定された動作パラメータに依存して、以下の信号、

30

前記第1の切り替え可能なネットワーク回路(26)のそれぞれのスイッチ(SW1, . . . , SWx)の設定を制御するための、所定の増幅器電流を表す第1の制御信号(cal_data_I)、および/または、

前記第2の切り替え可能なネットワーク回路(28)のそれぞれのスイッチ(SW1, . . . , SWy)の設定を制御するための、所望の増幅器利得に依存する第2の制御信号(cal_data_G)、および/または、

所定の電圧レベルを表すバイアス制御信号(cal_data_B)、

を決定するように構成されていることを特徴とする集積回路構成体。

【請求項8】

40

前記集積回路構成体(20)の前記少なくとも1つの動作パラメータは、前記集積回路構成体(20)の前記電源電圧(AVDD)および/または前記バイアス回路(32)のクロック信号の周波数を含むことを特徴とする、請求項7に記載の集積回路構成体。

【請求項9】

前記制御ユニット(30)は、前記集積回路構成体(20)の前記少なくとも1つの動作パラメータを検出および/または決定するように構成されていることを特徴とする、請求項7又は8に記載の集積回路構成体。

【請求項10】

MEMSマイクロフォンシステム(10)であって、

1つのマイクロフォン(12)と、

50

請求項 1 乃至 9 のいずれか 1 項に記載の 1 つの集積回路構成体 (2 0) と、
を備え、

前記マイクロフォン (1 2) の出力部は、前記集積回路構成体 (2 0) の入力部 (I N) にカップリングされている、

ことを特徴とするマイクロフォンシステム。

【請求項 1 1】

マイクロフォンシステム (1 0) の 1 つ以上の回路パラメータを調整するための方法であって、

前記マイクロフォンシステム (1 0) は、一つのトランジスタ (2 4) からなるトランジスタ増幅器を含む 1 つの増幅器回路 (2 2) を有する 1 つの集積回路構成体 (2 0) を備え、当該増幅器回路は、当該増幅器回路 (2 2) の増幅器電流を調整するための 1 つの第 1 の切り替え可能なネットワーク回路 (2 6) 及び当該増幅器回路 (2 2) の増幅器利得を調整するための 1 つの第 2 の切り替え可能なネットワーク回路 (2 8) を備え、

前記方法は以下のステップ、

前記マイクロフォンシステム (1 0) の信号対雑音比を決定するステップ a) と、

前記マイクロフォンシステム (1 0) の消費電流を検出するステップ b) と、

前記信号対雑音比および前記消費電流に依存して、前記第 1 の切り替え可能なネットワーク回路 (2 6) のそれぞれのスイッチ (S W 1 , . . . , S W x) の設定を制御するための、所定の増幅器電流を表す第 1 の信号 (c a l _ d a t a _ I) を決定して供給するステップ c) と、

を備え、

前記ステップ a) ~ c) は、所定の最小信号対雑音比に達するまで繰り返され、

前記方法は以下のステップ、

前記マイクロフォンシステム (1 0) の感度を決定するステップと、

前記感度に依存して、前記第 2 の切り替え可能なネットワーク回路 (2 8) のそれぞれのスイッチ (S W 1 , . . . , S W y) の設定を制御するための第 2 の制御信号 (c a l _ d a t a _ G) を決定して供給するステップであって、当該第 2 の制御信号 (c a l _ d a t a _ G) が、所望の増幅器利得に依存しているステップと、を更に備える

ことを特徴とする方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明はマイクロフォン、好ましくは微小機械システムのマイクロフォン (M E M S マイクロフォン) 用の集積回路構成体に関し、この集積回路を備えるマイクロフォンシステムに関し、そしてこのマイクロフォンに関する。さらに本発明は、このマイクロフォンシステムの 1 つ以上の回路パラメータを調整するための方法に関する。

【背景技術】

【0002】

マイクロフォン、好ましくは M E M S マイクロフォンは、様々な民生用アプリケーション、たとえば携帯電話機、電話機、補聴器、デジタル音声録音機、パーソナルコンピュータ等に使用されている。マイクロフォンをアプリケーションシステムに組み込むことは、多くのシステム最適化および設計トレードオフを含んでいる。

【発明の概要】

【発明が解決しようとする課題】

【0003】

本発明の目的は、マイクロフォン、好ましくは M E M S マイクロフォン用の集積回路構成体、およびマイクロフォンシステムならびにこのマイクロフォンシステムの回路パラメータを調整するための方法を提供することであり、この方法は、好ましくは最終組み立て後に、このマイクロフォンシステムの回路パラメータの柔軟な調整を可能とする。

【課題を解決するための手段】

【0004】

この目的は、独立請求項の特徴によって達成される。本発明の有利な実施形態は、従属項に記載されている。

【0005】

第1の態様によれば、本発明は、1つの増幅器回路および1つの制御ユニットを備える1つのマイクロフォン用の1つの集積回路構成体を特徴とする。この増幅器回路は、この増幅器回路の増幅電流を調整するための1つの第1の切り替え可能なネットワーク回路を備える。この第1の切り替え可能なネットワーク回路は、複数のスイッチを備え、各々のスイッチはこの第1の切り替え可能なネットワーク回路の1つの第1の制御ポートにカップリングされている。上記の制御ユニットは、この第1の切り替え可能なネットワーク回路の第1の制御ポートにカップリングされており、この第1の切り替え可能なネットワーク回路のそれぞれのスイッチの設定を制御するように構成されている。

10

【0006】

有利なことに、上記のようにして、最終組み立て後に、より良好な信号対雑音比(SNR)を得るために上記の増幅器電流を増加すること、あるいはこの増幅器電流を低減することが可能であり、他方で他のパラメータ、たとえば感度を変化させずに維持することが可能である。こうして最終組み立て後に、サプライヤ側またはカスタマ側で、システムへのマイクロフォンの組み込みに関する設計トレードオフを最適化することができる。本発明による集積回路構成体の増幅器電流は、柔軟に調整することができる。こうして様々なアプリケーションおよび/またはカスタマ用の仕様のマイクロフォンおよびマイクロフォンシステムの変数の数を最小限に維持することができる。最終組み立て後の柔軟な調整のために、アプリケーションレベルでの設計トレードオフ、具体的にはSNRおよび電流の最適化を高いシステムレベルで調整することができる。こうして特定の使用のマイクロフォンを様々なアプリケーションに使用することができる。

20

【0007】

上記の第1の態様の1つの実施形態によれば、上記の増幅器回路は、この増幅器回路の増幅器利得を調整するための、1つの第2の切り替え可能なネットワーク回路を備える。この第2の切り替え可能なネットワーク回路は、複数のスイッチを備え、各々はこの第2の切り替え可能なネットワーク回路の1つの第2の制御ポートにカップリングされている。上記の制御ユニットは、この第2の切り替え可能なネットワーク回路の第2の制御ポートとカップリングされており、そして、この第2の切り替え可能なネットワーク回路のそれぞれのスイッチの設定を制御するように構成されている。有利なことに、このような構成体は、マイクロフォンシステムのさらなる設計パラメータを最適化することを可能とし、したがってより高度な柔軟性を提供する。こうして様々なアプリケーションおよび/またはカスタマ仕様に対するマイクロフォンおよびマイクロフォンシステムの変数の数をさらに低減することができる。

30

【0008】

上記の第1の態様のもう1つの実施形態によれば、上記の第1の切り替え可能なネットワーク回路は、1つの第1の切り替え可能な抵抗ネットワークを備え、および/または上記の第2の切り替え可能なネットワーク回路は、1つの第2の切り替え可能な抵抗ネットワークを備える。設計段階の間に、複数の、そしてこのため十分なSNRと電流との組み合わせを作ることができる。上記の増幅器電流および利得の範囲および調整ステップの数も、それぞれ適切に規定することができる。上記の抵抗(複数)の集積化は、上記の集積回路の安価な製造を可能とする。具体的には、上記の増幅器電流を上記の第1の切り替え可能な抵抗ネットワークによって調整することができる。上記の増幅器利得は、上記の第1および第2の切り替え可能なネットワーク回路の設定に依存する。こうしてもし上記の増幅器電流が第1のステップにおいて確立されると、第2のステップにおいて上記の増幅器利得を上記の第2の切り替え可能な抵抗ネットワークを用いて設定することができる。

40

【0009】

上記の第1の態様のもう1つの実施形態によれば、上記の増幅器回路は、1つの単一の

50

トランジスタを有する1つのトランジスタ増幅器を備える。この単一のトランジスタは、1つの分散された構造を備える。小さな入力信号がこの単一のトランジスタを制御し、このトランジスタはその増幅特性によって、より大きな出力信号を出力する。その単純な構造を用いて、このトランジスタ増幅器は、様々な増幅器パラメータを容易に調整することを可能とする。

【0010】

上記の第1の態様のもう1つの実施形態によれば、上記の増幅器回路は、1つのp型エンハンスメントモード金属酸化物半導体電界効果トランジスタ(MOS-FET)を備えている。このp型MOSFETは、n型MOSFETに対して、同一の面積のものに対して低いフリッカ雑音を有し、これによって、より良好なマイクロフォンSNRをもたらすという利点を有する。

10

【0011】

上記の第1の態様のもう1つの実施形態によれば、上記の第1の切り替え可能な抵抗ネットワークは、1つの第1のポートおよび1つの第2のポートを備え、ここでこの第1のポートは事前に設定された電位とカップリングされており、そしてこの第2のポートは、上記のトランジスタのドレイン端子とカップリングされている。これは上記の第1の切り替え可能な抵抗ネットワークの抵抗値と上記の増幅器電流とを容易に対応させることを可能とする。

【0012】

上記の第1の態様のもう1つの実施形態によれば、上記の第2の切り替え可能な抵抗ネットワークは、1つの第1のポートおよび1つの第2のポートを備え、ここでこの第1のポートは所定の電源電圧とカップリングされており、そしてこの第2のポートは、上記のトランジスタのソース端子とカップリングされている。これは上記の第2の切り替え可能な抵抗ネットワークの抵抗値と上記の増幅器利得とを容易に対応させることを可能とする。

20

【0013】

上記の第1の態様のもう1つの実施形態によれば、上記の集積回路構成体は、上記の制御ユニットとカップリングされている1つのバイアス回路を備える。このバイアス回路は、上記のマイクロフォンに対し可変なバイアス電圧を供給するように構成されており、そしてこの制御ユニットは、このバイアス電圧の電圧レベルを制御するためのバイアス制御信号を決定するように構成されている。このバイアス電圧を変化することにより、このマイクロフォン、具体的にはMEMSマイクロフォンの感度を変更され、これは上記の集積回路構成体の入力における信号レベルの変化を生じる。

30

【0014】

上記の第1の態様のもう1つの実施形態によれば、上記の制御ユニットは、上記の集積回路構成体の少なくとも1つの検出されたパラメータおよび/または決定された動作パラメータに依存して、以下の信号を決定する。

- 上記の第1の切り替え可能なネットワーク回路のそれぞれのスイッチの設定を制御するための第1の制御信号。ここでこの第1の制御信号は、所定の増幅器電流を表すものである。および/または、

40

- 上記の第2の切り替え可能なネットワーク回路のそれぞれのスイッチの設定を制御するための第2の制御信号。ここでこの第2の制御信号は、所望の増幅器利得に依存するものである。

- 所定の電圧レベルを表す制御信号。

【0015】

有利なことに、上記の制御ユニットは、上記の第1および/または第2の抵抗ネットワークおよび/または上記のバイアス回路の状態を、アプリケーションに特有のパラメータ、たとえばスマートフォンに供給される電源電圧およびまたはマイクロフォンに特有のパラメータに依存して制御することができる。具体的には上記の第2の制御信号は、上記の所望の増幅器利得および上記の所定の増幅器電流に依存している。

50

【0016】

上記の第1の態様のもう1つの実施形態によれば、上記の集積回路構成体の上記の少なくとも1つの動作パラメータは、この集積回路構成体の電源電圧および/または上記のバイアス回路のクロック信号の周波数を含む。これは上記の増幅器電流および/または増幅器利得の簡単な調整を可能とする。

【0017】

上記の第1の態様のもう1つの実施形態によれば、上記の制御ユニットは、上記の集積回路構成体の上記の少なくとも1つの動作パラメータを検出および/または決定するように構成されている。このような構成体を用いて、上記の集積回路がその好適なSNRと電流との組合せを外部からのサポート無しに設定することができる。

10

【0018】

第2の態様によれば、本発明は、1つの集積回路構成体を備える1つのマイクロフォンシステムおよび上記の第1の態様の1つの集積回路構成体を特徴とし、ここでこのマイクロフォンの出力部は、上記の集積回路構成体の入力部とカップリングされている。

【0019】

上記の第1の態様の有利な実施形態は、この第2の態様にも有効である。

【0020】

第3の態様によれば、本発明は、マイクロフォンシステムの1つ以上の回路パラメータを調整するための方法の特徴とし、ここでこのマイクロフォンシステムは、1つの増幅器回路を有する1つの集積回路構成体を備え、この増幅器回路は、この増幅器回路の増幅器電流を調整するための1つの第1の切り替え可能なネットワーク回路を備える。本方法は以下のステップを備える。

20

- a) 上記のマイクロフォンシステムの信号対雑音比を決定するステップ。
- b) 上記のマイクロフォンシステムの消費電流を検出するステップ。
- c) 上記の信号対雑音比および上記の消費電流に依存して、上記の第1の切り替え可能なネットワーク回路のそれぞれのスイッチの設定を制御するための第1の信号を決定して供給するステップであって、ここでこの第1の制御信号が、所定の増幅器電流を表すものであるステップ。

ここでこれらのステップa) ~ c)は、所定の最小信号対雑音比に達するまで繰り返される。

30

【0021】

上記の第1および第2の態様の有利な実施形態は、この第3の態様にも有効である。このようにして、最小の特定されたSNRに達するまで上記の増幅器電流をトリミングすることができる。ここに記載された上記の方法ステップ(複数)は、必ずしも上記の記載の順序で行われなくともよい。

【0022】

上記の第3の態様の1つの実施形態によれば、上記の増幅器回路は、この増幅器回路の増幅器利得を調整するための1つの第2の切り替え可能なネットワーク回路を備え、上記の方法はさらに以下のステップ、上記のマイクロフォンシステムの感度を決定するステップと、そしてこの感度に依存して、上記の第2の切り替え可能なネットワーク回路のそれぞれのスイッチの設定を制御するための第2の制御信号を決定して供給するステップであって、ここでこの第2の制御信号は、所望の増幅器利得に依存しているステップと、を備える。

40

【0023】

このようにして、最小の特定されたSNRに達するまで上記の増幅器電流をトリミングことができ、そして目標感度も確保することができる。もし増幅器電流が第1のステップで確立されていると、上記の所望の増幅器利得を、上記の第2の切り替え可能な抵抗ネットワークを用いて設定することができる。

【0024】

ここに記載された上記の方法ステップ(複数)は、必ずしも上記の記載の順序で行われ

50

なくともよい。具体的には、上記の利得調整は、最初に第1の増幅器電流の調整と組み合わせ実施することが適切であり得る。

【0025】

本発明の例示的な実施形態を、概略図を参照して以下に説明する。

【図面の簡単な説明】

【0026】

【図1】1つのマイクロフォンシステムを例示するブロック図を示す。

【図2】第1の切り替え可能なネットワーク回路の例示的な実施形態のブロック図を示す。

【図3】第2の切り替え可能なネットワーク回路の例示的な実施形態のブロック図を示す。

10

【図4】マイクロフォンシステムの1つ以上の回路パラメータを調整するためのプログラムのフローチャートを示す。

【0027】

異なる図に示されている同じ設計および機能の素子は、同じ参照番号で示される。

【0028】

図1は、1つのマイクロフォン12、好ましくは1つの微小電気機械システムのマイクロフォン(MEMS microphone)と、1つの集積回路構成体20とを備える1つのマイクロフォンシステム10を例示する。

【0029】

20

この図1のMEMSマイクロフォンは、本発明の実施形態に関するものであるが、本発明はこれに限定されるものではない。実際本発明は、他のタイプのアナログマイクロフォンまたはデジタルマイクロフォンにも適用することができる。

【0030】

好ましくは上記の集積回路構成体20は、特定用途向け集積回路(AASIC)として構成されている。この集積回路構成体20は、上記のMEMSマイクロフォンとカップリングされている。

【0031】

上記のMEMSマイクロフォンは、必ずしも上記の集積回路構成体と同一のチップに含まれていなくともよい。このMEMSマイクロフォンは、1つのチップ、たとえば同じパッケージにハウジングされた1つの別のダイに含まれていてよい。

30

【0032】

集積回路構成体20は、1つの増幅器回路22を備える。好ましくはこの増幅器回路22は、1つの前置増幅器段として用いられる。この増幅器回路22は、マイクロフォン12の出力信号を増幅するように構成されている。この目的のため、このマイクロフォン12の出力部は、集積回路構成体20の入力部INとカップリングされている。

【0033】

増幅器回路22は、1つの単一のトランジスタ24を有する1つのトランジスタ増幅器、たとえば共通ソース回路を備えてよい。この単一のトランジスタ24は1つのFETトランジスタであってよい。増幅器回路22は、1つの型エンハンスメントモードMOS-FETを備えてよい。

40

【0034】

この増幅器回路22は、この増幅器回路22の増幅器電流を調整するための1つの第1の切り替え可能なネットワーク回路26を備える。この第1の切り替え可能なネットワーク回路26は、この増幅器電流が35 μ A~65 μ Aの範囲で5 μ Aステップで調整できるように構成されていてよい。

【0035】

図2は、第1の切り替え可能なネットワーク回路26の例示的な実施形態のブロック図を示す。この第1の切り替え可能なネットワーク回路26は、好ましくは1つの切り替え可能な抵抗ネットワークを備える。

50

【0036】

この第1の切り替え可能な抵抗ネットワークは、たとえば第1の数の抵抗の列および第2の数の抵抗の行を有する1つの抵抗行列を備え、ここで抵抗 $R D 1, \dots, R D x$ はメッシュ状にカップリングされている。この第1の切り替え可能な抵抗ネットワークは、メッシュ構造の抵抗行列を制御するように配設されて構成された複数のスイッチを備える。

【0037】

各々のスイッチ $S W 1, \dots, S W x$ は、これらのスイッチ $S W 1, \dots, S W x$ のスイッチ設定を制御するように構成された1つのスイッチピンを備える。これらのスイッチピンの各々は、第1の切り替え可能なネットワーク回路26の1つの第1の制御ポートとカップリングされている。

10

【0038】

たとえば上記の第1の切り替え可能な抵抗ネットワークは、事前に設定された電位 $G N D$ 、たとえばグラウンド電位とカップリングされており、トランジスタ24のドレイン端子 D と接続されている。このようにして、上記の第1の切り替え可能な抵抗ネットワークは、上記の共通ソース回路のドレイン抵抗となっている。この第1の切り替え可能な抵抗ネットワークのスイッチ $S W 1, \dots, S W x$ の設定を制御することにより、1つの所望の電流、具体的には上記の増幅器回路22の所望のドレイン電流を達成することができる。この第1の切り替え可能な抵抗ネットワークの設定は、上記の増幅器利得にも影響するので、この増幅回路22の所望の利得も、この第1の切り替え可能な抵抗ネットワークのスイッチ $S W 1, \dots, S W x$ の設定を制御することにより達成することができる。

20

【0039】

図1に示すように、集積回路構成体20は、マイクロフォン12用のバイアス回路32を備えてよい。好ましくはこのバイアス回路32は、マイクロフォン12用に可変バイアス電圧を供給するように構成されている。たとえばこのバイアス回路32は、このマイクロフォンのバイアスピン $B I A S$ に、バイアス電圧を供給するように構成されている。このバイアス回路32は、1つのチャージポンプ、たとえば1つのディクソン型チャージポンプを備えてよい。

【0040】

図1に示すように、増幅器回路22は、この増幅器回路22の増幅器利得を調整するための1つの第2の切り替え可能なネットワーク回路28を備えてよい。この第2の切り替え可能なネットワーク回路28は、好ましくは1つの第2の切り替え可能な抵抗ネットワークを備える。

30

【0041】

この第2の切り替え可能なネットワーク回路28は、上記の増幅器利得が $9 \text{ dB} \sim 21 \text{ dB}$ の範囲で 0.4 dB ステップで調整できるように構成されていてよい。

【0042】

図3は、この第2の切り替え可能なネットワーク回路の例示的な実施形態のブロック図を示す。

【0043】

この第2の切り替え可能な抵抗ネットワークは、たとえば1つの第2の抵抗アレイおよび1つの第2のスイッチアレイを備える。この第2の抵抗アレイは、複数の抵抗 $R S 1, \dots, R S x$ を備え、ここでこれらの抵抗 $R S 1, \dots, R S x$ は、並列に配設されており、そして各々の抵抗 $R S 1, \dots, R S x$ は、この第1のスイッチアレイのそれぞれのスイッチ $S W 1, \dots, S W y$ にカップリングされている。各々のスイッチ $S W 1, \dots, S W y$ は、このスイッチ $S W 1, \dots, S W y$ のスイッチ設定を制御するために構成されている1つのスイッチピンを備える。これらのスイッチピンの各々は、この第2の切り替え可能なネットワーク回路28の第2の制御ポートとカップリングされている。さらに各々のスイッチ $S W 1, \dots, S W y$ は、1つの所定の電源電圧 $A V D D$ にカップリングされた第1のピンと、上記の第2の抵抗アレイのそれぞれ対応する抵抗 R

40

50

S 1 , . . . , R S y の第 1 のピンとカップリングされた第 2 のピンとを備えている。これらのそれぞれの抵抗は、トランジスタ 2 4 のソース端子 S にカップリングされている。

【 0 0 4 4 】

このようにして、上記の第 2 の切り替え可能な抵抗ネットワークは、上記の共通ソース回路のソース抵抗となっている。この第 2 の切り替え可能な抵抗ネットワークのスイッチ S W 1 , . . . , S W y のスイッチ設定を制御することによって、所望の利得が達成される。具体的には、上記の増幅器電流を上記の第 1 の切り替え可能な抵抗ネットワークによって調整することができる。上記の増幅器利得は、これらの第 1 および第 2 の切り替え可能な抵抗ネットワークの設定に依存し得る。こうしてもしこの増幅器利得が、第 1 のステップにおいて確定されると、上記の増幅器利得は、この第 2 の切り替え可能な抵抗ネットワークを用いて設定することができる。

10

【 0 0 4 5 】

図 1 に示すように、集積回路構成体 2 0 は、第 1 および第 2 の切り替え可能なネットワーク回路 2 6 , 2 8 のスイッチ設定を制御するために構成された 1 つの制御ユニット 3 0 を備える。

【 0 0 4 6 】

上記のバイアス回路 3 2 は、上記のバイアス電圧の電圧レベルを制御するための制御ユニット 3 0 とカップリングされていてよい。このバイアス回路 3 2 は、このバイアス電圧を、上記の制御ユニット 3 0 のバイアス制御信号 c a l _ d a t a _ B に依存して調整するように構成されていてよい。

20

【 0 0 4 7 】

この制御ユニット 3 0 は、1 つの不揮発性メモリ、たとえば 1 つ以上の好ましい電流および / または利得設定を格納するためのワнтаムプログラマブルメモリを備えてよい。

【 0 0 4 8 】

代替としてまたは追加的に、この制御ユニット 3 0 は、少なくとも 1 つのルックアップテーブルを備えてよく、このルックアップテーブルは、検出および / または決定された、マイクロフォンシステム 1 0 の動作パラメータをマッピングし、たとえば集積回路構成体 2 0 の電源電圧 A V D D および / またはバイアス回路 3 2 のクロック信号の周波数を、第 1 の制御信号 c a l _ d a t a _ I および / または第 2 の制御信号 c a l _ d a t a _ G および / または上記のバイアス制御信号 c a l _ d a t a _ B にマッピングする。

30

【 0 0 4 9 】

制御ユニット 3 0 は、少なくとも 1 つの検出および / または決定された、集積回路構成体 2 0 および / またはマイクロフォンシステム 1 0 の動作パラメータに依存して、以下のパラメータを決定するように構成されていてよい。

- 上記の第 1 の切り替え可能なネットワーク回路 2 6 のそれぞれのスイッチ S W 1 , . . . , S W x の設定を制御するための第 1 の制御信号 c a l _ d a t a _ I 。ここでこの第 1 の制御信号 c a l _ d a t a _ I は、所定の増幅器電流を表すものである。および / または、

- 上記の第 2 の切り替え可能なネットワーク回路のそれぞれのスイッチ S W 1 , . . . , S W x の設定を制御するための第 2 の制御信号 c a l _ d a t a _ G 。ここでこの第 2 の制御信号は、所望の増幅器利得に依存するものである。および / または、

40

- 所定の電圧レベルを表すバイアス制御信号 c a l _ d a t a _ B 。

【 0 0 5 0 】

制御ユニット 3 0 は、任意で追加的に、集積回路構成体 2 0 および / またはマイクロフォンシステム 1 0 の少なくとも 1 つの動作パラメータを検出および / または決定するように構成されていてよい。

【 0 0 5 1 】

追加的にまたは代替として、この制御ユニット 3 0 は、少なくとも 1 つの検出および / または決定された、マイクロフォンシステム 1 0 の動作パラメータに依存して、上記の第 1 の制御信号 c a l _ d a t a _ I および / または上記の第 2 の制御信号 c a l _ d a t

50

a __ G および / または上記のバイアス制御信号 c a l __ d a t a __ B を決定するための 1 つのデジタルプロセッサまたはカスタムデジタルロジック部を備えてよい。

【 0 0 5 2 】

制御ユニット 3 0 は、S N R および / または消費電流を最適化するように構成することができる。追加的にこの制御ユニット 3 0 は、たとえば特別なパッド O T P W を用いた最終検査の際に、上記の不揮発メモリをプログラムするように構成されていてよい。

【 0 0 5 3 】

集積回路構成体 2 0 は、任意で追加的に、1 つの D C サーボ回路 3 4 を備える。この D C サーボ回路 3 4 は、増幅器回路 2 2 の入力電圧の電圧整定時間を改善するように構成されている。D C サーボ回路 3 4 は、第 2 の切り替え可能なネットワーク回路 2 8 とカップリングされていてよい。

10

【 0 0 5 4 】

集積回路構成体 2 0 は、前置増幅器として動作し得る増幅器回路 2 2 の出力信号を増幅するための 1 つの主増幅器 2 6 を備えてよい。この主増幅器 3 6 は、マイクロフォンシステム 1 0 の主出力信号を、たとえばこの集積回路構成体の出力部 O U T に供給するように構成されている。この主増幅器 3 6 は、この主出力信号を制御ユニット 3 0 に供給するために、この制御ユニットとカップリングされていてよい。

【 0 0 5 5 】

上記の集積回路構成体は、自動電圧発生器および / またはクロック発生器のような、さらなる回路素子を備えてよい。

20

【 0 0 5 6 】

マイクロフォンシステム 1 0 の S N R は、集積回路構成体 2 0 の S N R に依存し、特に前置増幅器の S N R に依存する。この集積回路構成体 2 0 の S N R は、この集積回路構成体に流れ込む電流にも関係しており、この電流はこのマイクロフォンシステムの消費電流のかなりなパーセンテージとなり得る。具体的には、S N R は、特定の回路およびシステムの実際の構成に依存する電流と共に増加する。

【 0 0 5 7 】

図 4 は、マイクロフォンシステム 1 0 の 1 つ以上の回路パラメータを調整するためのプログラムのフローチャートを示す。このプログラムは、たとえば制御ユニット 3 0 によって実行されてよく、あるいは部分的にこの制御ユニット 3 0 によって実行されるかまたは他のキャリブレーション装置によって実行されてよい。

30

【 0 0 5 8 】

このプログラムによって、たとえば 6 0 d B の S N R を有し、そして 5 0 μ A を消費する 1 つのマイクロフォンシステムを、サプライ側またはカスタム側で適宜再構成することができ、こうして追加の 5 0 μ A の消費電流と引き換えにその S N R を 6 2 d B となるようにすることができる。この電流を適宜トリミングすることによって、もしカスタムが要求しているならば、電流、感度、または S N R の厳しい割り当てを実現することもできる。

【 0 0 5 9 】

このプログラムはステップ S 1 で開始する。任意に追加されるステップ S 3 においては、マイクロフォンシステム 1 0 の感度が決定される。第 2 の切り替え可能なネットワーク回路 2 8 のそれぞれのスイッチ S W 1 , . . . , S W y の設定を制御するための第 2 の制御信号 c a l __ d a t a __ G が、この感度に依存して決定される。具体的には、ステップ S 5 において、マイクロフォンシステムの所定の目標感度が達成されたかどうかチェックされる。もしこの感度が所定の目標感度より低いと、ステップ S 6 において上記の第 2 の制御信号 c a l __ d a t a __ G を出力することによって、上記の増幅器利得が増加される。この第 2 の制御信号は、たとえば所望の増幅器電流および上記の目標感度に対応する所定の増幅器利得に依存して決定される。この感度が所定の目標感度よりも高い場合、ステップ S 6 において、上記の増幅器利得が低減される。この目標感度およびこれに対応する増幅器利得は、制御ユニット 3 0 の上記のルックアップテーブルに格納されていてよい

40

50

。

【 0 0 6 0 】

もし上記の目標感度に達すると、ステップ S 7 において、マイクロフォンシステム 1 0 の消費電流が検出される。代替としてこの消費電流は、ステップ S 3 において検出されてよい。ステップ S 9 においては、このマイクロフォンシステム 1 0 の消費電流が所定の最大消費電流よりも小さいかどうかチェックされる。もし検出された消費電流が最大消費電流を越えると、上記の第 1 の切り替え可能なネットワーク回路 2 6 のそれぞれのスイッチの設定を制御するための上記の第 1 の制御信号 `call_data_I` が、この消費電流を低減するためにステップ S 1 0 で決定され、そしてこのプログラムはステップ S 3 で続行される。具体的には、ステップ S 1 0 において、所定の低減された増幅器電流を表す第 1 の制御信号 `call_data_I` が出力される。

10

【 0 0 6 1 】

もしマイクロフォンシステム 1 0 の消費電流が、所定の最大消費電流よりも小さければ、ステップ S 1 1 において、このマイクロフォンシステム 1 0 の信号対雑音比 (S N R) が決定される。ステップ S 1 3 においては、このマイクロフォンシステム 1 0 の S N R が、所定の最小値の S N R よりも大きいかどうかチェックされる。

【 0 0 6 2 】

S N R がこの所定の最小値の S N R より大きいと、このプログラムはステップ S 1 9 で終了する。もし S N R が所定の最小値の S N R よりも小さいと、ステップ S 1 5 において、上記の第 1 の切り替え可能なネットワーク回路のそれぞれのスイッチ S W 1 , . . . , S W x の設定を制御するための上記の第 1 の制御信号 `call_data_I` が、上記の消費電流を増加するように決定される。

20

【 0 0 6 3 】

任意に追加されるステップ S 1 7 においては、新しく決定された消費電流が、1 つの閾値を越えるかどうかチェックされる。もしこの新しく決定された消費電流がこの閾値よりも大きいと、このプログラムはステップ S 1 8 で停止し、そしてこのマイクロフォンシステム 1 0 が S N R の仕様から外れていることを示すエラー報告を出力する。

【 0 0 6 4 】

もし上記の新しく決定された消費電流が上記の閾値より小さければ、このプログラムはステップ S 3 で続行される。

30

【 0 0 6 5 】

あるカスタマは、上記の S N R の割り当てを非常に厳しくすること、および / またはマイクロフォンシステム 1 0 の上記の消費電流が上記の閾値を越えないことを要求するかもしれない。これらの場合には、このような要求はマイクロフォンの収率に大きな影響を与える。

【 0 0 6 6 】

マイクロフォンシステム 1 0 の 1 つ以上のパラメータを調整するための上記のプログラムのような適切な較正処理を用いることによって、このマイクロフォンの収率を改善することができ、そして感度および S N R の割り当てを厳しくすることができ、あるいはマイクロフォンの収率を改善することができ、そして電流に対する割り当てを厳しくすることができる。

40

【 符号の説明 】

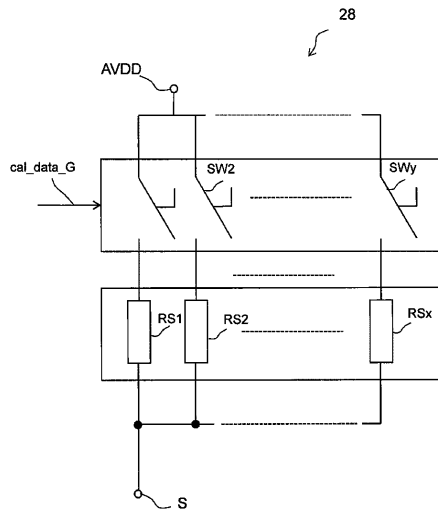
【 0 0 6 7 】

- 1 0 : マイクロフォンシステム
- 1 2 : マイクロフォン
- 2 0 : 集積回路構成体
- 2 2 : 増幅器回路
- 2 4 : トランジスタ
- 2 6 : 第 1 の切り替え可能なネットワーク回路
- 2 8 : 第 2 の切り替え可能なネットワーク回路

50

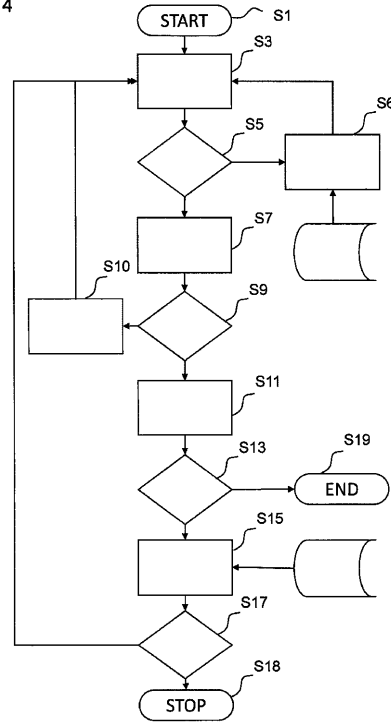
【 図 3 】

Fig. 3



【 図 4 】

Fig. 4



フロントページの続き

- (56)参考文献 米国特許出願公開第2011/0316634 (US, A1)
特開2006-067166 (JP, A)
特開2001-196877 (JP, A)
登録実用新案第3154994 (JP, U)

(58)調査した分野(Int.Cl., DB名)

| | | | |
|------|-------|---|-------|
| H04R | 3/00 | - | 3/14 |
| H04R | 19/00 | - | 19/04 |
| H03F | 1/00 | - | 3/72 |