

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5590886号
(P5590886)

(45) 発行日 平成26年9月17日(2014.9.17)

(24) 登録日 平成26年8月8日(2014.8.8)

(51) Int.Cl. F I
H O 1 L 21/316 (2006.01)
H O 1 L 21/316 X
H O 1 L 21/316 P

請求項の数 15 (全 15 頁)

(21) 出願番号	特願2009-530575 (P2009-530575)	(73) 特許権者	390040660
(86) (22) 出願日	平成19年9月26日(2007.9.26)		アブライド マテリアルズ インコーポレ イテッド
(65) 公表番号	特表2010-505281 (P2010-505281A)		APPLIED MATERIALS, I NCORPORATED
(43) 公表日	平成22年2月18日(2010.2.18)		アメリカ合衆国 カリフォルニア州 95 054 サンタ クララ パウアーズ ア ベニュー 3050
(86) 国際出願番号	PCT/US2007/079544		
(87) 国際公開番号	W02008/039845	(74) 代理人	100109726
(87) 国際公開日	平成20年4月3日(2008.4.3)		弁理士 園田 吉隆
審査請求日	平成22年9月17日(2010.9.17)	(74) 代理人	100101199
審判番号	不服2013-16944 (P2013-16944/J1)		弁理士 小林 義教
審判請求日	平成25年9月3日(2013.9.3)		
(31) 優先権主張番号	60/827,023		
(32) 優先日	平成18年9月26日(2006.9.26)		
(33) 優先権主張国	米国 (US)		

最終頁に続く

(54) 【発明の名称】 欠陥パシベーションのための高Kゲート積層構造に対するフッ素プラズマ処理

(57) 【特許請求の範囲】

【請求項 1】

半導体デバイスを形成する方法であって、
基板を第1処理チャンバに導入する工程と、
所望の厚さを有する高k誘電体層を前記第1処理チャンバ内の前記基板の表面に形成する工程と、
前記基板を周囲空気に曝すことなく、第2処理チャンバに移す工程と、
前記基板を、前記第2処理チャンバ内に生成された、フッ素ソースガスを含む低エネルギープラズマに曝して、フッ素化された高k誘電体層を前記基板の上に、前記第2処理チャンバ内の高k誘電体層をエッチングすることなく形成する工程と、
前記基板を周囲空気に曝すことなく、第3処理チャンバに移す工程と、
ゲート電極を前記第3処理チャンバ内のフッ素化された高k誘電体層の上に形成する工程と、を含む、方法。

【請求項 2】

フッ素ソースガスは、 F_2 、 NF_3 、 HF 、及びこれらのガスの組み合わせから成るグループから選択される、請求項1記載の方法。

【請求項 3】

フッ素ソースガスは、炭素を含まないガスを含む、請求項1記載の方法。

【請求項 4】

基板を、フッ素ソースガスを含む低エネルギープラズマに曝す工程は、100未満の

基板温度で行なわれる、請求項 1 記載の方法。

【請求項 5】

低エネルギープラズマは誘導パルスプラズマソースを使用して形成される、請求項 1 記載の方法。

【請求項 6】

低エネルギープラズマは、連続波誘導及び容量結合の混合プラズマソースを使用して形成される、請求項 1 記載の方法。

【請求項 7】

前記ゲート電極は、チタン、窒化チタン、タンタル、窒化タンタル、タングステン、及び窒化タングステンから成るグループから選択される金属ゲート電極である、請求項 1 記載の方法。

10

【請求項 8】

基板を、フッ素ソースガスを含む低エネルギープラズマに曝す工程は、所望の厚さを有する高 k 誘電体層を基板の表面に形成する工程の後に行なわれる、請求項 1 記載の方法。

【請求項 9】

フッ素化された高 k 誘電体層に含まれるフッ素の濃度は、 1×10^{14} 原子 / $\text{cm}^2 \sim 4 \times 10^{15}$ 原子 / cm^2 である、請求項 1 記載の方法。

【請求項 10】

前記高 k 誘電体層は、酸化ハフニウム、酸化ジルコニウム、珪酸ハフニウム、アルミン酸ハフニウム、酸化ランタンハフニウム、酸化ランタン、及び酸化アルミニウムから成るグループから選択される少なくとも一つの材料を含む、請求項 1 記載の方法。

20

【請求項 11】

高 k ゲート積層構造を形成する方法であって、
高 k 誘電体層を基板の上に形成する工程と、
前記高 k 誘電体層をアニールする工程と、
前記基板を、処理チャンバ内に生成された、低イオンエネルギーフッ素含有プラズマに曝して、フッ素化された高 k 誘電体層を形成して、高 k ゲート積層構造中の酸素空孔及び他の結合欠陥をパシベートする工程と、

前記フッ素化された高 k 誘電体層をアニールする工程と、

ゲート電極を前記フッ素化された高 k 誘電体層の上に形成する工程と、を含む、方法。

30

【請求項 12】

基板を、低イオンエネルギーフッ素含有プラズマに曝す工程では、約 50 ワット～約 1000 ワットの RF 電力を供給することを含む、請求項 11 記載の方法。

【請求項 13】

基板を、低イオンエネルギーフッ素含有プラズマに曝す工程は、誘導パルスプラズマ、連続波容量結合プラズマソース、及び連続波誘導及び容量結合の混合プラズマソースから成るグループから選択されるパルス無線周波数プラズマプロセスを行なうことを含む、請求項 11 記載の方法。

【請求項 14】

基板を、フッ素ソースガスを含む低エネルギープラズマに曝す工程は、100 未満の基板温度で行なわれる、請求項 11 記載の方法。

40

【請求項 15】

アルゴン、ヘリウム、窒素、酸素、及びそれらの組み合わせからなるグループから選択されるガスをフッ素ソースガスと同時に流す工程をさらに含む、請求項 2 記載の方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明の態様は概して、高 k 誘電体材料を基板に堆積させる方法及び装置に関し、特に高 k ゲート積層構造を形成しながら誘電体材料を堆積させ、そして安定させる方法に関する。

50

【背景技術】

【0002】

半導体処理、フラットパネルディスプレイ処理、または他の電子デバイス処理の分野では、気相堆積プロセスが、材料を基板に堆積させるために重要な役割を果たしてきた。電子デバイスの形状が縮小し続け、そしてデバイスの密度が増加し続けるにつれて、パターンのサイズ及びアスペクト比が益々実現困難な値になっている、例えば65nm以下のパターンサイズ、及び10以上のアスペクト比が選択されている。デバイスパターンを小さくしたいという要求が常に存在するので、新規のゲート誘電体材料及び/又はプロセスが必要になる。

【0003】

二酸化シリコン(SiO_2)を、高k誘電体材料のような新規のゲート誘電体材料に置き換えるために、非常に困難な解決課題が投げかけられている。例えば、高k誘電体材料は通常、化学気相堆積法(CVD)または原子層堆積法(ALD)を使用して堆積し、これらの堆積法によって、前駆体材料を含む炭素、及び他の汚染物質が堆積膜に取り込まれ易くなる。炭素及び汚染物質は、ゲート誘電体層の誘電特性に悪影響を及ぼす。また、化学気相堆積法(CVD)または原子層堆積法(ALD)により堆積する高k誘電体膜とチャネル領域との界面の品質は二酸化シリコン層ほどには優れていない。

【0004】

更に、高k誘電体材料のような誘電体材料には、後続の形成プロセス中に高温(>500)に曝されると形態変化が生じる。例えば、窒化チタンは多くの場合、酸化ハフニウムまたは酸化ジルコニウムの上に、CVDプロセスによって約600で堆積する。このような高い温度では、酸化ハフニウムまたは酸化ジルコニウムが結晶化して、非晶質性及び低リーク特性が損なわれる。また、誘電体材料の完全な結晶化が回避される場合でも、高温に曝されると誘電体材料の結晶粒成長及び/又は相分離が生じて、リーク電流増大によりデバイス性能が低下する。

【0005】

従って、結合欠陥が少なくなった状態でモルフォロジーが安定な誘電体材料、特に高k誘電体材料を形成するプロセスが必要になる。

【発明の概要】

【0006】

本発明の実施形態は一般的に、結合欠陥を低減した状態の誘電体材料を基板の上に形成する方法を提供する。一の実施形態では、本方法は、所望の厚さを有する誘電体層を基板の表面に形成する工程と、基板を、フッ素ソースガスを含む低エネルギープラズマに曝して、フッ素化された誘電体層を基板の上に、誘電体層をエッチングすることなく形成する工程と、そしてゲート電極を基板の上に形成する工程と、を含む。或る実施形態では、フッ素ソースガスは、炭素を含まないガスである。或る実施形態では、本方法は更に、アルゴン、ヘリウム、 N_2 、 O_2 、及びこれらのガスの組み合わせから成るグループから選択されるガスを、フッ素ソースガスと同時に流す工程を含む。或る実施形態では、低エネルギープラズマは、誘導結合パルス無線周波数プラズマプロセスを使用して形成される。或る実施形態では、プラズマは連続波容量結合プラズマソースを使用して形成される。或る実施形態では、プラズマは、連続波誘導及び容量結合の混合プラズマソースを使用して形成される。

【0007】

別の実施形態では、高kゲート積層構造を形成する方法が提供される。本方法は、高k誘電体層を基板の上に形成する工程を含む。基板を、低イオンエネルギーフッ素含有プラズマに曝して、高kゲート積層構造中の酸素空孔及び他の結合欠陥をパシベートする。ゲート電極を基板の上に形成する。或る実施形態では、高k誘電体層は金属酸化物含有層である。或る実施形態では、高k誘電体層をアニールする。

【図面の簡単な説明】

【0008】

本発明に関して上に列挙した特徴を詳細に理解することができるような態様で、上に簡単に要約した本発明に関する更に詳細な記述を種々の実施形態を参照しながら行なうことができ、これらの実施形態の内の幾つかの実施形態が添付の図面に示される。しかしながら、添付の図面は本発明の代表的な実施形態を示しているに過ぎず、従って本発明の範囲を制限するものではないと解釈されるべきであり、従って本発明は他の効果的な実施形態にも同じように適用することができることに留意されたい。

【0009】

【図1】図1は、本発明の一の実施形態によるフロー図である。

【図2】図2 A ~ D は、図1に示すプロセスシーケンスの種々の段階における基板を示している。

【図3】図3は、本発明の実施形態に使用されるプラズマ反応装置の模式図である。

【図4】図4は、本発明の一の実施形態によるフロー図である。

【図5】図5は、本発明の実施形態に使用される統合処理システムの模式図である。

【図6】図6は、本発明の実施形態に使用されるプラズマチャンバの等角断面図である。

【0010】

理解を容易にするために、同じ参照番号を出来る限り使用することにより、複数の図に共通する同じ構成要素を指すようにしている。一の実施形態の構成要素及び/又はプロセス工程は他の実施形態に、更に別の列挙を行なうことなく、有利に組み込むことができるものと考えられる。

【発明を実施するための形態】

【0011】

本発明の実施形態は概して、高k誘電体材料を基板の上に堆積させる方法及び装置に関し、特に高kゲート積層構造を形成しながら誘電体材料を堆積させ、そして安定させる方法に関する。フッ素含有プラズマを使用して、高kゲート積層構造の酸素欠損部位及び他の結合欠陥に保護膜を形成する。プラズマフッ素化は *in-situ* 法で行なう（その場で行なう）ことができ、この場合、単一のウェハプラズマ反応装置で高k誘電物質堆積処理または事後堆積処理を集中的に行なうので、大気に曝す前に処理を進めることができる。プラズマフッ素化を上首尾に行なうためには、低エネルギーイオンプラズマによってイオン衝突ダメージ及び関連するハロゲンエッチングを防止する必要がある。低エネルギーイオンプラズマは、誘導パルスプラズマ、連続波容量結合プラズマソース、及び連続波誘導及び容量結合の混合プラズマソースを使用して形成することができる。

【0012】

本明細書において使用するように、「高k誘電体」という用語は一般的に、均質な、異質な、濃度傾斜付きの、そして/または多層化された積層体または積層構造である広範囲の種類の化合物を指す。高k誘電体は、ハフニウム、ジルコニウム、チタン、タンタル、ランタン、アルミニウム、シリコン、酸素、及び/又は窒素の組み合わせを含むことができる。高k誘電体材料は、酸窒化シリコン (SiO_xN_y)、酸化ハフニウム (HfO_2 を含む HfO_x)、珪酸ハフニウム (HfSiO_4 を含む HfSi_xO_y)、酸窒化シリコンハフニウム ($\text{HfSi}_x\text{O}_y\text{N}_z$)、酸窒化ハフニウム (HfSi_xN_y)、アルミン酸ハフニウム (HfAl_xO_y)、珪酸アルミニウムハフニウム ($\text{HfAl}_x\text{Si}_y\text{O}_z$)、酸窒化シリコンアルミニウムハフニウム ($\text{HfAl}_w\text{Si}_x\text{O}_y\text{N}_z$)、酸化ランタンハフニウム (HfLa_xO_y)、のようなハフニウム含有材料、酸化ジルコニウム (ZrO_2 を含む ZrO_x)、珪酸ジルコニウム (ZrSiO_4 を含む ZrSi_xO_y)、酸窒化シリコンジルコニウム ($\text{ZrSi}_x\text{O}_y\text{N}_z$)、酸窒化ジルコニウム (ZrSi_xN_y)、アルミン酸ジルコニウム (ZrAl_xO_y)、珪酸アルミニウムジルコニウム ($\text{ZrAl}_x\text{Si}_y\text{O}_z$)、酸窒化シリコンアルミニウムジルコニウム ($\text{ZrAl}_w\text{Si}_x\text{O}_y\text{N}_z$)、酸化ランタンジルコニウム (ZrLa_xO_y) のようなジルコニウム含有材料、酸化アルミニウム (Al_2O_3 または AlO_x)、珪酸アルミニウム (AlSi_xO_y)、酸窒化シリコンアルミニウム ($\text{AlSi}_x\text{O}_y\text{N}_z$)、酸化アルミニウムランタン (LaAl_xO_y)、酸化ランタン (LaO_x または La_2O_3) のような他のアルミニ

10

20

30

40

50

ウム含有材料またはランタン含有材料、他の適切な材料、これまでに列挙した材料の複合物及び混合物を含むことができる。誘電体層に有用な他の高K誘電体材料は、酸化チタン (TiO_x または TiO_2)、酸窒化チタン (TiO_xN_y)、酸化タンタル (TaO_x または Ta_2O_5)、及び酸窒化タンタル (TaO_xN_y) を含むことができる。高K誘電体層に有用な誘電体材料である積層膜は、 $\text{HfO}_2/\text{Al}_2\text{O}_3$ 、 $\text{HfO}_2/\text{SiO}_2$ 、 $\text{La}_2\text{O}_3/\text{Al}_2\text{O}_3$ 、及び $\text{HfO}_2/\text{SiO}_2/\text{Al}_2\text{O}_3$ を含む。

【0013】

本明細書において使用するように、「基板」という用語は一般的に、いずれかの基板、または膜処理が施される基板の上に形成される材料基板を指す。例えば、処理を施すことができる基板は、シリコン、酸化シリコン、歪みシリコン、シリコンオンインシュレータ (SOI)、炭素添加シリコン酸化物、窒化シリコン、ドーフトシリコン、ゲルマニウム、砒化ガリウム、ガラス、サファイアのような材料、及び金属、金属窒化物、金属合金、及び他の導電材料のような用途によって変わる他のいずれかの材料を含む。基板表面上のバリア層、金属、または金属窒化物は、チタン、窒化チタン、窒化タングステン、タンタル、及び窒化タンタルを含む。基板は、200mmまたは300mm径のウェハだけでなく、矩形枠 (rectangular pane) または方形枠 (square pane) のような種々の寸法を有することができる。特に断らない限り、本明細書に記載される実施形態及び実施例は、200mm直径または300mm直径、更に好ましくは300mm直径の基板の上に形成されることが好ましい。本明細書に記載される実施形態のプロセスでは、誘電体材料を多くの基板及び表面に堆積させる。本発明の実施形態が有用となり得る基板は、これらに制限されないが、結晶シリコン (例えば、 $\text{Si} \langle 100 \rangle$ または $\text{Si} \langle 111 \rangle$)、酸化シリコン、歪みシリコン、シリコンゲルマニウム、ドーフトまたはアンドーフトポリシリコン、ドーフトまたはアンドーフトシリコンウェハ、及びパターンングされた、またはパターンングされていないウェハを含む。基板に予備処理プロセスを施すことにより、基板表面を研磨する、エッチングする、薄くする、酸化する、水酸化する、アニールする、そして/またはベークすることができる。

【0014】

本明細書において使用するように、「原子層堆積」または「周期的堆積」という用語は一般的に、2つ以上の反応性化合物を連続的に導入して、材料層を基板表面に堆積させる方法を指す。別の方法として、2つ、3つ、またはこれらよりも多くの反応性化合物をプロセスチャンバの反応ゾーンに導入することができる。普通、各反応性化合物は、時間を遅らせて分離することにより、各化合物を基板表面に固着させる、そして/または基板表面で反応させることができる。一の態様では、第1の前駆体または化合物Aを反応ゾーンにパルス状に導入し、この後に第1の遅延時間が続く。次に、第2の前駆体または化合物Bを反応ゾーンにパルス導入し、この後に第2の遅延時間が続く。各遅延時間経過待ち状態では、窒素のようなパージガスをプロセスチャンバに導入して反応ゾーンをパージする、または残留反応化合物または副生成物を全て反応ゾーンから除去する。別の方法として、パージガスを堆積プロセスが行なわれている間ずっと継続的に流して、パージガスのみが遅延時間経過待ち状態で反応化合物のパルス状の導入と導入との間に流れるようにすることができる。別の方法として、反応化合物を、所望の膜または膜厚が基板表面に形成されるまでパルス状に導入する。いずれのシナリオにおいても、化合物A、パージガス、化合物B、及びパージガスをパルス状に導入するALDプロセスが1サイクルである。1サイクルは、化合物Aまたは化合物Bのいずれかから始まることができ、そして所望の膜厚の膜が得られるまで、それぞれの順番のサイクルとして続けることができる。別の実施形態では、化合物Aを含む第1の前駆体、化合物Bを含む第2の前駆体、及び化合物Cを含む第3の前駆体はそれぞれ個別にプロセスチャンバにパルス状に導入される。別の方法として、第1の前駆体のパルス状の導入を第2の前駆体のパルス状の導入と時間軸上でオーバーラップさせるとともに、第3の前駆体のパルス状の導入を第1及び第2の前駆体のパルス状の導入のいずれの導入とも時間軸上でオーバーラップすることがないようにする。

【0015】

本明細書において使用するように、「パルス (pulse) 」という用語は一般的に、処理チャンバの反応ゾーンに間欠的に、または不連続的に導入される特定化合物の量を指す。各パルス内の特定化合物の量は、例えば用いるプロセスチャンバのボリューム容量、チャンバに接続される真空システム、及び特定化合物自体の揮発度 / 反応度のような多くの要素によって変わり得る。本明細書において使用するように、「半反応 (half - reaction) 」という用語は、前駆体をパルス状に導入する工程の後に、パージ工程が行なわれる状態を指すために使用される。

【 0 0 1 6 】

理解を容易にするために、以下の記述は、高 k 誘電体積層構造に組み込まれる高 k 誘電体層のプラズマフッ素化に関して行なわれる。しかしながら、この技術分野の当業者であれば、本明細書に記載されるプラズマフッ素化プロセスは、多くの異なる半導体用途に使用することができることが理解できるであろう。

【 0 0 1 7 】

例示的な実施形態

図 1 は、フッ素化高 K 誘電体層を基板表面に形成する方法 1 0 0 の一の実施形態のフローチャートである。図 2 A ~ 2 D を方法 1 0 0 に対応させて、トランジスタまたはキャパシタのような半導体素子に使用される誘電体材料を形成する様子を示している。工程 1 1 0 では、高 K 誘電体層 2 0 2 を基板 2 0 1 の上に形成する。工程 1 2 0 では、基板 2 0 1 を、フッ素ソースを含むプラズマに曝して、フッ素化高 k 誘電体層 2 0 4 を形成する。工程 1 3 0 では、ゲート電極 2 0 6 を基板 2 0 1 の上に形成する。

【 0 0 1 8 】

工程 1 1 0 の高 K 誘電体層 2 0 2 は基板の上に、原子層堆積法 (ALD) 、化学気相堆積法 (CVD) 、物理気相堆積法 (PVD) 、熱酸化法、及びプラズマ堆積法、及びこれらの方法の組み合わせのような従来の堆積法によって堆積させることができる。好適な実施形態では、高 k 誘電体層 2 0 2 を ALD プロセス及び装置によって堆積させるが、この ALD プロセス及び装置は、例えば 2 0 0 5 年 1 2 月 8 日公開の「ハフニウム含有高 K 誘電体材料を原子層堆積させる装置及び方法」と題し、かつアプライドマテリアルズ社に譲渡される同時係属中の米国特許出願公開公報第 2 0 0 5 / 0 2 7 1 8 1 2 号に記載されており、この特許文献を本明細書において参照することにより当該特許文献の内容が本明細書に組み込まれる。高 k 誘電体層 2 0 2 は普通、約 1 0 オングストローム ~ 約 1 0 0 0 オングストローム、好ましくは約 2 0 オングストローム ~ 約 5 0 0 オングストローム、更に好ましくは約 5 0 オングストローム ~ 約 2 0 0 オングストローム、例えば約 1 0 0 オングストロームの膜厚に堆積させる。任意の予備クリーニング工程は、高 k 誘電体層 2 0 2 を基板 2 0 1 の上に堆積させる前に行なうことができる。高 k 材料を堆積するための適切なチャンバの例として、FLEXSTAR (登録商標) を挙げることができる。FLEXSTAR (登録商標) は、カリフォルニア州サンタクララ市に本拠を置くアプライドマテリアルズ社が市販している。

【 0 0 1 9 】

高 k 誘電体層 2 0 2 をフッ素化して、工程 1 2 0 のフッ素化高 k 誘電体層 2 0 4 を形成している間、基板に、 F_2 、及びアルゴンのような不活性ガスプラズマを同時に流すことにより形成されるフッ素原子を衝突させる。 F_2 の他に、他のフッ素含有ガスを使用して、 NF_3 、 HF 、またはこれらの組み合わせのようなフッ素プラズマを形成することができる。使用することができる他の不活性ガスとして、ヘリウム、ネオン、及びキセノンを挙げることができる。窒素及び酸素のような他のガスを、不活性ガスの代わりに使用する、または不活性ガスと組み合わせて使用することができる。好適には、このプロセスに使用されるガスは炭素を含まない。一の実施形態では、フッ素化プロセスは、約 1 0 秒 ~ 約 3 6 0 秒、好ましくは約 3 0 秒 ~ 約 1 8 0 秒、例えば約 1 2 0 秒の時間に亘って行なわれる。フッ素化プロセスは普通、1 0 0 未満、例えば約 5 0 ~ 1 0 0 未満の温度で行なわれる。また、フッ素化プロセスは、約 5 0 ワット ~ 約 2 , 5 0 0 ワット、例えば約 7 0 ワット ~ 約 2 0 0 ワットのように、約 5 0 ワット ~ 約 1 , 0 0 0 ワットのプラズマ電力

値、及び約10mTorr～約100mTorrの圧力で行なわれる。フッ素は、約0.1slm～約1.0slmの流量を有する。処理ガスの個々のガス流量及び合計ガス流量は、処理チャンバのサイズ、処理チャンバの温度、及び処理対象の基板のサイズのような多数の処理要素に従って変わり得る。好適な実施形態では、フッ素化プロセスにおいては、中密度の低イオンエネルギーフッ素プラズマを使用する。低イオンエネルギーパルス状フッ素含有プラズマによって、フッ素を高k誘電体ゲート積層構造に、十分大きいエネルギーをイオンエッチングに利用することなく、取り込むことができる。或る実施形態では、フッ素化誘電体層中のフッ素の濃度は、 1×10^{14} 原子/cm²～ 4×10^{15} 原子/cm²である。

【0020】

別の実施形態では、プラズマフッ素化はチャンバ内で、約5～20mTorrまたは約10～20mTorrの範囲の圧力、200～800ワット、例えば約250ワット～約600ワットのプラズマ電力の条件で行なわれる。フッ素ガスはチャンバに、約100～200sccmの範囲の流量で流し込むことができる。一の実施形態においては、プラズマフッ素化では、約10～20MHzのパルス無線周波数プラズマプロセス、及び約5～15kHzのパルスを使用する。プラズマフッ素化プロセスパラメータは、チャンバサイズ及び容積、更には誘電体膜の所望の厚さによって変わるように変化させることができる。任意のアニール工程は、プラズマフッ素化プロセスの前に、または後に行なうことができる。プラズマフッ素化プロセスパラメータは、誘電体をエッチングするために十分大きいエネルギーを利用することができなくても済むように選択される。

【0021】

工程130のゲート電極206は、基板201の上に、構造をプラズマに曝し、そしてアニールする前に堆積させることができ、ポリシリコン層、アモルファスシリコン層のようなゲート電極206、またはチタン、窒化チタン、タンタル、窒化タンタル、タングステン、窒化タングステン、及び他の高融点金属のような金属層、または他の適切な電極材料をフッ素化高k誘電体層204の上に堆積させることができる。

【0022】

図3は、カリフォルニア州サンタクララ市に本拠を置くアプライドマテリアルズ社が製造するプラズマプロセス反応装置300の模式図である。プラズマプロセス反応装置は、本発明を実施するために使用することができる反応装置の一例である誘導プラズマソース反応装置である。

【0023】

反応装置300は、静電チャック316を導電性ボディ(壁)330の内部に有するプロセスチャンバ310と、そしてコントローラ340と、を備える。チャンバ310には、ほぼ平坦な誘電性天井部320を設ける。チャンバ310の他の変形例は他のタイプの天井部、例えばドーム状天井部を有することができる。天井部320の上には、少なくとも一つの誘導コイル素子312(2つの同軸素子312が示される)が配置される。誘導コイル素子312は、第1整合回路319を介してプラズマ電源318に接続される。プラズマ電源318は通常、最大300Wの電力を、例えば50kHz～13.56MHzの範囲の調整可能な周波数で生成することができる。

【0024】

静電チャック316は、第1電極354と、そして誘電体材料に埋め込まれる第2電極356と、を含む。第1電極354及び第2電極356をDC電位でバイアスすることにより、基板314を保持する吸着作用を起こす。吸着電圧を静電チャック316、及びマスクから離間するウェハに印加することにより、電荷分布を基板314の下面に沿って、かつ静電チャック316の表面を覆うように発生させる。これらの電荷の極性を逆にするることにより、吸着静電力が基板314と静電チャック316との間に生じる。この力は基板314をチャック316の上に、処理チャンバ310内のプラズマを介在させることなく保持するので、基板314の導通接地経路が得られる。静電チャック316は単極チャックとすることもできる。

【 0 0 2 5 】

静電チャック 3 1 6 は、第 2 整合回路 3 2 4 を介してバイアス電源 3 2 2 に接続される。バイアス電源 3 2 2 は普通、5 0 k H z ~ 1 3 . 5 6 M H z の調整可能な周波数、及び 0 ~ 5 0 0 0 ワットの電力を有する R F 信号を生成する機能を備える。任意であるが、バイアス電源 3 2 2 は D C 電源またはパルス D C 電源とすることができる。コントローラ 3 4 0 は、中央処理ユニット (C P U) 3 4 4 と、メモリ 3 4 2 と、そして C P U 3 4 4 のサポート回路 3 4 6 と、を備え、そしてチャンバ 3 1 0 の、従って上に議論した窒化プロセスの構成要素に対する制御を容易にする。

【 0 0 2 6 】

別の実施形態では、静電チャック 3 1 6 を作動させる電圧は、別の「チャック」電源 (図示せず) によって供給することができる。チャック電源の一方の出力端子はチャック電極に接続される。他方の出力端子は通常、電気接地に接続されるが、別の構成として、静電チャック 3 1 6 の金属ボディ部分に接続することができる。作動状態では、基板は誘電体材料と接触するように配置され、そして直流電圧を電極に印加して静電吸着力を、または静電吸着バイアスを生成することにより、基板を静電チャック 3 1 6 の上側表面に固着させる。

【 0 0 2 7 】

作動状態では、半導体ウェハ 3 1 4 を静電チャック 3 1 6 の上に載置し、そしてプロセスガスをガスパネル 3 3 8 から流入ポート 3 2 6 を通って供給してガス混合物 3 5 0 を生成する。ガス混合物 3 5 0 に点火して、プラズマ 3 5 5 をチャンバ 3 1 0 内に、電源をプラズマ電源 3 1 8 から印加することにより生成する。チャンバ 3 1 0 の内部の圧力は、スロットルバルブ 3 2 7 及び真空ポンプ 3 3 6 を使用して制御される。通常、チャンバ壁 3 3 0 は電気接地 3 3 4 に接続される。壁 3 3 0 の温度は、壁 3 3 0 を貫通して走る液体収容導管 (図示せず) を使用して制御される。

【 0 0 2 8 】

基板 3 1 4 の温度は、静電チャック 3 1 6 の温度を安定させることにより制御される。一の実施形態では、ガス供給源 3 4 8 からのヘリウムガスは、ガス導管 3 4 9 を経由して、静電チャック 3 1 6 の表面に、基板 3 1 4 の裏面と静電チャック 3 1 6 の上側表面との間に形成される微小空間に達するように形成される流路 (図示せず) に供給される。処理中、静電チャック 3 1 6 は、静電チャック 3 1 6 の台座の内部の抵抗加熱ヒータ (図示せず) によって定常温度にまで加熱することができ、そして次に、ヘリウムガスによって基板 3 1 4 に対する均一な加熱が容易になる。

【 0 0 2 9 】

プロセスチャンバ 3 1 0 の制御を上に記載したように容易にするために、コントローラ 3 4 0 は、産業現場において使用することにより種々のチャンバ及びサブプロセッサを制御することができるいずれかの形態の汎用コンピュータプロセッサの内の一つの汎用コンピュータプロセッサとすることができる。C P U 3 4 4 のメモリ 3 4 2 またはコンピュータ読み取り可能な媒体は、ランダムアクセスメモリ (R A M)、リードオンリメモリ (R O M)、フロッピディスク、ハードディスクのような容易に入手することができるメモリ、または他のいずれかの形態の自律動作型の、または遠隔操作型のデジタルストレージの内の一つ以上とすることができる。サポート回路 3 4 6 は C P U 3 4 4 に接続されてプロセッサを従来の態様でサポートする。これらの回路はキャッシュ、電源、クロック回路、入力 / 出力回路、及びサブシステムなどを含む。本発明による方法は一般的に、メモリ 3 4 2 にソフトウェアルーチンとして保存される。ソフトウェアルーチンは、C P U 3 4 4 によって制御されているハードウェアから遠く離れて位置する第 2 C P U (図示せず) によって保存する、そして / または実行することもできる。

【 0 0 3 0 】

プラズマによる窒素ガスの分解過程が窒化に影響する現象を利用するプロセス反応装置 3 0 0 についての他の詳細は、アプライドマテリアルズ社に譲渡され、かつ米国特許第 7 , 1 7 9 7 5 4 号として 2 0 0 4 年 1 2 月 2 日に発行された「ゲート誘電体のプラズマ窒

10

20

30

40

50

化を振幅変調無線周波数エネルギーを使用して行なう方法及び装置」と題する米国特許出願公開公報第2004/0242021号に記載されており、この特許文献の内容の内、本発明と矛盾することがない部分を本明細書において参照することにより、当該部分が本明細書に組み込まれる。適切なDPNチャンバの例として、カリフォルニア州サンタクララ市に本拠を置くアブライドマテリアルズ社が市販しているDPN Centura™を挙げることができる。他の適切なプラズマチャンバとして、アブライドマテリアルズ社が市販しているP3iチャンバを挙げることができる。

【0031】

図4は、本発明の一の実施形態による方法400のフロー図である。任意であるが、基板の表面をクリーニングして基板の表面に形成されている可能性のある自然酸化膜を除去することができる。プロセスは、シリコン基板を第1処理チャンバに導入する工程402から始まる。約5オングストローム～約100オングストロームの珪酸ハフニウム(HfSiO_x)をシリコンウェハ上に工程404で成長させる。表面クリーニング及び高k誘電体層形成についての詳細は、アブライドマテリアルズ社に譲渡され、かつ2003年12月18日に発行された「高誘電率材料の核形成を促進する表面前処理」と題する米国特許出願公開公報第2003/0232501号に記載されており、この特許文献を本明細書において参照することにより、この特許文献の内容が本明細書に組み込まれる。珪酸ハフニウム層は、この方法を使用して堆積する材料の一例である。本発明は、4.0よりも大きい誘電率を有する高K誘電体材料とすることができる他の種類のゲート誘電体に適用することができる。

【0032】

任意であるが、基板は、カリフォルニア州サンタクララ市に本拠を置くアブライドマテリアルズ社が市販しているCENTURA™ RADIANCE™高速熱処理(RTP)チャンバのようなアニールチャンバに搬送することにより、 HfSiO_x 膜の堆積後アニールを行うことができる。堆積後アニールは、基板を約500～約1200、好ましくは約550～約700の温度で約30秒～約90秒に亘ってアニールする、例えば650で約60秒に亘ってアニールすることにより行うことができる。一般的に、アニールチャンバ雰囲気は、 O_2 、 N_2 、 NH_3 、 N_2H_4 、 NO 、 N_2O 、またはこれらのガスの組み合わせのような少なくとも一つのアニールガスを含む。アニールチャンバは、約5 Torr～約100 Torr、例えば約50 Torrの圧力に維持される。

【0033】

工程406では、基板を次に、フッ素含有ガスを少なくとも含むプラズマチャンバに搬送する。好適な実施形態においては、フッ素化プロセスでは、中密度の低イオンエネルギーフッ素プラズマを使用する。低イオンエネルギーパルス状フッ素含有プラズマによって、フッ素を高kゲート積層構造に、イオンエッチング用の十分に大きいエネルギーを用いることなく取り込むことができる。フッ素化プロセスは、誘導パルスプラズマ、容量結合プラズマソース、または連続波誘導及び容量結合の混合プラズマソースを使用して行なうことができる。

【0034】

任意であるが、基板をRTP処理チャンバに戻すように搬送し、このRTP処理チャンバでは、ポストフッ素化アニール工程が行なわれる。ポストフッ素化アニールを施している間、基板は約600～約1200、好ましくは約700～約1100の温度で、約1秒～約120秒、好ましくは約30秒～約90秒の時間に亘って、例えば約1000で約60秒に亘ってアニールされる。一般的に、アニールチャンバ雰囲気は、 O_2 、 N_2 、 NH_3 、 N_2H_4 、 NO 、 N_2O 、またはこれらのガスの組み合わせのような少なくとも一つのアニールガスを含む。アニールチャンバは、約5 Torr～約100 Torr、例えば約15 Torrの圧力に維持される。別の方法として、ポスト窒化アニールは2ステッププロセスにより行なわれ、2ステッププロセスでは、不活性化ステップまたは還元ステップの後に酸化ステップを行なう。

【0035】

フッ素化された高k誘電体層を形成した後、ポリシリコンのようなゲート電極を、低圧化学気相堆積法(LPCVD)、原子層エピタキシー法(ALE)、熱分解法、またはこの技術分野で公知の他の方法により堆積させることができる。ポリシリコン層は一般的に、ボロン、リン、または砒素のようなドーパントを含む。ゲート電極は金属層とすることもできる。

【0036】

図5は、本明細書に開示されるプロセスを実施する機能を備える統合処理システム500の模式図である。統合処理システム500は、クリーニングモジュール510と、そして熱処理/堆積メインフレームシステム530と、を備える。図5に示すように、クリーニングモジュール510は、カリフォルニア州サンタクララ市に本拠を置くアプライドマテリアルズ社から入手することができるOASIS CLEANTMシステムである。熱処理/堆積メインフレームシステム530は、CENTURA(登録商標)システムであり、これもまたカリフォルニア州サンタクララ市に本拠を置くアプライドマテリアルズ社から市販されている。本明細書に開示されるプロセスを実行するシステムのこの特定の実施形態は、本発明を例示するために提供されるのであり、本発明の範囲を制限するために使用されるものとして捉えられるべきではない。

【0037】

クリーニングモジュール510は一般的に、一つ以上の基板カセット512と、基板搬送領域内に配置される一つ以上の搬送ロボット514と、そして一つ以上の枚様式基板クリーニングチャンバ516と、を含む。枚様式基板クリーニングシステムの他の態様及び形態については、2002年3月14日に発行された「ウェハクリーニング方法及び装置」と題する米国特許出願公開公報第2002/0029788号、及び2002年5月30日に発行された「枚様式ウェハ処理装置のウェハスプレー構造」と題する米国特許出願公開公報第2002/0063169号に開示されており、これらの特許文献の両方の内容の内、本開示と矛盾することがない部分を本明細書において参照することにより、当該部分の全体が本明細書に組み込まれる。

【0038】

熱処理/堆積メインフレームシステム530は一般的に、ロードロックチャンバ532と、搬送チャンバ534と、そして処理チャンバ536A, 536B, 536C, 及び536Dと、を含む。搬送チャンバ534は好ましくは、1mTorr~約100Torrの圧力であり、そして好ましくは、N₂雰囲気のような不活性雰囲気を含む。ロードロックチャンバ532によって、搬送チャンバ534が低い圧力の非反応性環境になっている状態で、基板を熱処理/堆積メインフレームシステム530に搬入し、そして熱処理/堆積メインフレームシステム530から搬出することができる。搬送チャンバ534は一つ以上のブレードを有するロボット540を含み、これらのブレードによって基板をロードロックチャンバ532と処理チャンバ536A, 536B, 536C, 及び536Dとの間で搬送する。処理チャンバ536A, 536B, 536C, または536Dの内のいずれかの処理チャンバを、熱処理/堆積メインフレームシステム530から、システム530によって行なわれることになる特定のプロセスに必要なではない場合に取り外すことができる。

【0039】

任意の前処理工程、及び高K誘電体層形成をメインフレームシステムで行なって、高K誘電体層を形成する前に自然酸化膜の形成を抑制し、そして/または基板の前処理表面の汚染を低減すると有利であると考えられている。他の実施形態では、前処理工程では、研磨、エッチング、還元、酸化、水酸化、アニール、及び/又はベークを行なうことができる。基板を空気に前処理工程と高K誘電体層形成との間で曝すことにより、高K誘電体材料の基板上での核形成の効果を低減することができる。図5に示すように、クリーニングモジュール510をメインフレームシステム530に接続することにより、基板上での自然酸化膜の形成を更に抑制し、そして/またはクリーニング工程と他の処理工程との間での基板の汚染を更に低減することは任意である。勿論、他の実施形態では、クリーニング

工程は、熱処理 / 堆積メインフレームシステムとは別のクリーニングモジュールにおいて行なうことができる。

【 0 0 4 0 】

更に、ゲート電極、すなわち金属またはポリシリコンのいずれかを堆積させる前に、高kゲート積層構造を *in-situ* でフッ素化する（その場でフッ素化する）ことにより、ゲート誘電体とゲート電極との間の界面での不所望の化学反応を防止することができると考えられる。ゲート電極を堆積させる前に高k材料の酸素空孔をパシベートすることにより、反応性の低い表面を、堆積金属または堆積ポリシリコンに持たせることができると考えられる。その結果、全ての工程、すなわち高k堆積工程、フッ素化を含むポスト堆積処理工程、及びゲート電極堆積工程を、大気に曝すことなく一つの装置内で一括して行な

10

【 0 0 4 1 】

高K誘電体層を形成するように構成される統合処理システム 500 の一の実施形態は、フッ素化プロセスを上述したように行なうように適合させた処理チャンバ 536 A と、ハフニウム含有層のような高誘電率材料を堆積させるように適合させた化学気相堆積チャンバまたは原子層堆積チャンバのような、或るプロセスを実施するように適合させた処理チャンバ 536 B と、を備える。別の実施形態では、処理チャンバ 536 C は、高速熱処理（RTP）チャンバを含み、高速熱処理（RTP）チャンバでは、構造をアニールすることができる。RTPチャンバは、アプライドマテリアルズ社から入手することができるX

20

【 0 0 4 2 】

図6は、プラズマチャンバ1の一の実施形態の等角断面図であり、プラズマチャンバ1は、プラズマ支援化学気相堆積（PECVD）プロセス、高密度プラズマ化学気相堆積（HDPCVD）プロセス、イオン注入プロセス、エッチングプロセス、及び他のプラズマプロセスを行なうように構成される。プラズマチャンバ1は、チャンバ1の本体3に接続されるトロイダルプラズマソース600を含む。本体3は、蓋部10及び底面15に接続される側壁5を含み、底面15によって内部容積20を区切っている。プラズマチャンバ1の他の例は、2002年6月5日に出願され、かつ2005年9月6日に発行された米国特許第6,939,434号、及び2004年2月24日に出願され、かつ2005年5月17日に発行された米国特許第6,893,907号に記載されており、これらの特許文献の両方を本明細書において参照することにより、これらの特許文献の内容全体が本明細書に組み込まれる。

30

【 0 0 4 3 】

内部容積20には、シャワーヘッド700と基板支持体800との間に形成される処理領域25が含まれる。ポンプ領域30が支持体800の一部を取り囲む。ポンプ領域30は、真空ポンプ40と、底面15に形成されるポート45に配置されるバルブ35を介して選択的に連通する。一の実施形態では、バルブ35はスロットルバルブであり、スロットルバルブは、内部容積20からポート45を介して真空ポンプ40に達するガスまたは蒸気の流れを制御する。一の実施形態では、バルブ35は、Oリングを使用することなく動作し、そして2005年4月26日に出願された米国特許出願公開公報第2006/0237136号に詳細に記載されており、この特許文献を本明細書において参照することにより、この特許文献の内容全体が本明細書に組み込まれる。

40

【 0 0 4 4 】

トロイダルプラズマソース600は、ほぼ「U」字形の第1導管650Aと、そしてほ

50

ば「M」字形の第2導管650Bを含む。第1導管650A及び第2導管650Bはそれぞれ、少なくとも一つのアンテナ670A, 670Bを含み、これらのアンテナを使用して誘導結合プラズマを、導管650A, 650Bの各導管の内部領域655A, 655Bの内部にそれぞれ形成する。各アンテナ670A, 670Bは、RF電源671A, 672Aのような電源に接続される巻き線またはコイルとすることができる。RFインピーダンス整合システム671B, 672Bは各アンテナ670A, 670Bに接続することもできる。ヘリウム、アルゴン、及び他のガスのようなプロセスガスは、導管650A, 650Bの各導管の内部領域655A, 655Bにそれぞれ供給することができる。一の実施形態では、プロセスガスは、各導管650A, 650Bの内部領域655A, 655Bに供給されるドーパント含有ガスを含むことができる。一の実施形態では、プロセスガスはガスソース630Aから供給され、ガスソース630Aは、チャンバ1の本体3に形成されるポート55に接続される。

【0045】

一の実施形態では、導管650A, 650Bの各対向端部は、チャンバ1の蓋部10に形成される該当するポート(導管650Bに対応するポート50A及び50Bがこの図において示される)に接続される。処理中、プロセスガスは、導管650A, 650Bの各導管の内部領域655A, 655Bに供給され、そしてRFパワーが各アンテナ670A, 670Bに印加されて、ポート群、例えば50A~50B、及び処理領域25を通過する循環プラズマ経路が形成される。詳細には、図6では、循環プラズマ経路は、ポート50Aを通過してポート50Bに、または逆にポート50Bを通過してポート50Aに、ガス供給アセンブリ700と基板支持体800との間の処理領域25を通過するようにして達することができる。各導管650A, 650Bは、導管及びポート、例えば50A~50Bの該当する端部の間に接続されるプラズマ流動手段606を含み、プラズマ流動手段606は、導管650A, 650Bの各導管の内部に形成されるプラズマ経路を分岐させ、そして広くするように構成される。

【0046】

ガス供給プレート700またはシャワーヘッドは、プレナム730を蓋部10と穿孔プレート720との間に画定する環状壁710を含む。穿孔プレート720は、プレートを貫通するように対称パターンに、または非対称パターンに形成される複数の孔を含む。ドーパント含有ガスのようなプロセスガスはプレナム730にポート55から供給することができる。一般的に、ドーパント含有ガスは、ボロン(シリコン内のp型不純物)またはリン(シリコン内のn型不純物)のようなドーパント不純物原子、及びフッ素及び/又は水素のような揮発性化学種から成る化学物質である。従って、ボロン、リン、または砒素、アンチモンなどのような他のドーパント化学種のフッ素化物及び/又は水素化物はドーパントガスとすることができる。例えば、ボロンドーパントが使用される場合、ドーパント含有ガスは、三フッ化ボロ素(BF_3)またはジボラン(B_2H_6)を含むことができる。ガスは孔を通り抜け、そして穿孔プレート720下方の処理領域25に達するように流れることができる。一の実施形態では、穿孔プレート720はRFバイアスされて、処理領域25内でのプラズマの生成、及び/又は維持を容易にする。

【0047】

基板支持体800は一般的に、上側層または水平円盤810と、そしてカソードアセンブリ820と、を含む。水平円盤810は、平滑な基板支持表面と、そして埋め込み電極815と、を含み、埋め込み電極815は、DC電源806を使用してバイアスすることにより基板と、水平円盤810の基板支持表面との間の静電吸着力を強めることができる。埋め込み電極815は、RFエネルギーを処理領域25に供給し、そしてRFバイアスを処理中に形成する電極として使用することもできる。埋め込み電極815は、RF電源805Aに接続することができ、そしてインピーダンス整合部805Bを含むこともできる。一の実施形態では、基板支持体800は、基板接触式冷却静電チャックであり、このチャックでは、チャックの内、基板と接触する部分が冷却される。冷却は、カソードアセンブリ820内に配置されて冷却剤を流路内で循環させる冷却剤流路(図示せず)によっ

10

20

30

40

50

て行なわれる。

【 0 0 4 8 】

基板支持体 8 0 0 はリフトピンアセンブリ 9 0 0 を含むこともでき、リフトピンアセンブリ 9 0 0 は複数のリフトピン 9 1 0 を含む（この図には、一つしか示していない）。これらのリフトピン 9 1 0 によって、一つ以上の基板の搬送が、基板を水平円盤 8 1 0 の上方に選択的に持ち上げ、そして水平円盤 8 1 0 の上方で支持することにより容易になり、そしてこれらのリフトピン 9 1 0 を離間させることにより、ロボットブレード（図示せず）をこれらのリフトピンの間に位置させることができる。リフトピンアセンブリ 9 0 0 は、ピンプッシング 9 2 0 を含み、これらのピンプッシング 9 2 0 は水平円盤 8 1 0 及びカソードアセンブリ 8 2 0 の内の一方、または両方に接続される。

10

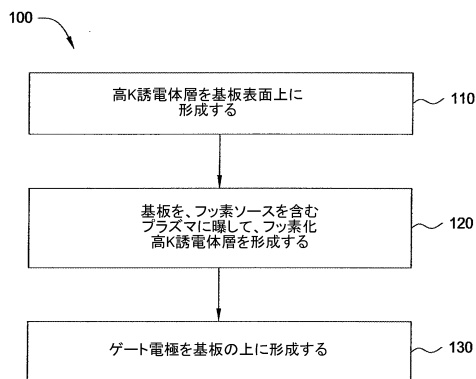
【 0 0 4 9 】

上述の実施形態について図 4 , 5 , 及び 6 を参照しながら記載しているが、他の統合処理システム及びチャンバの組み合わせを、本明細書に記載される実施形態に使用することができることを理解されたい。更に、どのような数の処理チャンバも、統合システム以外の統合システムの一部とすることができる。

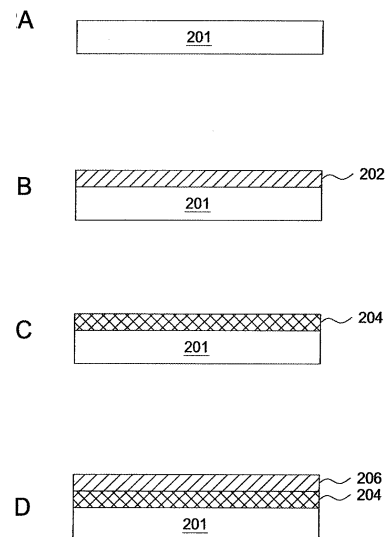
【 0 0 5 0 】

これまでの記述は、本発明の実施形態に関して行なわれているが、本発明の他の実施形態及び別の実施形態を、本発明の基本的範囲から逸脱しない範囲で想到することができ、そして本発明の範囲は以下に示す請求項によって規定される。

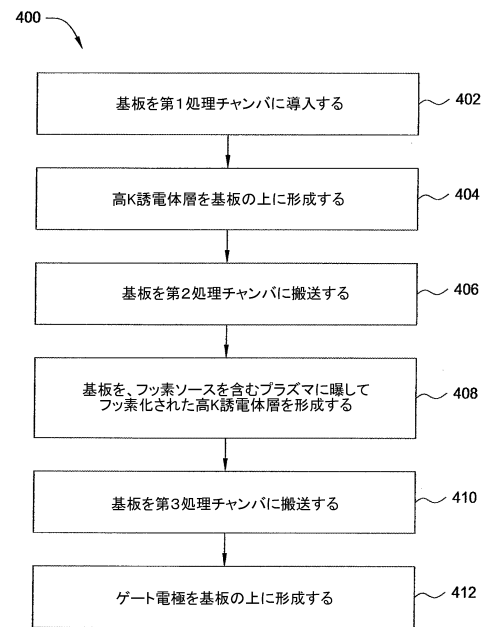
【 図 1 】



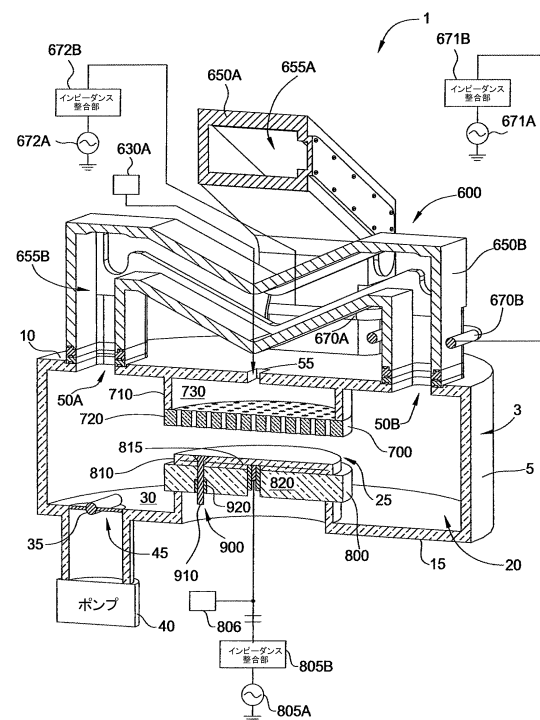
【 図 2 】



【 図 4 】



【 図 6 】



フロントページの続き

(72)発明者 クラウス, フィリップ, エー.
アメリカ合衆国 カリフォルニア 95123, サンノゼ, マカティ サークル 5697 -
ビー

合議体

審判長 飯田 清司

審判官 恩田 春香

審判官 加藤 浩一

(56)参考文献 特開2006-114747(JP, A)
国際公開第2005/062345(WO, A2)
特開平10-321620(JP, A)
特開平9-102492(JP, A)
特開2005-150228(JP, A)

(58)調査した分野(Int.Cl., DB名)

H01L21/31-21/32

H01L21/205

C23C16/00-16/56

H01L21/336

H01L29/788-29/792