



(12) 实用新型专利

(10) 授权公告号 CN 201887543 U

(45) 授权公告日 2011.06.29

(21) 申请号 201020512398.4

(22) 申请日 2010.09.01

(73) 专利权人 中国电力科学研究院

地址 100192 北京市海淀区清河小营东路  
15号

专利权人 积成电子股份有限公司

(72) 发明人 陆天健 杨威 吴晓博

(74) 专利代理机构 北京安博达知识产权代理有  
限公司 11271

代理人 徐国文

(51) Int. Cl.

H02J 13/00 (2006.01)

H04L 1/00 (2006.01)

H04L 12/26 (2006.01)

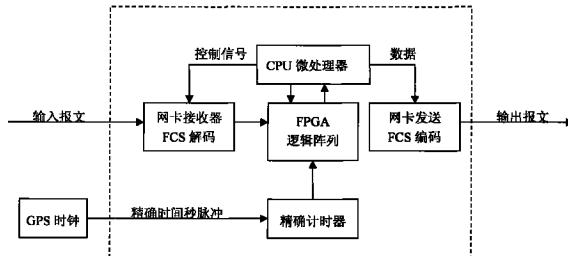
权利要求书 1 页 说明书 3 页 附图 1 页

(54) 实用新型名称

采样值时间标定装置

(57) 摘要

本实用新型属于智能变电站检测领域，具体涉及一种采样值时间标定装置。该装置包括 CPU 微处理器、FPGA 单元、精确计时器、网卡接收器和网卡发送器，所述 CPU 微处理器分别与网卡接收器、FPGA 单元及网卡发送器相连，所述 FPGA 单元分别与网卡接收器、CPU 微处理器和精确计时器相连，所述精确计时器连接有一 GPS 时钟。该采样值时间标定装置是由硬件装置记录通信报文的时标，实现高精度的测量传输延时的设备，精度可达到 10us，具有结构简单、使用操作方便等优点，通常用于测试合并单元或只能操作箱的传输时延。



1. 一种采样值时间标定装置,其特征在于:该装置包括 CPU 微处理器、FPGA 单元、精确计时器、网卡接收器和网卡发送器,所述 CPU 微处理器分别与网卡接收器、FPGA 单元及网卡发送器相连,所述 FPGA 单元分别与网卡接收器、CPU 微处理器和精确计时器相连,所述精确计时器连接有一 GPS 时钟。

2. 如权利要求 1 所示的采样值时间标定装置,其特征在于:所述网卡接收器接收来自于被测合并单元的报文信息。

## 采样值时间标定装置

### 技术领域

[0001] 本实用新型属于智能变电站检测领域,具体涉及一种采样值时间标定装置。

### 背景技术

[0002] 随着智能变电站及数字化变电站的发展,出现了一些新的被测设备,例如合并单元;用以对来自二次转换器的电流和/或电压数据进行时间相干组合的物理单元,它可以是现场互感器的一个组件,也可以是一个独立单元。合并单元(Merging Unit)是针对电子互感器,为智能电子设备提供一组时间同步(相关)的电流和电压采样值,而在GB/T 20840.8中首次定义的。其主要功能是通过一台合并单元(MU),汇集/或合并多个电子式互感器的数据,取得电力系统电流和电压瞬时值后以确定的数据品质(如IEC61850-9-1、IEC61850-9-2或者GOOSE信息的格式)传输到电力系统电气测量仪器和继电保护装置;其每个数据通道可以承载一台和/或多台的电子式电流和/或电子式电压互感器的采样值数据。由于合并单元会出现传输延时的现象,所以各个合并单元在投入电力系统使用之前,通常需要利用一种可以测试传输延时误差的测量装置,如果不预先进行测量则直接使用,轻则使电力系统发生故障,不能正常使用;重则造成电力系统的大面积停电,影响人们的正常工作和生活。

[0003] 传输延时是指从电压电流模拟量输入合并单元至IEC61850-9-1或者IEC61850-9-2信息发出之间的延时,由于合并单元是在智能电网、和智能变电站后出现的新设备,所以现有技术中并没有合并单元的测量设备。按照电力系统的标准,通常要求被测设备的传输延时误差不能超过10us,如果该被测设备的传输误差超过该标准,则该设备不能使用。为了克服上述缺陷,迫切的需要本领域的技术人员开发出一款能够测试合并单元传输延时的高精度设备。

### 实用新型内容

[0004] 为了解决现有技术的上述缺陷,本实用新型的目的在于提出一种能够测量传输延时的高精度的采样值时间标定装置。

[0005] 本实用新型是通过下述技术方案实现的:

[0006] 一种采样值时间标定装置,其特征在于:该装置包括CPU微处理器、FPGA单元、精确计时器、网卡接收器和网卡发送器,所述CPU微处理器分别与网卡接收器、FPGA单元及网卡发送器相连,所述FPGA单元分别与网卡接收器、CPU微处理器和精确计时器相连,所述精确计时器连接有一GPS时钟。

[0007] 本实用新型较优选的技术方案为,所述网卡接收器接收来自于被测合并单元的报文信息。

[0008] 本实用新型更优选的技术方案为,所述网卡接收器所接收的报文信息有三种:即IEC61850-9-1格式的信息、IEC61850-9-2格式的信息和GOOSE信息。

[0009] 本实用新型的有益效果是:该采样值时间标定装置是由硬件装置记录通信报文的

时标,实现高精度的测量传输延时的设备,精度可达到 10us,具有结构简单、使用操作方便等优点。

### 附图说明

[0010] 图 1 是本实用新型标定装置的整体结构示意图;

[0011] 图 2 是标定装置测量传输延时的原理图。

### 具体实施方式

[0012] 下面结合附图对本实用新型的采样值时间标定装置做进一步的详细说明。

[0013] 如图 1 所示,该装置包括 CPU 微处理器、FPGA(Field-Programmable Gate Array, 即现场可编程门阵列) 单元、精确计时器、网卡接收器和网卡发送器,所述 CPU 微处理器分别与网卡接收器、FPGA 单元及网卡发送器相连,所述 FPGA 单元分别与网卡接收器、CPU 微处理器和精确计时器相连,精确计时器还连接有一外部 GPS 时钟。

[0014] 下面简述各部件的功能和原理:

[0015] CPU 微处理器的功能是:1) 向网卡接收器发出控制信号,控制网卡接收器接收网络报文;2) 控制 FPGA 单元为数据加上时间标记;3) 向网卡发送器发送数据,控制网卡发送器将数据输出。

[0016] FPGA 单元的功能是:为数据加上时间标记。

[0017] 精确计时器的功能是:向 FPGA 单元提供时间标记。

[0018] 网卡接收器的功能是:接收网络报文并将对其进行 FCS 解码。

[0019] 网卡发送器的功能是:对数据进行 FCS 编码后输出数据。

[0020] 本实用新型的工作原理是:电子互感器通过被测合并单元向本实用新型的标定装置发出报文信息,在网卡接收器接收到该报文信息后立刻记录下其接收时刻并记入到以太网帧的四个保留字节中,然后将该以太网帧发送到外部 PC 机中进行延时分析计算。同时,该装置中的网卡接收器接收到该报文信息后对其进行 FCS 解码,网卡接收器将解码后的报文信息传给 FPGA 单元;每当 FPGA 单元接收到报文信息时,通过一外部 GPS 时钟向精确计时器发出精确时间秒脉冲,使精确计时器为 FPGA 单元提供一个时间标记;CPU 控制 FPGA 单元为该报文信息加上时间标记后,FPGA 单元将加有时间标记的报文信息传给 CPU 微处理器,CPU 微处理器再将该报文信息传给网卡发送器进行 FCS 编码,最后输出至外部 PC 机中进行延时分析计算,计算的方法为:将接收时刻与报文信息中含有时间标记做差值计算,该差值即为被测合并单元的传输延时。

[0021] 本实用新型的采样值时间标定装置所接收的报文信息有三种,分别为:

[0022] (1) IEC61850-9-1 格式的信息;

[0023] (2) IEC61850-9-2 格式的信息;

[0024] (3) GOOSE 信息;

[0025] 如图 2 所示,该标定装置收到被测合并单元发出的报文信息(该信息可以为 IEC61850-9-1 格式信息、IEC61850-9-2 格式信息或 GOOSE 信息)时,即记录下接收时刻 T2 并记入到以太网帧的四个保留字节中,然后尽快将该以太网帧发送到外部 PC 机中存储;通过标定装置对该信息添加时间标记 T1,该标定装置将加有时间标记 T1 的报文信息传给外

部 PC 机，并将 T2 与 T1 相比较，二者的差值  $T_2 - T_1$  即为被测合并单元的传输时延  $T$ 。如果经过时间标记的比较，差值均小于  $10 \mu s$ ，便说明被测合并单元的传输时延误差小于  $10 \mu s$ ，该被测合并单元便满足电力系统的要求，可投入使用。

[0026] 该标定装置的精度高、结构简单，整个判断过程无须专业人士进行监控，操作简单，通常用于测试合并单元或只能操作箱的传输时延。

[0027] 最后应当说明的是：以上实施例仅用以说明本实用新型的技术方案而非对其限制，尽管参照上述实施例对本实用新型进行了详细的说明，所属领域的普通技术人员应当理解：依然可以对本实用新型的具体实施方式进行修改或者等同替换，而未脱离本实用新型精神和范围的任何修改或者等同替换，其均应涵盖在本实用新型的权利要求范围当中。

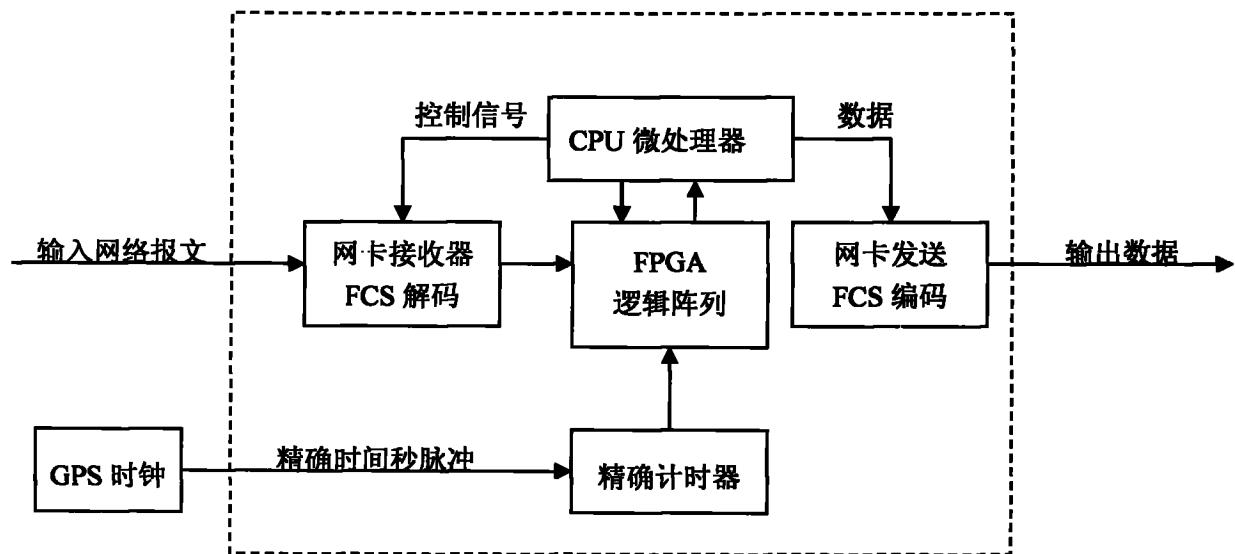


图 1

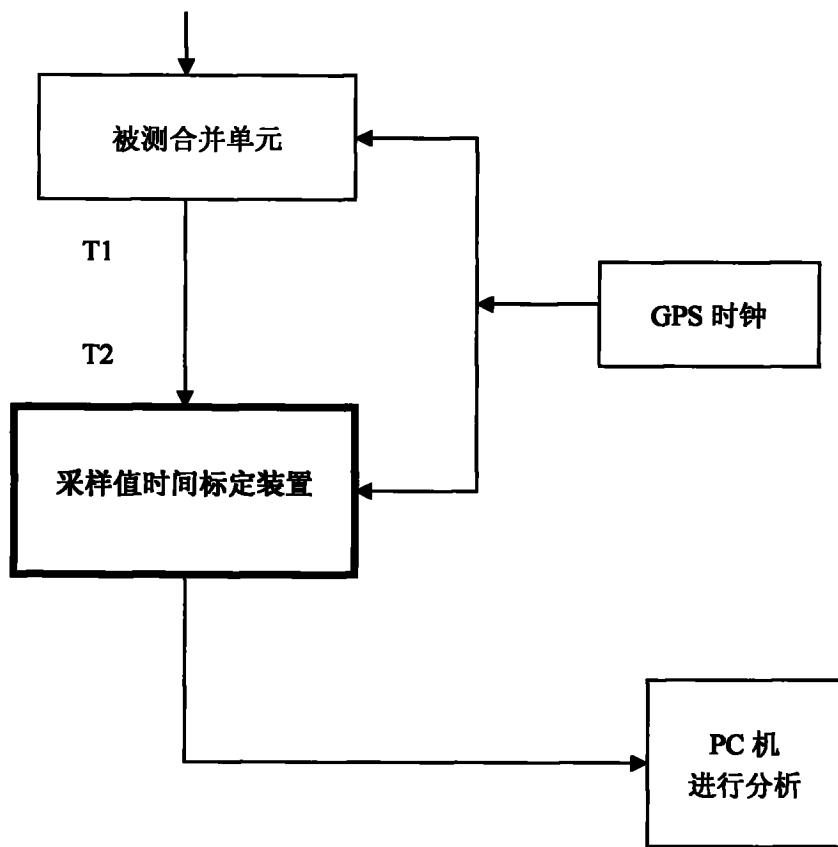


图 2