

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2016 年 11 月 24 日(24.11.2016)



(10) 国際公開番号
WO 2016/186043 A1

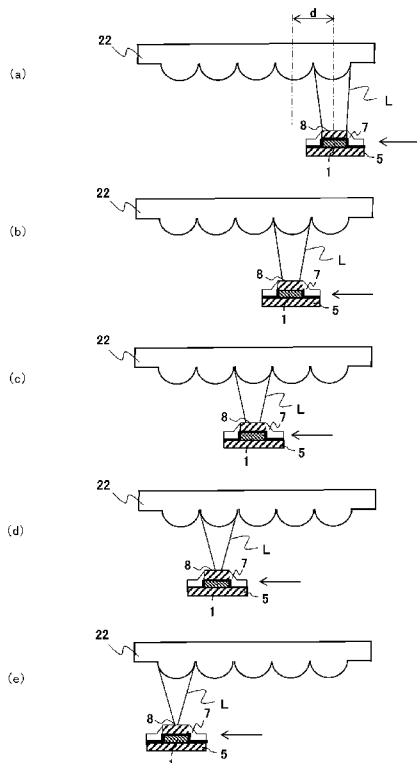
- (51) 国際特許分類:
H01L 21/20 (2006.01) H01L 21/336 (2006.01)
H01L 21/268 (2006.01) H01L 29/786 (2006.01)
- (21) 国際出願番号: PCT/JP2016/064345
- (22) 国際出願日: 2016 年 5 月 13 日(13.05.2016)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2015-102137 2015 年 5 月 19 日(19.05.2015) JP
- (71) 出願人: 株式会社ブイ・テクノロジー(V TECHNOLOGY CO., LTD.) [JP/JP]; 〒2400005 神奈川県横浜市保土ヶ谷区神戸町 1 3 4 番地 Kanagawa (JP).
- (72) 発明者: 水村 通伸(MIZUMURA, Michinobu); 〒2400005 神奈川県横浜市保土ヶ谷区神戸町 1 3 4 番地 株式会社ブイ・テクノロジー内 Kanagawa (JP).
- (74) 代理人: 小川 護晃, 外(OGAWA, Moriaki et al.); 〒1000014 東京都千代田区永田町二丁目 1 3 番 5 号赤坂エイトワンビル 7 階 Tokyo (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ユーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC,

[続葉有]

(54) Title: LASER ANNEALING METHOD, LASER ANNEALING DEVICE, AND METHOD FOR MANUFACTURING THIN-FILM TRANSISTOR

(54) 発明の名称: レーザアニール方法、レーザアニール装置及び薄膜トランジスタの製造方法

[図8]



(57) Abstract: The present invention is a laser annealing method for irradiating an amorphous silicon thin film 7 bonded to a substrate (5) with laser light L to form polysilicon, wherein multiple irradiation is carried out by changing the region on the amorphous silicon thin film 7 on which the laser light L is irradiated, and a grain diameter distribution is produced such that the crystal grain diameter of the polysilicon decreases from a central part toward a side-end part along at least the central axis C of the region on which the laser light L is irradiated. This makes it possible to realize a laser annealing method in which it is possible to reduce leakage current using a simple process.

(57) 要約: 本発明は、基板(5)上に被着されたアモルファスシリコン薄膜7にレーザ光Lを照射してポリシリコン化するレーザアニール方法であって、前記アモルファスシリコン薄膜7上への前記レーザ光Lの照射領域を変更して多重照射し、ポリシリコンの結晶粒径が前記レーザ光Lの照射領域の少なくとも中心線Cに沿って中央部から側端部に向かって小さくなる粒径分布を生じさせる。これにより、簡単なプロセスでリーク電流を低減可能なレーザアニール方法を実現できる。

WO 2016/186043 A1

MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, 添付公開書類:
TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, — 国際調査報告 (条約第 21 条(3))
KM, ML, MR, NE, SN, TD, TG).

明 細 書

発明の名称：

レーザアニール方法、レーザアニール装置及び薄膜トランジスタの製造方法

技術分野

[0001] 本発明は、アモルファスシリコン薄膜のレーザアニール方法に関し、特に薄膜トランジスタにおけるリーク電流の低減化を可能とするレーザアニール方法、レーザアニール装置及び薄膜トランジスタの製造方法に係るものである。

背景技術

[0002] 一般に、薄膜トランジスタ（Thin Film Transistor：以下「TFT」という）は、ゲート電極、ソース電極、ドレイン電極及び半導体層を積層して備えた構造を有している。この場合、半導体層としてポリシリコン薄膜を用いたTFTは、電子の移動度が高く、低消費電力のディスプレイに用いられている。従来から、TFT基板の製造工程において、例えば、レーザアニール法により、TFT基板に成膜されたアモルファスシリコンを結晶化させ、ポリシリコン（多結晶シリコン）膜にすることが知られている（例えば、特許文献1参照）。

先行技術文献

特許文献

[0003] 特許文献1：特開2007-335780号公報

発明の概要

発明が解決しようとする課題

[0004] しかし、従来、TFT基板のレーザアニール処理では、例えば、TFT基板の全面を紫外線のレーザ光を照射することにより、均一にアニール処理することが行われている。この場合、ソース電極、ドレイン電極下の領域にも

ポリシリコン膜が形成されるため、電極間の電界強度がその分、高くなり、いわゆるＴＦＴオフ時のリーク電流（オフ電流）を低減することが困難であるという問題点を有している。この問題点を解消するため、例えば、ＬＤＤ（Lightly Doped Drain）構造が採用されているものの、製造工程が複雑になり、コストも増加する。

[0005] そこで、このような問題点に対処し、本発明が解決しようとする課題は、簡単なプロセスでリーク電流の低減可能なレーザアニール方法、レーザアニール装置及びＴＦＴの製造方法を提供することにある。

課題を解決するための手段

[0006] 上記目的を達成するために、本発明によるレーザアニール方法は、基板上に被着されたアモルファスシリコン薄膜にレーザ光を照射してポリシリコン化するレーザアニール方法であって、前記アモルファスシリコン薄膜上への前記レーザ光の照射領域を変更して多重照射し、ポリシリコンの結晶粒径が前記レーザ光の照射領域の少なくとも中心線に沿って中央部から側端部に向かって小さくなる粒径分布を生じさせる。

[0007] また、本発明によるレーザアニール装置は、基板上のゲート電極に対応した領域のアモルファスシリコン薄膜をレーザアニールにより、ＴＦＴの半導体層を形成するレーザアニール装置であって、ソース電極及びドレイン電極に夫々対応した領域の前記アモルファスシリコン薄膜へのレーザ光の照射量を、前記ソース電極と前記ドレイン電極とに挟まれたチャンネル領域の前記アモルファスシリコン薄膜への照射量よりも少なくなるように、前記レーザ光の照射領域を変えて多重照射させる光学系と、前記光学系における前記レーザ光の照射領域の変更を制御する制御手段と、を備えたものである。

[0008] また、本発明によるＴＦＴの製造方法は、基板上にゲート電極、ソース電極、ドレイン電極及び半導体層を積層して備えた薄膜トランジスタの製造方法であって、前記基板上に被着されたアモルファスシリコン薄膜の前記ゲート電極に対応した領域にレーザ光を照射してポリシリコン薄膜とすることにより、前記半導体層を形成するレーザアニール方法の工程を含み、

前記工程は、前記ソース電極及び前記ドレイン電極に夫々対応した領域の前記アモルファスシリコン薄膜へのレーザ光の照射量を、前記ソース電極と前記ドレイン電極とに挟まれたチャンネル領域の前記アモルファスシリコン薄膜への照射量よりも少なくなるように、前記レーザ光の照射領域を変えて多重照射して実行する。

発明の効果

[0009] 本発明によれば、アモルファスシリコン薄膜上へのレーザ光の照射領域を変更して多重照射するという簡単なプロセスを実行することにより、ポリシリコンの結晶粒径がレーザ光の照射領域の少なくとも中心線に沿って中央部から側端部に向かって小さくなる粒径分布を生じるようにすることができる。

したがって、上記の粒径分布により、中央部から側端部に向かって結晶化率が抑制されることに伴い、抵抗が上昇するのでリーク電流を低減することができる。

図面の簡単な説明

- [0010] [図1]本発明によるレーザアニール装置の一実施形態を示す概要図である。
- [図2]本発明によるレーザアニール装置で成膜されるTFTの一実施形態を示す断面図である。
- [図3]本発明によるレーザアニール装置に使用するシャドウマスク及びマイクロレンズアレイの一構成例を示す図である。
- [図4]本発明によるレーザアニール装置の制御手段の一構成例を示すブロック図である。
- [図5]本発明によるTFTの製造方法の一例を説明する断面図である。
- [図6]本発明によるTFTの製造方法の一例を説明する平面図である。
- [図7]本発明によるTFTの製造方法におけるレーザ光の照射量の分布を示す説明図である。
- [図8]本発明によるレーザアニール方法の動作を示す説明図である。
- [図9]本発明によるレーザアニール装置に使用するシャドウマスクの一構成例

を示す図である。

[図10]本発明によるTFTの製造方法の一例を説明する平面図である。

発明を実施するための形態

[0011] 以下、本発明の実施形態を添付図面に基づいて詳細に説明する。

図1は、本発明によるレーザアニール装置の一実施形態を示す概要図である。図2は、本発明によるレーザアニール装置で成膜されるTFTの一実施形態を示す断面図である。図1に示すレーザアニール装置100は、TFT基板5上のゲート電極に対応した領域のアモルファスシリコン薄膜をレーザアニールにより、TFT18の半導体層を形成するものである。

[0012] 具体的には、レーザアニール装置100は、搬送手段13と、レーザ照射光学系14と、アライメント手段15と、撮像手段16と、制御装置17と、を備える。なお、レーザ照射光学系14は光学系の一例であり、制御装置17は制御手段の一例である。また、TFT基板5は、本実施形態に適用される基板の一例であって、複数のデータ線及びゲート線を縦横に交差させることにより設けられた交差部（図示省略）にTFT18のゲート電極を設けたものである。

[0013] 搬送手段13は、最表面にアモルファスシリコン薄膜が形成されたTFT基板5を所定の方向に搬送するものであり、例えば、ゲート線と搬送方向（矢印A方向）とが平行となるようにTFT基板5を位置決めして載置できるようになっている。

[0014] ここで、各TFT18は、図2に示す通り、ディスプレイの画素電極を駆動するためのものであって、ゲート電極1と、半導体層2と、ソース電極3と、ドレイン電極4と、を備える。

[0015] ゲート電極1は、例えば、透明ガラスから成るTFT基板5上に一定の配列ピッチでマトリクス状に複数形成されたもので、TFT基板5の横方向に平行に伸びて形成された複数のゲート線6（図6参照）に電氣的に接続され、表示領域外に設けられたゲートドライブ回路から走査情報が供給されるようになっている。

[0016] また、ゲート電極 1 を覆って、半導体層 2 が設けられている。本実施形態における半導体層 2 は、TFT 基板 5 上に被着されたアモルファスシリコン薄膜 7 の少なくともゲート電極 1 に対応した領域に紫外線のレーザ光 L（図 1 参照）が照射されることにより、アモルファスシリコン薄膜 7 がレーザアニールにより形成されたポリシリコン薄膜 8 を含む。なお、半導体層 2 とゲート電極 1 との間には、絶縁膜 9 が設けられている。そして、ソース電極 3 及びドレイン電極 4 に夫々対応した領域のポリシリコン薄膜 8 の結晶粒径は、ソース電極 3 とドレイン電極 4 とに挟まれたチャンネル領域 10 のポリシリコン薄膜 8 の結晶粒径に比べて小さくした構造を有している。

[0017] つまり、半導体層 2 は、一例として、ソース電極 3 及びドレイン電極 4 に夫々対応した領域のアモルファスシリコン薄膜 7 へのレーザ光 L の照射量がチャンネル領域 10 のアモルファスシリコン薄膜 7 への照射量よりも少なくなるようにして形成されている。以下、ソース電極 3 に対応した半導体層 2 の領域を「ソース領域 11」といい、ドレイン電極 4 に対応した半導体層 2 の領域を「ドレイン領域 12」という。

[0018] また、半導体層 2 において、ゲート電極 1 の一方端側には、ソース電極 3 が設けられている。このソース電極 3 は、ゲート線 6 に交差させて設けられた図示省略のデータ線に電氣的に接続されており、表示領域外に設けられたソースドライブ回路からデータ信号が供給されるようになっている。

[0019] さらに、半導体層 2 において、ゲート電極 1 の他方端側には、ドレイン電極 4 が設けられている。このドレイン電極 4 は、図示省略のディスプレイの画素電極にデータ線及びソース電極 3 を介して供給されるデータ信号を供給するものであって、この画素電極に電氣的に接続させて設けられている。そして、ソース電極 3 及びドレイン電極 4 上には、絶縁膜 9 からなる図示省略の保護膜が形成されている。

[0020] 図 1 に戻り、搬送手段 13 の上方には、レーザ照射光学系 14 が配設されている。このレーザ照射光学系 14 は、TFT 基板 5 のアモルファスシリコン薄膜 7 上へレーザ光 L を照射するものである。詳細には、レーザ照射光学

系 1 4 は、図 2 に示す T F T 1 8 のソース電極 3 及びドレイン電極 4 に夫々対応した領域のアモルファスシリコン薄膜 7 へのレーザ光 L の照射量を、ソース電極 3 とドレイン電極 4 とに挟まれたチャンネル領域 1 0 のアモルファスシリコン薄膜 7 への照射量よりも少なくなるように、レーザ光 L の照射領域を変えて多重照射させる。つまり、レーザ照射光学系 1 4 は、ゲート電極 1 上のアモルファスシリコン薄膜 7 をポリシリコン化して半導体層 2 を形成することができる。

[0021] ここで、レーザ照射光学系 1 4 は、レーザ 1 9 と、そのレーザ 1 9 が放出するレーザ光 L の進行方向の順に、カップリング光学系 2 0 と、シャドウマスク 2 1 と、マイクロレンズアレイ 2 2 と、を備える。レーザ 1 9 は、紫外線のレーザ光 L をパルス発光するもので、例えば、波長が 3 5 5 n m の Y A G (Yttrium Aluminum Garnet) レーザや、例えば、波長が 3 0 8 n m のエキシマレーザである。

[0022] また、カップリング光学系 2 0 は、レーザ 1 9 から放出されたレーザ光 L を拡張すると共に均一化してシャドウマスク 2 1 に照射させるものであり、例えば、図示省略のビームエキスパンダ、フォトインテグレータ、コリメータレンズ等の光学機器を含む。

[0023] さらに、シャドウマスク 2 1 は、開口面積の異なる複数の開口を有し、1 つのレーザ光 L から複数のレーザ光 L に分離するものである。これにより、本実施形態では、レーザ光 L の多重照射を容易にすることができる。

[0024] 図 3 は、本発明によるレーザアニール装置に使用するシャドウマスク及びマイクロレンズアレイの一構成例を示す図である。(a) は平面図、(b) は (a) の O - O 線断面矢視図である。シャドウマスク 2 1 は、図 3 (b) に示す通り、T F T 基板 5 上に照射されるレーザ光 L の照射形状を決めるため、透明な石英基板 2 3 上に成膜されたクロム (C r) 又はアルミニウム (A l) 等の遮光膜 2 4 に開口面積の異なる複数の開口を有している。

[0025] 詳細には、シャドウマスク 2 1 は、図 3 (a) に示すように、一例として、T F T 基板 5 の搬送方向 (矢印 A 方向) と交差する方向 (Y 方向) に、ゲ

ート電極 1 の配列ピッチ w_1 で同じ開口面積の開口を一直線に並べて形成している。また、シャドウマスク 21 は、上記搬送方向と同方向（X 方向）のゲート電極 1 の配列ピッチ w_2 と同じピッチで異なる開口面積の開口 25a～25e を形成している。

[0026] より詳細には、レーザアニールがレーザ光 L の n 回ショット（ n は正の整数）で行われる場合、一例として、 $n = 5$ とすると、開口面積の異なる開口は、上記搬送方向に配列ピッチ w_2 で 5 列設けられる。例えば、図 3（a）に示す一点鎖線で囲まれた開口 25a 群（以下「開口列 26」という）が、1 つの列を形成している。なお、他の列も各々同様に開口 25b～25e 毎に開口列を形成している。さらに、搬送方向の最上流に位置する開口の開口面積 25a は、該開口を通過したレーザ光 L の照射領域が例えばゲート電極 1 の平面積に略等しくなるように形成され、各開口の開口面積は搬送方向下流に向かって漸減して、最下流の開口の面積 25e は、該開口を通過したレーザ光 L の照射領域がソース電極 3 とドレイン電極 4 とに挟まれたチャンネル領域 10 の平面積よりも小さくなるように形成されている。

[0027] なお、本実施形態において、各開口の開口面積は、各開口の搬送方向と交差する方向（Y 方向）の幅は変えずに（各開口を通過したレーザ光 L の照射領域における同方向の幅がゲート電極 1 の同方向の幅に略合致するようにし）、搬送方向（X 方向）の幅を変えて変化させている。

[0028] マイクロレンズアレイ 22 は、上記各開口の中心に光軸を合致可能な複数のマイクロレンズ 27 を備えたものであり、各開口の像をゲート電極 1 に対応した領域に縮小して合焦させるようになっている。

[0029] 図 1 に戻り、アライメント手段 15 は、レーザ光 L を目標位置に適切に照射させるためのものであり、例えば、TF T 基板 5 が搬送方向に対して左右に振れながら搬送された場合、その TF T 基板 5 の動きに追従させてシャドウマスク 21 及びマイクロレンズアレイ 22 を移動させる。

[0030] 搬送手段 13 は、搬送面の下側に撮像手段 16 を設けている。この撮像手段 16 は、TF T 基板 5 の裏面側から透かして、その TF T 基板 5 の表面に

形成されたゲート電極 1 及びゲート線 6 を撮影するものである。撮像手段 1 6 は、例えば、複数の受光素子を搬送方向と交差する方向に一直線に並べて備えた細長状の受光面を有するラインカメラである。そして、このラインカメラは、例えば、シャドウマスク 2 1 の搬送方向（矢印 A 方向）の最も上流側に位置する開口列 2 6 の中心線に、ラインカメラの受光面の長手方向の中心線を合致させることにより、予め定められた所定距離だけ離れた位置を撮影するように配置されている。

[0031] 制御装置 1 7 は、搬送手段 1 3、レーザ照射光学系 1 4、アライメント手段 1 5 及び撮像手段 1 6 を統括的に制御する。なお、搬送手段 1 3、レーザ照射光学系 1 4、アライメント手段 1 5、撮像手段 1 6 及び制御装置 1 7 は、電氣的に接続されている。この制御装置 1 7 は、シャドウマスク 2 1 の開口を切替えることにより、レーザ光 L の照射領域の変更を制御する。具体的には、制御装置 1 7 は、ソース領域 1 1 及びドレイン領域 1 2 のレーザアニールを、チャンネル領域 1 0 のレーザアニールよりも少ないレーザ光 L の照射量で実行するため、レーザ光 L の照射量を制御するものである。これにより、制御装置 1 7 は、T F T 基板 5 のソース電極 3 及びドレイン電極 4 に夫々対応した領域のポリシリコン薄膜 8 の結晶粒径を、ソース電極 3 とドレイン電極 4 とに挟まれたチャンネル領域 1 0 のポリシリコン薄膜 8 の結晶粒径に比べて小さくすることができる。

[0032] 詳細には、制御装置 1 7 は、当該照射対象となるゲート電極 1 を、シャドウマスク 2 1 における開口 2 5 a の直下の位置から開口 2 5 e の直下の位置へと、レーザ光 L を照射する毎に順番に移動させる。換言すると、制御装置 1 7 は、距離 d（配列ピッチ w_2 ）で T F T 基板 5 をステップ移動するようにステップ移動量を制御するものである。これにより、チャンネル領域 1 0 が開口に応じてレーザ光 L で多重照射される。つまり、チャンネル領域 1 0 において、レーザ光 L の照射量に分布を持たせることができる。

[0033] 図 4 は、本発明によるレーザアニール装置の制御手段の一構成例を示すブロック図である。制御装置 1 7 は、搬送手段駆動コントローラ 3 0 と、レー

ザ駆動コントローラ31と、アライメント手段駆動コントローラ32と、画像処理部33と、演算部34と、メモリ35と、制御部36と、を備える。

[0034] ここで、搬送手段駆動コントローラ30は、TF T基板5を予め定められた一定速度で矢印A方向に搬送させるように搬送手段13の駆動を制御するものである。また、レーザ駆動コントローラ31は、レーザ光Lを所定の時間間隔でパルス発光させるようにレーザ19の駆動を制御するものである。さらに、アライメント手段駆動コントローラ32は、上記アライメント手段15を制御するものである。

[0035] 画像処理部33は、上記撮像手段16により撮影された画像情報に基づいて搬送方向の輝度変化から、ゲート電極1の搬送方向と交差する縁部（ゲート電極1のY方向の境界線（例えば、図6（a）に示すe1のライン））を第1の検出情報として検出すると共に、搬送方向と交差する方向の輝度変化（受光面の長軸方向の輝度変化）から搬送方向に平行に伸びるゲート線6の縁部（例えば、図6（a）に示すe2とe3）の位置を第2の検出情報として検出する。これにより、画像処理部33は、第1の検出情報と、第2の検出情報と、撮像手段16に予め定められた基準位置情報とを演算部34に出力する。

[0036] 演算部34は、先ず、第1の検出情報と、第2の検出情報とを画像処理部33から入力し、該検出時点からTF T基板5の移動距離を演算する。続いて、演算部34は、TF T基板5の移動距離と移動距離の目標値とを合致させるべく、TF T基板5の搬送に伴って、シャドウマスク21の搬送方向の最も上流側に位置する開口列26の開口25aに対応するレーザ光Lの照射位置が最初の照射位置に合致するか否かを判定する。合致した場合、演算部34は、レーザ駆動コントローラ31に1パルス（1ショット）のレーザ光Lの発光指令を出力するようになっている。

[0037] また、演算部34は、搬送方向に平行なゲート線6の縁部における位置情報のうち予め定められたゲート線6の縁部の位置情報と基準位置情報とに基づいて両者間の距離を演算し、該距離とアライメント目標値とのずれ量を算

出し、そのずれ量（位置ずれ情報）をアライメント手段駆動コントローラ 32 に出力するようになっている。これにより、アライメント手段駆動コントローラ 32 は、上記位置ずれ情報に基づいて位置ずれを補正するようにアライメント手段 15 を駆動することになる。

[0038] メモリ 35 は、TFT 基板 5 の搬送速度、上記各目標値等を保存するものであり、書き換え可能な記憶装置である。そして、制御部 36 は、プロセッサを備え、上記各要素が適切に動作するように装置全体を統合して制御するものである。

[0039] 以上より、レーザアニール装置 100 は、上記の構成に基づいて、後述するレーザアニール方法の工程を実行することで、簡単なプロセスで、TFT オフ時のリーク電流の低減化を可能とする手段を提供できる。

[0040] 次に、上記レーザアニール装置 100 を用いた TFT の製造方法について説明する。本発明による TFT の製造方法は、TFT 基板 5 上にゲート電極 1、ソース電極 3、ドレイン電極 4 及び半導体層 2 を積層して備えた TFT の製造方法であって、TFT 基板 5 上に被着されたアモルファスシリコン薄膜 7 のゲート電極 1 に対応した領域にレーザ光 L を照射してポリシリコン薄膜とし、半導体層 2 を形成するレーザアニール方法の工程（以下、「レーザアニール工程」という）を含む。

[0041] そして、レーザアニール工程は、ソース電極 3 及びドレイン電極 4 に夫々対応した領域のアモルファスシリコン薄膜 7 へのレーザ光 L の照射量がチャンネル領域 10 のアモルファスシリコン薄膜 7 への照射量よりも少なくなるように、レーザ光 L の照射領域を変えて多重照射して実行される。ここで、レーザ光 L の照射領域の変更は、シャドウマスク 21 の開口を切替えて行われることが好ましい。

[0042] なお、TFT の製造方法で製造する TFT の構造（例えば、図 2 に示す TFT 18）は、半導体層 2 の構造が異なる点を除いて公知の TFT の構造と基本的に同様である。そのため、基本的な製造方法は、従来技術が適用される。そこで、ここでは、従来技術と異なる半導体層 2 の形成、特にレーザア

ニール工程について説明する。

[0043] また、TF Tの製造方法におけるレーザアニール工程は、上述した通り、レーザ光Lの照射領域を変更して多重照射し、ポリシリコンの結晶粒径がレーザ光Lの照射領域の少なくとも中心線に沿って中央部から側端部に向かって小さくなる粒径分布を生じるようにする。

[0044] 一例として、レーザアニール工程では、TF T基板5をステップ移動させる毎に、シャドウマスク21の開口を切替えて、レーザ光Lの多重照射が実行される。つまり、レーザアニール工程では、レーザ光Lを開口面積の異なる複数の開口25a~25eに順番に通過させることにより、所定のチャンネル領域10に対して多段階にレーザ照射が実行される。

[0045] より詳細には、上記レーザアニール工程では、レーザアニールをレーザ光Lのnショット（nは、例えば3以上の整数）で実行する場合に、上記レーザ光Lの照射位置のステップ移動量を距離d（配列ピッチ w_2 ）に等しい量となるように設定する。なお、距離dは、チャンネル領域10の搬送方向の幅寸法でもある。

[0046] 以下、レーザアニール工程を、図5及び図6を参照して説明する。レーザとしては、例えば、YAGレーザを使用する。

図5は、本発明によるTF Tの製造方法の一例を説明する断面図である。

図6は、本発明によるTF Tの製造方法の一例を説明する平面図である。ここでは、一例として5ショットのレーザ光Lの照射によりレーザアニールが実行される場合について説明する。

[0047] 制御装置17は、先ず、図1に示す矢印A方向にTF T基板5を移動させて、上述した、最初の照射位置に位置決めして停止させる。次に、制御装置17は、図5（a）及び図6（a）に示すように、アモルファスシリコン薄膜7上へのレーザ光Lの照射形状がチャンネル領域10と同じ形状となるように開口面積25aで整形されたレーザ光Lを、ゲート電極1のチャンネル領域10に向けて、アモルファスシリコン薄膜7に1ショット照射させる（1回目の照射）。これにより、アモルファスシリコン薄膜7のレーザ光Lの

照射された部分が瞬間加熱されて溶融し、シリコン分子の結合状態がアモルファス（非結晶）状態から、ポリ（多結晶）状態に変えられてポリシリコン薄膜8となる。なお、図6（a）にレーザ光Lの照射領域の中心線Cを示す。制御装置17は、ポリシリコンの結晶粒径がレーザ光Lの照射領域の中心線Cに沿って中央部から側端部に向かって小さくなる粒径分布を生じるように多重照射を以下に示すように実行する。

[0048] 次に、制御装置17は、前回照射したポリシリコン薄膜8に対し、レーザ光Lの照射領域を変更して、今回の照射をするため、図3（a）に示す矢印方向に沿って、TF T基板5を距離dだけステップ移動させ、上記と同様に、開口面積25bで整形されたレーザ光Lを1ショット照射させる（2回目の照射、図5（b）及び図6（b）参照）。

[0049] これにより、1回目のレーザ光Lの照射領域と2回目の照射領域との重なり部分は、1回目の照射領域よりもレーザ光Lの照射量が増すので、今回の照射による重なり部分の結晶化（結晶成長）が促進される。その結果、今回の照射による重なり部分のポリシリコン薄膜8の結晶粒径は、他の部分におけるポリシリコン薄膜8の結晶粒径に比べて大きくなる。

[0050] 次に、制御装置17は、前回照射したポリシリコン薄膜8に対し、レーザ光Lの照射領域を変更して、今回の照射をするため、TF T基板5を距離dだけステップ移動させ、上記と同様に、開口面積25cで整形されたレーザ光Lを1ショット照射させる（3回目の照射、図5（c）及び図6（c）参照）。

[0051] これにより、1回目～3回目の3ショットのレーザ光Lによる照射領域の重なり部分は、レーザ光Lの照射量が2ショットのレーザ光Lの照射量よりもさらに増すので、今回の照射による重なり部分のポリシリコン薄膜8の結晶化はより促進される。その結果、今回の照射による重なり部分のポリシリコン薄膜8の結晶粒径は、より大きくなる。

[0052] さらに、制御装置17は、前回照射したポリシリコン薄膜8に対し、レーザ光Lの照射領域を変更して、今回の照射をするため、TF T基板5を距離

dだけステップ移動させ、上記と同様にして、開口面積25dで整形されたレーザ光Lを1ショット照射させる（4回目の照射、図5（d）及び図6（d）参照）。

[0053] これにより、1回目～4回目の4ショットのレーザ光Lによる照射領域の重なり部分は、レーザ光Lの照射量が3ショットのレーザ光Lの照射量よりもさらに増すので、今回の照射による重なり部分のポリシリコン薄膜8の結晶化はさらに促進される。その結果、今回の照射による重なり部分のポリシリコン薄膜8の結晶粒径は、より大きくなる。

[0054] さらにまた、制御装置17は、前回照射したポリシリコン薄膜8に対し、レーザ光Lの照射領域を変更して、最後の照射をするため、TF T基板5を距離dだけステップ移動させ、上記と同様にして、開口面積25eで整形されたレーザ光Lを1ショット照射させる（5回目の照射、図5（e）及び図6（e）参照）。

[0055] これにより、ゲート電極1に対応した領域のアモルファスシリコン薄膜7のレーザアニールが終了し、ポリシリコン薄膜8の半導体層2が形成される。

[0056] 図7は、本発明によるTF Tの製造方法におけるレーザ光の照射量の分布を示す説明図である。図7に示す通り、1回目～5回目の5ショットのレーザ光Lによる照射領域の重なり部分（チャンネル領域10の中央部）は、5ショットのレーザ光Lの照射量が4ショットのレーザ光Lの照射量よりもさらに増すので、上記重なり部分の結晶化（結晶成長）は、より促進される。その結果、同部分のポリシリコン薄膜8の結晶粒径は、より大きくなる。

[0057] また、チャンネル領域10の中央部からドレイン電極4側端部に向かって、レーザ光Lの照射領域の重なる回数が減るためレーザ光Lの照射量が減少する。したがって、チャンネル領域10の中央部からドレイン電極4側端部に向かって、ポリシリコン薄膜8の結晶粒径が次第に小さくなる。

[0058] 上述したように、本実施形態では、レーザ光Lの照射位置を距離dずつステップ移動させることにより、図7に示すように、ゲート電極1上のアモル

ファスシリコン薄膜 7 へのレーザ光 L の照射量に分布を持たせることができる。即ち、本実施形態では、チャンネル領域 10 に比べてソース領域 11 及びドレイン領域 12 のレーザ光 L の照射量を少なくすることができ、ソース領域 11 及びドレイン領域 12 のポリシリコン化の進行をチャンネル領域 10 よりも抑えることができる。これにより、本実施形態では、ソース領域 11 及びドレイン領域 12 のポリシリコン薄膜 8 の結晶粒径をチャンネル領域 10 のポリシリコン薄膜 8 の結晶粒径に比べて小さくすることができる。

[0059] なお、レーザアニールに要するレーザ光 L のショット回数 n は、少なくともチャンネル領域 10 におけるアモルファスシリコン薄膜 7 の全膜厚を熔融させるのに十分な照射エネルギーが得られるように決定するのがよい。

[0060] 以上より、本発明の T F T の製造方法によれば、ソース領域 11 及びドレイン領域 12 のポリシリコン薄膜 8 の結晶粒径をチャンネル領域 10 のポリシリコン薄膜 8 の結晶粒径に比べて小さくする加工を施した T F T 18 を簡単なプロセスで製造することができる。したがって、このような加工を施した T F T 18 は、半導体層 2 のソース領域 11 及びドレイン領域 12 の電子移動度をチャンネル領域 10 の電子移動度よりも低くすることができ、T F T オフ時のリーク電流を低減することができる。

[0061] なお、レーザ光 L の最小照射領域は、上記の通り、チャンネル領域 10 の平面積よりも小さくすることが好ましく、その最小照射領域が最も多い回数でレーザ照射（多重照射）されることが好ましい。本実施形態では、レーザ光 L の照射領域の変更を、シャドウマスク 21 の開口を切替えて行うことにより、多重照射することができ、容易にチャンネル領域 10 におけるポリシリコン薄膜 8 の結晶粒径の分布を制御することができる。

[0062] 次に、上記レーザアニール工程を含む、本発明のレーザアニール方法について、さらに詳細に説明する。ここでは、1つのゲート電極 1 に注目し、レーザアニールとして、レーザ光 L が 5 ショットで実行される場合について説明する。

先ず、搬送手段 13 が制御装置 17 によって制御されて、T F T 基板 5 を

図 1 に示す矢印 A 方向に一定速度で搬送を開始する。

[0063] 次に、撮像手段 16 により T F T 基板 5 の裏面側から T F T 基板 5 を透かして表面に形成されたゲート電極 1 及びゲート線 6 が撮影される。この場合、撮像手段 16 により撮影された画像が画像処理部 33 で処理され、T F T 基板 5 の移動距離が演算部 34 において演算される。そして、制御部 36 は、その移動距離がメモリ 35 に保存された移動距離の目標値に合致して、シャドウマスク 21 の搬送方向の最も上流側に位置する開口列 26 の開口 25a に対応するレーザ光 L の照射位置がゲート電極 1 上のソース電極 3 側端部領域の予め定められた最初の照射位置に合致させるように制御する。

[0064] この際、演算部 34 では、位置ずれが生じた場合、位置ずれ情報をアライメント手段駆動コントローラ 32 に出力する。アライメント手段駆動コントローラ 32 は、位置ずれ情報に基づいて位置ずれを補正するようにアライメント手段 15 を駆動し、シャドウマスク 21 及びマイクロレンズアレイ 22 を一体的に搬送方向と交差する方向に微動させる。これにより、シャドウマスク 21 及びマイクロレンズアレイ 22 は、T F T 基板 5 の搬送方向と交差方向の動きに追従して動き、レーザ光 L をゲート電極 1 上の予め定められた所定位置に適切に照射させることができる。なお、シャドウマスク 21 及びマイクロレンズアレイ 22 の T F T 基板 5 に対する追従動作は、T F T 基板 5 の搬送中、常時実行される。

[0065] そして、例えば、位置ずれが補正された後、演算部 34 は、レーザ駆動コントローラ 31 に 1 パルスのレーザ光 L の発光指令を出力する。レーザ駆動コントローラ 31 は、演算部 34 から入力した発光指令に基づいてレーザ 19 を駆動し、1 パルスのレーザ光 L を発光させる。レーザ 19 で発光したレーザ光 L は、カップリング光学系 20 によりビーム径が拡張され、輝度分布が均一化されてシャドウマスク 21 に照射する。

[0066] 図 8 は、本発明によるレーザアニール方法の動作を示す説明図である。シャドウマスク 21 に照射したレーザ光 L は、シャドウマスク 21 に設けられた複数の開口群により複数のレーザ光 L に分離される。さらに、分離された

複数のレーザ光 L は、図8（a）に示すように、各開口に夫々対応して設けられたマイクロレンズ27によりゲート電極1上のアモルファスシリコン薄膜7に向けて、最初の照射位置に集光される。このとき、アモルファスシリコン薄膜7上には、開口25aの像が縮小投影されてチャンネル領域10と同形状の領域がレーザ光 L により照明される。これにより、1ショット目のレーザ光 L により照射された上記最初の照射位置のアモルファスシリコン薄膜7が瞬間加熱されて熔融し、アモルファスシリコン薄膜7の一部がポリシリコン化（多結晶化）する。

[0067] 演算部34では、TF T基板5の移動距離が演算される。そして、TF T基板5の移動距離がメモリ35に保存されたゲート電極1の搬送方向の配列ピッチ w_2 に等しい距離 d だけ移動し、図8（b）に示すように、ゲート電極1が搬送方向下流側の次のマイクロレンズ27の下に達すると、演算部34からレーザ駆動コントローラ31に2ショット目の発光指令が出力される。これにより、レーザ駆動コントローラ31は、レーザ19を駆動して2ショット目のレーザ光 L を発光させる。

[0068] 2ショット目のレーザ光 L は、レーザ光 L の照射領域が変更され、図8（b）に示すように、マイクロレンズ27によりゲート電極1上のアモルファスシリコン薄膜7上に集光する。そして、2ショット目のレーザ光 L により、今回の照射による重なり部分のポリシリコン薄膜8の結晶粒径は、他の部分におけるポリシリコン薄膜8の結晶粒径に比べて大きくなる。つまり、1ショット目のレーザ光 L の照射領域と2ショット目のレーザ光 L の照射領域との重なった部分には、1ショット目のレーザ光 L の照射領域よりも高い照射エネルギーが付与され、同部分のポリシリコン薄膜8の結晶化が促進される。

[0069] 以降、図8（c）～（e）に示すように、TF T基板5が距離 d だけ搬送される毎にレーザ光 L が発光され、3～5ショット目のレーザ光 L がゲート電極1上のポリシリコン薄膜8に照射される。

[0070] 以上より、本発明のレーザアニール方法によれば、例えば、5ショットの

レーザ照射において、照射領域の重なり数の多い部分ほどレーザ光Lの照射量が増すので、ポリシリコン薄膜8の結晶化（結晶成長）がより促進される。その結果、レーザ光Lの照射量が多いチャンネル領域10のポリシリコン薄膜8の結晶粒径がレーザ光Lの照射量の少ないソース領域11及びドレイン領域12のポリシリコン薄膜8の結晶粒径よりも大きくなる。その結果、ソース領域11及びドレイン領域12のポリシリコン薄膜8の結晶粒径がチャンネル領域10のポリシリコン薄膜8の結晶粒径に比べて小さい半導体層2が形成される。したがって、製造工程が複雑にならずに済み、簡単なプロセスでTFTオフ時のリーク電流の低減化を可能とする。

[0071] なお、上記実施形態では、シャドウマスク21の各開口の開口面積は、各開口の搬送方向と交差する方向（Y方向）の幅を変えずに、搬送方向（X方向）の幅を変えて変化させたが、本発明は、これに限定されない。

図9は、本発明によるレーザアニール装置に使用するシャドウマスクの一構成例を示す図である。図9に示すシャドウマスク21aは、各開口の長手方向と搬送方向が一致するように、各開口の搬送方向と交差する方向の幅を変えて、搬送方向の幅は変えないように形成されている。詳細には、各開口の搬送方向と交差する方向の幅は、搬送方向下流に向かって漸減するように形成されている。上記実施形態では、このシャドウマスク21aを採用して、TFTを製造してもよい。

[0072] 図10は、本発明によるTFTの製造方法の一例を説明する平面図である。ここで、図10に示すTFTの製造方法は、図6に示すTFTの製造方法と同様にして、一例として5ショットのレーザ光Lの照射によりレーザアニールが実行される。但し、図6に示すTFTの製造方法による粒径分布と同様になるようにするため、TFT基板5の配置を90度時計回りになるようにして、ソース電極3、チャンネル領域10及びドレイン電極4の並びが搬送方向（矢印A方向）と交差するようにしている。

なお、画像処理部33は、一例として、上記撮像手段16により撮影された画像情報に基づいて搬送方向の輝度変化から、ゲート電極1の搬送方向の

縁部（ゲート電極 1 の X 方向の境界線（例えば、図 10 に示す e 4 のライン））を第 1 の検出情報として検出すると共に、搬送方向の輝度変化から搬送方向に垂直に交差して伸びるゲート線 6 の縁部（例えば、図 10 に示す e 2 と e 3）の位置を第 2 の検出情報として検出する。

[0073] このようにすると、搬送方向（X 方向）の照射位置精度は、レーザ駆動コントローラ 31 からの発光指令に対するレーザ発振の時間遅れが原因で、場合によっては、1 ミクロン以上、左右（X 方向）にずれる可能性がある。また、TFT 基板 5 の搬送速度に依存して、場合によっては、1 ミクロン以上ずれる可能性がある。これに対して、アライメント手段駆動コントローラ 32 は、搬送方向に交差する方向（Y 方向）の照射精度をサブミクロンのオーダーに制御できる。したがって、図 10 に示す TFT の製造方法によれば、中心線 C の位置ずれを精度良く補正して照射精度をより高めて、レーザアニールを実行できる。

[0074] また、上記実施形態では、TFT オフ時のリーク電流の低減化を可能とするように、ポリシリコン薄膜 8 の結晶粒径の分布を形成するようにすればよいので、必ずしもチャンネル領域 10 のみにレーザアニールを実行すること限定されない。また、上記実施形態では、図 6（a）に示すように、レーザ光 L の照射幅を段階的に狭くするようにしたが、図 3 に示すシャドウマスク 21 を 180 度回転した配置に設置して、レーザ光 L の照射幅を段階的に広げるようにして、照射してもよい。

符号の説明

- [0075] 1 …ゲート電極
2 …半導体層
3 …ソース電極
4 …ドレイン電極
5 …TFT 基板（基板）
7 …アモルファスシリコン薄膜
8 …ポリシリコン薄膜

1 0 …チャンネル領域

1 1 …ソース領域

1 2 …ドレイン領域

1 4 …レーザ照射光学系

1 7 …制御装置

1 8 …薄膜トランジスタ（T F T）

1 0 0 …レーザアニール装置

L …レーザ光

請求の範囲

- [請求項1] 基板上に被着されたアモルファスシリコン薄膜にレーザ光を照射してポリシリコン化するレーザアニール方法であって、
- 前記アモルファスシリコン薄膜上への前記レーザ光の照射領域を変更して多重照射し、ポリシリコンの結晶粒径が前記レーザ光の照射領域の少なくとも中心線に沿って中央部から側端部に向かって小さくなる粒径分布を生じさせることを特徴とするレーザアニール方法。
- [請求項2] 前記レーザ光の多重照射は、開口面積の異なる複数の開口を有するシャドウマスクの前記開口に順番に前記レーザ光を通過させて行われることを特徴とする請求項1記載のレーザアニール方法。
- [請求項3] 基板上のゲート電極に対応した領域のアモルファスシリコン薄膜をレーザアニールにより、薄膜トランジスタの半導体層を形成するレーザアニール装置であって、
- ソース電極及びドレイン電極に夫々対応した領域の前記アモルファスシリコン薄膜へのレーザ光の照射量を、前記ソース電極と前記ドレイン電極とに挟まれたチャンネル領域の前記アモルファスシリコン薄膜への照射量よりも少なくなるように、前記レーザ光の照射領域を変えて多重照射させる光学系と、
- 前記光学系における前記レーザ光の照射領域の変更を制御する制御手段と、
- を備えたことを特徴とするレーザアニール装置。
- [請求項4] 前記光学系は、開口面積の異なる複数の開口を有するシャドウマスクを備え、
- 前記制御手段は、前記シャドウマスクの前記開口を切替えることにより、前記レーザ光の照射領域の変更を制御することを特徴とする請求項3記載のレーザアニール装置。
- [請求項5] 前記光学系は、前記シャドウマスクの複数の開口に対応してマイクロレンズを有するマイクロレンズアレイを備え、前記マイクロレンズ

により、前記開口の像を前記ゲート電極に対応した領域の前記アモルファスシリコン薄膜上に縮小して合焦させることを特徴とする請求項4に記載のレーザアニール装置。

[請求項6] 基板上にゲート電極、ソース電極、ドレイン電極及び半導体層を積層して備えた薄膜トランジスタの製造方法であって、

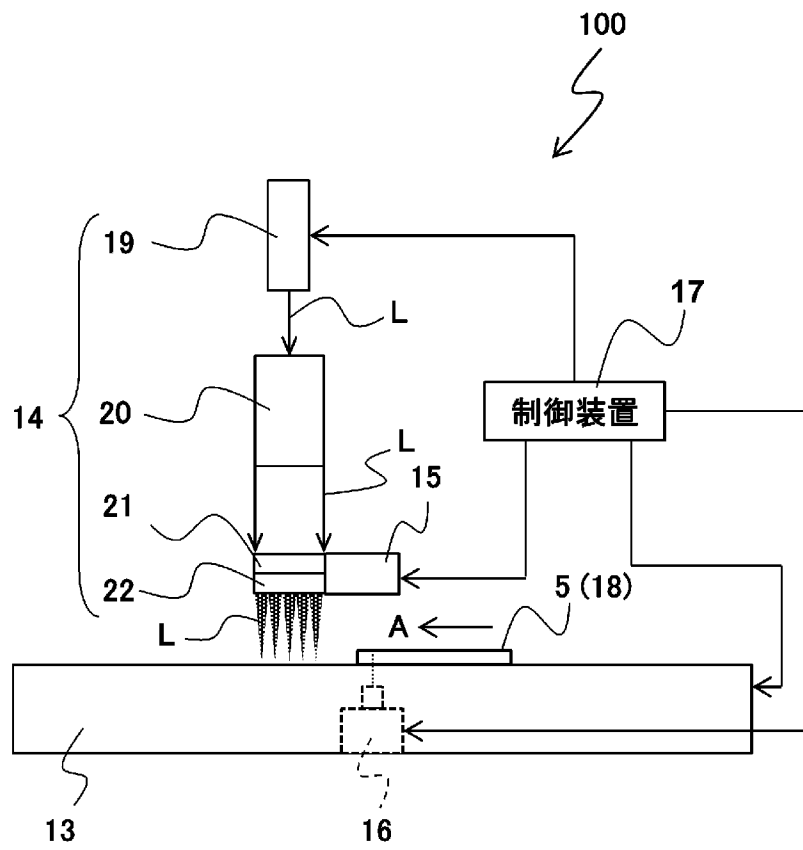
前記基板上に被着されたアモルファスシリコン薄膜の前記ゲート電極に対応した領域にレーザ光を照射してポリシリコン薄膜とすることにより、前記半導体層を形成するレーザアニール方法の工程を含み、

前記工程は、前記ソース電極及び前記ドレイン電極に夫々対応した領域の前記アモルファスシリコン薄膜へのレーザ光の照射量を、前記ソース電極と前記ドレイン電極とに挟まれたチャンネル領域の前記アモルファスシリコン薄膜への照射量よりも少なくなるように、前記レーザ光の照射領域を変えて多重照射して実行することを特徴とする薄膜トランジスタの製造方法。

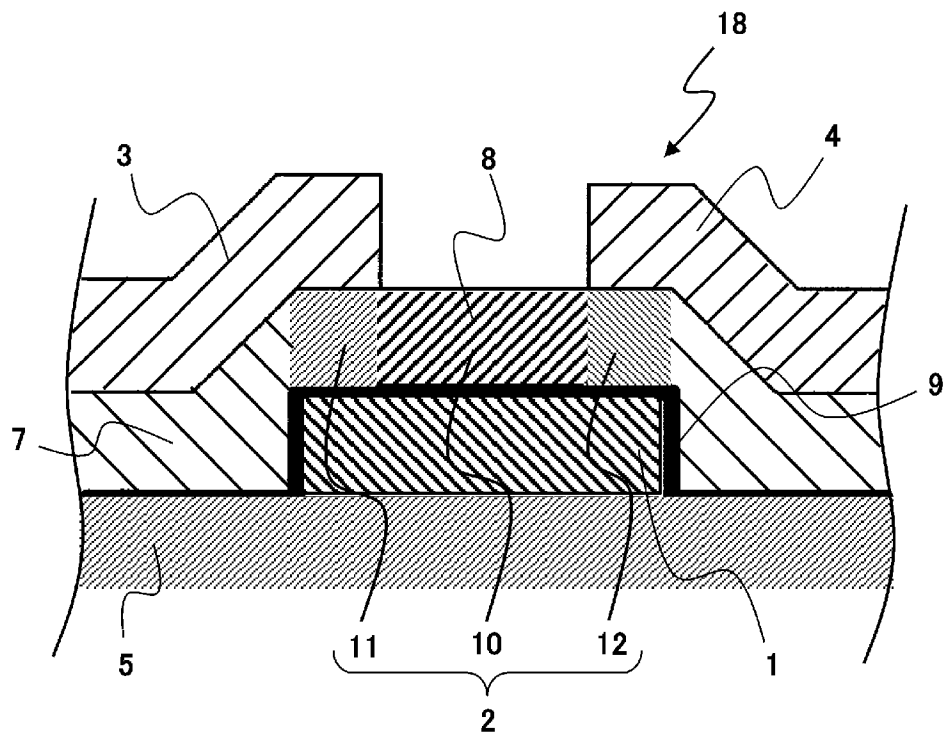
[請求項7] 前記レーザ光の照射領域の変更は、開口面積の異なる複数の開口を有するシャドウマスクの前記開口を切替えて行われることを特徴とする請求項6記載の薄膜トランジスタの製造方法。

[請求項8] 前記シャドウマスクの複数の前記開口に対応してマイクロレンズを備え、該マイクロレンズにより、前記開口の像を前記ゲート電極に対応した領域の前記アモルファスシリコン薄膜上に縮小して合焦させることを特徴とする請求項7記載の薄膜トランジスタの製造方法。

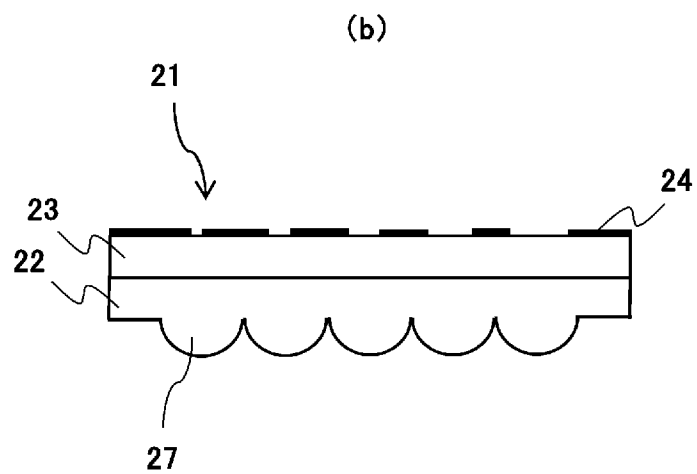
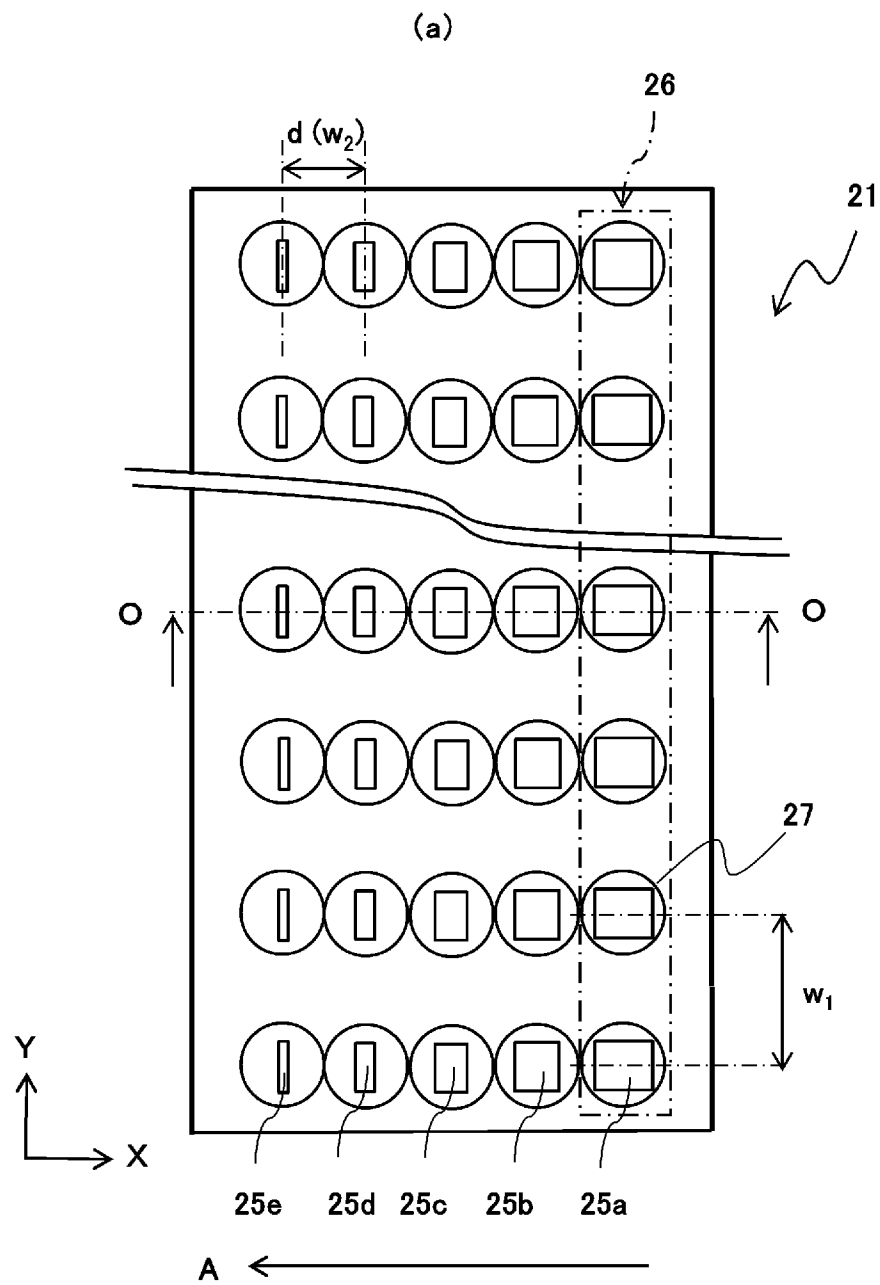
[図1]



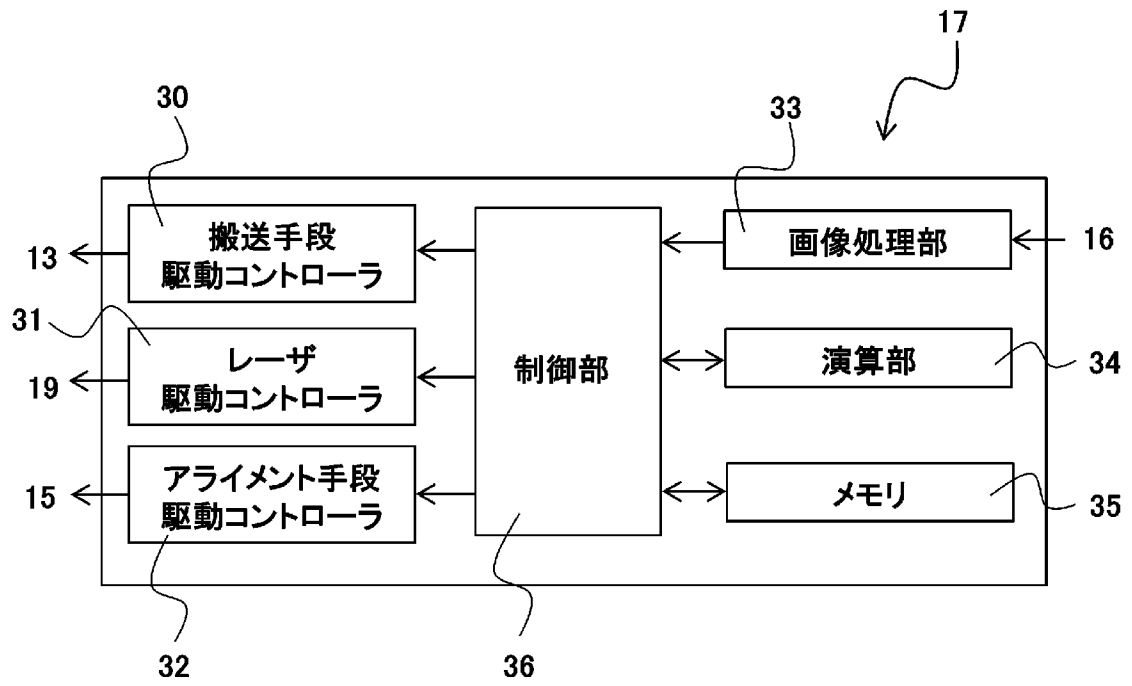
[図2]



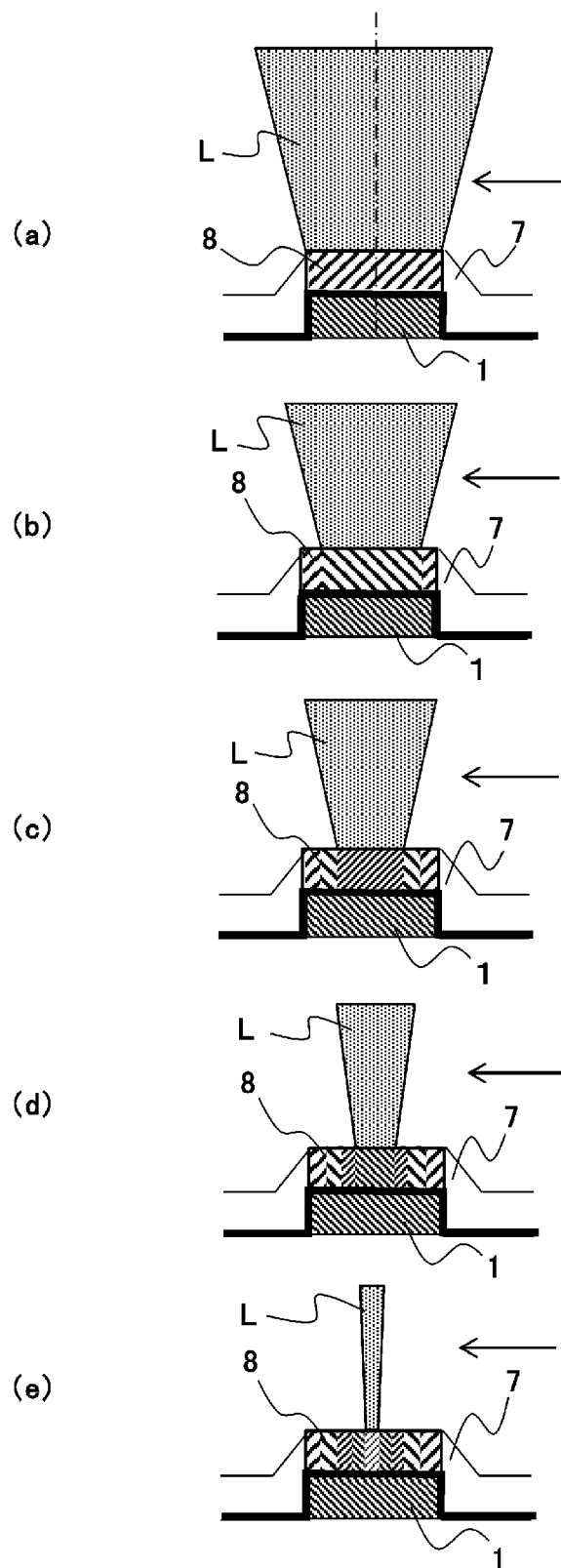
[図3]



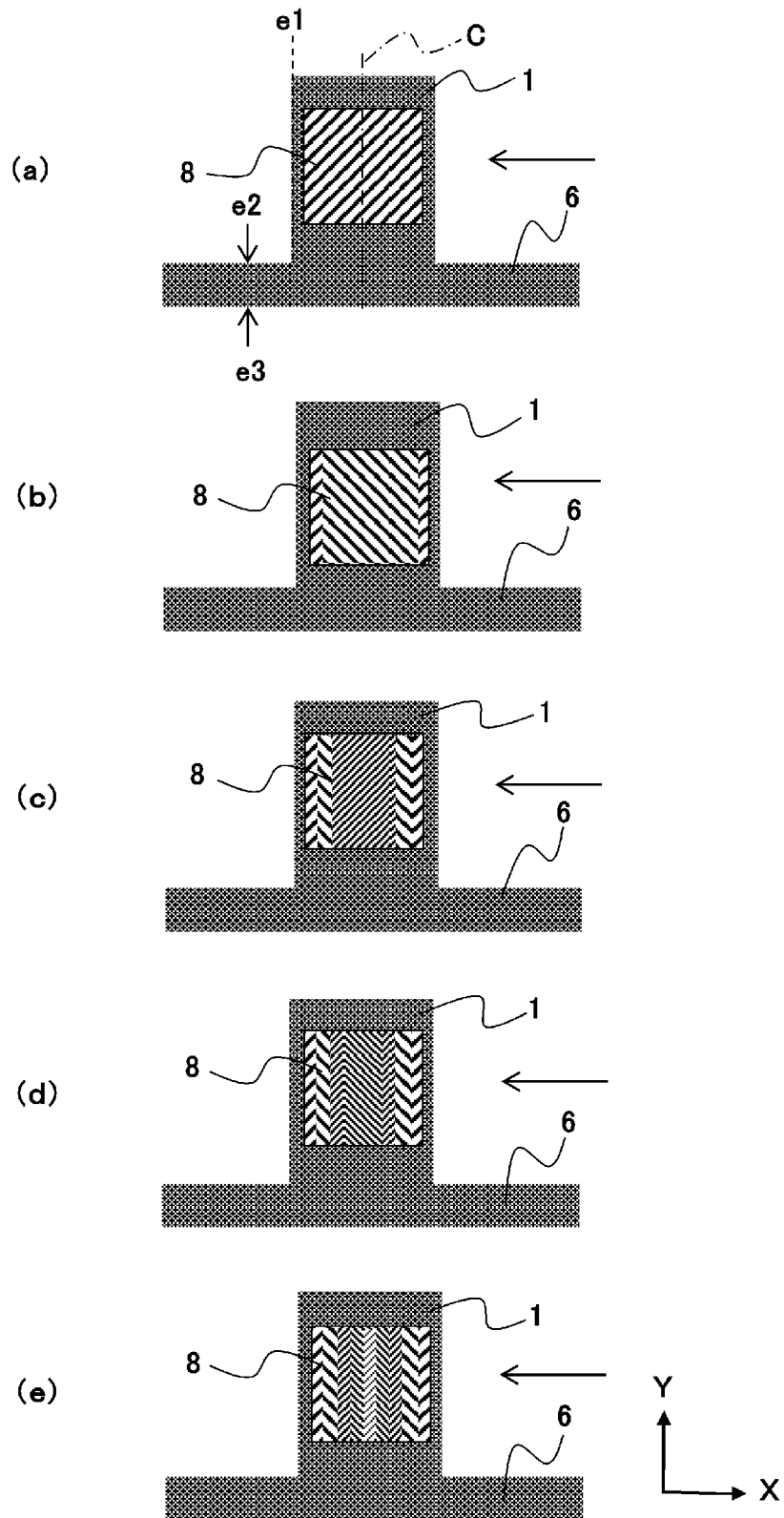
[図4]



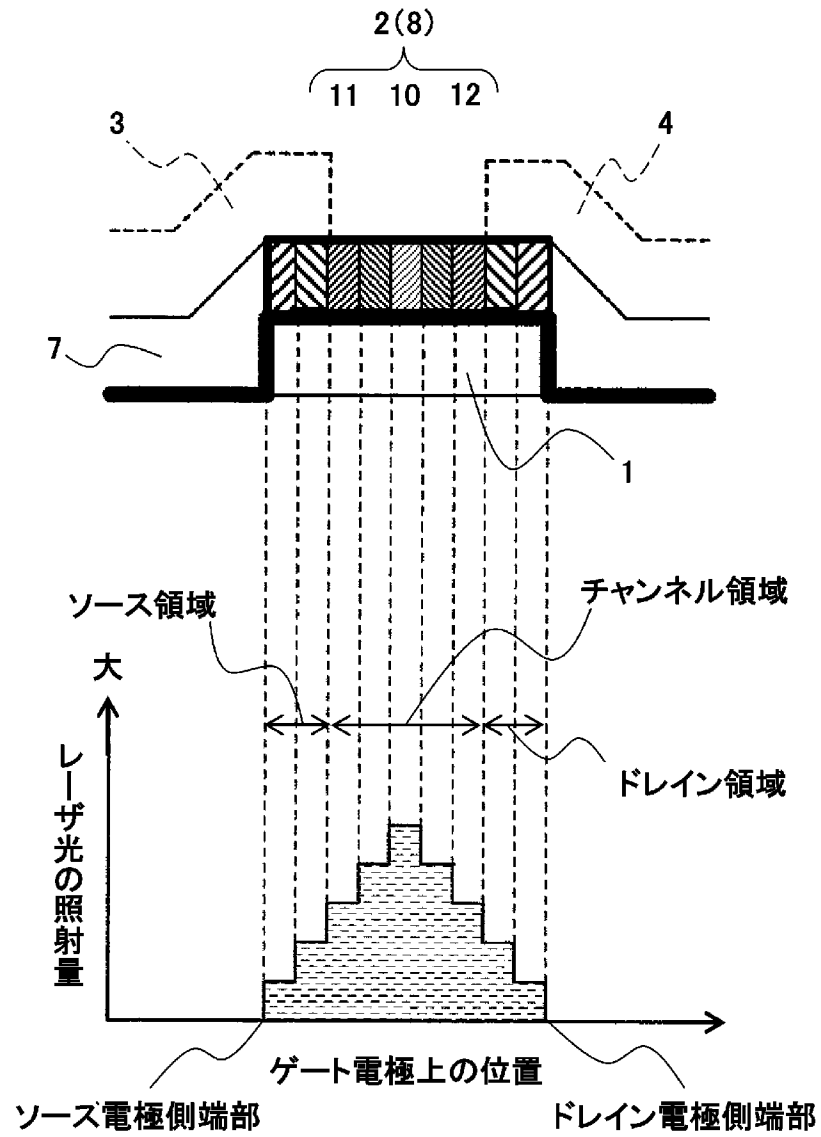
[図5]



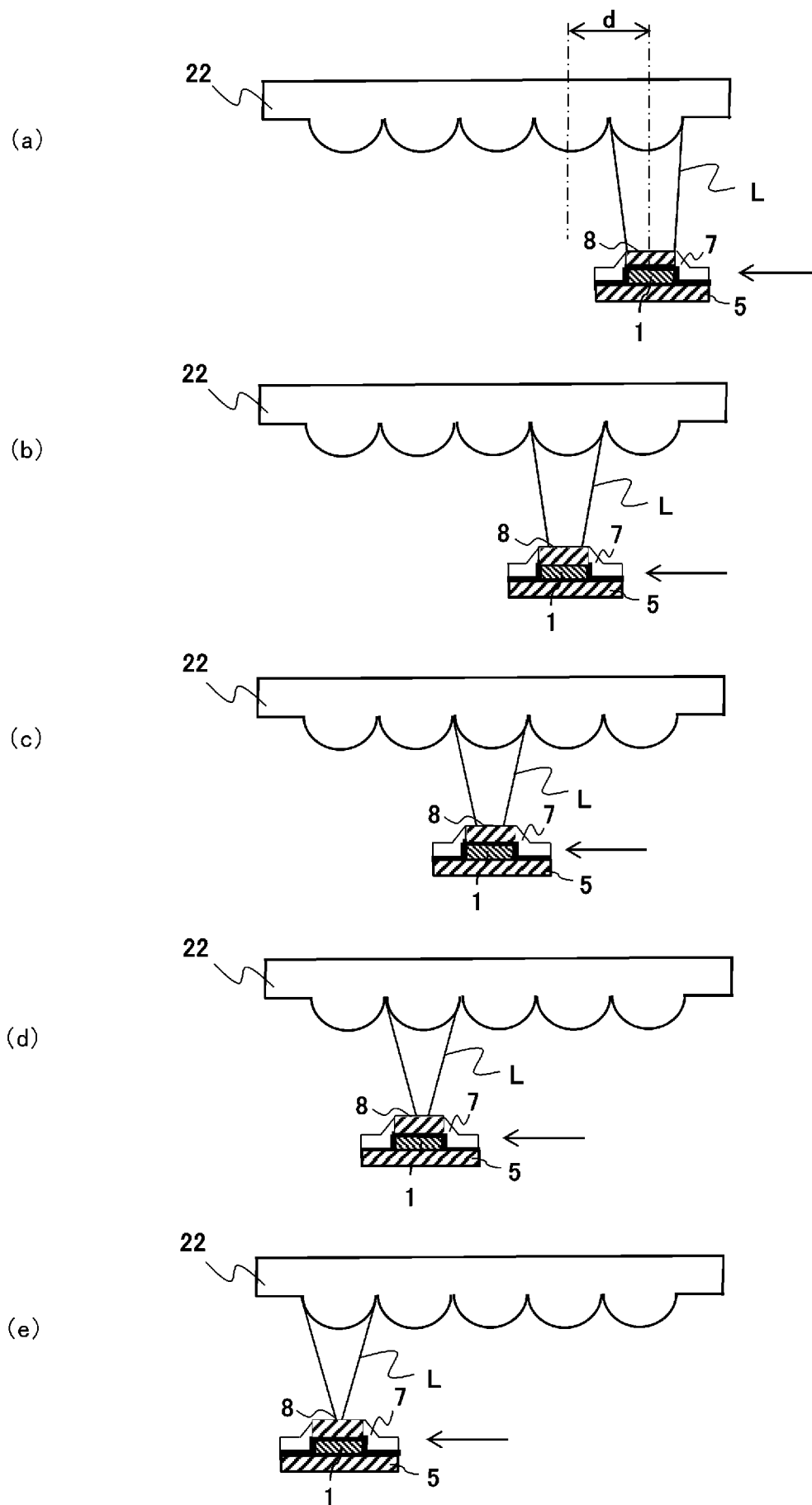
[図6]



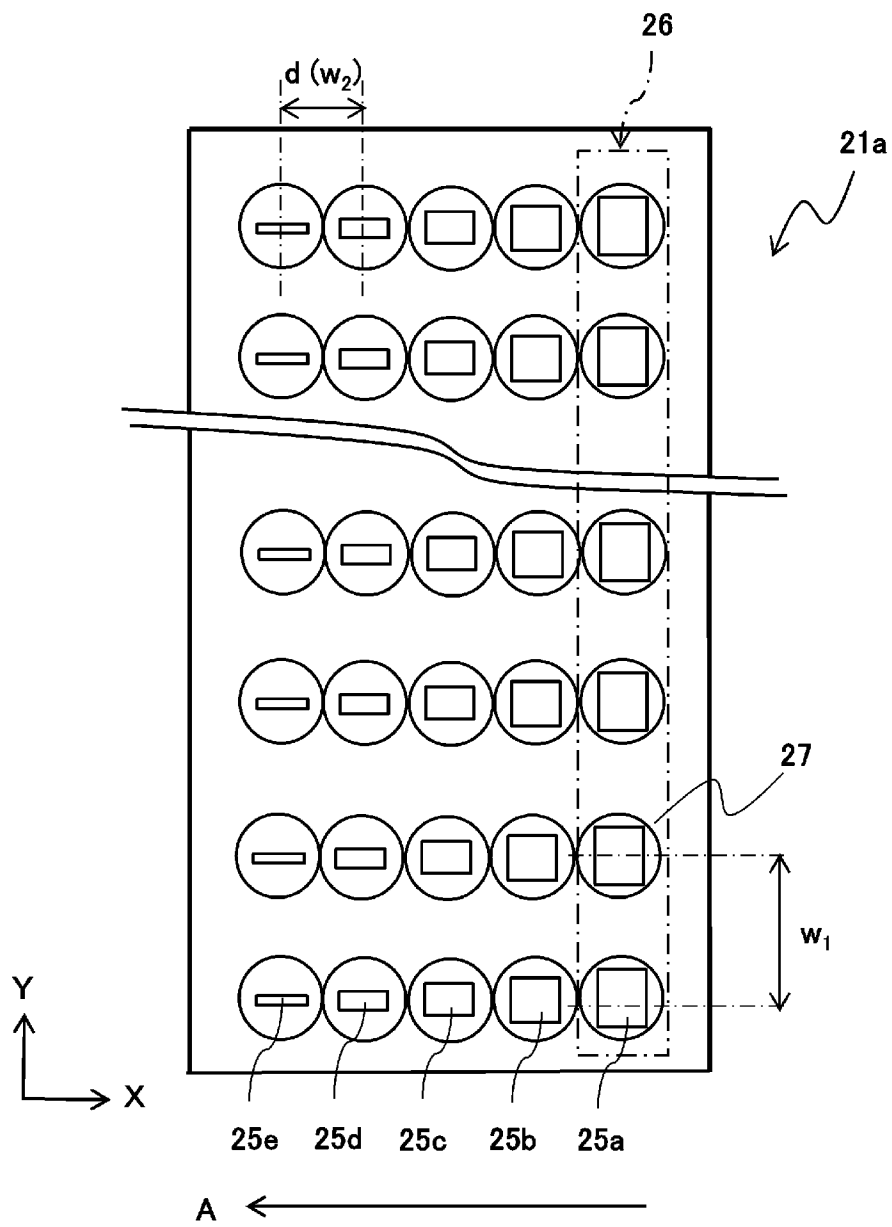
[図7]



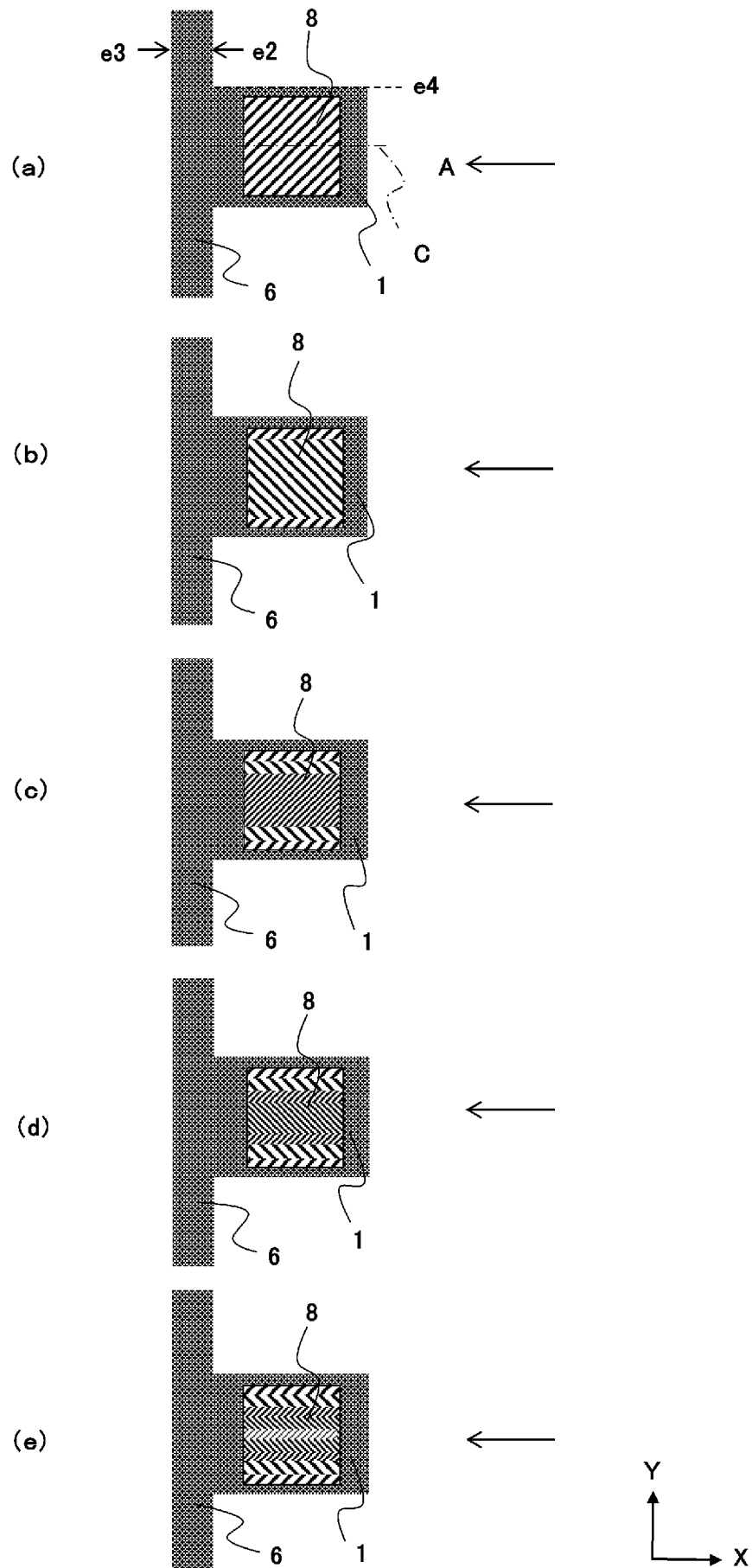
[図8]



[図9]



[図10]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2016/064345

A. CLASSIFICATION OF SUBJECT MATTER

H01L21/20(2006.01)i, H01L21/268(2006.01)i, H01L21/336(2006.01)i,
H01L29/786(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L21/20, H01L21/268, H01L21/336, H01L29/786

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2016
Kokai Jitsuyo Shinan Koho	1971-2016	Toroku Jitsuyo Shinan Koho	1994-2016

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y	JP 2003-045803 A (L.G. Philips LCD Co., Ltd.), 14 February 2003 (14.02.2003), paragraphs [0011], [0097] to [0158]; fig. 8 to 9, 11 & US 2002/0197759 A1 paragraphs [0067] to [0097]; fig. 8 to 9, 11 & KR 10-2002-0093194 A & CN 1396317 A	1-4, 6-7 5, 8
X A	JP 07-187890 A (Nippon Steel Corp.), 25 July 1995 (25.07.1995), paragraphs [0013] to [0021]; fig. 1 to 4 (Family: none)	1-2 3-8

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search
27 July 2016 (27.07.16)

Date of mailing of the international search report
09 August 2016 (09.08.16)

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2016/064345

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y	JP 2005-510063 A (Samsung Electronics Co., Ltd.), 14 April 2005 (14.04.2005), paragraphs [0017] to [0036]; fig. 3 to 5 & US 2005/0079693 A1 paragraphs [0027] to [0046]; fig. 3 to 5 & WO 2003/043093 A1 & KR 10-2003-0039653 A & CN 1586013 A	1-4, 6-7 5, 8
Y	JP 2012-004250 A (V Technology Co., Ltd.), 05 January 2012 (05.01.2012), paragraph [0044]; fig. 10 to 11 & WO 2011/158612 A1 & TW 201205680 A	5, 8
A	JP 2013-157549 A (V Technology Co., Ltd.), 15 August 2013 (15.08.2013), claims; paragraph [0016]; fig. 1 (Family: none)	1-8

A. 発明の属する分野の分類 (国際特許分類 (I P C))

Int.Cl. H01L21/20(2006.01)i, H01L21/268(2006.01)i, H01L21/336(2006.01)i, H01L29/786(2006.01)i

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (I P C))

Int.Cl. H01L21/20, H01L21/268, H01L21/336, H01L29/786

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 6 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 6 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 6 年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X Y	JP 2003-045803 A (エルジー フィリップス エルシーディー カ ンパニー リミテッド) 2003.02.14, 段落【0011】、【0097】-【0158】、 第8-9, 11 図 & US 2002/0197759 A1 【0067】 - 【0097】、第8-9, 11 図 & KR 10-2002-0093194 A & CN 1396317 A	1-4, 6-7 5, 8
X A	JP 07-187890 A (新日本製鐵株式会社) 1995.07.25, 段落【0013】 - 【0021】、第1-4 図 (ファミリーなし)	1-2 3-8

☑ C 欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの

「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

2 7 . 0 7 . 2 0 1 6

国際調査報告の発送日

0 9 . 0 8 . 2 0 1 6

国際調査機関の名称及びあて先

日本国特許庁 (I S A / J P)

郵便番号 1 0 0 - 8 9 1 5

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

桑原 清

5 0

9 3 7 5

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 5 5 9

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X Y	JP 2005-510063 A (サムスン エレクトロニクス カンパニー リミテッド) 2005.04.14, 段落【0017】 - 【0036】, 第3-5図 & US 2005/0079693 A1 【0027】 - 【0046】, 第3-5図 & WO 2003/043093 A1 & KR 10-2003-0039653 A & CN 1586013 A	1-4, 6-7 5, 8
Y	JP 2012-004250 A (株式会社ブイ・テクノロジー) 2012.01.05, 段落【0044】, 第10-11図 & WO 2011/158612 A1 & TW 201205680 A	5, 8
A	JP 2013-157549 A (株式会社ブイ・テクノロジー) 2013.08.15, 特許請求の範囲, 段落【0016】, 第1図 (ファミリーなし)	1-8